



Государственный комитет
СССР
по делам изобретений
и открытий

О П И С А Н И Е ИЗОБРЕТЕНИЯ

К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

(61) Дополнительное к авт. свид-ву -

(22) Заявлено 17.08.78 (21) 2662727/18-24

с присоединением заявки № -

(23) Приоритет -

Опубликовано 15.09.80, Бюллетень № 34

Дата опубликования описания 20.09.80

(11) 763887

(51) М. Кл.³

G 06 F 5/02

(53) УДК 681.325

(088.8)

(72) Автор
изобретения

и

И. В. Соболев

(71) заявитель

(54) ПРЕОБРАЗОВАТЕЛЬ ДЕСЯТИЧНЫХ ЧИСЕЛ
В ДВОИЧНЫЕ ЧИСЛА

1

Изобретение относится к области автоматизации и вычислительной техники и предназначено для преобразования чисел из десятичной системы счисления в двоичную.

Известен преобразователь десятичных чисел в двоичные [1], содержащий сдвиговый регистр для записи двоичного числа, десятичные регистры, каждый из которых соединен с двумя кодопреобразователями.

Недостаток этого преобразователя состоит в низком быстродействии.

Наиболее близким к изобретению является преобразователь [2] десятичных чисел в двоичные числа, содержащий двоичный счетчик, дешифратор, входы которого соединены с разрядными выходами двоичного счетчика, блок переключателей, входы которого соединены с соответствующими выходами дешифратора, элемент задержки, сумматор, вход сброса которого соединен с управляющим входом преобразователя.

Кроме того, такой преобразователь содержит блок двоичных эквивалентов и группу управляющих триггеров.

Недостаток известного устройства состоит в относительно больших ал-

2

паратных затратах и в относительно низком быстродействии.

Целью изобретения является упрощение преобразователя.

5

10

15

20

25

30

Для этого преобразователь десятичных чисел в двоичные числа, содержащий двоичный счетчик, дешифратор, входы которого соединены с разрядными выходами двоичного счетчика, блок переключателей, входы которого соединены с соответствующими выходами дешифратора, элемент задержки, сумматор, вход сброса которого соединен с управляющим входом преобразователя, содержит группу последовательно соединенных разделительных диодов, причем управляющий вход преобразователя через элемент задержки соединен с первым входом блока переключателей и с первым крайним выводом группы последовательно соединенных разделительных диодов, второй крайний вывод которых соединен с последним входом блока переключателей, а промежуточные выводы группы последовательно соединенных разделительных диодов соединены с соответствующими входами блока переключателей, входы которого соеди-

нены с соответствующими входами сумматора, выход переполнения двоичного счетчика соединен с последним входом блока переключателей, предпоследний вход которого соединен со счетным входом двоичного счетчика.

На чертеже представлена блок-схема предложенного преобразователя.

Устройство для преобразования десятичных чисел в двоичные содержит двоичный счетчик 1, дешифратор 2, блок 3 переключателей, сумматор 4, элемент 5 задержки и группу разделительных диодов 6.

Двоичный счетчик 1 содержит три триггера (на чертеже не показаны), дешифратор 2 (семь трехходовых элементов И) и блок 3 переключателей, клеммы которых соответственно одинаковым десятичным цифрам, запараллелены.

Преобразователь работает следующим образом.

На вход 7 устройства подается сигнал "Начало преобразования". Этим сигналом устанавливается в "0" сумматор 4. Через определенное время, устанавливаемое элементом 5 задержки, подается импульс на счетный вход 8 двоичного счетчика 1 и одновременно на все входы блока 3 переключателей. Этот первый импульс через соответствующие замкнутые клеммы переключателей поступает по соответствующим цепям в сумматор 4, где регистрируется необходимая информация. Если переключатель находится в положении "0", информация в сумматор не передается. Первый импульс поступает также на счетчик 1, меняя его состояние.

В результате этого на всех входах блока 3, кроме первого, появляется второй импульс. Если какой-либо из переключателей блока 3 находится в положении, соответствующем цифре "1", то информация с этого переключателя в сумматор не передается. С других переключателей блока 3 информация регистрируется сумматором 4. Второй импульс поступает также на счетчик 1, меняя его состояние. В результате этого на всех входах блока 3, кроме первого и второго, появляется третий импульс. Далее устройство работает аналогично вышеописанному. Процесс преобразования продолжается до перепол-

нения счетчика 1. Максимальное количество импульсов, необходимое для преобразования любого количества разрядов десятичных чисел в двоичные, равно девяти, так как происходит опрос девяти состояний переключателей блока 3.

Использование дополнительных диодов и новых связей между известными элементами выгодно отличает предлагаемое устройство от известного, так как повышается быстродействие и устройство проще на 41 функциональный элемент при трех разрядах десятичных чисел.

Формула изобретения

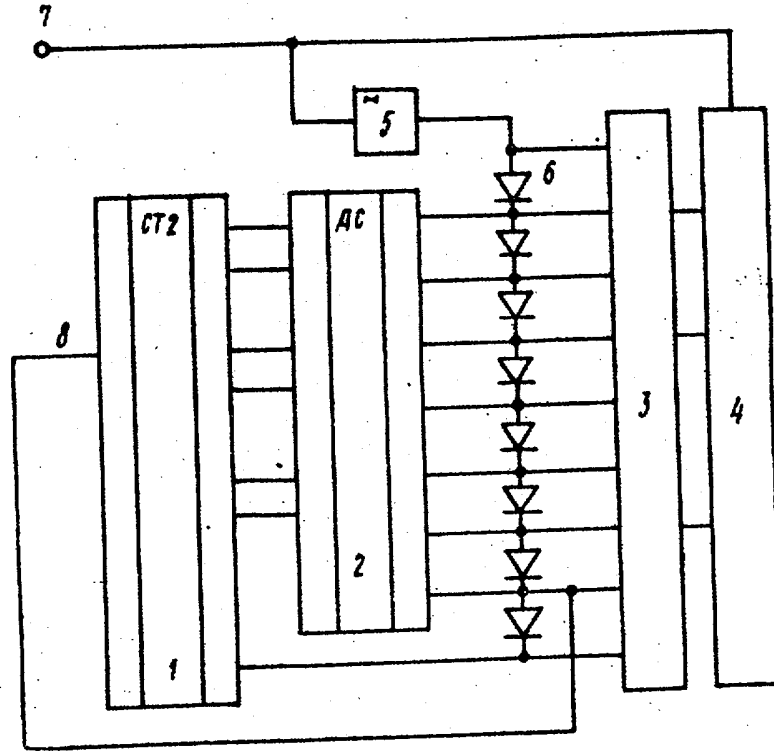
Преобразователь десятичных чисел в двоичные числа, содержащий двоичный счетчик, дешифратор, входы которого соединены с разрядными выходами двоичного счетчика, блок переключателей, входы которого соединены с соответствующими выходами дешифратора, элемент задержки, сумматор, вход сброса которого соединен с управляющим входом преобразователя, о т л и ч а ю щ и й с я тем, что, с целью упрощения устройства, он содержит группу последовательно соединенных разделительных диодов, причем управляющий вход преобразователя через элемент задержки соединен с первым входом блока переключателей и с первым крайним выводом группы последовательно соединенных разделительных диодов, второй крайний вывод которой соединен с последним входом блока переключателей, а промежуточные выводы группы последовательно соединенных разделительных диодов соединены с соответствующими входами блока переключателей, входы которого соединены с соответствующими входами сумматора, выход переполнения двоичного счетчика соединен с последним входом блока переключателей, предпоследний вход которого соединен со счетным входом двоичного счетчика.

Источники информации,

принятые во внимание при экспертизе

1. Авторское свидетельство СССР № 311474, кл. G 06 F 5/02, 1969.

2. Авторское свидетельство СССР № 439801, кл. G 06 F 5/02, 1972.



Редактор Н. Каменская Составитель М. Аршавский Корректор М. Коста
 Заказ 6284/42 Техред Ж. Кастелевич Тираж 751 Подписное
 ВНИПИ Государственного комитета СССР
 по делам изобретений и открытий
 113035, Москва, Ж-35, Раушская наб., д. 4/5
 Филиал ППП "Патент", г. Ужгород, ул. Проектная, 4