



(12) 发明专利申请

(10) 申请公布号 CN 117938294 A

(43) 申请公布日 2024. 04. 26

(21) 申请号 202410109851.3

(22) 申请日 2024.01.26

(71) 申请人 哈尔滨工业大学

地址 150006 黑龙江省哈尔滨市南岗区西  
大直街92号

(72) 发明人 魏长安 曹萌萌 杜智远 杨京礼  
许永辉

(74) 专利代理机构 北京慕达星云知识产权代理  
事务所(特殊普通合伙)  
11465

专利代理师 刘阳河

(51) Int. Cl.

H04J 3/06 (2006.01)

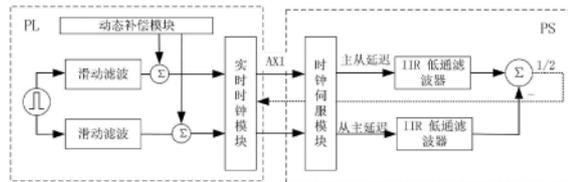
权利要求书1页 说明书5页 附图5页

(54) 发明名称

一种基于动态补偿滤波提高IEEE 1588同步精度的方法

(57) 摘要

本发明公开了一种基于动态补偿滤波提高IEEE 1588同步精度的方法,包括:实时监测主从节点之间的时钟漂移情况;设计滑动滤波模块,对来自PHY芯片的晶振时钟信号进行滑动滤波处理;设计动态补偿模块,在PL端设置时钟偏差、时钟漂移的偏差阈值及补偿值,对经过滑动滤波处理后的时钟信号进行动态补偿;将经过动态补偿的时钟信号用作本地计时时钟,按照预定格式记录本地运行时间;当经过PL端的以太网数据流中含有特定事件报文时,将此报文进入端口的时间保存到FIFO中;上位机通过AXI4Lite总线控制读取FIFO中的时间戳信息,计算主从时间偏差,并反馈给本地实时时钟模块进行调整。该方法能够有效解决1588协议中同步偏差过大问题,实现更可靠、精确的时钟同步。



1. 一种基于动态补偿滤波提高IEEE 1588同步精度的方法,其特征在于,包括以下步骤:

S1、实时监测主从节点之间的时钟漂移情况;设计一个位于可编程逻辑PL端的滑动滤波模块,对来自PHY芯片的晶振时钟信号进行滑动滤波处理;

S2、设计一个位于可编程逻辑PL端的动态补偿模块,在PL端设置时钟偏差、时钟漂移的偏差阈值及补偿值,对经过滑动滤波处理后的时钟信号进行动态补偿;

S3、将经过动态补偿的时钟信号用作本地计时时钟,按照预定格式记录本地运行时间;

S4、在经过PL端以太网数据流中含有特定事件报文时,记录此以太网信息进入PL的时间,存入FIFO;

S5、上位机通过AXI4 Lite总线控制读取FIFO中的时间戳信息,计算主从时间偏差,并反馈给本地实时时钟模块进行调整。

2. 根据权利要求1所述的一种基于动态补偿滤波提高IEEE 1588同步精度的方法,其特征在于,在步骤S1中,位于可编程逻辑PL端的滑动滤波模块所使用的滤波器长度为64。

3. 根据权利要求1所述的一种基于动态补偿滤波提高IEEE 1588同步精度的方法,其特征在于,在步骤S2中,其中时钟偏差、时钟漂移的偏差阈值用于触发动态补偿策略,当绝对值大于偏差阈值时,自动补偿系统时钟。

4. 根据权利要求1所述的一种基于动态补偿滤波提高IEEE 1588同步精度的方法,其特征在于,在步骤S2中,进行动态补偿时,通过引入快速收敛的时钟状态实时修正算法,以在PTP系统运行期间使系统状态值快速收敛到一个预设的极小值或接近邻域。

5. 根据权利要求4所述的一种基于动态补偿滤波提高IEEE 1588同步精度的方法,其特征在于,其中动态补偿模块的补偿值根据时钟漂移的符号确定,当时钟漂移为正时,则补偿值为负的漂移补偿量;当时钟漂移为负时,则补偿值为正的漂移补偿量;当时钟漂移为零时不进行漂移补偿。

## 一种基于动态补偿滤波提高IEEE 1588同步精度的方法

### 技术领域

[0001] 本发明涉及以太网精密时间同步技术领域,更具体的说是涉及一种基于动态补偿滤波提高IEEE 1588同步精度的方法。

### 背景技术

[0002] 在信息化时代,装备的联合作战时间统一,不仅涉及到单个装备、单个武器平台和系统正常运转的具体问题,而且影响着战场信息系统、武器系统的建立和运行,关系到作战体系完整配套,作战行动协调一致,是一个关乎全局的大问题。传统使用NTP协议进行时间同步,在分布式系统或者网络中,通过协调不同设备或者节点的本地时钟,使其保持一致的时间,但精度只能达到ms级别,随着武器装备性能的提高,时间同步偏差要求越来越高,在复杂战场环境下虚实协同的导引头抗干扰性能评估系统中,对时间同步偏差要求已达到us级别。如果时间同步偏差不满足要求,将会面临信息理解歧义、事件因果颠倒、时空信息混淆等问题,进而导致可能出现指挥失灵、武器失控、误伤等严重问题。

[0003] IEEE 1588 (PTP) 工作时,如图1所示,对于具有确定主从关系的时钟,主要经过以下步骤:

[0004] (1) 主时钟 (Master) 向从时钟 (Slave) 发送Sync同步报文,同时记录Sync离开主时钟的时间 $t_1$ ;

[0005] (2) 双步情况下,将时间戳 $t_1$ 信息添加到随后的跟随报文 (Follow\_Up) 中,传递给从时钟;

[0006] (3) 从时钟接收到Sync报文,并将到达时间 $t_2$ 记录下来;

[0007] (4) 从时钟发出延迟请求报文 (Delay\_Rep) 到主时钟,并将报文发送时间 $t_3$ 记录下来;

[0008] (5) 主时钟受到延迟请求报文后,记录此报文的到达时间 $t_4$ 。随后将此时间戳信息填充到延迟请求-响应报文 (Delay\_Resp) 中,发送给从时钟;

[0009] (6) 此时从时钟有四个时间戳信息: $t_1$ 、 $t_2$ 、 $t_3$ 、 $t_4$ 。从而计算出主从时间偏移。

[0010] 在完成以上步骤之后,可以按照公式(1-3)算出主从时钟间的链路延迟 (Delay),利用公式(1-4)计算出主从时钟间的偏移量 (Offset)。需要注意的是,假设主从时钟之间的链路延迟是一致的,即公式(1-1)中的Delay\_ms等于公式(1-2)中的Delay\_sm。

[0011]  $offset = t_2 - t_1 - Delay_{ms}$  (1-1)

[0012]  $-offset = t_4 - t_3 - Delay_{sm}$  (1-2)

[0013]  $Delay = \frac{(t_2 - t_1) + (t_4 - t_3)}{2}$  (1-3)

[0014]  $Offset = \frac{(t_3 - t_1) + (t_2 - t_4)}{2}$  (1-4)

[0015] 时钟偏差的来源,一部分来自不对等的链路延迟,另外一方面,可以发现以上计算公式中跟时间戳都有关系,时间戳的准确性很大程度影响了PTP协议的精度。

[0016] 目前市场上有支持IEEE 1588的PHY芯片,会自动识别PTP报文进行打戳,它是在网络模型的最底层PHY层中完成,精度最高。但是这种方案存在局限性,不方便二次开发及依赖性高。因此,如何解决现有IEEE 1588 (PTP) 协议方案中主从同步时钟漂移带来的同步偏差过大问题,本领域技术人员亟需解决。

### 发明内容

[0017] 有鉴于此,本发明提供了一种基于动态补偿滤波提高IEEE 1588同步精度的方法,旨在解决现有IEEE 1588 (PTP) 协议方案中主从同步时钟漂移带来的同步偏差过大问题。利用动态补偿和滑动滤波技术来提高1588同步精度。

[0018] 为了实现上述目的,本发明采用如下技术方案:

[0019] 本发明实施例提供一种基于动态补偿滤波提高IEEE 1588同步精度的方法,包括以下步骤:

[0020] S1、实时监测主从节点之间的时钟漂移情况,设计一个位于可编程逻辑PL端的滑动滤波模块,对来自PHY芯片的晶振时钟信号进行滑动滤波处理;

[0021] S2、设计一个位于可编程逻辑PL端的动态补偿模块,在PL端设置时钟偏差、时钟漂移的偏差阈值及补偿值,对经过滑动滤波处理后的时钟信号进行动态补偿;

[0022] S3、将经过动态补偿的时钟信号用作本地计时时钟,按照预定格式记录本地运行时间;

[0023] S4、在经过PL端以太网数据流中含有特定事件报文时,记录此以太网信息进入PL的时间,存入FIFO;

[0024] S5、上位机通过AXI4 Lite总线控制读取FIFO中的时间戳信息,计算主从时间偏差,并反馈给本地实时时钟模块进行调整。

[0025] 进一步地,在步骤S1中,位于可编程逻辑PL端的滑动滤波模块所使用的滤波器长度为64。

[0026] 进一步地,在步骤S2中,其中时钟偏差、时钟漂移的偏差阈值用于触发动态补偿策略,当绝对值大于偏差阈值时,自动补偿系统时钟。

[0027] 进一步地,在步骤S2中,进行动态补偿时,通过引入快速收敛的时钟状态实时修正算法,以在PTP系统运行期间使系统状态值快速收敛到一个预设的极小值或接近邻域。

[0028] 进一步地,其中动态补偿模块的补偿值根据时钟漂移的符号确定,当时钟漂移为正时,则补偿值为负的漂移补偿量;当时钟漂移为负时,则补偿值为正的漂移补偿量;当时钟漂移为零时不进行漂移补偿。

[0029] 经由上述的技术方案可知,与现有技术相比,本发明公开提供了一种基于动态补偿滤波提高IEEE 1588同步精度的方法,通过实时监测主从节点之间的时钟漂移情况,在FPGA中采用滑动滤波算法对时钟信号进行平滑处理,以减小突发性的波动和噪声,并根据漂移程度动态地进行同步补偿修正,可以进一步提升同步结果的稳定性和抗干扰能力。该方法在实现高精度同步的同时,在FPGA中具有较低的计算和存储开销,适用于各种要求高精度时钟同步的应用场景,能够有效解决1588协议中同步偏差过大问题,提供更可靠、精确的时钟同步解决方案。

## 附图说明

[0030] 为了更清楚地说明本发明实施例或现有技术中的技术方案,下面将对实施例或现有技术描述中所需要使用的附图作简单地介绍,显而易见地,下面描述中的附图仅仅是本发明的实施例,对于本领域普通技术人员来讲,在不付出创造性劳动的前提下,还可以根据提供的附图获得其他的附图。

[0031] 图1为IEEE 1588协议的时钟同步原理图。

[0032] 图2为本发明提供的基于动态补偿滤波提高IEEE 1588同步精度的方法的整体工作流程图。

[0033] 图3为硬件时间戳标记位置。

[0034] 图4为本地时钟模块示意图。

[0035] 图5a为时钟偏差未滤波之前的曲线图。

[0036] 图5b为时钟偏差滤波之后的曲线图。

[0037] 图6a为时钟偏差随时间的变化曲线图。

[0038] 图6b为时钟漂移随时间的变化曲线图。

## 具体实施方式

[0039] 下面将结合本发明实施例中的附图,对本发明实施例中的技术方案进行清楚、完整地描述,显然,所描述的实施例仅仅是本发明一部分实施例,而不是全部的实施例。基于本发明中的实施例,本领域普通技术人员在没有做出创造性劳动前提下所获得的所有其他实施例,都属于本发明保护的范围。

[0040] 本发明提供了一种基于动态补偿滤波提高IEEE 1588同步精度的方法,运行在Zynq Soc上,该芯片Zynq SoC综合了双核ARM Cortex-A9处理器和Xilinx 7系列FPGA架构,包含PS(Processing System,处理器系统)和PL(Programmable Logic,可编程逻辑)两部分。可以在PS端运行嵌入式Linux操作系统,将PL端资源当做嵌入式系统的外设,能够高效调用FPGA资源,可以更好的对整个硬件平台进行系统控制与操作。

[0041] 本发明在PL端的MAC层跟PHY之间的媒体独立接口处进行时间戳标记。当以太网数据流通过PL端进入系统中一分为二,一路传给PS做上层协议控制,一部分在PL端对特定的PTP报文进行时间戳标记,将符合要求的时间戳信息存入FIFO中,供CPU读取控制使用。

[0042] 因此,本发明在PL端媒体接口处进行硬件时间戳打戳(如图3所示),然后通过AXI总线传递给PS端的上位机软件进行控制。时间戳是通过PL端晶振计数而来,但是晶振的精度是有限的,会随着外界温度的变化不断发生漂移,进而导致时间戳的精度下降,从而导致时钟偏差累计过大。

[0043] 基于此,本发明实施例公开了一种基于动态补偿滤波提高IEEE 1588同步精度的方法,包括以下步骤:

[0044] S1、实时监测主从节点之间的时钟漂移情况;设计一个位于可编程逻辑PL端的滑动滤波模块,在每一个时钟周期内,对来自PHY芯片的晶振时钟信号进行滑动滤波处理;设置滤波器长度Length=64;

[0045] S2、设计一个位于可编程逻辑PL端的动态补偿模块,在PL端设置时钟偏差、时钟漂移的偏差阈值及补偿值,对经过滑动滤波处理后的时钟信号进行动态补偿;

[0046] S3、将经过动态补偿的时钟信号用作本地计时时钟,按照预定格式记录本地运行时间;即:按照48bit s+32bit ns的格式记录本地运行时间。

[0047] S4、在经过PL端以太网数据流中含有特定事件报文时,记录此以太网信息进入PL的时间,存入FIFO;

[0048] S5、上位机通过AXI4 Lite总线控制读取FIFO中的时间戳信息,计算主从时间偏差,并反馈给本地实时时钟模块进行调整。上位机是指连接到PL端的上层控制软件或者运行在高层次的系统控制部分。上位机的任务包括计算主从时间偏差,还涉及一些控制命令的下发,以便反馈给本地实时时钟模块进行调整,进而保持主从节点之间的时钟同步。

[0049] 本发明主要工作在PL端,主要目的是抑制时钟漂移带来的时钟偏差累积过大问题。在PL中,本发明设计了一个滑动滤波模块和动态补偿模块,如图2左侧PL部分所示,在经过滑动滤波、动态补偿修正后的的125MHz时钟的驱动下,分别进行32bit纳秒、48秒的计数,同时将其进行输出构成时间戳PTP\_Stamp传送给PS端进行时钟偏差计算。

[0050] 需要注意的是,假设主从时钟之间的链路延迟是一致的,即公式(1-1)中的 $Delay_{ms}$ 等于公式(1-2)中的 $Delay_{sm}$ ,分别对应着图2右侧PS部分的主从延迟跟从主延迟,然后对主从延迟跟从主延迟分别进行低通滤波,过滤到较大的误差值,消除随机误差,然后用公式(1-4)计算时钟偏差,计算出的偏差再次反馈到PL端的实时时钟模块中,进行频率、相位修正,实时时钟模块工作示意图如图4所示。

[0051] 本发明主要有两点:

[0052] (1) 第一步引入滑动平均滤波技术

[0053] 对模拟的时钟偏差数据(它是由模拟时钟的漂移和随机噪声生成的)进行的滑动滤波。数据计算过程就是正常滑动滤波过程,定义滤波器长度length,判断是否收集数据大于length时,对这段时间的时钟偏差值进行求平均值。

[0054] 考虑时钟偏差跟漂移、时间的关系,本实施例可利用软件进行建模仿真。初始时钟偏差设置为1us,时钟相对漂移值设置为0.1us,随机噪声标准差设置为1ns,将时间同步间隔设置为1ms,选择10s进行仿真实现,将时钟漂移变化率的标准差设置为0.01ns。仿真结果如图5a、5b所示,可以发现,随着时间的累积,时钟漂移带来的时钟偏差问题就越明显,虽然滤波前后曲线都是呈线性增长趋势,但是滤波后的数据曲线更加平滑稳定,有效滤除了时钟工作过程中的频率抖动和随机误差。

[0055] (2) 第二步引入动态补偿策略,实现每个周期对时钟偏差和时钟漂移进行补偿修正。

[0056] 本发明进行动态补偿时,通过引入快速收敛的时钟状态实时修正算法,其目标是在PTP系统运行期间,使系统状态值迅速收敛到一个预设的极小值或接近邻域,以保持系统时钟状态的稳定性。该算法通过在每个周期对系统状态值进行修正,使其快速收敛于目标极小值。

[0057] 在仿真过程中,模拟了时钟初始时钟偏差跟初始时钟漂移值。随着时间的正常进行,系统中存在随机噪声和正态分布随机数,模拟时钟偏差跟漂移的随机波动,时钟漂移会越来越来,从而导致时钟偏差越来越大。因此,提前设置了时钟偏差阈值跟漂移补偿阈值,以及各自对应的补偿修正值。当时钟偏差、时钟漂移偏差的绝对值大于阈值的时候,就会触发这个修正算法,通过时钟漂移、时钟偏差的符号跟补偿值符号确定。

[0058] 如果时钟漂移为正 ( $\text{driftRate} > 0$ ), 则补偿值为负的漂移补偿量 ( $-\text{compensationValue\_drift}$ )。

[0059] 如果时钟漂移为负 ( $\text{driftRate} < 0$ ), 则补偿值为正的漂移补偿量 ( $\text{compensationValue\_drift}$ )。

[0060] 如果时钟漂移为零 ( $\text{driftRate} = 0$ ), 则不进行漂移补偿, 漂移补偿值为0。当两个补偿值绝对值不相等的时候, 系统就处于一个动态补偿阶段。

[0061] 实验结果证明了该算法在抑制时钟偏差、时钟漂移方面的有效性和可行性, 如图6a、6b所示: 该方法的实现主要是通过设置一个补偿值  $\text{compensationValue\_drift}$  跟偏差阈值  $\text{Threshold\_drift}$ , 当系统偏差存在时, 动态补偿模块会自动补偿系统时钟。

$$[0062] \quad f(x) = \begin{cases} f^+(x) \\ f^-(x) \end{cases} \quad (1-5)$$

[0063] 其中当  $f^+(x) \neq f^-(x)$  时, 保证时钟偏差跟时钟漂移偏差是动态可变化的, 将修正后的时钟用于后续实时时钟模块计时工作, 产生误差较小的时间戳, 从根本上保障了时间戳精度的可靠性。

[0064] 本发明通过在PL端引入滑动滤波跟动态补偿, 对时钟信号进行修正, 然后在PL端提供PTP报文的时间戳, 然后传给PS端的软件控制部分进行计算主从延迟、时钟偏差。这个偏差会通过AXI4 Lite传送给PL的实时时钟模块, 因此在图4中会有反馈修正纳秒值、秒值。

[0065] 本说明书中各个实施例采用递进的方式描述, 每个实施例重点说明的都是与其他实施例的不同之处, 各个实施例之间相同相似部分互相参见即可。对于实施例公开的装置而言, 由于其与实施例公开的方法相对应, 所以描述的比较简单, 相关之处参见方法部分说明即可。

[0066] 对所公开的实施例的上述说明, 使本领域专业技术人员能够实现或使用本发明。对这些实施例的多种修改对本领域的专业技术人员来说将是显而易见的, 本文中所定义的一般原理可以在不脱离本发明的精神或范围的情况下, 在其它实施例中实现。因此, 本发明将不会被限制于本文所示的这些实施例, 而是要符合与本文所公开的原理和新颖特点相一致的最宽的范围。

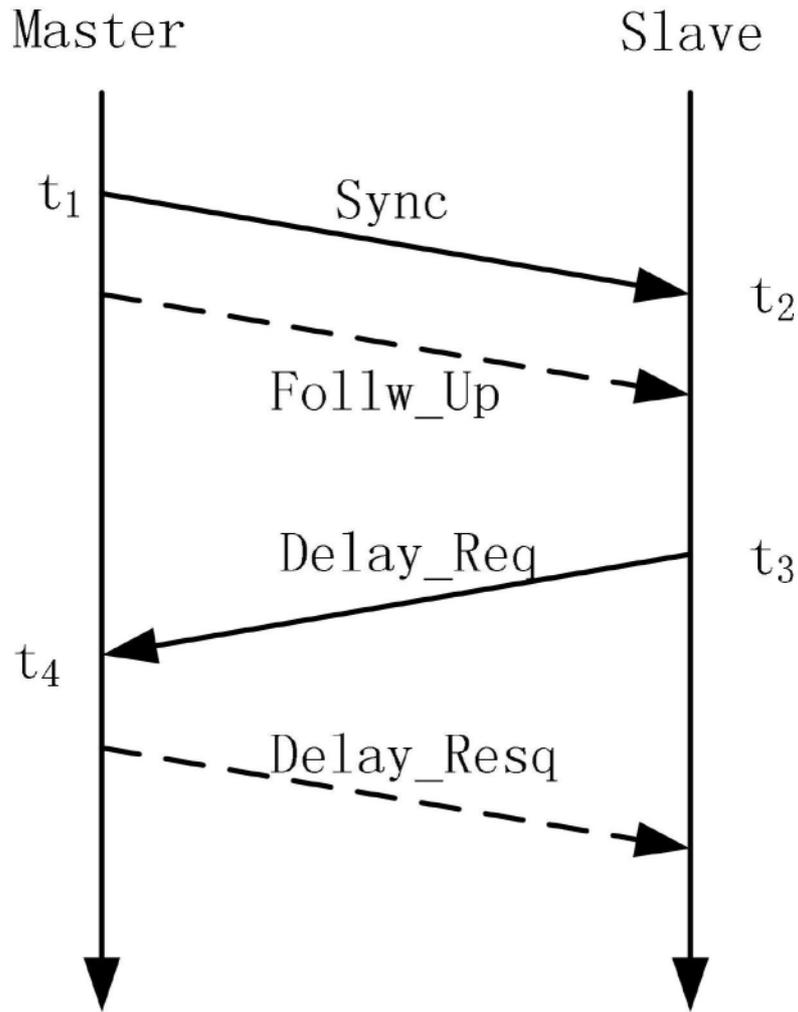


图1

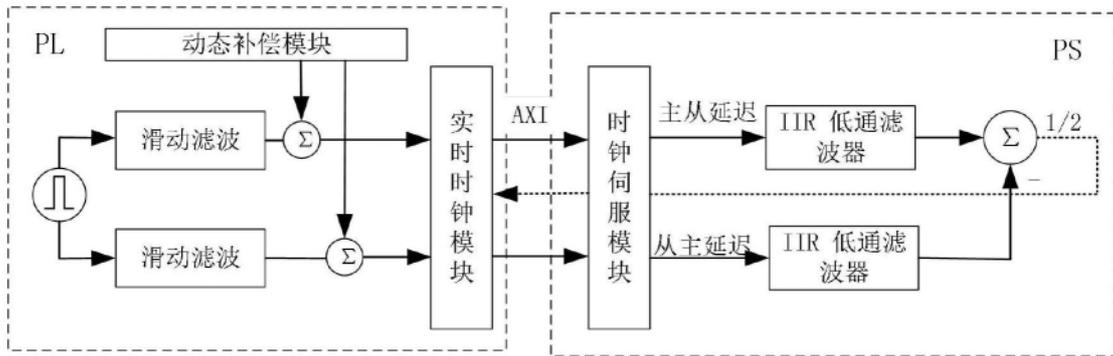


图2

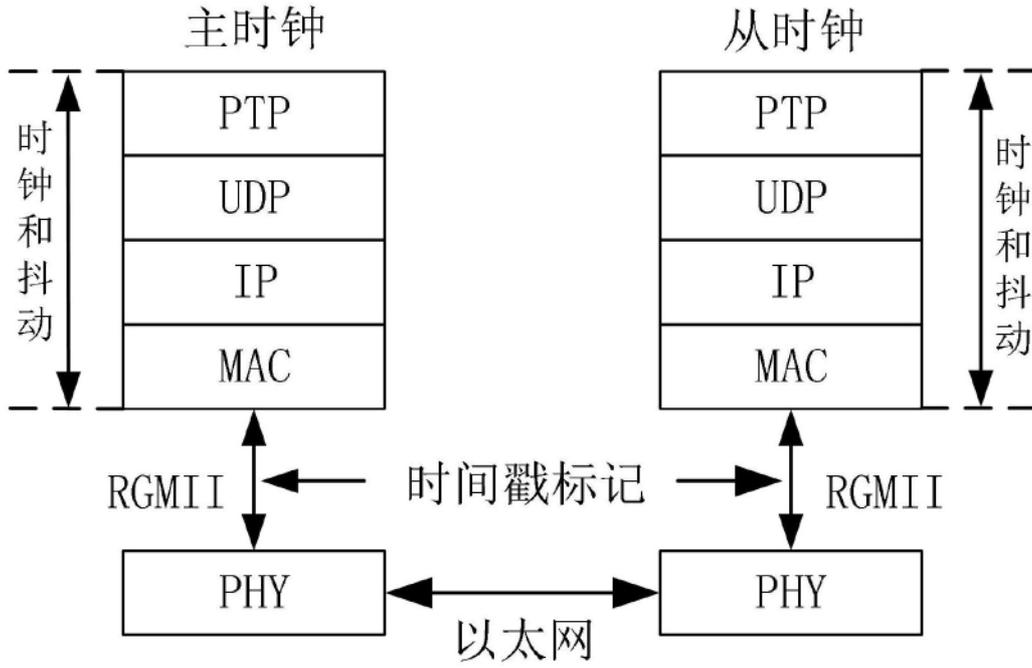


图3

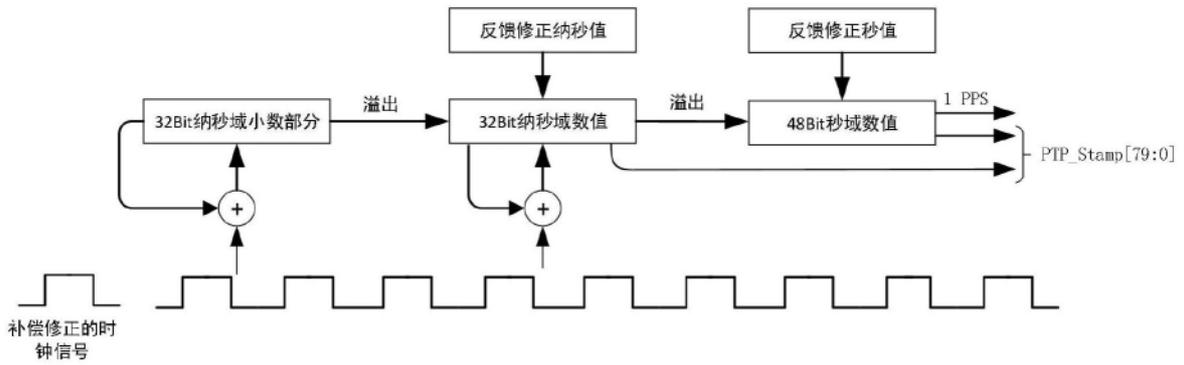


图4

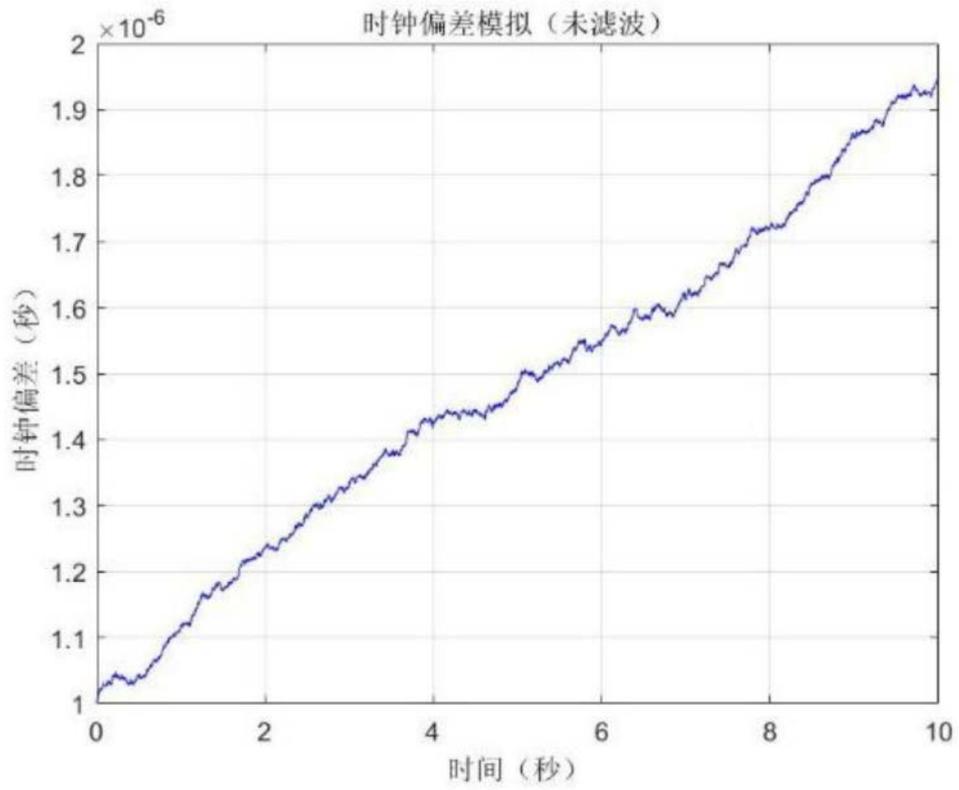


图5a

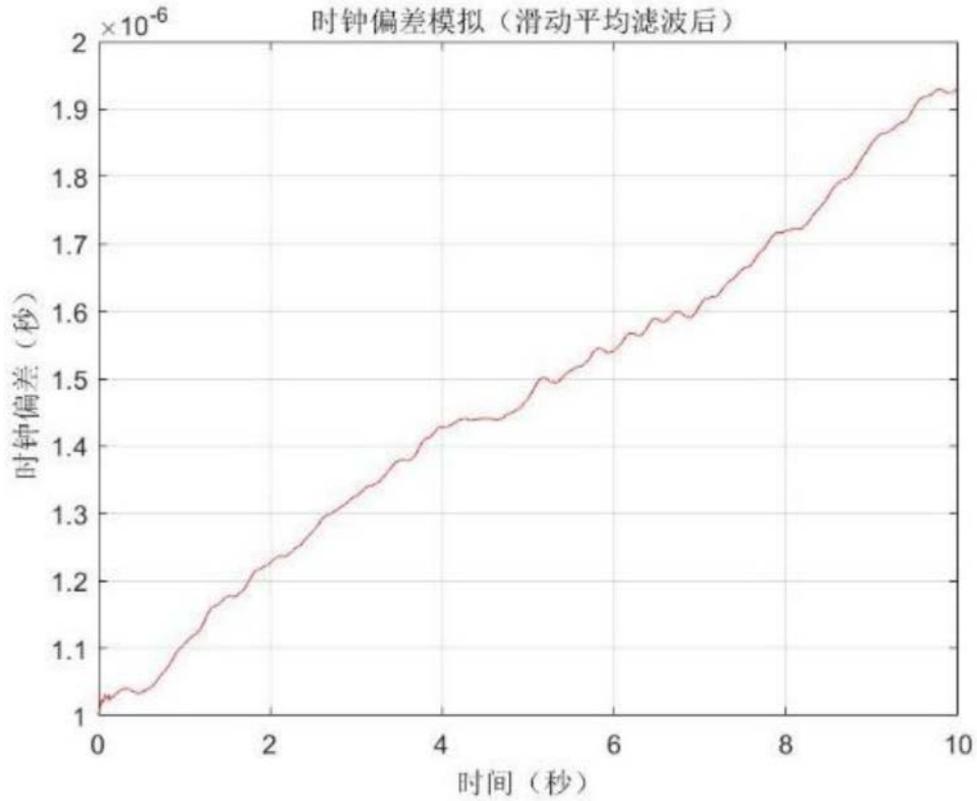


图5b

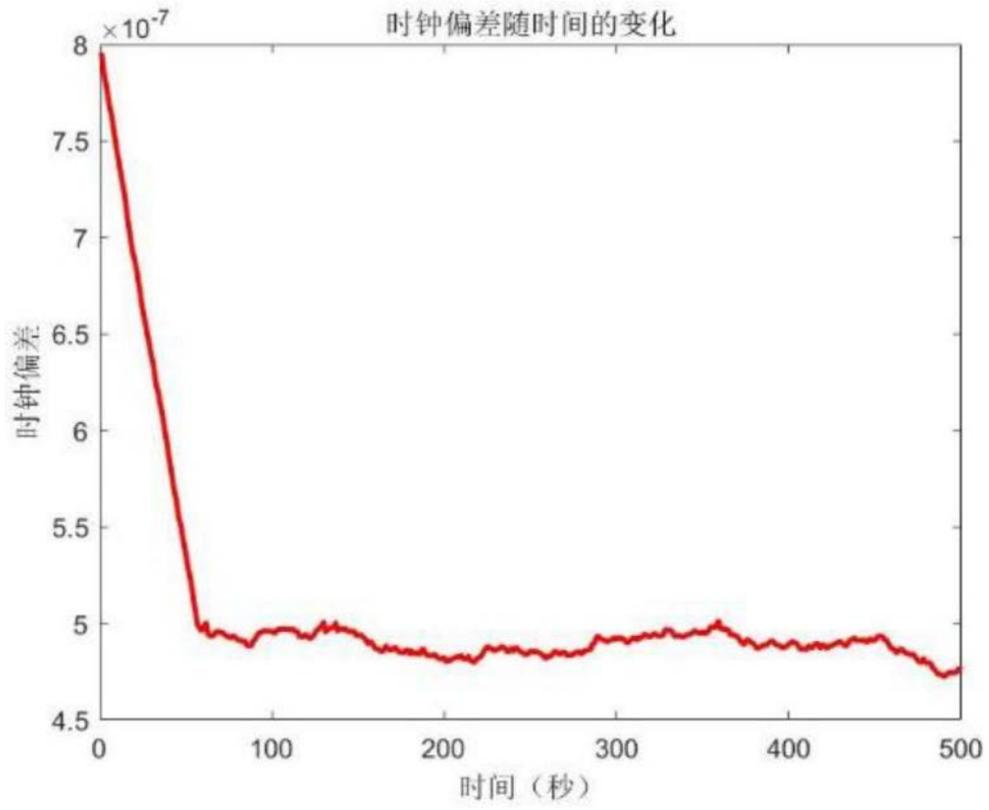


图6a

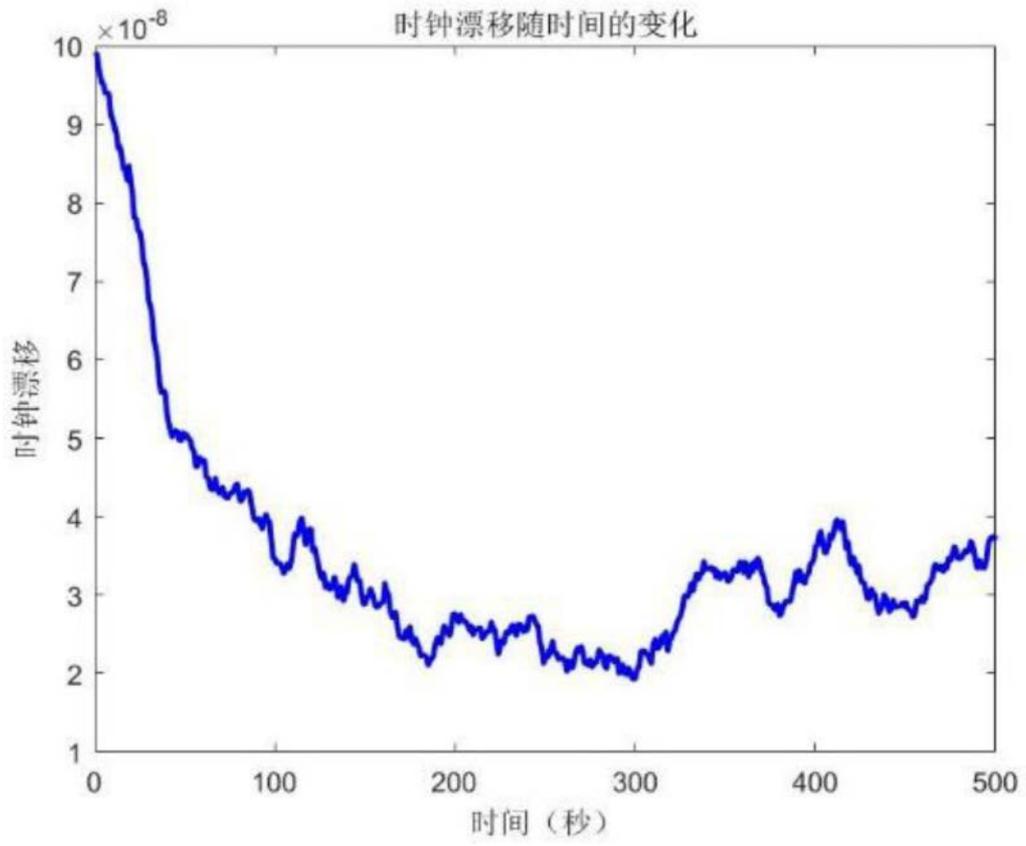


图6b