



ФЕДЕРАЛЬНАЯ СЛУЖБА
ПО ИНТЕЛЛЕКТУАЛЬНОЙ СОБСТВЕННОСТИ,
ПАТЕНТАМ И ТОВАРНЫМ ЗНАКАМ

(12) ОПИСАНИЕ ИЗОБРЕТЕНИЯ К ПАТЕНТУ

На основании пункта 3 статьи 13 Патентного закона Российской Федерации от 23 сентября 1992 г. № 3517-1 патентообладатель обязуется передать исключительное право на изобретение (уступить патент) на условиях, соответствующих установившейся практике, лицу, первому изъявившему такое желание и уведомившему об этом патентообладателя и федеральный орган исполнительной власти по интеллектуальной собственности, - гражданину РФ или российскому юридическому лицу.

(21), (22) Заявка: **2006108730/09**, **20.03.2006**(24) Дата начала отсчета срока действия патента:
20.03.2006(45) Опубликовано: **10.11.2007** Бюл. № **31**(56) Список документов, цитированных в отчете о поиске: **RU 2112323 C1**, **27.05.1998**. **RU 2030842 C1**, **10.03.1995**. **RU 2097940 C1**, **27.07.2001**. **RU 2093970 C1**, **20.10.1997**. **SU 964665**, **07.11.1982**. **RU 2191407 C2**, **20.10.2002**. **SU 995377**, **07.02.1983**. **US 4979030 A**, **18.12.1990**. **US 2003/0011751 A1**, **16.01.2003**. **WO 01/33866 A1**, **10.05.2001**.

Адрес для переписки:

215116, Смоленская обл., г. Вязьма, ул.
Пушкина, **22**, кв.38, Б.И. Волкову

(72) Автор(ы):

Волков Борис Иванович (RU)

(73) Патентообладатель(и):

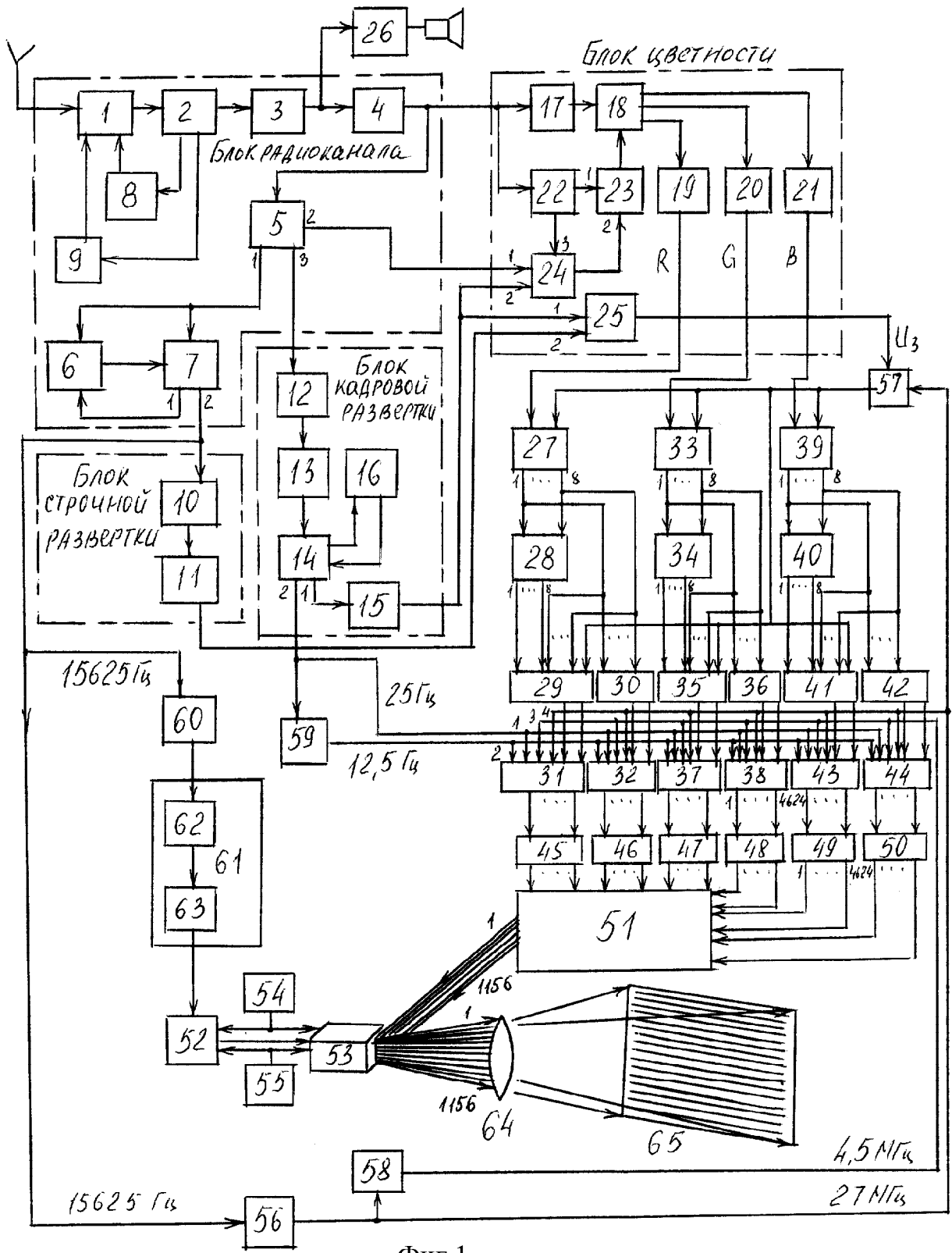
Волков Борис Иванович (RU)

(54) ЦИФРОВОЙ ТЕЛЕВИЗОР

(57) Реферат:

Изобретение относится к технике радиосвязи и может использоваться цветным телевизионным приемником в аналоговых и цифровых системах телевидения. Технический результат - увеличение усредненной яркости изображения для восприятия зрителем в 71672 раза против прототипа достигается тем, что в цифровой телевизор, содержащий блок радиоканала, блок цветности, блок строчной развертки, блок кадровой развертки, блок цветности, усилитель и пьезодефлектор с отражателем на торце, проекционный объектив,

матовый экран и три канала управления лучом цветности, введены три делителя частоты, блок многократной развертки строк, в каждый канал управления лучом цветности введены по два накопителя кодов, блок яркостной модуляции включает лампу подсветки и число каналов по числу строк в кадре, каждый из которых содержит фокусирующий конус световода (фокон) с расположенным в его входном окне излучателем трех основных цветов, содержащий матрицу из восьми триад ЖК-ячеек. 8 ил., 2 табл.



Фиг. 1



FEDERAL SERVICE
FOR INTELLECTUAL PROPERTY,
PATENTS AND TRADEMARKS

(12) **ABSTRACT OF INVENTION**

Based on Article 13, par. 3 of the Patent law of the Russian Federation of September 23, 1992, #3517-1 the patent owner undertakes to transfer the exclusive right to the invention (assign the patent), on generally practiced conditions, to the first person - citizen of the Russian Federation or a Russian legal person who expresses such a wish and conveys it to the patent owner and the Federal executive body for Intellectual Property.

(21), (22) Application: **2006108730/09, 20.03.2006**

(24) Effective date for property rights: **20.03.2006**

(45) Date of publication: **10.11.2007 Bull. 31**

Mail address:
215116, Smolenskaja obl., g. Vjaz'ma, ul. Pushkina, 22, kv.38, B.I. Volkovu

(72) Inventor(s):
Volkov Boris Ivanovich (RU)

(73) Proprietor(s):
Volkov Boris Ivanovich (RU)

(54) **DIGITAL TELEVISION SET**

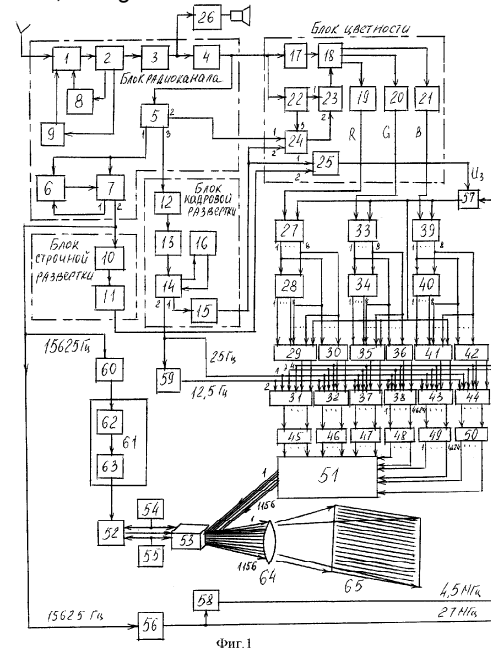
(57) Abstract:

FIELD: radio communications, possible use by color television receiver in analog and digital television systems.

SUBSTANCE: digital television set, comprising radio channel block, chromaticity block, horizontal scanning block, frame scanning block, chromaticity block, amplifier and piezo-deflector with reflector on its end, projection objective, lusterless screen and three channels for controlling chromaticity beam, additionally features three frequency dividers, block for multiple row scanning, each chromaticity beam control channel features two code accumulators, brightness modulation block includes illumination lamp and number of channels equal to number of rows in a frame, each one of which contains focusing light guide cone (cone concentrator), with emitter of three main colors positioned in its input window, and containing a matrix consisting of eight triads of liquid crystalline cells.

EFFECT: 71672 times increased averaged image brightness compared to prototype.

2 tbl, 8 dwg



RU 2 310 287 C1

RU 2 310 287 C1

Изобретение относится к технике радиосвязи и может использоваться цветным телевизионным приемником в аналоговых и цифровых системах телевидения.

Прототипом принят цифровой телевизор [1], содержащий блок радиоканала, блок строчной развертки, блок кадровой развертки, блок цветности из последовательно соединенных канала яркости и матрицы, три выходных видеоусилителя, усилителя сигналов цветности, блока детекторов сигналов цветности, блока цветовой синхронизации и усилителя импульсов гашения, три канала управления лучом цветности, каждый из которых включает АЦП, первый и второй блоки элементов задержек, блок удвоения строк, первый и второй блоки импульсных усилителей, содержащий блок яркостной модуляции, первый усилитель и первый пьезодефлектор с отражателем на торце, второй усилитель и второй пьезодефлектор с отражателем на торце, проекционный объектив, матовый экран, генератор импульсов и ключ. Три АЦП преобразуют аналоговые видеосигналы R, G, B в 8-разрядные коды. В каналах управления лучом цветности производится удвоение числа кодируемых отсчетов в строке и удвоение строк в кадре. Излучение двух излучателей блока яркостной модуляции фокусируется на отражателе первого пьезодефлектора, выполняющего строчную развертку двух строк на отражателе второго пьезодефлектора, выполняющего кадровую развертку. Кадр, воспроизводимый электронно-оптической разверткой двух строк на экране, содержит 1156 активных строк с 1440 отсчетами в каждой. Разрешение в кадре 1664640 элементов /1156×1440/. Для воспроизведения цифровой информации коды подаются на выходы АЦП в каждом канале.

Недостаток прототипа: при развертке кадра двумя строками яркость изображения для комфортного восприятия его зрителем будет недостаточна ввиду безынерционности лучей и отсутствия излучающего покрытия на экране.

Цель изобретения - увеличение яркости изображения на экране, техническим результатом является увеличение усредненной яркости изображения для восприятия зрителем в 71672 раза /578×124/ против прототипа. Результат достигается одновременной разверткой кадра всеми активными строками 1156 и повторением их развертки за время кадра 124 раза. Отпадает необходимость в классической кадровой развертке.

Сущность заявляемого изобретения в том, что в цифровой телевизор, содержащий блок радиоканала, блок строчной развертки, блок кадровой развертки, блок цветности, усилитель и пьезодефлектор с отражателем на торце, проекционный объектив, матовый экран и три канала управления лучом цветности, введены три делителя частоты, блок многократной развертки строк, в каждый канал управления лучом цветности введены по два накопителя кодов, блок яркостной модуляции включает лампу подсветки и число каналов по числу строк в кадре, каждый из которых содержит фокусирующий конус световода /фокон/ с расположенным в его входном окне излучателем трех основных цветов, содержащий матрицу из восьми триад ЖК-ячеек.

Структурная схема цифрового телевизора приведена на фиг.1, развертка раstra на экране и форма управляющего напряжения - на фиг.2, блок яркостной модуляции - на фиг.3, накопитель кодов - на фиг.4, накопитель кодов нечетного /четного/ кадра - на фиг.5, блок регистров - на фиг.6 и 7, конструкция пьезодефлектора - на фиг.8.

Цифровой телевизор включает /фиг.1/ блок радиоканала из последовательно соединенных селектора 1 каналов, усилителя 2 промежуточной частоты, видеодетектора 3, эмиттерного повторителя 4, селектора 6 синхроимпульсов, блока 6 автоматической подстройки частоты и фазы задающего генератора 7 строчной развертки, блока 8 автоматической подстройки частоты гетеродина и блока 9 автоматической регулировки усиления /APУ/, блок строчной развертки из последовательно соединенных предварительного усилителя 10, вход которого подключен к выходу задающего генератора 7 строчной развертки, и выходного каскада 11, блок кадровой развертки из последовательно соединенных задающего генератора 12 кадровой развертки, предварительного усилителя 13, выходного каскада 14, генератора 15 импульсов гашения и генератора 16 импульсов обратного хода, блок цветности из последовательно соединенных канала 17 яркости и матрицы 18, три выхода которой подключены к входам

выходных видеоусилителей 19, 20, 21, последовательно соединенных усилителя 22 сигналов цветности и блока 23 детекторов сигналов цветности, блока 24 цветовой синхронизации и усилителя 25 импульсов гашения, канал 26 звукового сопровождения, три идентичных канала управления лучом цветности. Первый канал включает последовательно

5 соединенные АЦП 27, первый блок 28 элементов задержек, блок 29 удвоения строк, первый накопитель 31 кодов и первый блок 45 импульсных усилителей, и последовательно соединенные второй блок 30 элементов задержек, второй накопитель 32 кодов и второй блок 46 импульсных усилителей, второй канал включает последовательно соединенные

10 АЦП 33, первый блок 34 элементов задержек, блок 36 удвоения строк, третий накопитель 37 кодов и третий блок 47 импульсных усилителей, второй блок 36 элементов задержек, четвертый накопитель 38 кодов и четвертый блок 48 импульсных усилителей, третий канал включает последовательно соединенные АЦП 39, первый блок 40 элементов задержек, блок 41 удвоения строк, пятый накопитель 43 кодов и пятый блок 49 импульсных

15 усилителей, и последовательно соединенные второй блок 42 элементов задержек, шестой накопитель 44 кодов и шестой блок 50 импульсных усилителей. Цифровой телевизор включает блок 51 яркостной модуляции, усилитель 52 и пьезодефлектор 53 с отражателем на торце, источник 54 положительного опорного напряжения, источник 55 отрицательного опорного напряжения, последовательно соединенные генератор 56 импульсов и ключ 57, первый делитель 58 частоты /6:1/, второй делитель 59 частоты /2:1/, третий делитель

20 частоты 60 /10:1/, блок 61 многократной развертки строк из последовательно соединенных задающего генератора 62 и выходного каскада 63, и включает проекционный объектив 64 и матовый экран 65.

Блок 51 яркостной модуляции /фиг.3/ включает лампу 66 подсветки белого цвета и каналы по числу строк в кадре, каждый из которых содержит фокусирующий конус

25 световода /фокон/ 67₁₋₁₁₅₆ [2, с.77] с расположенным в его входном окне излучателем 68 трех основных цветов. Излучение излучателя 68 в отдельности представляет пиксел /точку/ в строке, которых в строке 1440. Излучатель 68 является матрицей из восьми триад ЖК-ячеек, выполненный методом микроэлектронной технологии непосредственно во входном окне каждого фокона 67. Триада из трех ЖК-ячеек: одна является источником

30 красного излучения, вторая - зеленого и третья - синего излучения. Число триад - восемь - по числу разрядов в коде. Входной диаметр фокона 67 при размере одной ячейки в 0,25 мм [3, с.490] составляет до 2,8 мм /0,25 мм × 3 ЖК-ячейки × 3 ряда триад/, занимаемая площадь до 6 мм², выходной диаметр фокона принимается 0,02 мм. Контроллер для управления ЖК-ячейками не нужен [4, с.473, 477, 483], каждая ячейка

35 автономно запитывается от своего импульсного усилителя /на выходе которого имеется инвертор/ в блоках 45-50 импульсных усилителей. Получение соответствующего тона цвета формируются смешиванием основных цветов от ЖК-ячеек восьми триад, излучения которых модулируются по яркости соответственно весам разрядов в коде. Модуляция по яркости выполняется применением нейтральных светофильтров плотностью,

40 соответствующей величине разряда кода, которые ослабляют излучение каждой ЖК-ячейки соответственно принадлежности ее к разряду кода. Излучения от ЖК-ячеек красного, зеленого и синего цветов модулируются нейтральными светофильтрами, наносимыми на входе ЖК-ячейки, т.е. со стороны лампы 66 подсветки. Кратность ослабления пропускаемого света от лампы 66 подсветки производится соответственно коэффициентам

45 разрядов двоичного кода, что и определяет разрядную иерархию ЖК-ячеек в каждом излучателе 68₁₋₁₁₅₆. Первая триада имеет три ЖК-ячейки R, G, B цветов без нейтральных светофильтров, их излучение соответствует первому /старшему/ разряду кода. Вторая триада имеет три ЖК-ячейки R, Q, B, каждая с нейтральным светофильтром 2^x на входе, их излучение соответствует второму разряду кода. Третья триада имеет ЖК-ячейки с

50 нейтральным светофильтром 4^x плотности на входе, их излучение соответствует третьему разряду кода и т.д., в восьмой триаде ЖК-ячейки R, G, B имеют нейтральные светофильтры на входе плотностью 128^x, их излучение соответствует восьмому /младшему/ разряду в коде. Распределение двоичных коэффициентов по разрядам кода,

соответствующая им плотность нейтральных светофильтров и вес разряда в коде показан в таблице 1.

Разряды кода	Таблица 1							
	1 старший разряд	2	3	4	5	6	7	8 младший
Двоичные коэффициенты	1	0,5	0,25	0,125	0,0625	0,031	0,0156	0,0078
Нейтральные светофильтры	0	2 ^x	4 ^x	8 ^x	16 ^x	32 ^x	64 ^x	128 ^x
Вес разряда в коде, %	50	25	12,5	6,25	3,1	1,57	0,78	0,39

5

10

15

20

25

30

35

40

45

50

Формирование смешанного излучения в каждом излучателе 68 осуществляется суммированием излучений восьми триад ЖК-ячеек. При отсутствии сигнала с импульсного усилителя блоков 45-50 световой поток от лампы 66 подсветки [3, с.487, 489] проходит ЖК-ячейку, а при наличии сигнала с импульсного усилителя световой луч не проходит ЖК-ячейку. Излучения с ЖК-ячеек восьми триад /по числу разрядов в коде/ после прохода нейтральных светофильтров и цветных фильтров смешиваются в фокусе 67, на выходе которого яркость, насыщенность и цветовой тон результирующего излучения определяются взаимным соотношением составляющих трех цветов R, G, B и их яркости соответственно величин кодов цветových сигналов R, G, B. В излучателях применяются 27744 ЖК-ячеек /1156×3×8/. В панели ЖК-монитора [3, с.488, 490] при разрешении 1024×768 применяются 786432 триады или 2359296 ЖК-ячеек, что в 85 раз больше. Входами блока 51 являются входы ЖК-ячеек излучателей 68, подключенные к соответствующим выходам блоков 45-50 усилителей, каждый из которых содержит 4624 импульсных усилителя с инвертором на выходе /578×8/. Так как ЖК-ячейка является прозрачной при отсутствии электрического сигнала на ее подложках [4, с.473, 474], то сигнал разряда кода с импульсного усилителя инвертируется инвертором. В излучателях применяются активные ЖК-ячейки технологии TFT [4, с.476, 477]. Микроэлектронные технологии позволяют исполнить 4624 импульсных усилителя в одной микросхеме. Выходные окна фоконов 67₁₋₁₁₅₆ образуют вертикальную линейку и проецируют излучения 1156 излучателей на отражатель пьезодефлектора 53. А входные окна фоконов 67₁₋₁₁₅₆ укладываются в квадрат со сторонами по вертикали 34 фокона, по горизонтали 34 фокона, при диаметре фокона 2,8 мм размер квадрата будет 95,2×95,2 мм /34×2,8 мм/. Перед входными окнами фоконов /т.е. их квадрата/ располагается лампа 66 подсветки. Диаметр цветового круга от выходного окна фокона на отражателе пьезодефлектора 53 принят 0,03 мм, длина отражателя составит 34,68 мм /1156×0,03 мм/. Излучатели 68 через фоконы 67 и отражатель пьезодефлектора 53, расположенный в задней фокальной плоскости проекционного объектива 64, оптически соединены с матовым экраном 65.

Накопители 31, 32, 37, 38, 43, 44 кодов идентичны /фиг.4/, каждый включает последовательно соединенные ключ 69 и триггер 70, накопитель 71 кодов нечетного кадра и накопитель 72 кодов четного кадра. Информационным входом накопителя кодов /31, 32/ являются поразрядно объединенные 1-8 входы блоков 71, 72, подключенные к выходам соответствующих блоков 29, 30 /35, 36, 41, 42/.

Управляющими входами являются: первым - сигнальный вход /25 Гц/ ключа 69, вторым - управляющий вход /12,5 Гц/ ключа 69, третьим - объединенные третьи управляющие входы /4,5 МГц/ блоков 71, 72, четвертым - объединенные вторые управляющие входы /27 МГц/ блоков 71, 72. Первый управляющий вход накопителя 71 кодов нечетного кадра подключен к первому выходу триггера 70, первый управляющий вход накопителя 72 кодов четного кадра подключен к второму выходу триггера 70. Выходы блоков 71, 72 поразрядно соответствующим образом объединены и являются 1-4624 выходами /578×8/ каждого накопителя 31, 32 /37, 38, 43, 44/ кодов. Накопитель 71 кодов нечетного кадра и накопитель 72 кодов четного кадра идентичны /фиг.5/, каждый включает блоков 73₁₋₂₈₉ регистров по числу половины активных строк кадра /до удвоения строк/, т.к. каждый блок 73 регистров накапливает коды двух строк. Информационным входом блока 71 /72/ являются поразрядно объединенные 1-8 входы блоков 73₁₋₂₈₉ регистров, подключенные к выходам 1-8 блока 29 /30/. Первым управляющим входом является первый управляющий вход /25 Гц/ первого блока 73₁ регистров, вторым - объединенные третьи управляющие

входы /27 МГц $U_{д}$ / блоков 73₁₋₂₈₉ регистров, третьим - объединенные вторые управляющие входы /4,5 МГц $U_{в\text{ыд}}$ / блоков 73₁₋₂₈₉ регистров. Каждый первый управляющий выход предыдущего блока 73 регистров является первым управляющим входом для последующего блока 73₂₋₂₈₉ регистров. Первый управляющий выход блока 73₂₈₉ регистров

5 подключен параллельно к четвертым управляющим входам всех блоков 73 регистров. Выходами блоков 71, 72 являются 1-4624 выходы блоков 73₁₋₂₈₉ регистров /578×8/. Блок 71 производит накопление нечетных кадров, блок 72 производит накопление кодов четных кадров. Блоки 73₁₋₂₈₉ регистров идентичны /фиг.6, 7/, каждый включает с первого по

10 пятый 74-78 ключи, с первого по четвертый 79-82 распределители импульсов, первые восемь регистров 83₁₋₈, последовательно соединенные первый счетчик 84 импульсов и первый дешифратор 85, вторые восемь регистров 86₁₋₈, последовательно соединенные

15 второй счетчик 87 импульсов и второй дешифратор 88. Информационным входом блока 73 являются поразрядно объединенные четвертые /информационные/ входы разрядов первых восьми регистров 83 и вторых восьми регистров 86. Выходы разрядов каждого регистра 83, 86 объединены, выходы первых восьми регистров 83 являются первыми 1-8 выходами

20 блока 73, выходы вторых восьми регистров 86 являются вторыми 1-8 выходами блока 73. Управляющих входов четыре: первый - первый управляющий вход первого ключа 74, подключенный к соответствующему выходу триггера 70, второй - объединенные

25 сигнальные входы первого и третьего 74, 76 ключей /27 МГц $U_{д}$ /), третий - объединенные сигнальные входы второго 75 и четвертого 77 ключей /4,5 МГц $U_{в\text{ыд}}$ /, четвертый - первый

30 управляющий вход второго ключа, подключенный через диод к первому управляющему выходу последнего блока регистров 73₂₈₉. Последний выход /1440-й/ распределителя 79 импульсов подключен к второму управляющему входу первого ключа 74 и к первому

35 управляющему входу третьего ключа 76, последний выход /1440/ распределителя 80 импульсов подключен параллельно к счетному входу первого счетчика 84 импульсов, к

40 первым управляющим входам четвертого 77 и пятого 78 ключей и через диод к второму управляющему входу второго ключа 75. Выход первого дешифратора 85 подключен

45 параллельно к третьим управляющим входам разрядов первых восьми регистров 83₁₋₈ к второму управляющему входу пятого ключа 78 и через диод к второму управляющему

50 входу второго ключа 75. Последний /1440/ выход распределителя 81 импульсов подключен к второму управляющему входу третьего ключа 76 и является первым управляющим

55 выходом блока 73 регистров. Последний выход /1440/ четвертого распределителя 82 импульсов подключен к счетному входу второго счетчика 87 импульсов, к второму

60 управляющему входу четвертого ключа 77, к сигнальному входу пятого ключа 78, выход которого подключен к первому управляющему входу второго ключа 75. Выход второго

65 дешифратора 88 подключен к третьим управляющим входам разрядов вторых восьми регистров 86₁₋₈.

Селектор 1 каналов усиливает и преобразует полный ТВ сигнал в промежуточную частоту сигналов изображения и звука. Усилитель 2 усиливает сигнал до уровня,

40 необходимого для нормальной работы видеодетектора 3. Эмиттерный повторитель 4 согласует тракт радиоканала с последующими каскадами. С выхода эмиттерного

45 повторителя 4 сигнал поступает в селектор 5 синхроимпульсов, в канал 17 яркости блока цветности и в усилитель 22 сигналов цветности. Селектор 5 синхроимпульсов выделяет из

50 полного ЦТВ сигнала строчные и кадровые синхроимпульсы и формирует стробирующие импульсы для блока 24 цветовой синхронизации. Задающий генератор 7 формирует

55 строчные управляющие импульсы для блока 10 предварительного усилителя, генератора 56 импульсов дискретизации и для делителя 60 частоты /10:1/. Задающий генератор 12

60 формирует кадровые управляющие импульсы для выходного каскада 14, генератор 15 формирует по длительности импульсы гашения обратного хода. В блоке цветности

65 производится демодуляция сигналов цветности, формируется напряжение основных цветов, производится регулирование контрастности, насыщенности и яркости изображения. Усилитель 22 выделяет поднесущие частоты сигналов цветности, усиливает их в каналах

70 прямого и задержанного сигналов. Блок 23 детектирует цветоразностные сигналы, которые

поступают в матрицу 18. Блок 24 цветовой синхронизации формирует управляющие импульсы полустрочной частоты для переключения ветвей электронного коммутатора. В результате на выходе блока 23 детекторов образуются два цветоразностных сигнала E_{R-y} и E_{B-y} , поступающие в матрицу 18. В канале 17 яркости сигнал яркости усиливается и фиксируется уровень черного. Матрица 18 формирует зеленый цветоразностный сигнал и складывает три цветоразностных сигнала с сигналом яркости E_y . С выхода матрицы 18 сигналы основных цветов R, G, B поступают в выходные видеоусилители 19, 20, 21, усиливаются в них и поступают на входы соответственно АЦП 27, 33, 39, преобразующие видеосигналы в 8-разрядные коды с дискретизацией 27 МГц. Импульсы дискретизации формирует генератор 56 импульсов умножением частоты 15625 Гц с генератора 7 на 864 и на $2 / 15,625 \text{ кГц} \times 864 \times 2 /$. За время хода строки АЦП выдает 1440 отсчетов в каждой строке $/720 \times 2 /$. Блоки 28, 34, 40 элементов задержек содержат по 8 элементов задержек и производят задержку сигналов каждого кода на длительность периода строчной развертки 64 мкс. Блоки 29, 35, 41 идентичны и являются сумматорами из микросхем K555ИМ6 с временем сложения 24 нс. На первые входы блока 29 /35, 41/ приходит код текущей строки с АЦП 27 /33, 39/, на вторые входы приходит код этого же отсчета строки, но после задержки на 64 мкс, т.е. прошедшей строки. Блок 29 /35, 41/ производит сложение $/24 \text{ нс} /$ кодов, затем сумма делится пополам, выполняемое соответствующим подключением выходов блоков 29, 35, 41 и входов накопителей 31, 37, 43 кодов. Каждый полученный код является кодом удвоенной /промежуточной/ строки. Сигналы 27 МГц идут с ключа 57, они выдают код суммы и обнуляют блоки 29, 35, 41 перед новым сложением кодов. Деление кода суммы на два выполняется сдвигом кода суммы на один разряд так, что отбрасывается младший разряд кода суммы, как при делении десятичного числа на десять. Сдвиг на один разряд выполняется подключением выходов блоков 29, 35, 41 к

25
 Выходы блока 29 0 1 2 3 4 5 6 7 8,
 ↓ ↓ ↓ ↓ ↓ ↓ ↓ ↓ ↓
 входы блока 31 1 2 3 4 5 6 7 8

Разряд 0 представляет разряд переноса при сумме кодов. Блоки 29, 35, 41, формируя коды отсчетов еще 578 промежуточных строк, производят удвоение строк. Воспроизводимый кадр содержит 1156 активных строк $/578 \times 2 /$ с 1440 отсчетами в каждой. Блоки 29, 35, 41 задерживают коды на 24 нс /время сложения/, чтобы коды одних и тех же отсчетов текущей и промежуточной строк поступали на следующие блоки синхронно применены вторые блоки 30, 36, 42 элементов задержек, выполняющие задержку кодов текущих строк на 24 нс.

35 Работа накопителей 31, 32, 37, 38, 43, 44 кодов, фиг.4 и 5.

На информационные входы накопителей 32, 38, 44 кодов поступают коды сигналов R, G, B 578 текущих строк кадра со вторых блоков 30, 36, 42 задержек. На информационные входы накопителей 31, 37, 43 кодов поступают коды сигналов R, G, B 578 промежуточных строк с блоков 29, 35, 41 удвоения строк. Сигнал 12,5 Гц с второго делителя 59 частоты $/2:1 /$ открывает в накопителях кодов ключ 69 на длительность двух кадров, пропускающих в триггер 70 два импульса 25 Гц частоты кадров. Сигнал с первого выхода триггера 70 запускает в работу накопитель 71 кодов нечетного кадра. По окончании первого кадра в блоках 71 всех шести накопителей кодов сосредотачиваются коды 1156 строк сигналов R, G, B нечетного кадра. Сигнал с второго выхода триггера 70 запускает в работу накопителя 72 кодов четного кадра, а коды 1156 строк с накопителей 71 кодов нечетного кадра шести накопителей кодов 31, 32, 37, 38, 43, 44 параллельно поступают в соответствующие блоки 45-50 импульсных усилителей. По окончании периода второго кадра следует накопление кодов второго нечетного кадра блоками 71 и выдача кодов 1156 строк с накопителей 72 кодов четного кадра шести накопителей 31, 32, 37, 38, 43, 44 кодов. Заполнение кодами накопителя 71 кодов нечетного кадра идет последовательно с первого по 289-й блоки 73_{1-289} регистров. По окончании заполнения кодами накопителей 71 идут аналогичные процессы заполнения кодами накопителей 72 кодов четного кадра. Накопители 71 и 72 каждый включают по 289 блоков 73 регистров, в каждом из которых

сосредотачиваются коды двух строк. По окончании первого периода кадра накопление кодов в блоках 71 заканчивается и идет заполнение кодами второго кадра в накопителях 72 и выдача кодов 1156 строк из накопителей 71 кодов нечетного кадра. При этом коды сигнала R выдаются из накопителя 71 блока 31 /578 промежуточных строк/ и накопителя 71 блока 32 /578 текущих строк/, коды сигнала G выдаются из накопителя 71 блока 37 /578 промежуточных строк/ и накопителя 71 блока 38 /578 текущих строк/, коды сигнала В выдаются из накопителя 71 блока 43 /578 промежуточных строк/ и накопителя 71 блока 44 /578 текущих строк/. При выдаче кодов четного кадра коды сигнала R выдаются из накопителя 72 блоков 31, 32, коды сигнала G выдаются из накопителей 72 блоков 37, 38, коды сигнала В выдаются из накопителей 72 блоков 43, 44.

Работа блоков 73₁₋₂₈₉ регистров, фиг.6 и 7.

Сигналы разрядов кода поступают с блока 29 /30/ на четвертые /информационные/ входы разрядов первых восьми регистров 83₁₋₈ и вторых восьми регистров 86₁₋₈. Заполнение регистров 83 сигналами кодов начинается с открытием первого ключа 74, пропускающего сигналы U_d 27 МГц со второго управляющего входа на входы первого распределителя 79 импульсов, тактовые импульсы U_T с выходов которого последовательно поступают параллельно на первые управляющие входы разрядов регистров 83₁₋₈. Причем сигналы первых разрядов кодов поступают в разряды регистра 83₁, сигналы вторых разрядов кодов поступают в разряды регистра 83₂ и т.д, сигналы восьмых разрядов кодов поступают в разряды регистра 83₈. По заполнению регистров 83₁₋₈ кодами R первой строки сигнал с последнего выхода /1440/ блока 79 закрывает ключ 74 и открывает третий ключ 76, пропускающий импульсы 27 МГц в третий распределитель 81 импульсов. Тактовые импульсы U_T с выходов блока 81 последовательно поступают параллельно на первые управляющие входы разрядов регистров 86₁₋₈. По заполнению регистров 86 кодами второй строки импульс с последнего выхода /1440/ блока 81 закрывает ключ 76 и является выходным управляющим сигналом во второй блок 73₂ регистров. В блоке 73₂ этот сигнал открывает первый ключ 74, и в нем идет процесс заполнения кодами сигнала R третьей строки первых восьми регистров 83, затем кодами 4-й строки вторых восьми регистров 86₁₋₈. Аналогичные процессы заполнения кодами 5 и 6, 7 и 8... 577 и 578 строк идут последовательно в остальных блоках 73₃₋₂₈₉ регистров. Параллельно такие же процессы идут в блоках регистров 73 в накопителях 32, 37, 38, 43, 44 кодов. По заполнении кодами первого кадра всех накопителей 71 кодов нечетного кадра следует заполнение кодами второго кадра всех накопителей 72 кодов четного кадра. А коды 1156 строк с накопителей 71 кодов нечетного кадра выдаются в соответствующие блоки 45-50 импульсных усилителей. Для этого управляющий сигнал с выхода блока 73₂₈₉ регистров поступает параллельно на четвертые управляющие входы всех блоков 73 регистров и открывает ключ 75, пропускающий сигналы $U_{\text{выд}}$ /4,5 МГц/ во второй распределитель 80 импульсов, с выходов которого последовательно сигналы $U_{\text{выд}}$ поступают на вторые управляющие входы разрядов первых восьми регистров 83 и параллельно на вторые управляющие входы разрядов вторых восьми регистров 86. По сигналам $U_{\text{выд}}$ коды 578 строк одновременно с 289 блоков регистров выдаются в блок импульсных усилителей. Развертка строк в этот момент отражателем пьезодефлектора 53 идет слева направо. С выдачей последнего /1440-го/ кода сигнал с 1440 выхода распределителя 80 импульсов поступает на счетный вход первого счетчика 84 импульсов, открывает четвертый 77 и пятый 78 ключи и через диод закрывает второй ключ 75. При развертке строк справа налево необходимо коды выдавать в обратной последовательности, т.е. с последнего кода строки 1440-го к первому коду. При этом открытый ключ 77 пропускает сигналы $U_{\text{выд}}$ 4,5 МГц в четвертый распределитель 82 импульсов, с выходов которого сигналы $U_{\text{выд}}$ последовательно с первого по 1440-й выходы поступают на вторые управляющие входы разрядов первых восьми регистров 83 и вторых восьми регистров 86, начиная не с первого разряда в регистрах, а с последних разрядов регистров к первым разрядам. Развертка строк отражателем пьезодефлектора 53 идет справа налево. С окончанием выдачи кодов с регистров импульс с последнего /1440/ выхода распределителя

82 импульсов поступает на счетный вход счетчика 87 импульсов, закрывает четвертый ключ 77 и через открытый ключ 78 открывает вновь второй ключ 75, следует повтор выдачи кодов сигналами с распределителя 80 импульсов и развертка строк слева направо. Далее процессы повторяются 62 раза выдачей кодов с блока 80 и 62 раза выдачей с блока

5 82. При 62-й выдаче кодов с блока 80 счетчик 84 импульсов формирует двоичный код 62 /111110/, по которому первый дешифратор 85 выдает сигнал, закрывающий ключи 75 и 78 и обнуляющий разряды первых восьми регистров 83. При 62-й выдаче кодов с блока 82 счетчик 87 импульсов формирует двоичный код 62 /111110/, по которому второй дешифратор 88 обнуляет разряды вторых восьми регистров 86. Процесс повторов

10 заканчивается, следует выдача кодов 1156 строк с накопителей 72 кодов четного кадра накопителей 31, 32, 37, 38, 43, 44 и накопление кодов 3-го кадра накопителями 71 кодов нечетного кадра накопителей 31, 32, 37, 38, 43, 44 кодов. Так как развертка раstra идет всеми строками, необходимость в кадровой развертке отпадает. Чередуясь, процессы накопления и выдачи кодов строк идут непрерывно. Частота дискретизации

15 видеосигналов с АЦП 27, 33, 39: $f_d = 15,625 \text{ кГц} \times 864 \times 2 = 27 \text{ МГц}$,
 где: 864 - число отсчетов в строке принимаемого кадра,
 2 - коэффициент удвоения.
 Тактовая частота при заполнении кодами регистров 83 и 86 27 МГц.
 Частота сигналов выдачи кодов из регистров 83, 86:

20 27 МГц: $6 = 4,5 \text{ МГц}$.
 Частота развертки строк пьезодефлектором 53 принимается: $f_{\text{пд}} = 15,625 \text{ кГц}$: $10 = 1,5625 \text{ кГц}$.
 Частота многократной развертки строк составляет:
 $f_{\text{см}} = 1,5625 \text{ кГц} \times 2 = 3,125 \text{ кГц}$. За один период колебания пьезодефлектора

25 развертываются две строки.
 Длительность строки: $t_c = \frac{1 \text{ с}}{3,125 \text{ кГц}} = 320 \text{ мкс}$,
 период следования выдаваемых кодов из регистров 83, 86:

30 $t_k = \frac{320 \text{ мкс}}{1440} = 222 \text{ нс}$ или $\frac{1 \text{ с}}{4,5 \text{ МГц}} = 222 \text{ нс}$
 Число повторов разверток за длительность кадра 40 мс составляет: $\frac{40 \text{ мс}}{320 \text{ мкс}} = 125 \text{ раз}$,
 принимается 124 раза: 62 раза слева направо и 62 раза справа налево.

35 Первый делитель 58 выполняет деление частоты 27 МГц 6:1 и выдает на третьи управляющие входы накопителей 31, 32, 37, 38, 43, 44 кодов импульсы 4,5 МГц, второй делитель 59 частоты выполняет деление частоты 25 Гц 2:1 и выдает импульсы 12,5 Гц на вторые управляющие входы накопителей кодов, на первые управляющие входы которых поступают импульсы 25 Гц частоты кадров /фиг.1/. Третий делитель 60 частоты выполняет

40 деление 15,625 кГц 10:1 и выдает импульсы 1,5625 кГц на вход блока 61 многократной развертки строк. На четвертые управляющие входы накопителей 31, 32, 37, 38, 43, 44 кодов поступают импульсы 27 МГц U_d с генератора 56 импульсов. Задающий генератор 62 из поступающих импульсов 1,5625 кГц формирует прямоугольные импульсы с периодом следования двух строк 640 мкс, поступающие в выходной каскад 63, формирующий

45 управляющее напряжение треугольной формы /фиг.2/ с периодом 640 мкс, поступающее на первый вход усилителя 52. Усилитель 52 усиливает управляющее напряжение, поступающее на внутренний электрод 91 пьезодефлектора 53 /фиг.8/. Пьезодефлектор 53 выполнен [5, с.118] из двух пьезопластин 89, 90, внутреннего электрода 91, первого 92 и второго 93 внешних электродов. Один конец пьезодефлектора закреплен в держателе 94,

50 на свободном торце закреплен световой отражатель 95. На внешние электроды 92 и 93 поступают соответствующие напряжения с источников 54, 55 опорных напряжений /фиг.1/. Торцы пьезодефлектора 53 с отражателем приходят в колебательное движение [5, с.122] с частотой 1,5625 кГц и выполняет развертку одновременно всех 1156 строк с частотой

3,125 кГц. За период кадра 40 мс выполняется 124 повтора разверток строк. Отражатель пьезодефлектора 53, принимая излучения с 1156 выходных окон фоконов 67, производит развертку 1156 строк в задней фокальной плоскости проекционного объектива 64, который с увеличением в 20 раз проецирует изображение кадра на матовый экран 65, размеры изображения составляют:

- по горизонтали $20 \times 0,03 \text{ мм} \times 1440 = 864 \text{ мм}$,
- по вертикали $20 \times 0,03 \text{ мм} \times 1156 = 693,6 \text{ мм}$,
- по диагонали 1108 мм или 45".

Меня фокусное расстояние проекционного объектива 64 размер изображения на экране можно изменять в большую и в меньшую сторону.

Работа цифрового телевизора.

Высокочастотный сигнал с селектора 1 каналов поступает в усилитель 2, с него - в видеодетектор 3. ЦТВ сигнал через эмиттерный повторитель 4 поступает в селектор 5 синхриимпульсов, в канал 17 яркости и в усилитель 22 сигналов цветности. С матрицы 18 цветные сигналы усиливаются в выходных видеоусилителях 19, 20, 21 и поступают в свои АЦИ 27, 33, 39, преобразуются ими с двойной дискретизацией 27 МГц в 8-разрядные коды, которые в параллельном виде поступают в первые блоки 28, 34, 40 элементов задержек, во вторые блоки 30, 36, 42 элементов задержек и на первые входы блоков удвоения строк 29, 35, 41. Блоки 29, 35, 41 формируют коды отсчетов 578 промежуточных строк. Коды текущих 578 строк с вторых блоков элементов задержек поступают во второй, четвертый, шестой накопители 32, 38, 44 кодов, коды промежуточных строк 578 с блоков 29, 35, 41 поступают в первый, третий, пятый накопители 31, 37, 43 кодов. В первом периоде кадра коды 1156 строк накапливаются в накопителях 71 кодов нечетного кадра блоков 31, 32, 37, 38, 43, 44. Во втором периоде кадра коды 1156 строк накапливаются в накопителях 72 кодов четного кадра тех же блоков и выдаются из накопителей 71 всех 1156 строк в блоки 45-50 импульсных усилителей. Импульсные усилители записывают свои ЖК-ячейки в излучателях 68. Излучение с фоконов 67 проецируется на отражатель пьезодефлектора 53, который выполняет одновременно развертку всех 1156 строк кадра, проецируемого объективом 64 на матовый экран 65. Заявленный цифровой телевизор может использоваться в аналоговых и цифровых системах телевидения. При воспроизведении цифровой видеoinформации коды подаются на выходы АЦП 27, 33, 39, минуя АЦП. Технические характеристики заявляемого телевизора приведены в таблице 2.

Использованные источники

1. Патент №2232481, кл. Н04N 5/74, бюл. №19 от 10.07.04, прототип.
2. Кучекян Л.М. Световоды. М, 1973, с.77.
3. Мураховский В.И. Устройство компьютера. "АСТ-ПРЕСС книга", 2003, с.487-490.
4. Колесниченко О.В, Шишигин И.В. Аппаратные средства РС. 5-е изд, СПб, 2004, с.473, 474, 476, 477, 483.
5. Фридлянд И.В., Сошников В.Г. Системы автоматического регулирования в устройствах видеозаписи. М, 1988, с.118, рис.5.5, с.122, рис.5.10.

Таблица 2

Технические характеристики	Значения
Приемная часть	
Принимаемый сигнал	аналоговый E _y , E _{R-y} , E _{B-y}
Частота кадров/частота строк	25 Гц / 15625 Гц
Число строк/число активных строк	625/578
Число отсчетов в строке/число активных отсчетов в строке	864/720
Длительность строки/кадра	64 мкс / 40 мс
Воспроизведение	
Дискретизация видеосигналов	27 МГц / 13,5 МГц × 2/
Кодирование видеосигналов	8 разрядов
Число активных отсчетов в строке	1440 / 720 × 2/
Число строк / активных/ в кадре	1156 / 578 × 2/
Разрешение в кадре	1664640 элементов

5

Формула изобретения

Цифровой телевизор, включающий блок радиоканала, содержащий последовательно соединенные селектор каналов, усилитель промежуточной частоты, видеодетектор, эмиттерный повторитель, селектор синхроимпульсов и задающий генератор строчной развертки, блок автоматической подстройки частоты и фазы, блок автоматической подстройки частоты гетеродина и блок автоматической регулировки усиления, блок строчной развертки из последовательно соединенных предварительного усилителя, вход которого подключен ко второму выходу задающего генератора строчной развертки, и выходного каскада, блок кадровой развертки из последовательно соединенных задающего генератора кадровой развертки, вход которого подключен к третьему выходу селектора синхроимпульсов, предварительного усилителя, выходного каскада и генератора импульсов гашения, и генератора импульсов обратного хода, вход и выход которого подключены к соответствующему входу и выходу выходного каскада, блок цветности, содержащий канал яркости и матрицу формирования сигналов основных цветов, три выхода которой подключены ко входам соответствующих трех выходных видеоусилителей, усилитель сигналов цветности и блок детекторов сигналов цветности, входы канала яркости и усилителя сигналов цветности подключены к выходу эмиттерного повторителя в блоке радиоканала, выход блока детекторов сигналов цветности подключен ко второму входу матрицы формирования сигналов основных цветов, блок цветовой синхронизации, первый вход которого подключен ко второму выходу селектора синхроимпульсов, второй вход подключен к выходу генератора импульсов гашения, третий вход подключен к второму выходу усилителя сигналов цветности и выход подключен к второму входу блока детекторов сигналов цветности, и усилитель импульсов гашения, первый вход которого подключен к выходу генератора импульсов гашения, второй вход подключен к выходу выходного каскада блока строчной развертки, последовательно соединенные усилитель и пьезодефлектор с отражателем на торце, расположенный в задней фокальной плоскости проекционного объектива, во внешней фокальной плоскости которого расположен матовый экран, последовательно соединенные генератор импульсов и ключ, управляющий вход которого подключен к выходу усилителя импульсов гашения, источник положительного опорного напряжения, выход которого подключен к вторым входам усилителя и пьезодефлектора, источник отрицательного опорного напряжения, выход которого подключен к третьим входам усилителя и пьезодефлектора, три идентичных канала управления лучом цветности, каждый из которых включает последовательно соединенные аналого-цифровой преобразователь (АЦП), первый блок элементов задержек и блок удвоения строк, второй блок элементов задержек, входы которого поразрядно объединены с первыми входами блока удвоения строк и подключены к выходам АЦП, и включает первый и второй блоки импульсных усилителей, информационные входы АЦП каждого канала подключены соответственно к выходам первого, второго, третьего выходных видеоусилителей, управляющие входы АЦП и управляющие входы блоков удвоения строк подключены к выходу ключа, выходы блоков импульсных усилителей подключены к входам блока яркостной модуляции, отличающийся тем, что в него введены первый, второй и третий делители частоты и блок многократной развертки строк, вход первого делителя частоты подключен к выходу генератора импульсов, вход второго делителя частоты подключен к второму выходу выходного каскада блока кадровой развертки, вход третьего делителя частоты подключен к второму выходу задающего генератора строчной развертки, а выход подключен к входу блока многократной развертки строк, включающий последовательно соединенные задающий генератор, вход которого подключен к выходу третьего делителя частоты, и выходной каскад, выход которого подключен к первому

входу усилителя, в первый канал управления лучом цветности введены первый и второй накопители кодов, информационные входы первого накопителя кодов подключены к выходам блока удвоения строк, а выходы подключены к входам первого блока импульсных усилителей, информационные входы второго накопителя кодов подключены к выходам

5 второго блока элементов задержек, а выходы подключены к входам второго блока импульсных усилителей, во второй канал управления лучом цветности введены третий и четвертый накопители кодов, информационные входы третьего накопителя кодов

10 подключены к выходам блока удвоения строк, а выходы подключены к входам третьего блока импульсных усилителей, информационные входы четвертого накопителя кодов

15 подключены к выходам второго блока элементов задержек, а выходы подключены к входам шестого блока импульсных усилителей, одноименные управляющие входы с первого по шестой накопителей кодов объединены и подключены: первые управляющие входы

20 подключены к второму выходу выходного каскада в блоке кадровой развертки, вторые - к выходу второго делителя частоты, третьи - к выходу первого делителя частоты, четвертые - к выходу генератора импульсов, выходы с первого по шестой блоков

25 импульсных усилителей подключены к соответствующим входам блока яркостной модуляции, который содержит лампу подсветки и по числу строк в кадре каналы, каждый из которых включает фокусирующий конус световода (фокон), с расположенным в его входном окне излучателем трех основных цветов, включающий матрицу из восьми триад ЖК-ячеек, каждая из которых имеет на внешней стороне соответствующий цветной фильтр R, G, B и нейтральный светофильтр, плотностью соответствующий коэффициентам

30 двоичных разрядов восьмиразрядного кода, со стороны лампы подсветки, входами блока яркостной модуляции являются входы ЖК-ячеек излучателей трех основных цветов, подключенные к соответствующим выходам в соответствующих блоках импульсных

35 усилителей, выходные окна фоконов через отражатель пьезодефлектора и проекционный объектив оптически соединены с матовым экраном, блоки импульсных усилителей каждый содержит импульсных усилителей по числу половины строк кадра и числу разрядов в коде, с первого по шестой накопители кодов идентичны, каждый включает последовательно

40 соединенные ключ и триггер, накопитель кодов нечетного кадра и накопитель кодов четного кадра, информационными входами накопителя кодов являются поразрядно объединенные 1-8 входы накопителя кодов нечетного кадра и накопителя кодов четного кадра, управляющими входами являются: первым - сигнальный вход ключа, вторым -

45 управляющий вход ключа, третьим - объединенные третьи управляющие входы накопителя кодов нечетного кадра и накопителя кодов четного кадра, четвертым - объединенные

50 вторые управляющие входы накопителя кодов нечетного кадра и накопителя кодов четного кадра, первый управляющий вход накопителя кодов нечетного кадра подключен к первому выходу триггера, первый управляющий вход накопителя кодов четного кадра подключен к второму выходу триггера, выходы накопителя кодов нечетного кадра и накопителя кодов четного кадра поразрядно соответствующим образом объединены и являются выходами

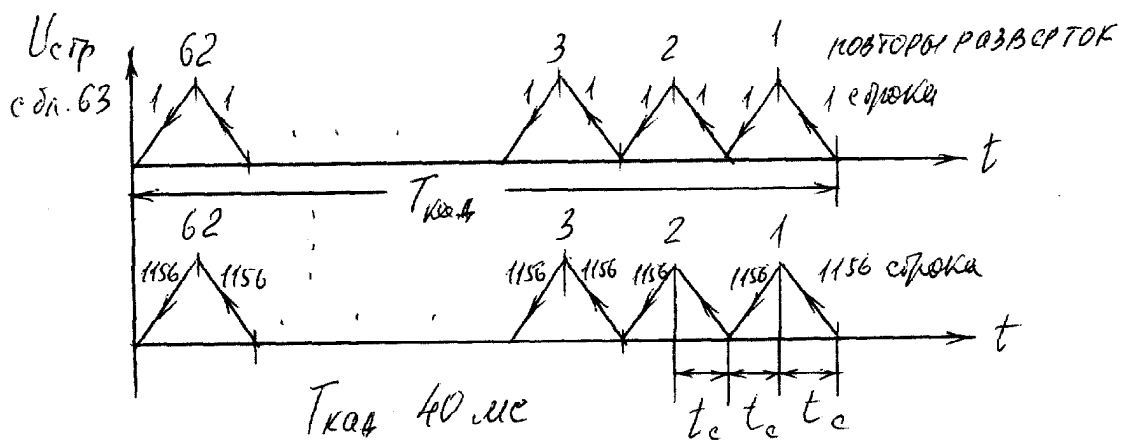
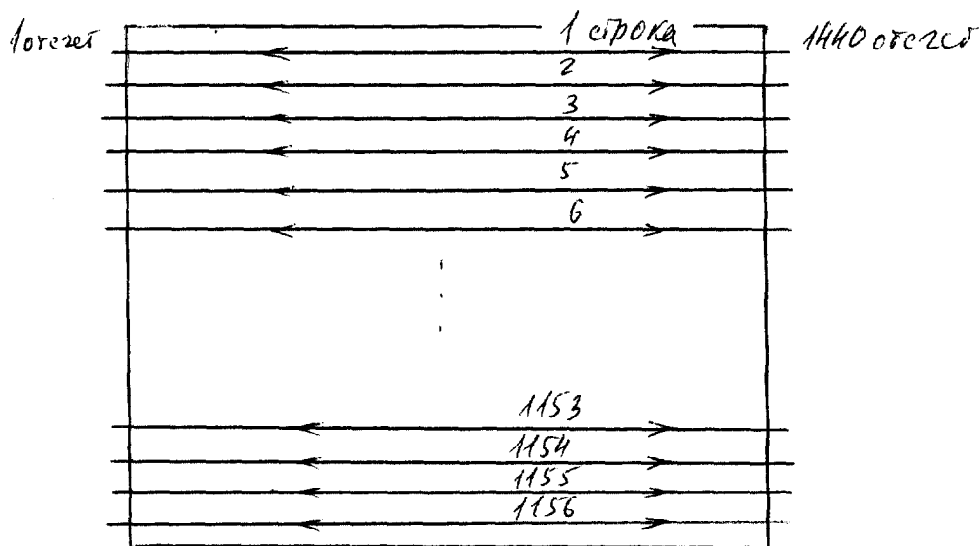
накопителя кодов, накопитель кодов нечетного кадра и накопитель кодов четного кадра идентичны, каждый включает блоки регистров по числу половины активных строк кадра, информационными входами являются поразрядно объединенные 1-8 входы блоков регистров, первым управляющим входом является первый управляющий вход первого блока регистров, вторым - объединенные третьи управляющие входы блоков регистров,

третьим - объединенные вторые управляющие входы блоков регистров, каждый первый управляющий выход предыдущего блока регистров является первым управляющим входом последующего блока регистров, первый управляющий выход последнего блока регистров подключен параллельно к четвертым управляющим входам всех блоков

регистров, выходами накопителя кодов нечетного (четного) кадра являются выходы всех блоков регистров, блоки регистров идентичны, каждый включает с первого по пятый ключи, с первого по четвертый распределители импульсов, первые восемь регистров, последовательно соединенные первый счетчик импульсов и первый дешифратор, вторые
5 восемь регистров, последовательно соединенные второй счетчик импульсов и второй дешифратор, 1-8 информационными входами блока регистров являются поразрядно объединенные четвертые входы разрядов первых восьми регистров и вторых восьми регистров, выходы разрядов каждого регистра объединены, выходы первых восьми регистров являются первыми 1-8 выходами блока регистров, выходы вторых восьми
10 регистров являются вторыми 1-8 выходами блока регистров, первым управляющим входом блока регистров является первый управляющий вход первого ключа, вторым - являются объединенные сигнальные входы первого и третьего ключей, третьим - объединенные сигнальные входы второго и четвертого ключей, четвертым - является первый управляющий вход второго ключа, через диод подключенный к первому управляющему
15 выходу последнего блока регистров, выход первого ключа подключен к входу первого распределителя импульсов, выходы которого последовательно с первого по последний подключены параллельно к первым управляющим входам разрядов первых восьми регистров, последний выход также подключен к второму управляющему входу первого ключа и к первому управляющему входу третьего ключа, выход которого подключен к входу
20 третьего распределителя импульсов, выходы которого последовательно с первого по последний подключены параллельно к первым управляющим входам разрядов вторых восьми регистров, последний выход подключен к второму управляющему входу третьего ключа и является первым управляющим выходом блока регистров, выход второго ключа подключен к входу второго распределителя импульсов, выходы которого последовательно
25 с первого по последний подключены параллельно к вторым управляющим входам разрядов с первого по последний первых восьми регистров и к вторым управляющим входам разрядов с первого по последний вторых восьми регистров, последний выход также подключен к счетному входу первого счетчика импульсов, к первым управляющим входам четвертого и пятого ключей и через диод к второму управляющему входу второго ключа,
30 выход первого дешифратора подключен параллельно к третьим управляющим входам разрядов первых восьми регистров, к второму управляющему входу пятого ключа и через диод к второму управляющему входу второго ключа, выход четвертого ключа подключен к входу четвертого распределителя импульсов, выходы которого последовательно с первого по последний параллельно подключены к вторым управляющим входам разрядов в
35 порядке с последнего по первый разряды первых восьми регистров и к вторым управляющим входам разрядов с последнего по первый разряды вторых восьми регистров, последний выход также подключен к счетному входу второго счетчика импульсов, к второму управляющему входу четвертого ключа и к сигнальному входу пятого ключа, выход которого подключен к первому управляющему входу второго ключа, выход второго
40 дешифратора параллельно подключен к третьим входам разрядов вторых восьми регистров.

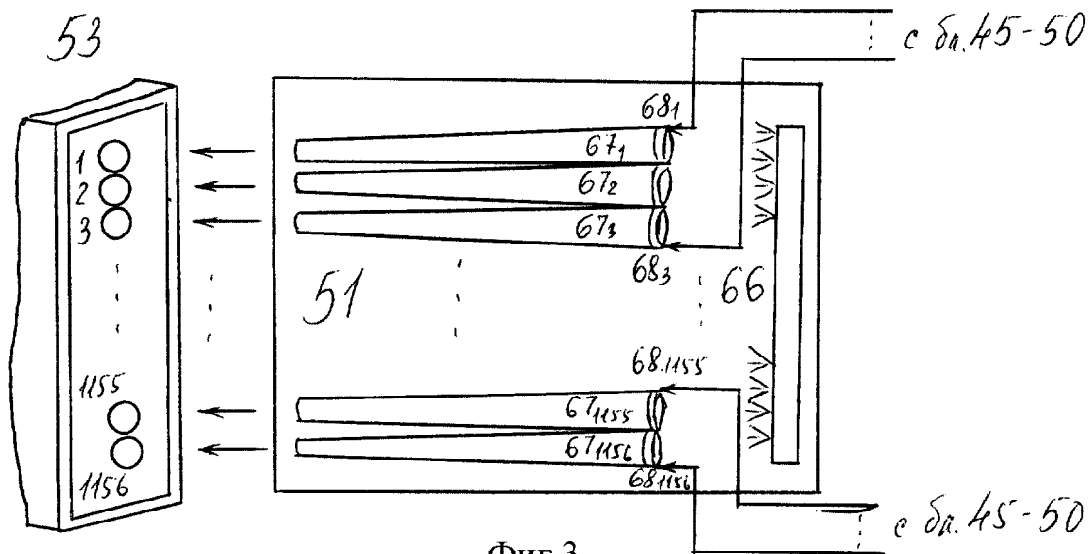
45

50

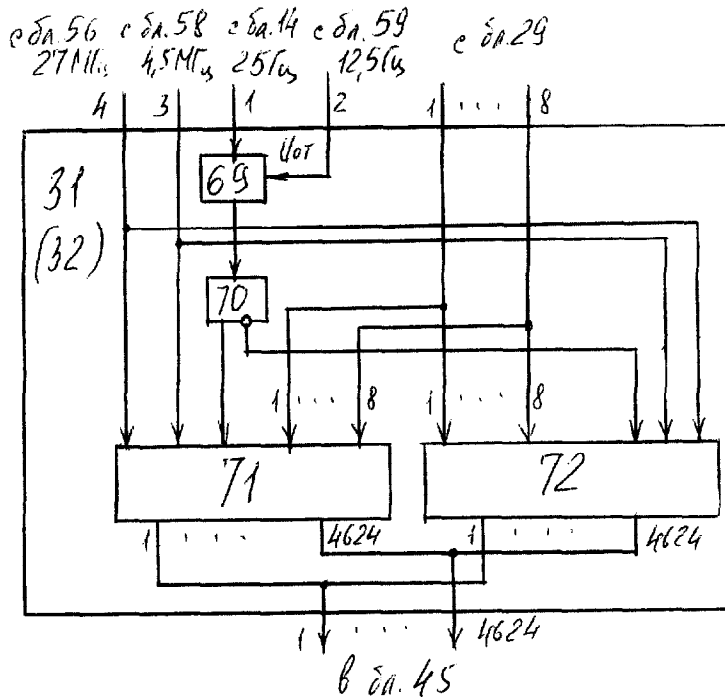


Фиг. 2

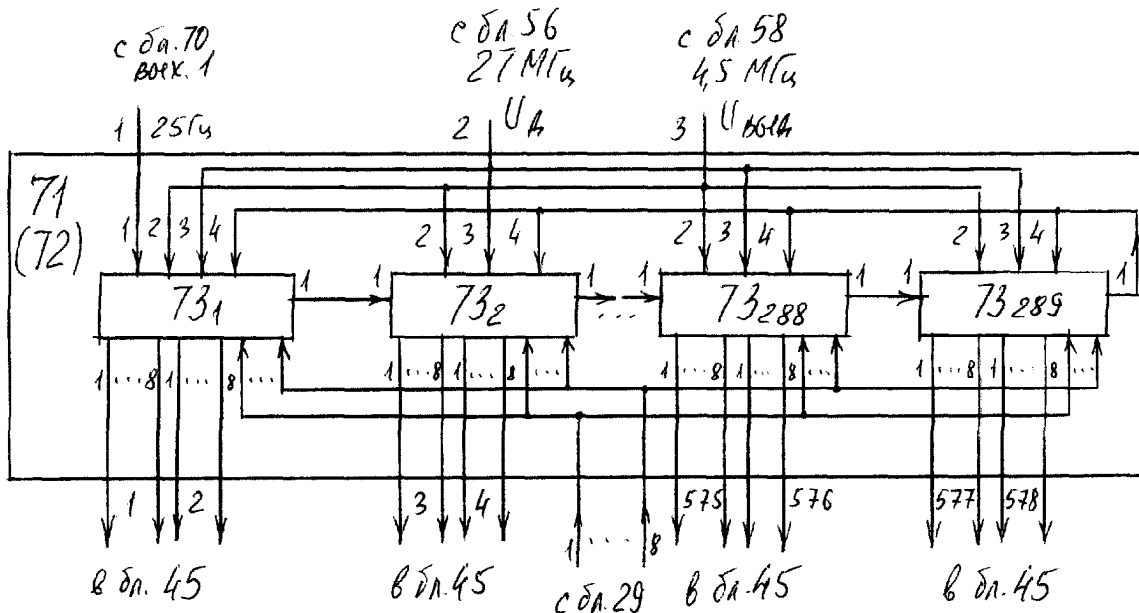
$$t_c = \frac{1 \text{ с}}{3125 \text{ Гц}} = 320 \text{ мкс.}$$



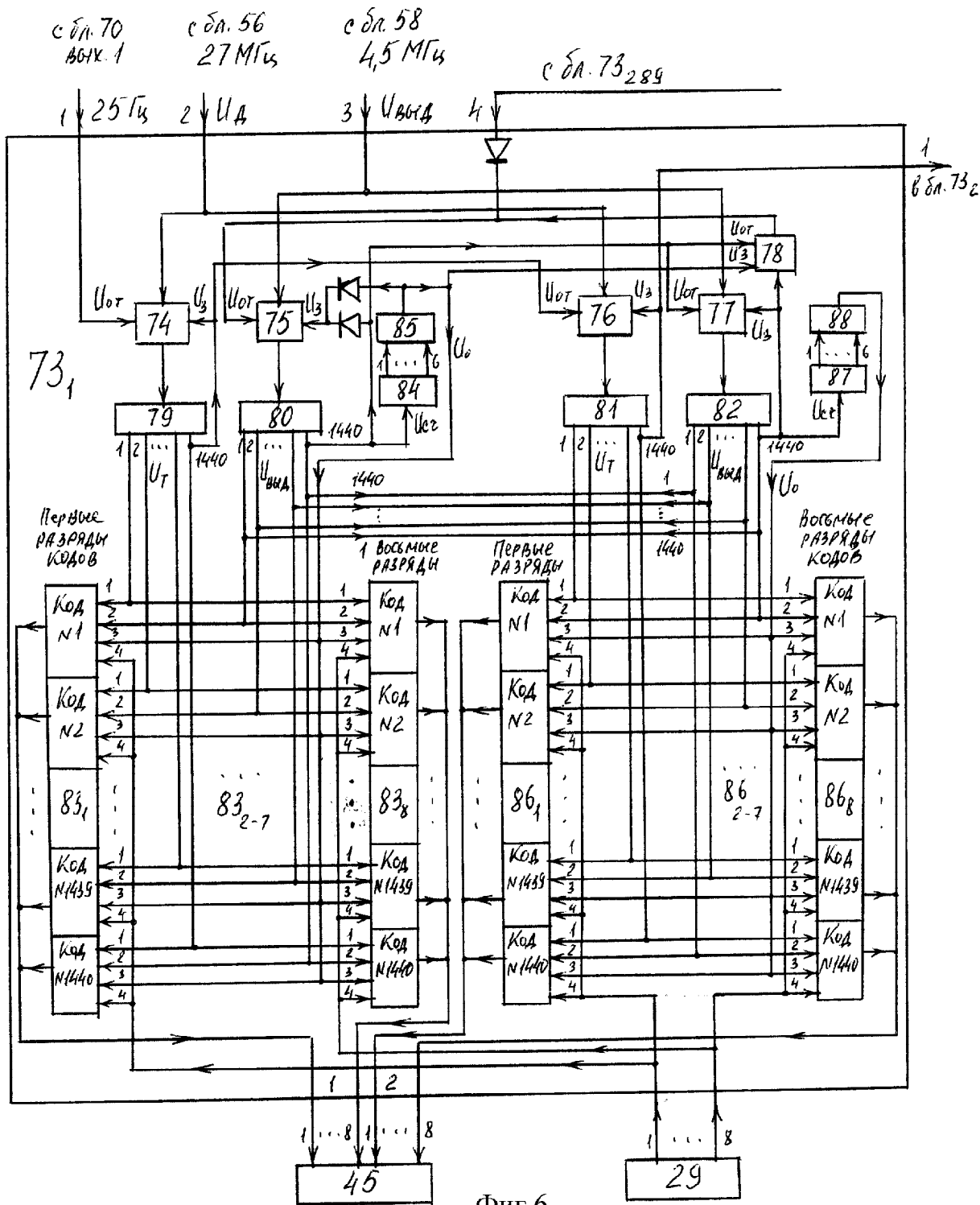
Фиг. 3



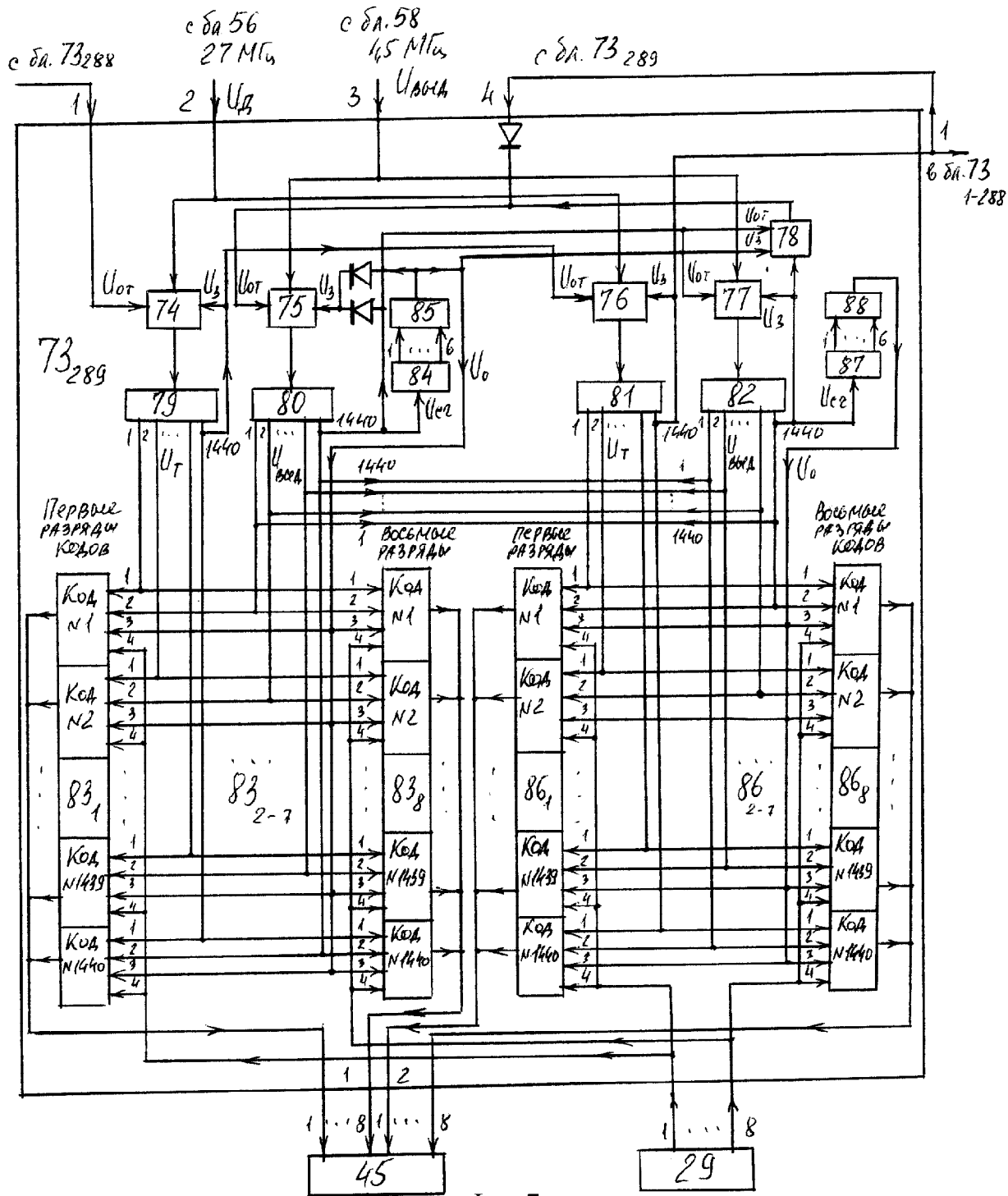
Фиг. 4



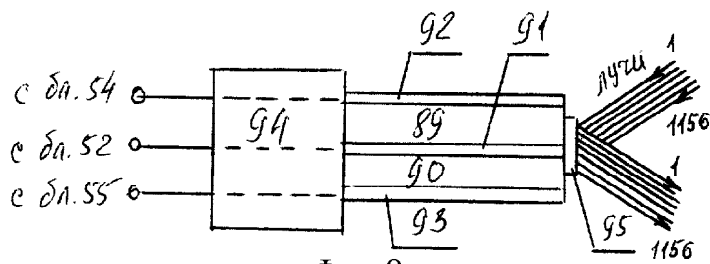
Фиг. 5



Фиг. 6



Фиг. 7



Фиг. 8