



## 특허청구의 범위

### 청구항 1

- (A) 베이스 기판의 패드부와 인식마크가 노출되도록 상기 베이스 기판에 도포된 솔더레지스트층에 개구부를 형성하는 단계;
  - (B) 노출된 상기 패드부와 상기 인식마크에 제1 OSP(Organic Solderability Preservative) 처리층을 형성하는 단계;
  - (C) 상기 패드부에 범핑(bumping) 공정 및 리플로우(reflow) 공정을 수행하여 솔더범프를 형성하는 단계; 및
  - (D) 상기 인식마크에 제2 OSP 처리층을 형성하는 단계;
- 를 포함하는 것을 특징으로 하는 인쇄회로기판의 제조방법.

### 청구항 2

청구항 1에 있어서,  
상기 솔더범프를 형성하는 단계에서,  
상기 패드부를 2개 이상으로 구획하여 각각의 패드부에 범핑 공정 및 리플로우 공정을 별도로 수행하는 것을 특징으로 하는 인쇄회로기판의 제조방법.

### 청구항 3

청구항 1에 있어서,  
상기 솔더범프를 형성하는 단계에서,  
상기 범핑 공정 및 리플로우 공정을 수행한 후에 디플럭스(Deflux) 공정을 수행하는 것을 특징으로 하는 인쇄회로기판의 제조방법.

### 청구항 4

청구항 1에 있어서,  
상기 제1 OSP 처리층을 형성하는 단계에서,  
상기 제1 OSP 처리층은 수세, 산세, 소프트 에칭, 전처리, 건조, OSP 처리, 수세 및 건조 순으로 형성하고,  
상기 제2 OSP 처리층을 형성하는 단계에서,  
상기 제2 OSP 처리층은 산세, 전처리, OSP 처리, 수세 및 건조 순으로 형성하는 것을 특징으로 하는 인쇄회로기판의 제조방법.

### 청구항 5

청구항 1에 있어서,  
상기 제1 OSP 처리층을 형성하는 단계와 상기 제2 OSP 처리층을 형성하는 단계에서,  
상기 제1 OSP 처리층과 상기 제2 OSP 처리층은 동일한 용액을 사용하여 형성하는 것을 특징으로 하는 인쇄회로기판의 제조방법.

### 청구항 6

청구항 1에 있어서,

상기 제1 OSP 처리층을 형성하는 단계와 상기 제2 OSP 처리층을 형성하는 단계에서,

상기 제1 OSP 처리층 또는 제2 OSP 처리층은 이미다졸(imidazole), 글루콘산(gluconic acid) 또는 아세트산(acetic acid)을 포함하는 용액을 사용하여 형성하는 것을 특징으로 하는 인쇄회로기판의 제조방법.

### 청구항 7

청구항 1에 있어서,

상기 제2 OSP 처리층을 형성하는 단계에서,

상기 인식마크에만 선택적으로 상기 제2 OSP 처리층을 형성하는 것을 특징으로 하는 인쇄회로기판의 제조방법.

### 청구항 8

(A) 베이스 기판의 일면에 형성된 제1 패드부와 타면에 형성된 제2 패드부가 노출되도록 상기 베이스 기판에 도포된 솔더레지스트층에 개구부를 형성하는 단계;

(B) 노출된 상기 제1 패드부 및 상기 제2 패드부에 제1 OSP(Organic Solderability Preservative)처리층을 형성하는 단계;

(C) 상기 제1 패드부에 범핑(bumping) 공정 및 리플로우(reflow) 공정을 수행하여 솔더범프를 형성하는 단계; 및

(D) 상기 제2 패드부에 제2 OSP 처리층을 형성하는 단계;

를 포함하는 것을 특징으로 하는 인쇄회로기판의 제조방법.

### 청구항 9

청구항 8에 있어서,

상기 솔더범프를 형성하는 단계에서,

상기 제1 패드부를 2개 이상으로 구획하여 각각의 제1 패드부에 범핑 공정 및 리플로우 공정을 별도로 수행하는 것을 특징으로 하는 인쇄회로기판의 제조방법.

### 청구항 10

청구항 8에 있어서,

상기 솔더범프를 형성하는 단계에서,

상기 범핑 공정 및 리플로우 공정을 수행한 후에 디플럭스(Deflux) 공정을 수행하는 것을 특징으로 하는 인쇄회로기판의 제조방법.

### 청구항 11

청구항 8에 있어서,

상기 제1 OSP 처리층을 형성하는 단계에서,

상기 제1 OSP 처리층은 수세, 산세, 소프트 에칭, 전처리, 건조, OSP 처리, 수세 및 건조 순으로 형성하고,

상기 제2 OSP 처리층을 형성하는 단계에서,

상기 제2 OSP 처리층은 산세, 전처리, OSP 처리, 수세 및 건조 순으로 형성하는 것을 특징으로 하는 인쇄회로기판의 제조방법.

### 청구항 12

청구항 8에 있어서,

상기 제1 OSP 처리층을 형성하는 단계와 상기 제2 OSP 처리층을 형성하는 단계에서,

상기 제1 OSP 처리층과 상기 제2 OSP 처리층은 동일한 용액을 사용하여 형성하는 것을 특징으로 하는 인쇄회로기판의 제조방법.

### 청구항 13

청구항 8에 있어서,

상기 제1 OSP 처리층을 형성하는 단계와 상기 제2 OSP 처리층을 형성하는 단계에서,

상기 제1 OSP 처리층 또는 제2 OSP 처리층은 이미다졸(imidazole), 글루콘산(gluconic acid) 또는 아세트산(acetic acid)을 포함하는 용액 사용하여 형성하는 것을 특징으로 하는 인쇄회로기판의 제조방법.

### 청구항 14

청구항 8에 있어서,

상기 제2 OSP 처리층을 형성하는 단계에서,

상기 제2 패드부에만 선택적으로 상기 제2 OSP 처리층을 형성하는 것을 특징으로 하는 인쇄회로기판의 제조방법.

## 명세서

### 기술분야

[0001] 본 발명은 회로기판의 제조방법에 관한 것이다.

### 배경기술

[0002] 인쇄회로기판의 표면처리란 금속 표면이나 비금속 표면에 다른 금속 또는 비금속을 사용하여 내마모성, 내열성, 전기전도성 등을 향상시키는 목적으로 피막을 만드는 것이다.

[0003] 인쇄회로기판의 표면처리 방법 중 하나로써, 기존에는 무연 HASL(hot air solder levelling) 방법이 이용되었다. HAL(hot air lebellng)이라고도 하는 이 방식은 많은 기판 업체에서 사용하고 있는 방식중의 하나이다. 즉, SnAgCu 합금(solder)을 녹인 고온의 탱크에 기판을 담근 후 뜨거운 바람(hot air)을 가해 솔더의 두께를 평탄화시킨다. 기존의 Pb/Sn의 경우는 가장 많이 알려진 방식이었으나, SnAgCu의 경우는 용융점이 높고 뜨거운 바람을 가해서 처리하기에는 많은 문제점이 있어 사용하지 못하고 있다. 뜨거운 바람의 세기에 따라 인쇄회로기판에 무연 솔더의 두께가 달라지며, 이로 인하여 SMD시에 부품의 탈착 현상이 발생하는 것이다. 또한, 기판의 회로 밀도가 증가되면서 패드와 패드간의 간격이 협소해져 솔더 브리지(solder bridge)가 형성되는 등 미세 패턴에서는 적용하기가 힘든 단점이 있다.

[0004] 이와 같은 HASL(hot air solder levelling) 표면처리 방법의 문제점을 해결하기 위한 방안으로서, 최근 OSP(Organic Solderability Preservative) 표면처리법이 이용되고 있다. OSP 표면처리법은 비용이 저렴하고 생산성이 높을 뿐만 아니라, 솔더 조인트(solder joint)가 강력하여 높은 신뢰성을 구현할 수 있다. 하지만, OSP 표면처리법은 다른 표면처리법에 비하여 내열성이 약한 단점이 있다. 따라서, 고온의 리플로우(reflow) 공정을 거치면서 OSP 처리층이 열화되고, 소실되면서 변색이 발생하는 문제점이 있다. 특히, 인쇄회로기판에 다양한 기능을 부여하기 위하여 수동소자 등을 실장하는 경우 2, 3회 이상의 리플로우(multiple reflow) 공정을 거치므로 OSP 처리층의 손상이 더욱 심각해지는 문제점이 존재한다.

**발명의 내용**

**해결하려는 과제**

[0005] 본 발명은 상기와 같은 문제점을 해결하기 위해 도출된 것으로서, 본 발명의 목적은 리플로우 공정 후에 솔더범프가 형성되지 않은 패드부나 인식마크에 다시 한번 OSP 처리층을 형성함으로써, 패드부나 인식마크가 부식되거나 변색되는 것을 방지할 수 있는 인쇄회로기판의 제조방법을 제공하기 위한 것이다.

**과제의 해결 수단**

[0006] 본 발명에 따른 인쇄회로기판의 제조방법은 (A) 상기 베이스 기판의 패드부와 인식마크가 노출되도록 상기 베이스 기판에 도포된 솔더레지스트층에 개구부를 형성하는 단계, (B) 노출된 상기 패드부와 상기 인식마크에 제1 OSP(Organic Solderability Preservative) 처리층을 형성하는 단계, (C) 상기 패드부에 범핑(bumping) 공정 및 리플로우(reflow) 공정을 수행하여 솔더범프를 형성하는 단계 및 (D) 상기 인식마크에 제2 OSP 처리층을 형성하는 단계를 포함하여 구성된다.

[0007] 여기서, 상기 솔더범프를 형성하는 단계에서, 상기 패드부를 2개 이상으로 구획하여 각각의 패드부에 범핑 공정 및 리플로우 공정을 별도로 수행하는 것을 특징으로 한다.

[0008] 또한, 상기 솔더범프를 형성하는 단계에서, 상기 범핑 공정 및 리플로우 공정을 수행한 후에 디플럭스(Deflux) 공정을 수행하는 것을 특징으로 한다.

[0009] 또한, 상기 제1 OSP 처리층을 형성하는 단계에서, 상기 제1 OSP 처리층은 수세, 산세, 소프트 에칭, 전처리, 건조, OSP 처리, 수세 및 건조 순으로 형성하고, 상기 제2 OSP 처리층을 형성하는 단계에서, 상기 제2 OSP 처리층은 산세, 전처리, OSP 처리, 수세 및 건조 순으로 형성하는 것을 특징으로 한다.

[0010] 또한, 상기 제1 OSP 처리층을 형성하는 단계와 상기 제2 OSP 처리층을 형성하는 단계에서, 상기 제1 OSP 처리층과 상기 제2 OSP 처리층은 동일한 용액을 사용하여 형성하는 것을 특징으로 한다.

[0011] 또한, 상기 제1 OSP 처리층을 형성하는 단계와 상기 제2 OSP 처리층을 형성하는 단계에서, 상기 제1 OSP 처리층 또는 제2 OSP 처리층은 이미다졸(imidazole), 글루콘산(gluconic acid) 또는 아세트산(acetic acid)을 포함하는 용액을 사용하여 형성하는 것을 특징으로 한다.

[0012] 또한, 상기 제2 OSP 처리층을 형성하는 단계에서, 상기 인식마크에만 선택적으로 상기 제2 OSP 처리층을 형성하는 것을 특징으로 한다.

[0013] 본 발명의 바람직한 제2 실시예에 따른 인쇄회로기판의 제조방법은 (A) 상기 베이스 기판의 일면에 형성된 제1 패드부와 타면에 형성된 제2 패드부가 노출되도록 상기 베이스 기판에 도포된 솔더레지스트층에 개구부를 형성하는 단계, (B) 노출된 상기 제1 패드부 및 상기 제2 패드부에 제1 OSP(Organic Solderability Preservative) 처리층을 형성하는 단계, (C) 상기 제1 패드부에 범핑(bumping) 공정 및 리플로우(reflow) 공정을 수행하여 솔더범프를 형성하는 단계 및 (D) 상기 제2 패드부에 제2 OSP 처리층을 형성하는 단계를 포함하여 구성된다.

[0014] 여기서, 상기 솔더범프를 형성하는 단계에서, 상기 제1 패드부를 2개 이상으로 구획하여 각각의 제1 패드부에 범핑 공정 및 리플로우 공정을 별도로 수행하는 것을 특징으로 한다.

- [0015] 또한, 상기 슬더범프를 형성하는 단계에서, 상기 범핑 공정 및 리플로우 공정을 수행한 후에 디플럭스(Deflux) 공정을 수행하는 것을 특징으로 한다.
- [0016] 또한, 상기 제1 OSP 처리층을 형성하는 단계에서, 상기 제1 OSP 처리층은 수세, 산세, 소프트 에칭, 전처리, 건조, OSP 처리, 수세 및 건조 순으로 형성하고, 상기 제2 OSP 처리층을 형성하는 단계에서, 상기 제2 OSP 처리층은 산세, 전처리, OSP 처리, 수세 및 건조 순으로 형성하는 것을 특징으로 한다.
- [0017] 또한, 상기 제1 OSP 처리층을 형성하는 단계와 상기 제2 OSP 처리층을 형성하는 단계에서, 상기 제1 OSP 처리층과 상기 제2 OSP 처리층은 동일한 용액을 사용하여 형성하는 것을 특징으로 한다.
- [0018] 또한, 상기 제1 OSP 처리층을 형성하는 단계와 상기 제2 OSP 처리층을 형성하는 단계에서, 상기 제1 OSP 처리층 또는 제2 OSP 처리층은 이미다졸(imidazole), 글루콘산(gluconic acid) 또는 아세트산(acetic acid)을 포함하는 용액 사용하여 형성하는 것을 특징으로 한다.
- [0019] 또한, 상기 제2 OSP 처리층을 형성하는 단계에서, 상기 제2 패드부에만 선택적으로 상기 제2 OSP 처리층을 형성하는 것을 특징으로 한다.

[0020] 본 발명의 특징 및 이점들은 첨부도면에 의거한 다음의 상세한 설명으로부터 더욱 명백해질 것이다.

[0021] 이에 앞서 본 명세서 및 청구범위에 사용된 용어나 단어는 통상적이고 사전적인 의미로 해석되어서는 아니되며, 발명자가 그 자신의 발명을 가장 최선의 방법으로 설명하기 위해 용어의 개념을 적절하게 정의할 수 있다는 원칙에 입각하여 본 발명의 기술적 사상에 부합되는 의미와 개념으로 해석되어야만 한다.

**발명의 효과**

[0022] 본 발명에 따르면, 리플로우 공정 후에 다시 한번 OSP 처리층을 형성함으로써, 패드부나 인식마크가 부식되거나 변색되는 것을 방지할 수 있는 장점이 있다.

[0023] 본 발명에 따르면, 패드부 또는 인식마크가 부식되거나 변색되는 것을 방지할 수 있으므로 불량 발생으로 인한 실패비용(F-cost)를 절감할 수 있는 효과가 있다.

**도면의 간단한 설명**

[0024] 도 1 내지 도 11은 본 발명의 바람직한 제1 실시예에 따른 인쇄회로기판의 제조방법을 공정순서대로 도시한 단면도; 및

도 12 내지 도 20은 본 발명의 바람직한 제2 실시예에 따른 인쇄회로기판의 제조방법을 공정순서대로 도시한 단면도이다.

**발명을 실시하기 위한 구체적인 내용**

[0025] 본 발명의 목적, 특정한 장점들 및 신규한 특징들은 첨부된 도면들과 연관되어지는 이하의 상세한 설명과 바람직한 실시예들로부터 더욱 명백해질 것이다. 본 명세서에서 각 도면의 구성요소들에 참조번호를 부가함에 있어서, 동일한 구성 요소들에 한해서는 비록 다른 도면상에 표시되더라도 가능한 한 동일한 번호를 가지도록 하고 있음에 유의하여야 한다. 또한, "제1", "제2" 등의 용어는 하나의 구성요소를 다른 구성요소로부터 구별하기 위해 사용되는 것으로, 구성요소가 상기 용어들에 의해 제한되는 것은 아니다. 그리고, 본 발명을 설명함에 있어서, 본 발명의 요지를 불필요하게 흐릴 수 있는 관련된 공지 기술에 대한 상세한 설명은 생략하도록 한다.

[0026] 이하, 첨부된 도면을 참조하여 본 발명의 바람직한 실시예를 상세히 설명하기로 한다.

[0027] 도 1 내지 도 11은 본 발명의 바람직한 제1 실시예에 따른 인쇄회로기판의 제조방법을 공정순서대로 도시한 단

면도이다.

[0028] 도 1 내지 도 11에 도시된 바와 같이, 본 실시예에 따른 인쇄회로기판(100)의 제조방법은 (A) 베이스 기판(110)의 패드부(130)와 인식마크(140)가 노출되도록 베이스 기판(110)에 도포된 솔더레지스트층(120)에 개구부(125)를 형성하는 단계, (B) 노출된 패드부(130)와 인식마크(140)에 제1 OSP(Organic Solderability Preservative) 처리층(150)을 형성하는 단계, (C) 패드부(130)에 범핑(bumping) 공정 및 리플로우(reflow) 공정을 수행하여 솔더범프(160)를 형성하는 단계 및 (D) 인식마크(140)에 제2 OSP 처리층(170)을 형성하는 단계를 포함하는 구성이다.

[0029] 우선, 도 1에 도시된 바와 같이, 양면에 솔더레지스트층(120)이 도포된 베이스 기판(110)을 준비하는 단계이다. 여기서, 베이스 기판(110)은 회로층(113)과 절연층(115)의 적층 구조로 구성되고, 외부 전자소자와의 정합을 위한 기준 역할을 하는 인식마크(140; fiducial mark)가 구비된다. 또한, 솔더레지스트층(120)은 베이스 기판(110)의 양면에 도포되어 회로층(113)을 보호하는 역할을 수행한다. 한편, 회로층(113)에는 마더보드 또는 반도체 칩 등의 외부 전자소자와 전기적으로 연결되는 패드부(130)가 구비된다.

[0030] 다음, 도 2에 도시된 바와 같이, 패드부(130)와 인식마크(140)가 노출되도록 솔더레지스트층(120)에 개구부(125)를 형성하는 단계이다. 여기서, 개구부(125)는 YAG 레이저, CO<sub>2</sub> 레이저를 이용하여 형성하거나, 노광 및 현상을 포함하는 포토리소그래피(Photolithography) 공정을 이용하여 형성할 수 있다. 이때, 패드부(130)의 개구부(125)는 외부 전자소자를 연결시키기 위한 것이고, 인식마크(140)의 개구부(125)는 외부에서 인식마크(140)를 인식할 수 있도록 하기 위한 것이다.

[0031] 다음, 도 3에 도시된 바와 같이, 노출된 패드부(130)와 인식마크(140)에 제1 OSP 처리층(150)을 형성하는 단계이다. 여기서, 제1 OSP 처리층(150)은 노출된 패드부(130)와 인식마크(140)가 산화되는 것을 방지하고 납땀성을 향상시키는 역할을 하는 것이다. 제1 OSP 처리층(150)을 형성하는 공정을 더욱 상세히 살펴보면, 우선, 물로 세척하고(수세), 산성액을 이용하여 불순물을 제거한 후(산세), 패드부(130)나 인식마크(140)에 조도를 주어 접착력을 향상시키도록 소프트 에칭을 실시한다. 이후, 벤즈 이미다졸, 이소프로판올, 트리이소프로판올아민 또는 초산암모늄을 포함하는 예비처리 용액에 접촉시키고(전처리), 건조시킨다. 그 다음, 이미다졸(imidazole), 글루콘산(gluconic acid) 또는 아세트산(acetic acid)을 포함하는 용액을 이용하여 스프레이(spray) 공법 또는 딥핑(dipping) 공법 등으로 OSP 처리를 실시하고, 다시 물로 세척한 후(수세), 건조시킨다.

[0032] 다음, 도 4 내지 도 9에 도시된 바와 같이, 패드부(130)를 2개 이상으로 구획하여 각각의 패드부(130)에 범핑(bumping) 공정 및 리플로우(reflow) 공정을 수행하는 단계이다. 여기서, 패드부(130)는 연결될 외부소자의 종류에 따라서 2개 이상으로 구획할 수 있다. 예를 들어, 베이스 기판(110)의 일면에 형성된 패드부(130)를 제1 패드부(133)로 정의하고, 베이스 기판(110)의 타면에 형성된 패드부(130)를 제2 패드부(135)로 정의할 수 있고, 제1 패드부(133)는 다시 중심부의 제1 패드부(133)와 외곽부의 제1 패드부(133)로 정의할 수 있다. 중심부의 제1 패드부(133), 외곽부의 제1 패드부(133) 및 제2 패드부(135)에는 각각 다른 외부 전자소자가 전기적으로 연결된다. 일례로, 중심부의 제1 패드부(133)에는 반도체 칩이 연결될 수 있고, 외곽부의 제1 패드부(133)에는 수동소자가 연결될 수 있으며, 제2 패드부(135)에는 마더보드가 연결될 수 있다. 따라서, 상기 정의된 패드부(130)마다 범핑 공정 및 리플로우 공정이 별도로 진행되고, 이하 각각의 범핑 공정 및 리플로우 공정이 진행되는 과정을 상세히 살펴본다. 우선, 제2 패드부(135)에 1차 범핑 공정을 수행하여 스크린 프린팅 공정으로 솔더페이스트(165)를 인쇄하고(도 4 참조), 220℃ 내지 270℃에서 1차 리플로우 공정을 수행하여 솔더범프(160)를 형성한다(도 5 참조). 그 후, 외곽부의 제1 패드부(133)에 2차 범핑 공정을 수행하여 솔더페이스트(165)를 인쇄하고(도 6 참조), 2차 리플로우 공정을 수행하여 솔더범프(160)를 형성한다(도 7 참조). 그 다음, 중심부의 제1 패드부(133)에 3차 범핑 공정을 수행하여 솔더페이스트(165)를 인쇄하고(도 8 참조), 다시 3차 리플로우 공정을 수행하여 솔더범프(160)를 형성한다(도 9 참조). 이와 같이, 고온의 리플로우 공정을 3번 수행하므로 노출되어 있는 인식마크(140)에 형성한 제1 OSP 처리층(150)은 열화되거나 일부 소실되어 인식마크(140)를 보호하는 역할을 수행할 수 없게 된다.

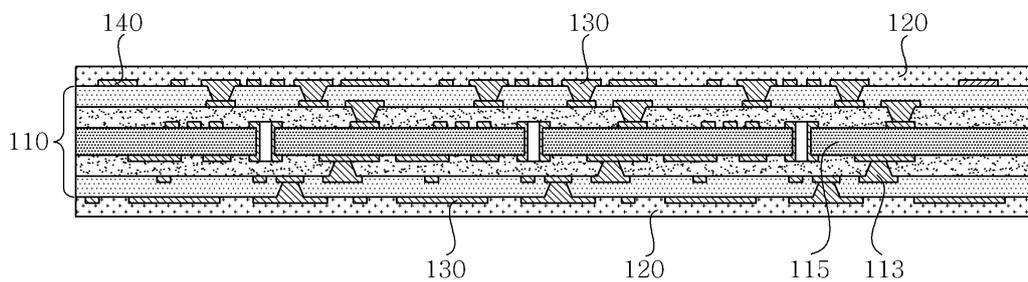
- [0033] 다음, 도 10에 도시된 바와 같이, 디플럭스(Deflux) 공정을 수행하는 단계이다. 여기서, 디플럭스 공정이란 알코올, 계면활성제, 물 등으로 플럭스(167; 도 9 참조)를 제거하는 공정이다. 하지만, 알코올 등은 플럭스(167)를 제거할 뿐만 아니라, 노출되어 있는 인식마크(140)에 형성한 제1 OSP 처리층(150)을 제거한다. 결국, 이미 리플로우 공정에 의해서 열화되거나 일부 소실된 제1 OSP 처리층(150)은 디플럭스 공정을 거치면서 더욱 파손된다.
- [0034] 다음, 도 11에 도시된 바와 같이, 인식마크(140)에 제2 OSP 처리층(170)을 형성하는 단계이다. 인식마크(140)에 형성한 제1 OSP 처리층(150)이 리플로우 공정과 디플럭스 공정을 거치면서 파손되었으므로 본 단계에서 제2 OSP 처리층(170)을 추가로 형성하는 것이다. 여기서, 제2 OSP 처리층(170)은 제1 OSP 처리층(150)과 동일한 용액을 사용하여 형성하는 것이 바람직하고, 인식마크(140) 이외의 패드부(133, 135)에 형성한 제1 OSP 처리층(150)은 파손의 정도가 미약하므로 인식마크(140)에만 선택적으로 제2 OSP 처리층(170)을 형성하는 것이 바람직하다. 제2 OSP 처리층(170)을 형성하는 공정을 더욱 상세히 살펴보면, 우선, 산성액을 이용하여 불순물을 제거한 후(산세), 벤즈 이미다졸, 이소프로판올, 트라이소프로판올아민 또는 초산암모늄을 포함하는 예비처리 용액에 접촉시킨다(전처리). 그 다음, 이미다졸(imidazole), 글루콘산(gluconic acid) 또는 아세트산(acetic acid)을 포함하는 용액을 스프레이(spray) 공법 또는 딥핑(dipping) 공법 등으로 OSP 처리를 실시하고, 다시 물로 세척한 후(수세), 건조시킨다. 리플로우 공정이나 디플럭스 공정에서 인식마크(140)에 형성된 제1 OSP 처리층(150)이 파손되었더라도, 본 단계에서 인식마크(140)에 제2 OSP 처리층(170)을 형성함으로써, 인식마크(140)가 부식되거나 변색되는 것을 방지할 수 있는 효과가 있다.
- [0035] 도 12 내지 도 20은 본 발명의 바람직한 제2 실시예에 따른 인쇄회로기판의 제조방법을 공정순서대로 도시한 단면도이다.
- [0036] 도 12 내지 도 20에 도시된 바와 같이, 본 실시예에 따른 인쇄회로기판(200)의 제조방법은 (A) 베이스 기판(110)의 일면에 형성된 제1 패드부(133)와 타면에 형성된 제2 패드부(135)가 노출되도록 베이스 기판(110)에 도포된 솔더레지스트층(120)에 개구부(125)를 형성하는 단계, (B) 노출된 제1 패드부(133) 및 제2 패드부(135)에 제1 OSP(Organic Solderability Preservative)처리층을 형성하는 단계, (C) 제1 패드부(133)에 범핑(bumping) 공정 및 리플로우(reflow) 공정을 수행하여 솔더범프(160)를 형성하는 단계 및 (D) 제2 패드부(135)에 제2 OSP 처리층(170)을 형성하는 단계를 포함하는 구성이다.
- [0037] 본 실시예에 따른 인쇄회로기판(200)의 제조방법과 전술한 제1 실시예에 따른 인쇄회로기판(100)의 제조방법을 비교하였을 때, 가장 큰 차이점을 제2 패드부(135)에 솔더범프(160)를 형성하지 않고, 제2 패드부(135)에 제2 OSP 처리층(170)을 형성하는 것이다. 따라서, 본 실시예는 상기 차이점을 중심으로 기술하고, 제1 실시예와 중복되는 설명은 생략하도록 한다.
- [0038] 우선, 도 12에 도시된 바와 같이, 양면에 솔더레지스트층(120)이 도포된 베이스 기판(110)을 준비하는 단계이다. 여기서, 베이스 기판(110)은 회로층(113)과 절연층(115)의 적층 구조로 구성되고, 회로층(113)에는 외부 전자소자와 전기적인 연결을 위해서 패드부(133, 135)가 구비된다. 이때, 패드부(133, 135)는 베이스 기판(110)의 일면에 형성된 제1 패드부(133)와 베이스 기판(110)의 타면에 형성된 제2 패드부(135)로 구분된다. 또한, 베이스 기판(110)에는 외부 전자소자와의 정합을 위한 기준 역할을 하는 인식마크(140; fiducial mark)가 구비될 수 있다. 다만, 본 실시예에서 인식마크(140)는 반드시 구비해야 하는 것은 아니고 필요에 따라 선택적으로 구비할 수 있는 것이다. 한편, 솔더레지스트층(120)은 베이스 기판(110)의 양면에 도포되어 회로층(113)을 보호하는 역할을 수행한다.
- [0039] 다음, 도 13에 도시된 바와 같이, 제1 패드부(133), 제2 패드부(135) 또는 인식마크(140)가 노출되도록 솔더레지스트층(120)에 개구부(125)를 형성하는 단계이다. 여기서, 패드부(133, 135)의 개구부(125)는 외부 전자소자를 연결시키기 위한 것이고, 인식마크(140)의 개구부(125)는 외부에서 인식마크(140)를 인식할 수 있도록 하기



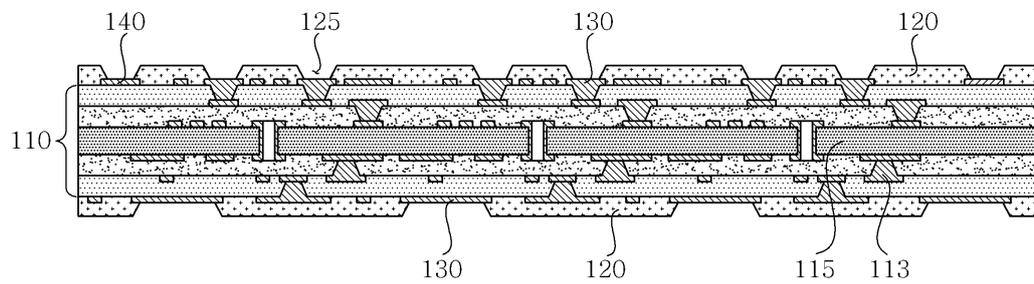
- 113: 회로층
- 120: 솔더레지스트층
- 130: 패드부
- 135: 제2 패드부
- 150: 제1 OSP 처리층
- 165: 솔더페이스트
- 170: 제2 OSP 처리층
- 115: 절연층
- 125: 개구부
- 133: 제1 패드부
- 140: 인식마크
- 160: 솔더범프
- 167: 플럭스

도면

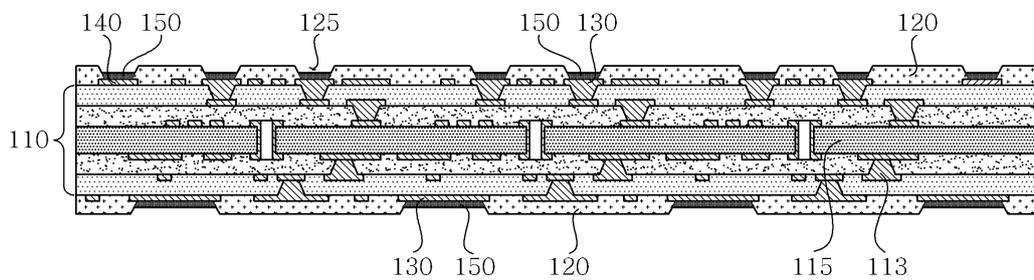
도면1



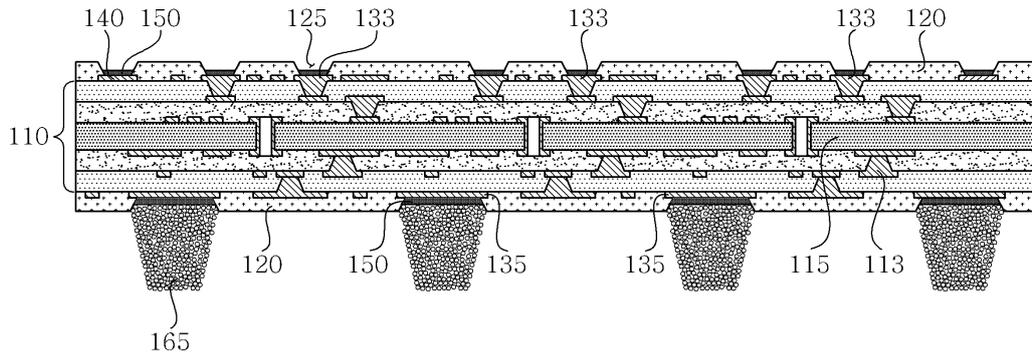
도면2



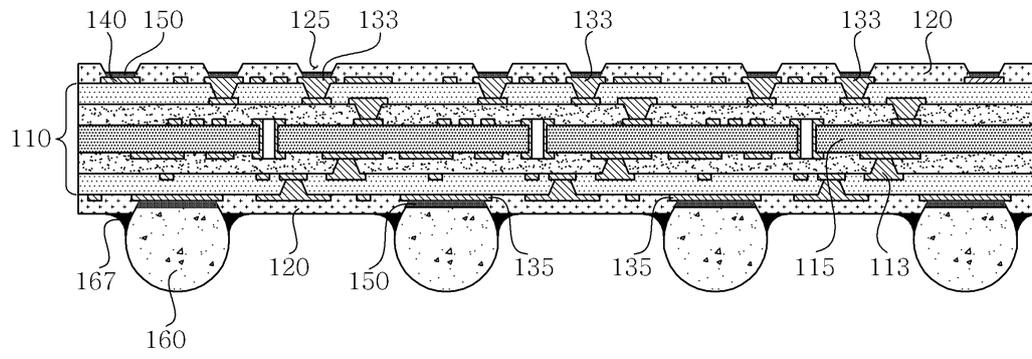
도면3



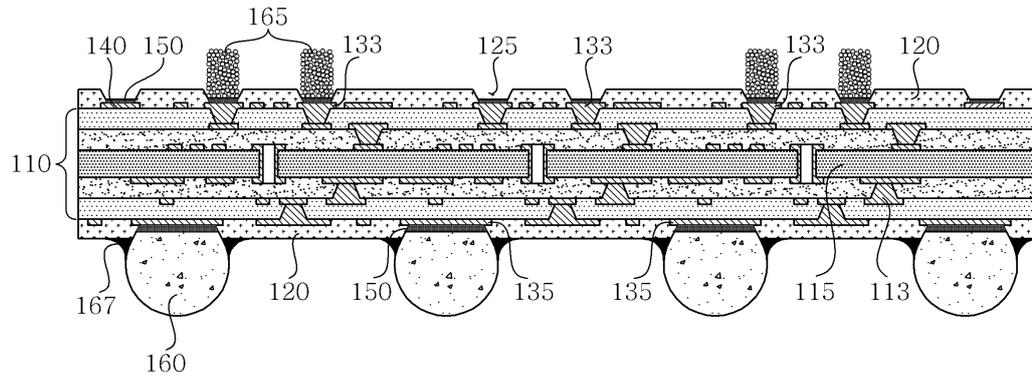
도면4



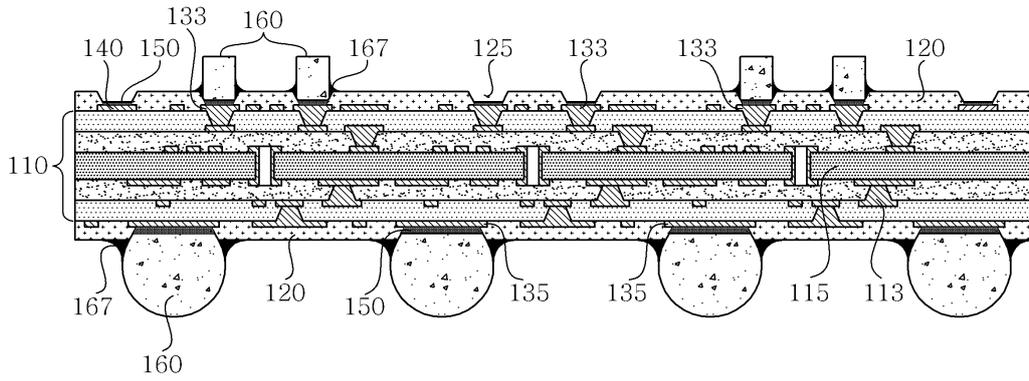
도면5



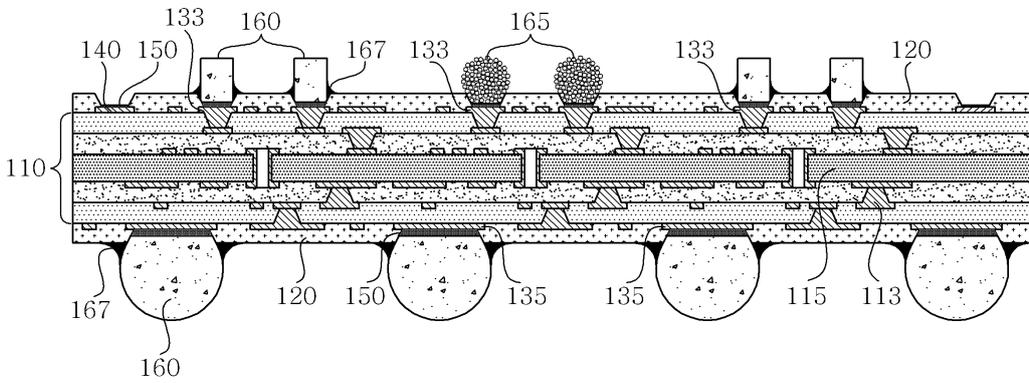
도면6



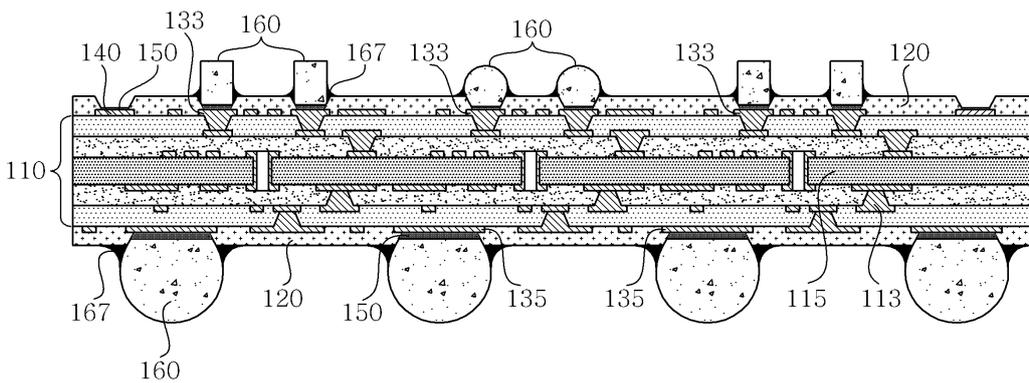
도면7



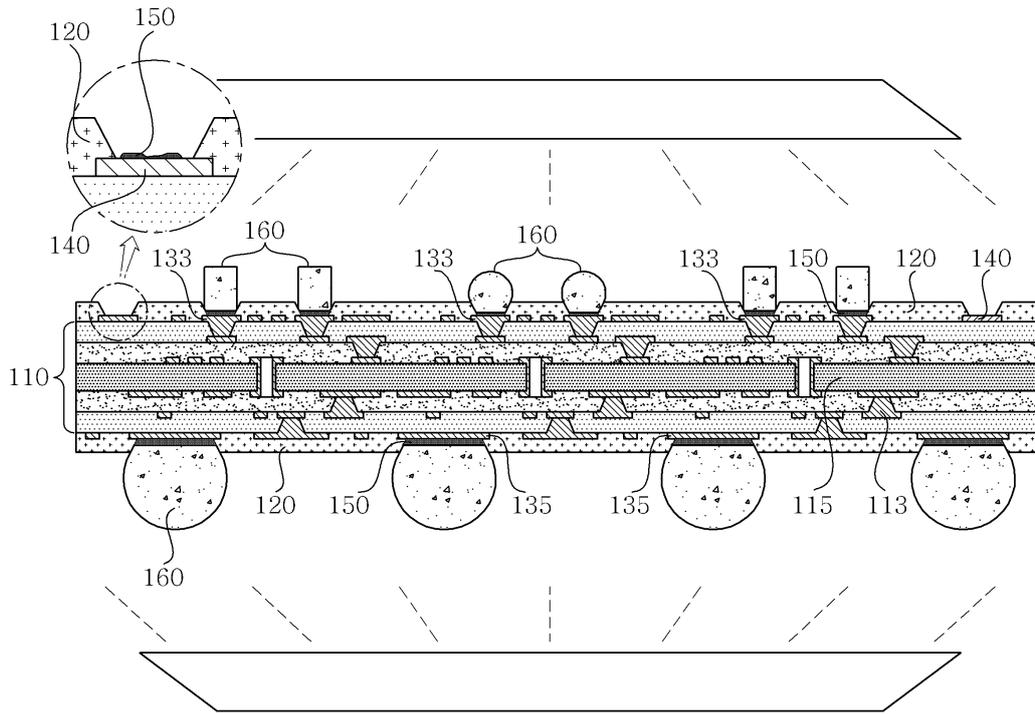
도면8



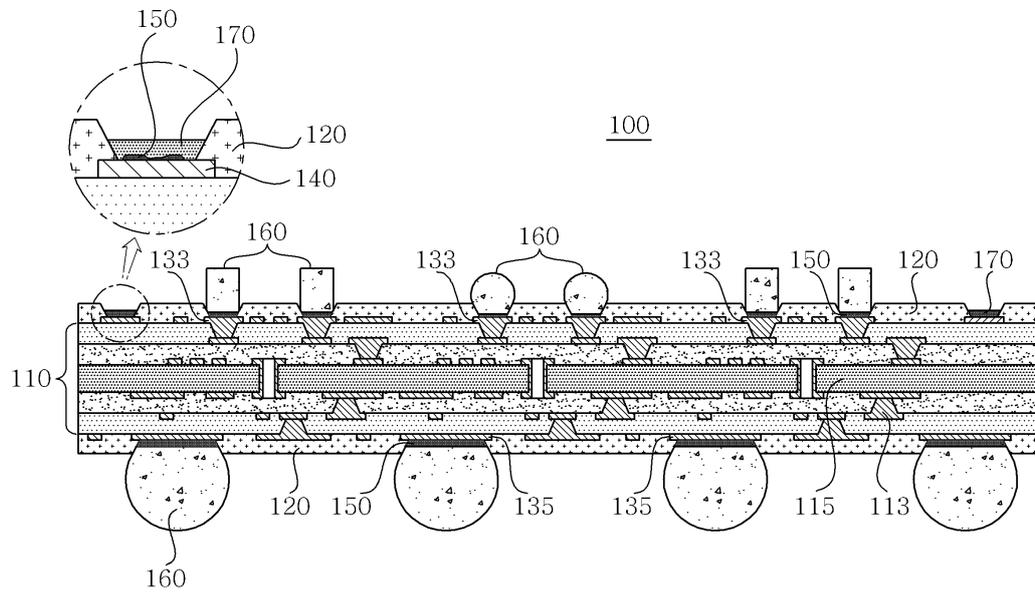
도면9



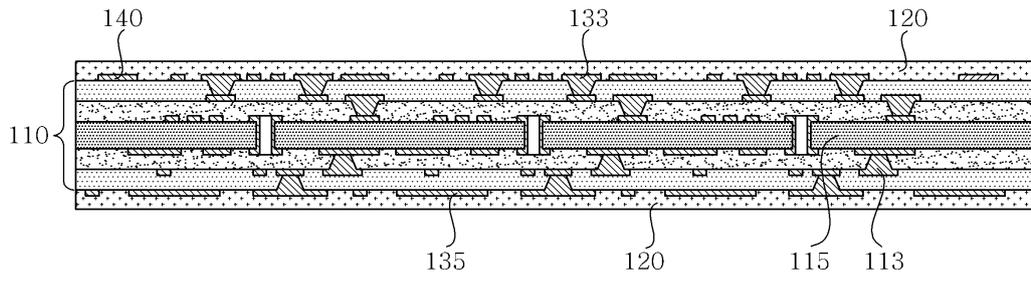
도면10



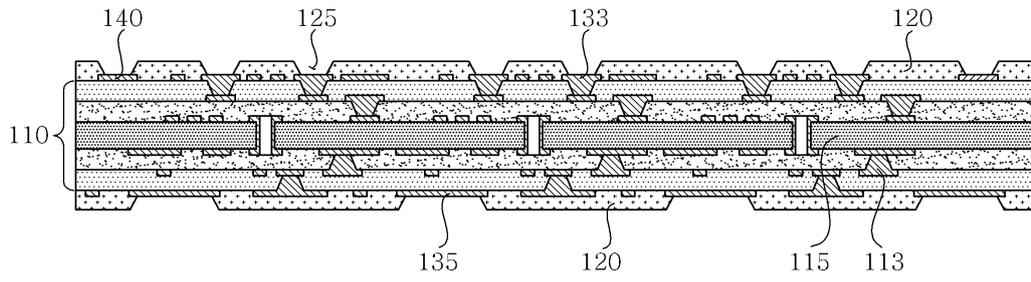
도면11



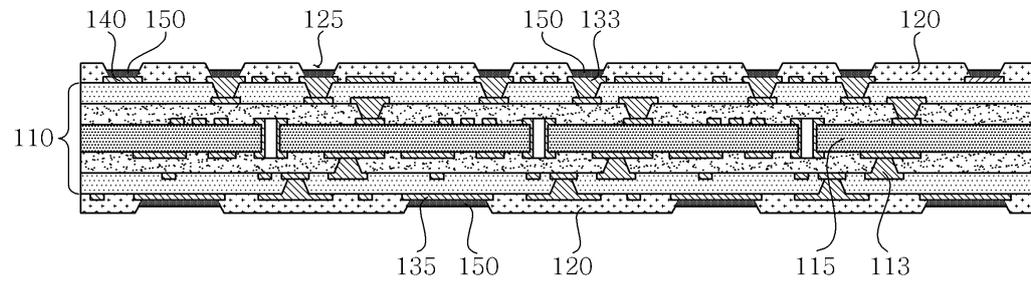
도면12



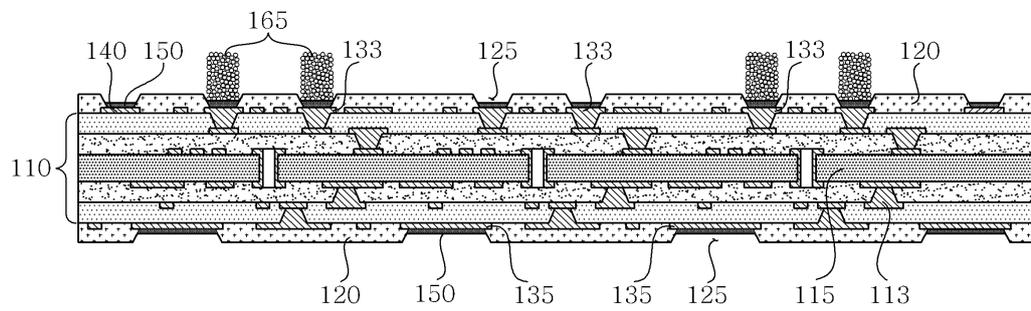
도면13



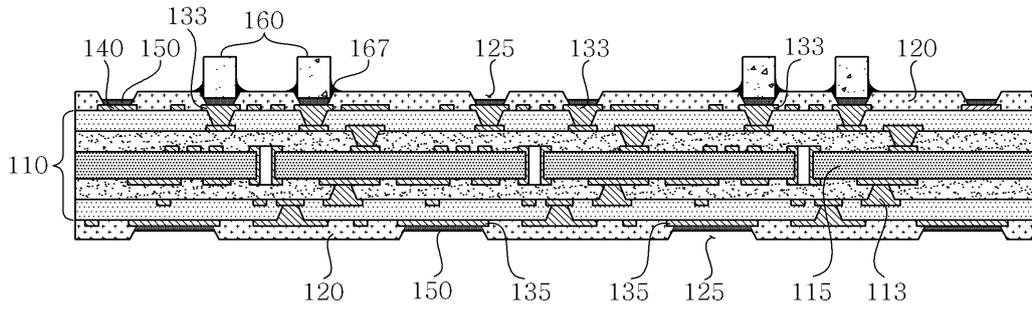
도면14



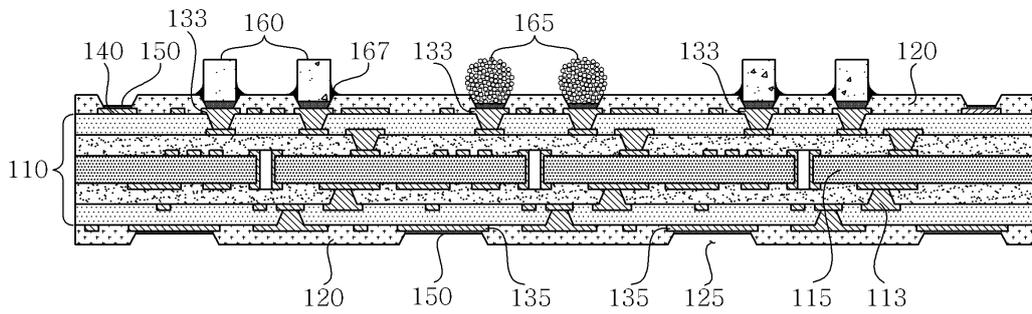
도면15



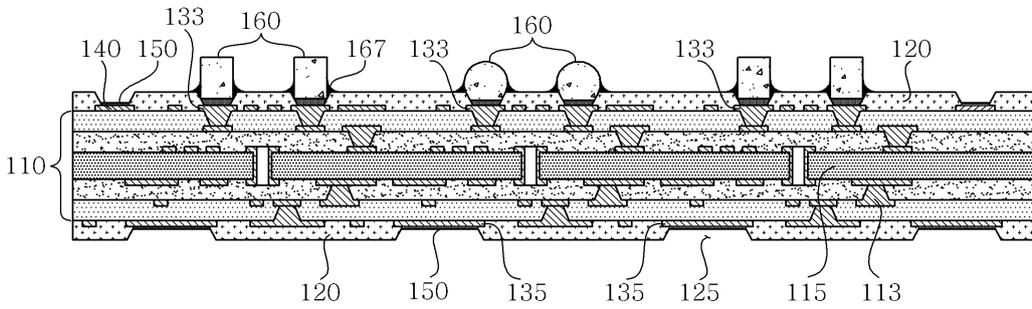
도면16



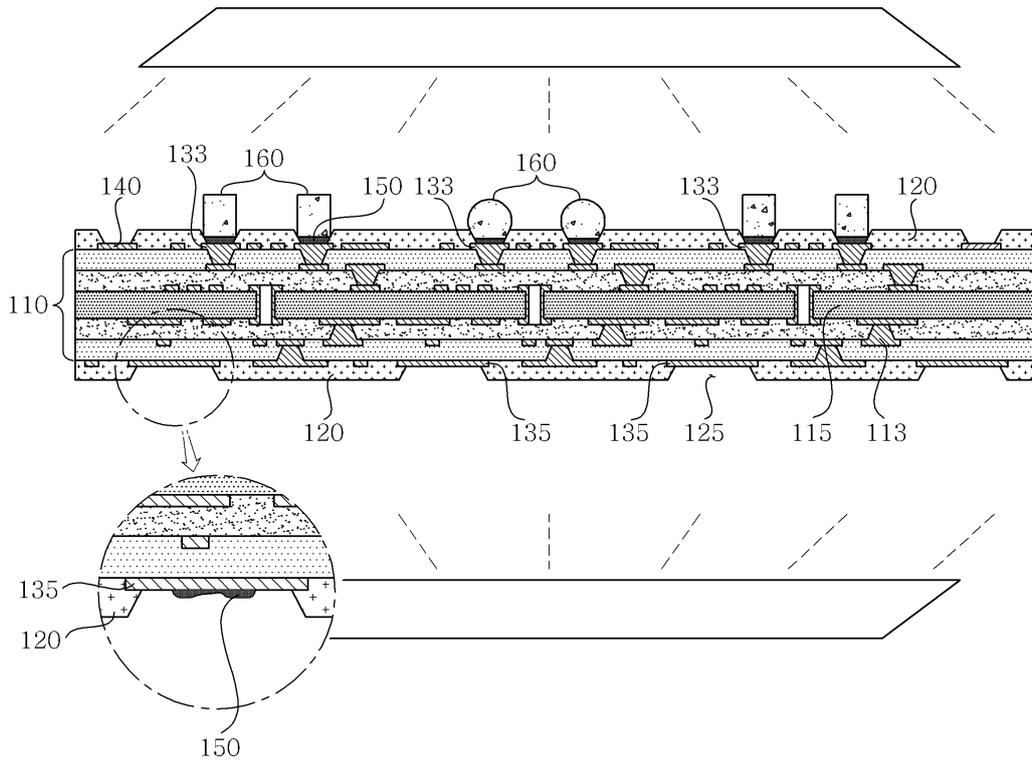
도면17



도면18



도면19



도면20

