



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2011년05월06일
 (11) 등록번호 10-1033222
 (24) 등록일자 2011년04월28일

(51) Int. Cl.

H01L 27/115 (2006.01)

- (21) 출원번호 10-2007-0065846
- (22) 출원일자 2007년06월29일
심사청구일자 2007년06월29일
- (65) 공개번호 10-2009-0002484
- (43) 공개일자 2009년01월09일
- (56) 선행기술조사문헌
KR1020060023489 A*
KR1020060000793 A
KR1020060035551 A
KR1020040003922 A
*는 심사관에 의하여 인용된 문헌

- (73) 특허권자
주식회사 하이닉스반도체
경기 이천시 부발읍 아미리 산136-1
- (72) 발명자
주문식
경기 이천시 대월면 사동리 441-1 현대아파트 111-604
피승호
경기 용인시 기흥구 신갈동 새천년 그린빌아파트 509-1302
(뒷면에 계속)
- (74) 대리인
특허법인 아주양현

전체 청구항 수 : 총 26 항

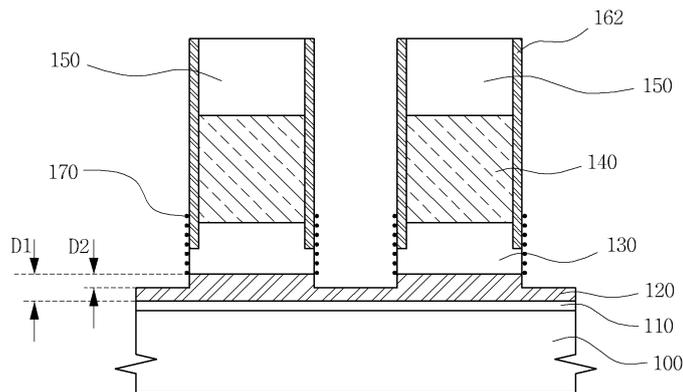
심사관 : 정병홍

(54) 전하트랩층을 갖는 불휘발성 메모리소자의 제조방법

(57) 요약

본 발명의 전하트랩층을 갖는 불휘발성 메모리소자의 제조방법은, 기판 위에 터널링층, 전하트랩층, 차폐층 및 컨트롤게이트전극막을 순차적으로 형성하는 단계와, 컨트롤게이트전극막 위에 마스크막패턴을 형성하는 단계와, 마스크막패턴을 식각마스크로 컨트롤게이트전극막의 노출부분에 대한 식각을 수행하되, 차폐층이 일정 두께만큼 제거되도록 과도식각을 수행하는 단계와, 차폐층, 컨트롤게이트전극 및 마스크막패턴 위에 전하 이동 차단막을 위한 차단막을 형성하는 단계와, 차단막에 대한 이방성 식각을 수행하여 컨트롤게이트전극막의 측벽 및 차폐층의 일부 상부 측벽 위에 차단막패턴을 형성하는 단계와, 그리고 이방성 식각에 의해 노출된 차폐층에 대한 식각을 수행하되, 전하트랩층이 일정 두께만큼 제거되도록 과도식각을 수행하는 단계를 포함한다.

대표도 - 도5



(72) 발명자

박기선

경기 용인시 수지구 풍덕천2동 현대프라임아파트
208동1303호

조홍재

경기 이천시 대월면 현대아이파크아파트105-904

김용담

서울 강동구 천호동 동아하이빌아파트 101-503

특허청구의 범위

청구항 1

기관 위에 터널링층, 전하트랩층, 차폐층 및 금속막으로 이루어진 컨트롤게이트전극막을 순차적으로 형성하는 단계;

마스크막패턴을 식각마스크로 이용한 제1 식각으로 상기 마스크막패턴에 의해 노출되는 컨트롤게이트전극막을 제거하되, 상기 식각은 상기 차폐층에 대해서도 이루어지도록 수행하는 단계;

상기 식각에 의해 노출되는 컨트롤게이트전극막 및 차폐층의 측벽상에 절연성 차단막을 형성하는 단계; 및

상기 마스크막패턴 및 차단막을 식각마스크로 이용한 제2 식각으로 차폐층의 노출부분을 제거하는 단계를 포함하는 전하트랩층을 갖는 불휘발성 메모리소자의 제조방법.

청구항 2

청구항 2은(는) 설정등록료 납부시 포기되었습니다.

제1항에 있어서,

상기 전하트랩층은 20Å 내지 100Å 두께의 나이트라이드막을 포함하는 전하트랩층을 갖는 불휘발성 메모리소자의 제조방법.

청구항 3

청구항 3은(는) 설정등록료 납부시 포기되었습니다.

제1항에 있어서,

상기 전하트랩층은 스토이키오메트릭 나이트라이드 및 실리콘-리치 나이트라이드막 중 적어도 어느 하나를 포함하는 전하트랩층을 갖는 불휘발성 메모리소자의 제조방법.

청구항 4

청구항 4은(는) 설정등록료 납부시 포기되었습니다.

제3항에 있어서,

상기 실리콘-리치 나이트라이드막의 실리콘과 질소의 비율은 0.85:1 내지 10:1이 되도록 하는 전하트랩층을 갖는 불휘발성 메모리소자의 제조방법.

청구항 5

청구항 5은(는) 설정등록료 납부시 포기되었습니다.

제1항에 있어서,

상기 차폐층은 고유전율의 절연막을 포함하는 전하트랩층을 갖는 불휘발성 메모리소자의 제조방법.

청구항 6

청구항 6은(는) 설정등록료 납부시 포기되었습니다.

제5항에 있어서,

상기 고유전율의 절연막은 알루미늄(Al_2O_3), 하프늄옥사이드(HfO_2), 하프늄알루미늄옥사이드($HfAlO$) 또는 지르코늄옥사이드(ZrO_2)를 포함하는 전하트랩층을 갖는 불휘발성 메모리소자의 제조방법.

청구항 7

청구항 7은(는) 설정등록료 납부시 포기되었습니다.

제1항에 있어서,

상기 차폐층은 옥사이드막으로 형성하는 전하트랩층을 갖는 불휘발성 메모리소자의 제조방법.

청구항 8

청구항 8은(는) 설정등록료 납부시 포기되었습니다.

상기 컨트롤게이트전극은 4.5eV 이상의 일함수를 갖는 금속막을 포함하는 전하트랩층을 갖는 불휘발성 메모리소자의 제조방법.

청구항 9

제1항에 있어서,

상기 제1 식각에 의해 제거되는 차폐층의 두께는 상기 차폐층 전체 두께의 20% 내지 50%가 되도록 하는 전하트랩층을 갖는 불휘발성 메모리소자의 제조방법.

청구항 10

제1항에 있어서,

상기 제1 식각은 상기 컨트롤게이트전극막 및 차폐층의 노출 측벽과 상기 기판 표면과 이루는 각이 90° 보다 작은 기울기를 갖도록 수행하는 전하트랩층을 갖는 불휘발성 메모리소자의 제조방법.

청구항 11

제1항에 있어서, 상기 차단막을 형성하는 단계는,

상기 제1 식각이 이루어진 결과구조물 전면에 차단막 형성을 위한 절연막을 형성하는 단계; 및

상기 컨트롤게이트전극막 및 차폐층의 노출 측벽상에 상기 절연막이 남아 상기 차단막이 형성되도록 상기 절연막에 대한 이방성 식각을 수행하는 단계를 포함하는 전하트랩층을 갖는 불휘발성 메모리소자의 제조방법.

청구항 12

청구항 12은(는) 설정등록료 납부시 포기되었습니다.

상기 이방성식각은 에치백방법을 사용하여 수행하는 전하트랩층을 갖는 불휘발성 메모리소자의 제조방법.

청구항 13

제1항에 있어서,

상기 차단막은 나이트라이드막, 원자층증착방법이나 저압화학기상증착방법에 의한 옥사이드막, 플라즈마강화화학기상증착방법에 의한 옥사이드막, 옥시나이트라이드막 또는 고유전율의 유전막을 포함하는 전하트랩층을 갖는 불휘발성 메모리소자의 제조방법.

청구항 14

제1항에 있어서,

상기 차단막은 20Å 내지 100Å의 두께로 형성하는 전하트랩층을 갖는 불휘발성 메모리소자의 제조방법.

청구항 15

제1항에 있어서,

상기 제2 식각은 상기 전하트랩층에 대해서도 이루어지도록 과도식각으로 수행하는 단계를 포함하는 전하트랩층을 갖는 불휘발성 메모리소자의 제조방법.

청구항 16

제15항에 있어서,

상기 과도식각에 의해 제거되는 전하트랩층의 두께는 적어도 상기 전하트랩층 전체 두께의 50% 이상이 되도록

하는 전하트랩층을 갖는 불휘발성 메모리소자의 제조방법.

청구항 17

제16항에 있어서,

상기 차폐층에 대한 과도식각에 의해 노출되는 차폐층의 측벽 및 전하트랩층의 노출 부분에 대한 식각 데미지 치유공정을 수행하는 단계를 더 포함하는 전하트랩층을 갖는 불휘발성 메모리소자의 제조방법.

청구항 18

제17항에 있어서,

상기 식각 데미지 치유공정은 NH₃ 처리, N₂ 처리, O₂ 처리 또는 선택적 산화처리로 수행하는 전하트랩층을 갖는 불휘발성 메모리소자의 제조방법.

청구항 19

청구항 19은(는) 설정등록료 납부시 포기되었습니다.

제18항에 있어서,

상기 NH₃ 처리는, 급속열처리방법을 이용하거나, 퍼니스에서의 열처리방법을 이용하거나, 또는 플라즈마 방법을 이용하여 수행하는 전하트랩층을 갖는 불휘발성 메모리소자의 제조방법.

청구항 20

청구항 20은(는) 설정등록료 납부시 포기되었습니다.

제19항에 있어서,

상기 급속열처리방법 또는 퍼니스에서의 열처리방법을 이용한 NH₃ 처리는 700℃ 내지 1000℃의 온도에서 수행하는 전하트랩층을 갖는 불휘발성 메모리소자의 제조방법.

청구항 21

제18항에 있어서,

상기 NH₃ 처리를 수행한 후에 수소성분 제거를 위한 급속열처리 또는 퍼니스에서의 열처리를 수행하는 단계를 더 포함하는 전하트랩층을 갖는 불휘발성 메모리소자의 제조방법.

청구항 22

기판 위에 터널링층, 전하트랩층, 차폐층 및 금속막으로 이루어진 컨트롤게이트전극막을 순차적으로 형성하는 단계;

마스크막패턴을 식각마스크로 이용한 제1 식각으로 상기 마스크막패턴에 의해 노출되는 컨트롤게이트전극막을 제거하되, 상기 식각은 상기 차폐층에 대해서도 이루어지도록 수행하는 단계;

상기 식각에 의해 노출되는 컨트롤게이트전극막 및 차폐층의 측벽상에 절연성 차단막을 형성하는 단계;

상기 마스크막패턴 및 차단막을 식각마스크로 이용한 제2 식각으로 차폐층의 노출부분을 제거하되, 상기 제2 식각은 상기 전하트랩층에 대해서도 이루어지도록 과도식각으로 수행하는 단계; 및

식각 데미지 치유공정을 수행하여 상기 제2 식각에 의해 노출되는 차폐층의 측벽 및 전하트랩층의 노출 부분에 식각 데미지 치유막을 형성하는 단계를 포함하는 전하트랩층을 갖는 불휘발성 메모리소자의 제조방법.

청구항 23

제22항에 있어서, 상기 차단막을 형성하는 단계는,

상기 제1 식각이 이루어진 결과구조물 전면에서 차단막 형성을 위한 절연막을 형성하는 단계; 및

상기 컨트롤게이트전극막 및 차폐층의 노출 측벽상에 상기 절연막이 남아 상기 차단막이 형성되도록 상기 절연막에 대한 이방성 식각을 수행하는 단계를 포함하는 전하트랩층을 갖는 불휘발성 메모리소자의 제조방법.

청구항 24

청구항 24은(는) 설정등록료 납부시 포기되었습니다.

제23항에 있어서,

상기 이방성식각은 에치백방법을 사용하여 수행하는 전하트랩층을 갖는 불휘발성 메모리소자의 제조방법.

청구항 25

제22항에 있어서,

상기 차단막은 나이트라이드막, 원자층증착방법이나 저압화학기상증착방법에 의한 옥사이드막, 플라즈마강화화학기상증착방법에 의한 옥사이드막, 옥시나이트라이드막 또는 고유전율의 유전막을 포함하는 전하트랩층을 갖는 불휘발성 메모리소자의 제조방법.

청구항 26

제22항에 있어서,

상기 차단막은 20Å 내지 100Å의 두께로 형성하는 전하트랩층을 갖는 불휘발성 메모리소자의 제조방법.

청구항 27

제22항에 있어서,

상기 제2 식각은 상기 전하트랩층에 대해서도 이루어지도록 과도식각으로 수행하는 단계를 포함하는 전하트랩층을 갖는 불휘발성 메모리소자의 제조방법.

청구항 28

제27항에 있어서,

상기 과도식각에 의해 제거되는 전하트랩층의 두께는 적어도 상기 전하트랩층 전체 두께의 50% 이상이 되도록 하는 전하트랩층을 갖는 불휘발성 메모리소자의 제조방법.

청구항 29

제22항에 있어서,

상기 식각 데미지 치유공정은 NH₃ 처리, N₂ 처리, O₂ 처리 또는 선택적 산화처리로 수행하는 전하트랩층을 갖는 불휘발성 메모리소자의 제조방법.

청구항 30

제29항에 있어서,

상기 NH₃ 처리는, 금속열처리방법을 이용하거나, 퍼니스에서의 열처리방법을 이용하거나, 또는 플라즈마 방법을 이용하여 수행하는 전하트랩층을 갖는 불휘발성 메모리소자의 제조방법.

청구항 31

청구항 31은(는) 설정등록료 납부시 포기되었습니다.

제30항에 있어서,

상기 금속열처리방법 또는 퍼니스에서의 열처리방법을 이용한 NH₃ 처리는 700℃ 내지 1000℃의 온도에서 수행하는 전하트랩층을 갖는 불휘발성 메모리소자의 제조방법.

청구항 32

제30항에 있어서,

상기 NH₃ 처리를 수행한 후에 수소성분 제거를 위한 급속열처리 또는 퍼니스에서의 열처리를 수행하는 단계를 더 포함하는 전하트랩층을 갖는 불휘발성 메모리소자의 제조방법.

청구항 33

기관 위에 터널링층, 전하트랩층, 차폐층 및 금속막으로 이루어진 컨트롤게이트전극막을 순차적으로 형성하는 단계;

마스크패턴을 식각마스크로 이용한 제1 식각으로 상기 컨트롤게이트전극막 및 차폐층의 노출부분을 제거하되, 상기 식각은 상기 전하트랩층에 대해서도 이루어지도록 수행하는 단계; 및

상기 식각에 의해 노출되는 컨트롤게이트전극막, 차폐층 및 전하트랩층의 측벽상에 절연성 차단막을 형성하는 단계를 포함하는 전하트랩층을 갖는 불휘발성 메모리소자의 제조방법.

청구항 34

제33항에 있어서,

상기 차단막에 의해 노출되는 전하트랩층의 노출 부분에 대한 식각 데미지 치유공정을 수행하는 단계를 더 포함하는 전하트랩층을 갖는 불휘발성 메모리소자의 제조방법.

청구항 35

제34항에 있어서,

상기 식각 데미지 치유공정은 NH₃ 처리, N₂ 처리, O₂ 처리 또는 선택적 산화처리로 수행하는 전하트랩층을 갖는 불휘발성 메모리소자의 제조방법.

청구항 36

제35항에 있어서,

상기 NH₃ 처리는, 급속열처리방법을 이용하거나, 퍼니스에서의 열처리방법을 이용하거나, 또는 플라즈마 방법을 이용하여 수행하는 전하트랩층을 갖는 불휘발성 메모리소자의 제조방법.

청구항 37

청구항 37은(는) 설정등록료 납부시 포기되었습니다.

제36항에 있어서,

상기 급속열처리방법 또는 퍼니스에서의 열처리방법을 이용한 NH₃ 처리는 700℃ 내지 1000℃의 온도에서 수행하는 전하트랩층을 갖는 불휘발성 메모리소자의 제조방법.

청구항 38

제35항에 있어서,

상기 NH₃ 처리를 수행한 후에 수소성분 제거를 위한 급속열처리 또는 퍼니스에서의 열처리를 수행하는 단계를 더 포함하는 전하트랩층을 갖는 불휘발성 메모리소자의 제조방법.

청구항 39

기관 위에 터널링층, 전하트랩층, 차폐층 및 금속막으로 이루어진 컨트롤게이트전극막을 순차적으로 형성하는 단계;

마스크패턴을 식각마스크로 이용한 제1 식각으로 상기 컨트롤게이트전극막, 차폐층 및 전하트랩층의 노출부분을 제거하되, 상기 식각은 상기 터널링에 대해서도 이루어지도록 수행하는 단계; 및

상기 식각에 의해 노출되는 컨트롤게이트전극막, 차폐층, 전하트랩층 및 터널링층의 측벽상에 절연성 차단막을

형성하는 단계를 포함하는 전하트랩층을 갖는 불휘발성 메모리소자의 제조방법.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- [0007] 본 발명은 불휘발성 메모리소자의 제조방법에 관한 것으로서, 특히 전하트랩층을 갖는 불휘발성 메모리소자의 제조방법에 관한 것이다.
- [0008] 데이터를 저장하기 위해 사용되는 반도체 메모리소자들은 휘발성(volatile) 및 불휘발성(non-volatile) 메모리소자로 구별될 수 있다. 전원공급이 중단됨에 따라, 휘발성 메모리소자들은 저장된 데이터를 소실하지만, 불휘발성 메모리소자들은 저장된 데이터를 유지한다. 따라서 이동전화시스템, 음악 및/또는 영상 데이터를 저장하기 위한 메모리카드, 및 그 밖의 다른 응용장치에서와 같이 전원을 항상 사용할 수 없거나, 종종 중단되거나, 또는 낮은 전력 사용이 요구되는 상황에서 불휘발성 메모리소자들이 폭넓게 사용된다.
- [0009] 통상적으로 불휘발성 메모리소자의 셀 트랜지스터는 플로팅 게이트(floating gate) 구조를 갖는다. 여기서 플로팅 게이트 구조는, 셀 트랜지스터의 채널영역 위에 게이트절연막, 플로팅게이트전극, 게이트간 절연막 및 컨트롤게이트전극이 순차적으로 적층되는 구조를 의미한다. 그런데 이와 같은 플로팅 게이트 구조로는 집적도 증가에 따른 여러 간섭(interference)현상이 심하게 발생하며, 이로 인하여 소자의 집적도를 증가시키는데 한계를 나타내고 있다. 따라서 최근에는 집적도 증가에도 간섭현상이 덜 발생하는 전하트랩층을 갖는 불휘발성 메모리소자에 대한 관심이 점점 증대되고 있다.
- [010] 전하트랩층을 갖는 불휘발성 메모리소자는, 채널영역을 갖는 기판, 터널링층(tunneling layer), 전하트랩층(charge trapping layer), 차폐층(blocking layer) 및 컨트롤게이트전극이 순차적으로 적층되는 구조를 갖는 것이 일반적이다. 이와 같이 전하트랩층을 갖는 불휘발성 메모리소자는, 플로팅 게이트 구조에 비하여 높은 집적도를 실현시킬 수 있지만, 상대적으로 소거동작 속도가 느리다는 단점을 나타낸다. 이와 같은 단점을 극복하기 위해서는, 소거동작시 컨트롤게이트전극에 인가되는 전압의 크기를 증대시켜야 한다. 그런데 소거동작시 고전압이 컨트롤게이트전극에 인가되면, 컨트롤게이트전극 내의 전자들이 차폐층을 관통하여 전하트랩층 내로 들어가는 백워드 터널링(backward tunneling) 현상이 일어나는 문제가 발생할 수 있다. 따라서 최근에는 이와 같은 백워드 터널링 현상의 발생을 억제하기 위하여, 알루미늄옥사이드(Al_2O_3)막과 같이 높은 유전율을 갖는 하이-케이(high-k) 절연막을 차폐층으로 사용하고, 컨트롤게이트전극으로는 일함수(work function)가 충분히 큰 금속 게이트를 사용하는 구조가 제안되고 있다. 때때로 이와 같은 구조는 MANOS(Metal-Alumina-Nitride-Oxide-Silicon) 구조로 불리워진다.
- [0011] MANOS 소자를 형성하기 위해서는, 먼저 기판 위에 터널링층, 전하트랩층, 차폐층 및 컨트롤게이트전극막을 순차적으로 적층한다. 터널링층은 옥사이드막으로 형성할 수 있고, 전하트랩층은 나이트라이드막으로 형성할 수 있고, 차폐층은 알루미늄막으로 형성할 수 있으며, 그리고 컨트롤게이트전극막은 금속막으로 형성할 수 있다. 다음에 하드마스크막패턴을 이용한 식각을 수행하여 컨트롤게이트전극막의 노출부분을 식각하고, 이어서 노출되는 차폐층에 대한 식각도 수행한다. 이때, 차폐층에 대한 식각이 충분히 이루어지도록 과도식각을 수행하는 것이 통상적이며, 따라서 이 과도식각에 의해 전하트랩층도 일정 두께만큼 식각된다. 다음에 노출된 전하트랩층 및 터널링층을 식각한 후 하드마스크막패턴을 제거한다.
- [0012] 그런데 차폐층에 대한 과도식각을 수행하는 과정에서, 차폐층 및 전하트랩층의 노출 측면과, 전하트랩층의 노출 표면이 이온 폭격(ion bombardment)에 의해 식각 데미지를 입을 수 있을 뿐만 아니라, 식각에 의한 부산물, 예컨대 알루미늄(Al)이나 질소(N)를 함유한 도전성 폴리머가 차폐층의 노출 측면상에 부착될 수 있다. 이 경우 식각 데미지를 입은 부분에 원하지 않는 트랩 사이트(trap site)들이 형성될 수 있으며, 이 트랩 사이트에 전자 또는 홀이 트랩되는 경우 쉽게 누설전류를 생성될 수 있다. 또한 차폐층의 노출 측면상에 부착된 도전성 폴리머는 전하 이동 경로를 형성할 수 있고, 이 전하 이동 경로를 따라서 전하트랩층 내의 전하가 컨트롤게이트전극으로 빠져나갈 수 있으며, 이에 따라 소자의 문턱전압분포 특성이나 리텐션(retention) 특성이 열화될 수 있다.

발명이 이루고자 하는 기술적 과제

[0013] 본 발명이 이루고자 하는 기술적 과제는, 제조과정에서의 식각에 의한 식각 데미지에 의한 소자특성의 열화를 방지하고, 또한 도전성 폴리머에 의해 비정상적으로 만들어질 수 있는 전하 이동 경로를 고립시켜 누설전류의 발생이 억제되도록 할 수 있는 전하트랩층을 갖는 불휘발성 메모리소자의 제조방법을 제공하는 것이다.

발명의 구성 및 작용

[0014] 일 실시예에 따른 전하트랩층을 갖는 불휘발성 메모리소자의 제조방법은, 기판 위에 터널링층, 전하트랩층, 차폐층 및 컨트롤게이트전극막을 순차적으로 형성하는 단계; 마스크막패턴을 식각마스크로 이용한 제1 식각으로 상기 마스크막패턴에 의해 노출되는 컨트롤게이트전극막을 제거하되, 상기 식각은 상기 차폐층도 일정 두께만큼 제거되도록 수행하는 단계; 상기 식각에 의해 노출되는 컨트롤게이트전극막 및 차폐층의 측벽상에 절연성 차단막을 형성하는 단계; 및 상기 마스크막패턴 및 차단막을 식각마스크로 이용한 제2 식각으로 차폐층의 노출부분을 제거하는 단계를 포함한다.

[0015] 다른 실시예에 따른 전하트랩층을 갖는 불휘발성 메모리소자의 제조방법은, 기판 위에 터널링층, 전하트랩층, 차폐층 및 컨트롤게이트전극막을 순차적으로 형성하는 단계; 마스크막패턴을 식각마스크로 이용한 제1 식각으로 상기 마스크막패턴에 의해 노출되는 컨트롤게이트전극막을 제거하되, 상기 식각은 상기 차폐층도 일정 두께만큼 제거되도록 수행하는 단계; 상기 식각에 의해 노출되는 컨트롤게이트전극막 및 차폐층의 측벽상에 절연성 차단막을 형성하는 단계; 상기 마스크막패턴 및 차단막을 식각마스크로 이용한 제2 식각으로 차폐층의 노출부분을 제거하되, 상기 제2 식각은 상기 전하트랩층이 일정 두께만큼 제거되도록 과도식각으로 수행하는 단계; 및 식각 데미지 치유공정을 수행하여 상기 제2 식각에 의해 노출되는 차폐층의 측벽 및 전하트랩층의 노출 부분에 식각 데미지 치유막을 형성하는 단계를 포함한다.

[0016] 또 다른 실시예에 따른 전하트랩층을 갖는 불휘발성 메모리소자의 제조방법은, 기판 위에 터널링층, 전하트랩층, 차폐층 및 컨트롤게이트전극막을 순차적으로 형성하는 단계; 마스크막패턴을 식각마스크로 이용한 제1 식각으로 상기 컨트롤게이트전극막 및 차폐층의 노출부분을 제거하되, 상기 식각은 상기 전하트랩층도 일정 두께만큼 제거되도록 수행하는 단계; 및 상기 식각에 의해 노출되는 컨트롤게이트전극막, 차폐층 및 전하트랩층의 측벽상에 절연성 차단막을 형성하는 단계를 포함한다.

[0017] 또 다른 실시예에 따른 전하트랩층을 갖는 불휘발성 메모리소자의 제조방법은, 기판 위에 터널링층, 전하트랩층, 차폐층 및 컨트롤게이트전극막을 순차적으로 형성하는 단계; 마스크막패턴을 식각마스크로 이용한 제1 식각으로 상기 컨트롤게이트전극막, 차폐층 및 전하트랩층의 노출부분을 제거하되, 상기 식각은 상기 터널링층도 일정 두께만큼 제거되도록 수행하는 단계; 및 상기 식각에 의해 노출되는 컨트롤게이트전극막, 차폐층, 전하트랩층 및 터널링층의 측벽상에 절연성 차단막을 형성하는 단계를 포함한다.

[0018] 본 발명은 식각시 발생하는 도전성 폴리머에 의한 전하 누설 경로를 차단하기 위하여, 상기 식각이 이루어지기 전에 전하트랩층의 상부 측벽과 컨트롤게이트전극 측벽에 차단막을 형성하는 단계를 포함한다. 또한 식각 데미지를 치유하여 원하지 않는 트랩 사이트의 형성이 억제되도록, 식각이 이루어진 후에 식각 데미지 치유공정을 수행하는 단계를 포함한다. 이와 같은 본 발명을 도면을 참조하면서 보다 상세하게 설명하면 다음과 같다.

[0019] 도 1 내지 도 6은 본 발명의 일 실시예에 따른 불휘발성 메모리소자의 제조방법을 설명하기 위하여 나타내 보인 단면도들이다.

[0020] 도 1을 참조하면, 기판(100) 위에 터널링층(110)을 형성한다. 기판(100)은 실리콘기판일 수 있지만, 경우에 따라서는 절연막 위의 실리콘(SOI; Silicon On Insulator)막과 같이 실리콘 이외일 수도 있다. 터널링층(110)은 대략 20Å 내지 60Å 두께의 옥사이드막으로 형성할 수 있다. 다음에 터널링층(110) 위에 전하트랩층(120)을 형성한다. 전하트랩층(120)은 대략 20Å 내지 100Å 두께의 실리콘나이트라이드막으로 형성할 수 있다. 다른 실시예에서, 전하트랩층(120)은 스토이키오메트릭(stoichiometric) 실리콘나이트라이드 및 실리콘-리치 실리콘나이트라이드막 중 적어도 어느 하나가 포함되도록 형성할 수도 있다. 실리콘-리치 실리콘나이트라이드막을 포함하는 경우, 실리콘(Si)과 질소(N)의 비율은 대략 0.85:1 내지 10:1이 되도록 한다. 실리콘과 질소의 비율은, 실리콘 소스가스와 질소 소스가스의 공급비를 조절함으로써 적절하게 조절할 수 있다.

[0021] 다음에 전하트랩층(120) 위에 차폐층(130)을 형성한다. 차폐층(130)은, 유전상수가 적어도 8 이상인 고유전율(high-k)의 절연막으로 형성할 수 있다. 고유전율(high-k)의 절연막은 대략 50Å 내지 300Å 두께의 알루미늄나이트라이드(Al₂O₃)막을 포함할 수 있다. 다른 실시예에서, 고유전율(high-k)의 절연막은 haf늄옥사이드(HfO₂)막, haf늄알루미늄옥사이드(HfAlO)막 또는 지르코늄옥사이드(ZrO₂)을 포함할 수도 있다. 또 다른 실시예에서, 차폐층은 화

학기상증착(CVD)방법에 의해 옥사이드막으로 형성할 수도 있다. 차폐층(130)을 고유전율(high-k)의 절연막으로 형성한 후, 급속열처리(RTP; Rapid Thermal Processing)를 수행하여 차폐층(130)을 밀집화(densification)시킬 수도 있다.

[0022] 다음에 차폐층(130) 위에 컨트롤게이트전극(140)을 형성한다. 컨트롤게이트전극(140)은 대략 4.5eV 이상의 일함수(work function)를 갖는 금속막, 예컨대 티타늄나이트라이드(TiN)막, 탄탈륨나이트라이드(TaN)막, hafnium나이트라이드(HfN)막 또는 텅스텐나이트라이드(WN)막으로 형성할 수 있다. 일 실시예에서, 컨트롤게이트전극(140) 위에 워드라인으로 사용되는 금속막을 형성할 수도 있는데, 이 금속막은 텅스텐(W)막/텅스텐실리사이드(WSi)막/폴리실리콘막의 구조로 형성할 수 있다. 컨트롤게이트전극(140)을 형성한 후에는, 그 위에 마스크막패턴(150)을 형성한다. 마스크막패턴(150)은 컨트롤게이트전극(140)의 일부를 노출시키는 개구부(152)를 갖는다. 마스크막패턴(150)은 나이트라이드막으로 형성할 수 있다. 또는 옥시나이트라이드막과 옥사이드막의 이중막으로도 형성할 수 있다.

[0023] 도 2를 참조하면, 마스크막패턴(150)을 식각마스크로 한 제1 식각으로 컨트롤게이트전극(140)의 노출부분을 제거한다. 이 제1 식각은 건식식각방법, 예컨대 반응성이온식각(RIE; Reactive Ion Etching)방법을 사용하여 수행한다. 이 경우 사용되는 식각가스는 컨트롤게이트전극(140)을 구성하는 물질 종류에 따라 달라질 수 있다. 일 예로서, 컨트롤게이트전극(140)이 티타늄나이트라이드(TiN)막으로 이루어진 경우 BCl_3 가스나, Cl_2 가스나 또는 BCl_3 가스 및 Cl_2 가스를 식각가스로 사용한다. 상기 제1 식각은 컨트롤게이트전극(140)의 노출부분이 제거된 후에, 노출되는 차폐층을 일정 두께만큼 제거되도록 수행한다. 차폐층(130)의 제거되는 두께(D2)는 차폐층(130) 전체 두께(D1)의 대략 20% 내지 50%가 되도록 한다. 예컨대 차폐층(130)이 50Å의 전체 두께(D1)를 갖는 경우, 차폐층(130)의 제거되는 두께(D2)는 대략 10Å 내지 25Å이 된다. 차폐층(130)이 300Å의 전체 두께(D1)를 갖는 경우, 차폐층(130)의 제거되는 두께(D2)는 대략 60Å 내지 150Å이 된다. 어느 경우이던지 차폐층(130)은 적어도 10Å의 두께만큼 제거된다. 이와 같은 식각에 의해 컨트롤게이트전극(140)의 측벽은 모두 노출되고, 차폐층(130)은 상부 일부 두께만큼만 측벽이 노출된다.

[0024] 도 3을 참조하면, 도 2의 결과물 전면에 차단막 형성을 위한 절연막(160)을 형성한다. 이 절연막(160)은 차폐층(130), 컨트롤게이트전극(140) 및 마스크막패턴(150)의 노출면 전면에서 형성된다. 절연막(160)은, 전하트랩층(120)과 컨트롤게이트전극(140) 사이로 전하가 이동하는 통로를 차단하기 위한 것으로서, 예컨대 대략 20Å 내지 100Å 두께의 나이트라이드막으로 형성한다. 다른 예로서, 절연막(160)은 저압화학기상증착(LPCVD; Low Pressure Chemical Vapor Deposition)방법에 의한 옥사이드막, 원자층증착(ALD; Atomic Layer Deposition)방법이나 플라즈마강화화학기상증착(PECVD; Plasma Enhanced CVD)방법에 의한 옥사이드막, 또는 옥시나이트라이드막으로 형성할 수도 있다. 또 다른 예로서 절연막(160)은 알루미늄(Al_2O_3)막이나 그 밖의 다른 고유전율(high-k)의 유전막으로 형성할 수도 있다.

[0025] 도 4를 참조하면, 절연막(160)에 대한 이방성 식각을 수행한다. 이 이방성 식각은 에치백(etchback) 방법을 사용하여 수행할 수 있다. 경우에 따라서는 다른 건식식각방법을 사용하여 수행할 수도 있다. 어느 방법을 사용하든지, 이방성 식각은 마스크막패턴(150) 상부와 차폐층(130) 상부의 절연막(160)이 제거되도록 수행한다. 이와 같은 이방성 식각에 의해, 마스크막패턴(150)의 상부 표면과 차폐층(130)의 일부 상부 표면은 노출되고, 차폐층(130)의 일부 상부 측벽, 컨트롤게이트전극(140)의 측벽 및 마스크막패턴(150)의 측벽 위에는 남은 절연막으로 이루어지는 차단막(162)이 형성된다.

[0026] 도 5를 참조하면, 노출된 차폐층(130)에 대한 제2 식각을 수행하여 차폐층(130)의 노출부분을 제거한다. 제2 식각도 반응성이온식각(RIE)과 같은 건식식각방법을 사용한다. 이 경우 사용하는 반응가스는 차폐층(130)을 구성하는 물질 종류에 따라 다를 수 있는데, 일 예로서 차폐층(130)이 알루미늄(Al_2O_3)막으로 이루어진 경우 식각가스로 BCl_3 및 CH_4 가스를 사용할 수 있다. 상기 제2 식각은 차폐층(130)의 노출부분이 제거됨에 따라 노출되는 전하트랩층(120)도 일정 두께만큼 제거되도록 한다. 경우에 따라서는 전하트랩층(120)의 노출부분을 모두 제거하여 하부의 트랩층(110) 상부면이 노출되도록 할 수도 있다. 상기 제2 식각이 이루어지는 동안, 차폐층(130)의 측벽에는 도전성 폴리머(170)가 형성될 수 있다. 그러나 차단막(162)에 의해 전하트랩층(120)과 컨트롤게이트전극(140) 사이에는 전기적인 장벽이 만들어지고, 따라서 도전성 폴리머(170)에 의해 차폐층(120) 측벽에 전하이동경로가 형성되더라도, 차단막(162)에 의해 전하트랩층(120)으로부터 전하가 컨트롤게이트전극(140)으로 이동하는 것이 억제된다. 상기 제2 식각에 의해 식각되는 전하트랩층(120)의 두께(D4)는 적어도 전하트랩층(120) 전체 두께(D3)의 50% 이상이 되도록 한다. 예컨대 전하트랩층(120)이 20Å의 전체 두께(D3)를 갖는 경우, 전하트랩층(120)의 제거되는 두께(D4)는 적어도 10Å 이상이 되도록 한다. 전하트랩층(120)이 100Å의 전체 두께(D3)

를 갖는 경우, 전하트랩층(120)의 제거되는 두께(D4)는 적어도 50Å 이상이 되도록 한다.

[0027] 도 6을 참조하면, 차폐층(130) 및 전하트랩층(120)의 노출 측벽과, 전하트랩층(120)의 노출 상부면에 대해 식각 데미지 치유 공정을 수행한다. 상기 식각 데미지 치유공정은, 도면에서 화살표로 나타낸 바와 같이, NH₃ 처리(treatment)로 수행할 수 있다. 일 실시예에서, NH₃ 처리는 급속열처리(RTP)방법을 이용하여 수행할 수 있다. 이 경우 급속열처리용 챔버 내부를 NH₃ 분위기로 형성하고, 온도는 대략 700℃ 내지 1000℃가 되도록 한다. 다른 실시예에서, NH₃ 처리는 퍼니스(furnace)에서의 열처리방법을 이용하여 수행할 수도 있다. 이 경우 퍼니스의 온도는 대략 700℃ 내지 1000℃가 되도록 한다. 또 다른 실시예에서, NH₃ 처리는 플라즈마방법을 이용하여 수행할 수도 있다. 이 경우 플라즈마 챔버 내에 N₂ 가스를 공급하여 플라즈마 상태로 여기시킨 후에 플라즈마 상태의 질소가 기판을 향해 주입되도록 한다. NH₃ 처리를 수행한 후에는 수소성분 제거를 위한 급속열처리 또는 퍼니스에서의 열처리를 수행할 수도 있다. 경우에 따라서는, NH₃ 분위기 대신에 N₂ 분위기, O₂ 분위기, 또는 선택적 산화 분위기에서 식각 데미지 치유 공정을 수행할 수도 있다. 상기 식각 데미지 치유 공정에 의해, 차폐층(130) 및 전하트랩층(120)의 노출 측벽과, 전하트랩층(120)의 노출 표면에는 질소성분이 주입되고, 이에 따라 식각 데미지에 의해 원하지 않게 생긴 트랩 사이트들이 제거된 식각 데미지 치유막(170)이 형성된다. 차폐층(130)이 알루미늄으로 이루어진 경우, 차폐층(130) 측면의 식각 데미지 치유막(170)은 AlON막이 된다.

[0028] 도 7 내지 도 10은 본 발명의 다른 실시예에 따른 불휘발성 메모리소자의 제조방법을 설명하기 위하여 나타내 보인 단면도들이다. 도 7 내지 도 10에서 도 1 내지 도 6과 동일한 참조부호는 동일한 요소를 나타낸다.

[0029] 먼저 도 1을 참조하여 설명한 바와 같이, 기판(100) 위에 터널링층(110), 전하트랩층(120), 차폐층(130), 컨트롤게이트전극(140) 및 마스크막패턴(150)을 형성한다. 그리고 마스크막패턴(150)을 식각마스크로 이용한 식각을 수행한다. 이 식각은 도 7에 나타낸 바와 같이, 전하트랩층(120)이 일정 두께 제거될 때까지 수행한다. 다음에도 도 8에 나타낸 바와 같이, 도 7의 결과물 전면에서 차단막 형성을 위한 절연막(180)을 형성한다. 이 절연막(180)은 전하트랩층(120), 차폐층(130), 컨트롤게이트전극(140) 및 마스크막패턴(150)의 노출면 전면에서 형성된다. 이 절연막(180)은, 전하트랩층(120)과 컨트롤게이트전극(140) 사이로 전하가 이동하는 통로를 차단하기 위한 것으로서, 예컨대 대략 20Å 내지 100Å 두께의 나이트라이드막으로 형성한다. 다른 예로서, 절연막(180)은 저압화학기상증착(LPCVD)방법에 의한 옥사이드막, 플라즈마강화화학기상증착(PECVD)방법에 의한 옥사이드막, 또는 옥시나이트라이드막으로 형성할 수도 있다. 또 다른 예로서 절연막(180)은 알루미늄(Al₂O₃)막이나 그 밖의 다른 고 유전율(high-k)의 유전막으로 형성할 수도 있다.

[0030] 다음에 도 9에 나타낸 바와 같이, 절연막(180)에 대한 이방성 식각을 수행한다. 이 이방성 식각은 마스크막패턴(150) 상부와 전하트랩층(120) 상부의 절연막(180)이 제거되도록 수행한다. 이와 같은 이방성 식각에 의해, 마스크막패턴(150)의 상부 표면과 전하트랩층(120)의 일부 상부 표면은 노출되고, 전하트랩층(120)의 일부 상부 측벽, 차폐층(130)의 측벽, 컨트롤게이트전극(140)의 측벽 및 마스크막패턴(150)의 측벽 위에는 남은 절연막으로 이루어지는 차단막(182)이 형성된다. 다음에 도 10에 나타낸 바와 같이, 전하트랩층(120)의 노출면에 대한 식각 데미지 치유 공정을 수행한다. 식각 데미지 치유공정은, 도 6을 참조하여 설명한 바와 동일하므로 본 실시예에서는 생략하기로 한다. 상기 식각 데미지 치유공정에 의해 전하트랩층(120)의 노출면에는 질소성분이 주입되고, 이에 따라 식각 데미지에 의해 원하지 않게 생긴 트랩 사이트들이 제거된 식각 데미지 치유막(172)이 형성된다.

[0031] 도 11 및 도 12는 본 발명의 또 다른 실시예에 따른 불휘발성 메모리소자의 제조방법을 설명하기 위하여 나타내 보인 단면도들이다. 도 11 및 도 12에서 도 1 내지 도 6과 동일한 참조부호는 동일한 요소를 나타낸다.

[0032] 먼저 도 11을 참조하면, 본 실시예에 따른 불휘발성 메모리소자의 제조방법에서는, 마스크막패턴(150)을 식각마스크로 한 식각시 터널링층(110)이 일정 두께만큼 제거되도록 수행한다는 점에서 앞선 실시예들과 상이하다. 이후 전면에서 절연막을 형성하고, 이방성식각을 수행하면, 도 12에 나타낸 바와 같이, 터널링층(110)의 일부 측벽 상부, 전하트랩층(120)의 측벽, 차폐층(130)의 측벽 및 컨트롤게이트전극(140)의 측벽상에 차단막(192)이 형성된다.

[0033] 도 13 및 도 14는 본 발명의 다른 실시예에 따른 불휘발성 메모리소자의 제조방법을 설명하기 위하여 나타내 보인 단면도이다. 도 13 및 도 14에서 도 1 내지 도 6과 동일한 참조부호는 동일한 요소를 나타낸다.

[0034] 먼저 도 2를 참조하여 설명한 바와 같이, 마스크막패턴(150)을 식각마스크로 컨트롤게이트전극(140)에 대한 과

도식각을 수행하여 컨트롤게이트전극(140)의 노출부분을 제거하고, 또한 차폐층(130)의 상부가 일정두께만큼 제거되도록 한다. 이때 도 13에 나타낸 바와 같이, 본 실시예에서는 차폐층(130) 및 컨트롤게이트전극(140)의 노출 측벽 기울기, 즉 컨트롤게이트전극막(140) 및 차폐층(130)의 노출 측벽과 기판(100) 표면과 이루는 각(θ)이 90° 보다 작아지도록 식각을 수행한다. 이와 같이 차폐층(130) 및 컨트롤게이트전극(140)의 노출측벽이 네가티브(negative) 기울기를 갖도록 함으로써, 도 14에 나타낸 바와 같이, 차단막(162') 형성을 위한 이방성 식각시 차단막이 손실되는 것을 억제하여 충분한 두께의 차단막(162')이 형성되도록 할 수 있다.

[0035] 도 15는 본 발명에 따른 불휘발성 메모리소자의 제조방법에 의해 형성된 구조와 종래의 방법에 의해 형성된 구조에서의 리텐션 특성을 비교하기 위하여 나타내 보인 그래프이다. 도 15를 참조하면, 본 발명에서와 같이 차단막(162)을 형성하고, 식각 데미지 치유공정으로서 NH_3 처리를 수행한 경우(도면에서 "B" 참조), 문턱전압 변위가 종래의 경우(도면에서 "A" 참조)에 비하여 작게 나타나고 있으며, 이는 전하 누설이 작다는 것을 의미하고, 결국 리텐션 특성이 개선된다는 것을 알 수 있다.

[0036] 도 16은 본 발명에 따른 불휘발성 메모리소자의 제조방법에 의해 형성된 구조와 종래의 방법에 의해 형성된 구조에서의 누설전류 특성을 비교하기 위하여 나타내 보인 그래프이다. 도 16을 참조하면, 본 발명에서와 같이 차단막(162)을 형성하고, 식각 데미지 치유공정으로서 NH_3 처리를 수행한 경우(도면에서 "D" 참조), 게이트전압이 인가됨에 따라 발생하는 누설전류량이 종래의 경우(도면에서 "C" 참조)에 비하여 작게 나타나고 있으며, 이는 누설전류특성이 개선된다는 것을 의미한다.

발명의 효과

[0037] 본 발명에 따르면, 컨트롤게이트전극 식각시 차폐층의 일부 측벽도 노출되도록 한 후 차폐층의 측벽상에 차단막을 형성함으로써, 후속의 차폐층 식각시 전하트랩층의 측벽에 도전성 폴리머가 부착되더라도, 차단막에 의해 도전성 폴리머와 컨트롤게이트전극을 전기적으로 분리시킴으로써, 전하트랩층으로부터 컨트롤게이트전극으로의 전하 누설을 억제할 수 있다는 이점이 제공된다. 더욱이 후속의 식각 데미지 치유공정을 수행하여, 식각시 전하트랩층의 노출부분에 대한 식각 데미지에 의한 원하지 않는 트랩 사이트의 생성을 치유함으로써, 소자의 문턱전압 분포 특성 및 리텐션 특성 열화를 방지할 수 있다는 이점도 제공된다.

도면의 간단한 설명

[0001] 도 1 내지 도 6은 본 발명의 일 실시예에 따른 불휘발성 메모리소자의 제조방법을 설명하기 위하여 나타내 보인 단면도들이다.

[0002] 도 7 내지 도 10은 본 발명의 다른 실시예에 따른 불휘발성 메모리소자의 제조방법을 설명하기 위하여 나타내 보인 단면도들이다.

[0003] 도 11 및 도 12는 본 발명의 또 다른 실시예에 따른 불휘발성 메모리소자의 제조방법을 설명하기 위하여 나타내 보인 단면도들이다.

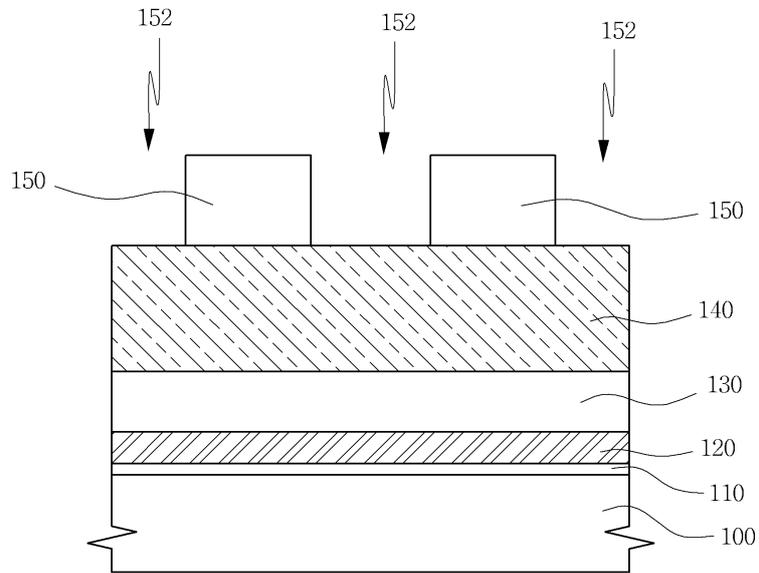
[0004] 도 13 및 도 14는 본 발명의 또 다른 실시예에 따른 불휘발성 메모리소자의 제조방법을 설명하기 위하여 나타내 보인 단면도들이다.

[0005] 도 15는 본 발명에 따른 불휘발성 메모리소자의 제조방법에 의해 형성된 구조와 종래의 방법에 의해 형성된 구조에서의 리텐션 특성을 비교하기 위하여 나타내 보인 그래프이다.

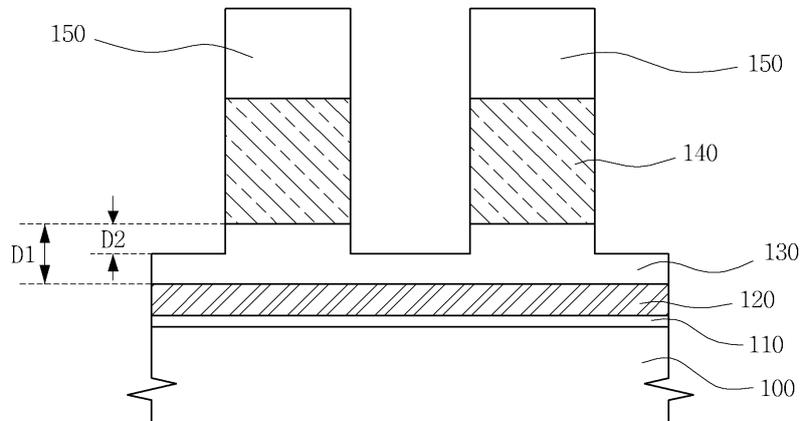
[0006] 도 16은 본 발명에 따른 불휘발성 메모리소자의 제조방법에 의해 형성된 구조와 종래의 방법에 의해 형성된 구조에서의 누설전류 특성을 비교하기 위하여 나타내 보인 그래프이다.

도면

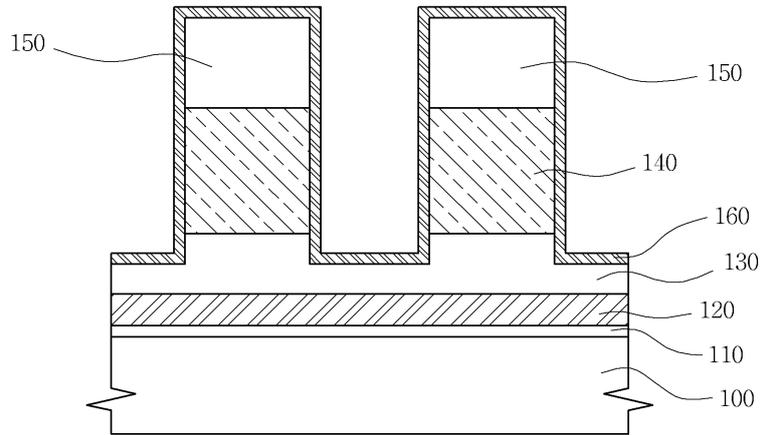
도면1



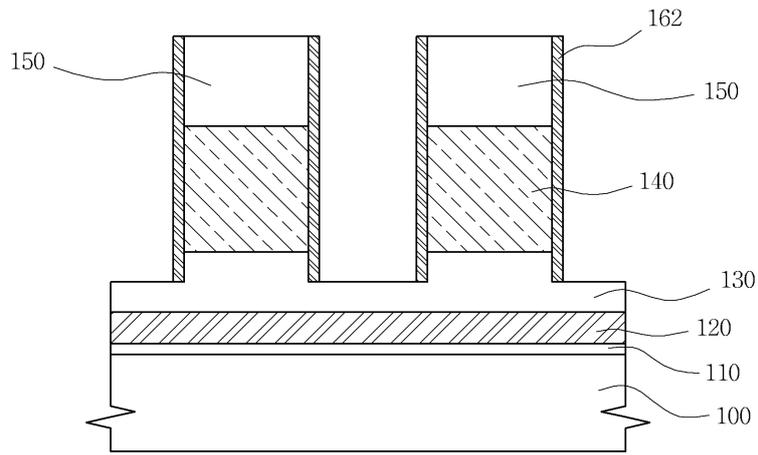
도면2



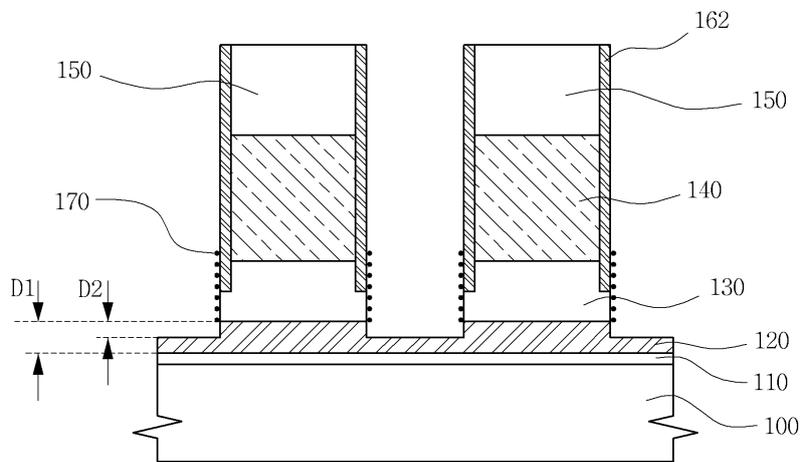
도면3



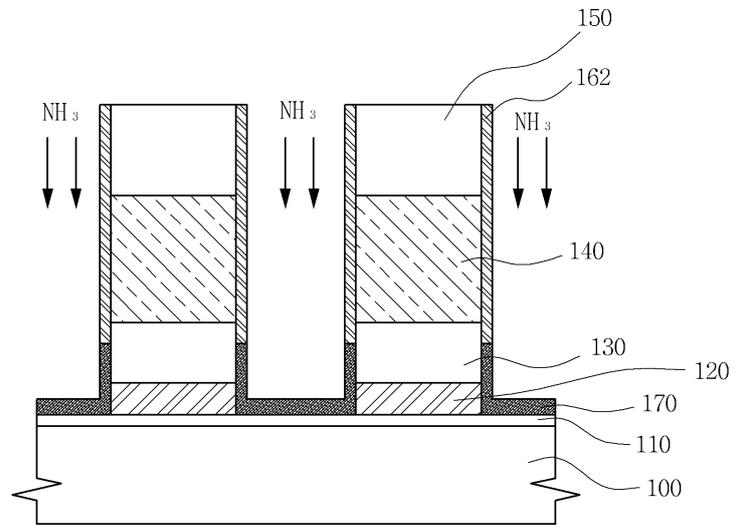
도면4



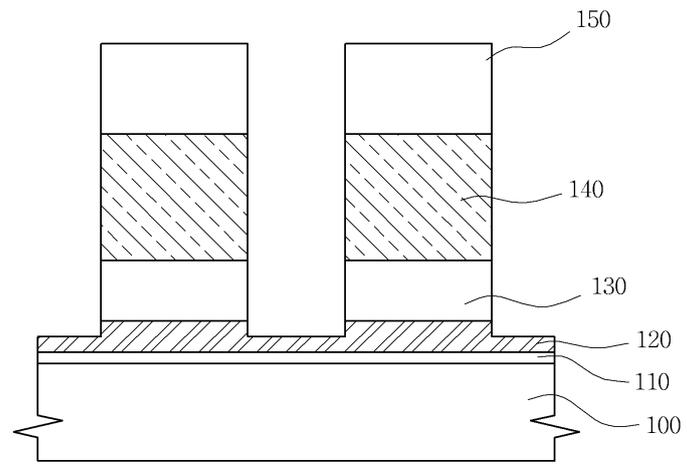
도면5



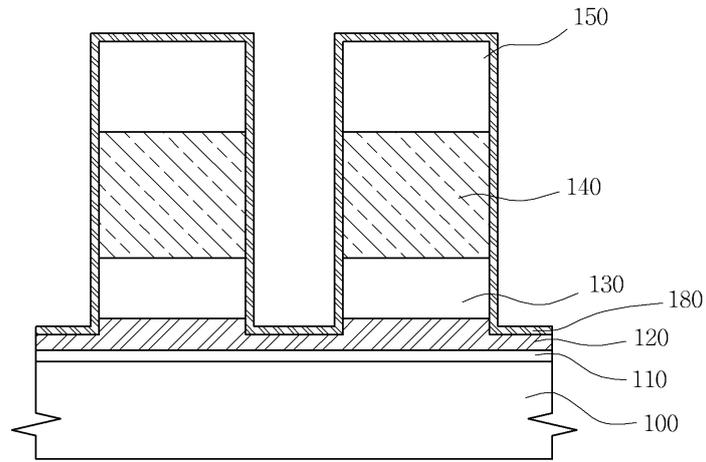
도면6



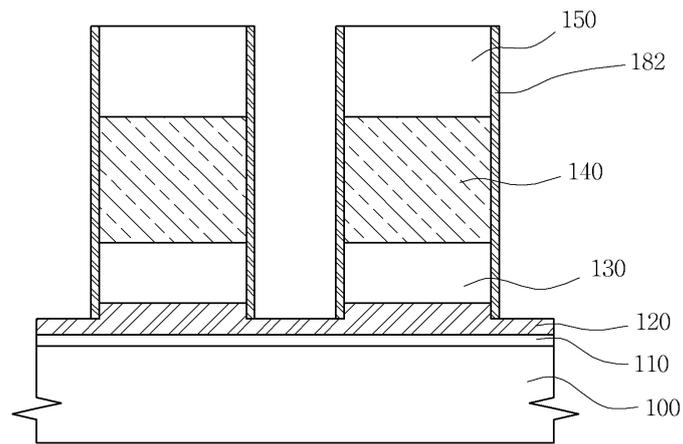
도면7



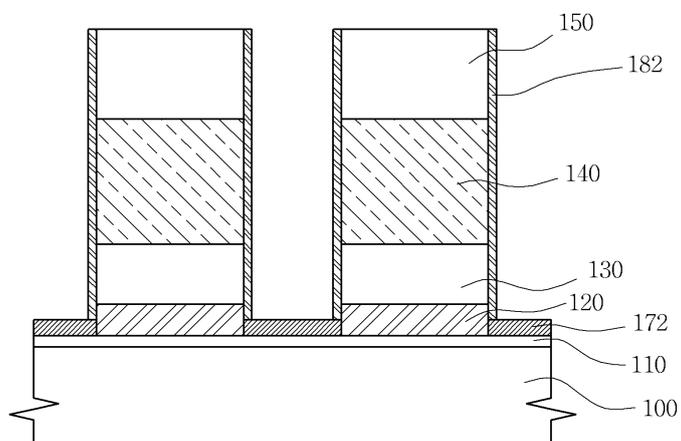
도면8



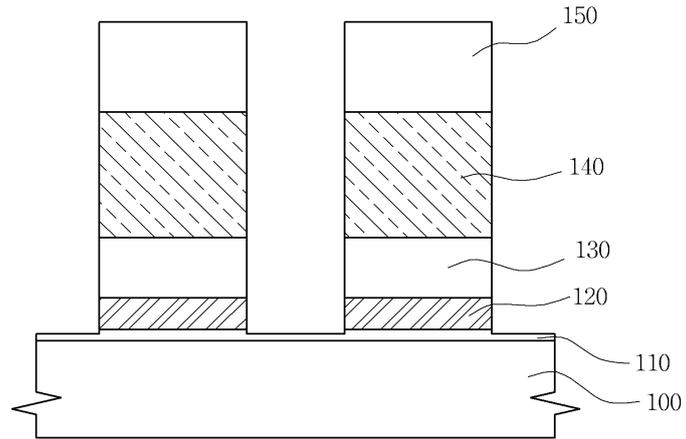
도면9



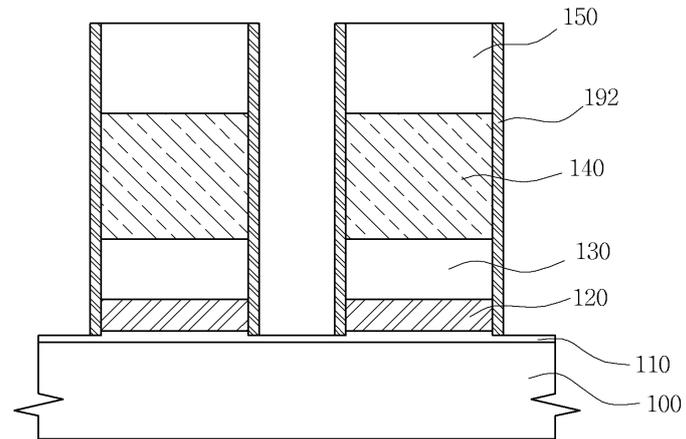
도면10



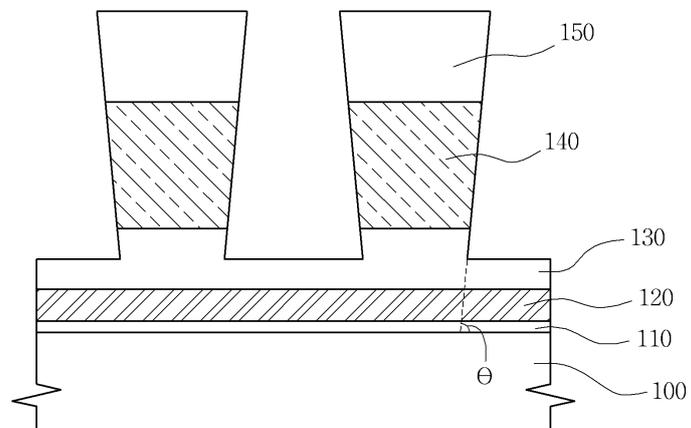
도면11



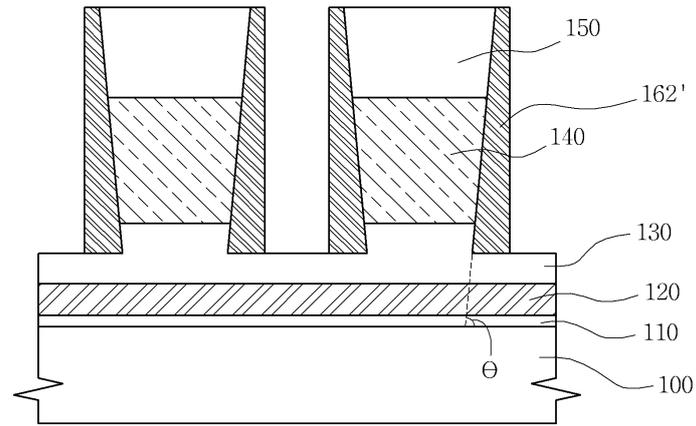
도면12



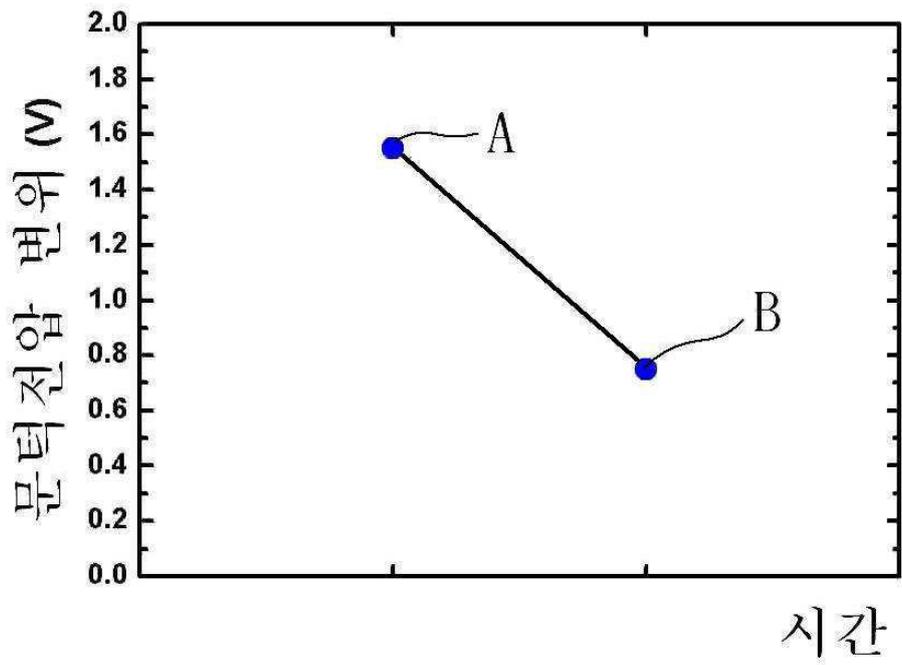
도면13



도면14



도면15



도면16

