



(10) **DE 10 2016 113 434 B4** 2020.11.19

(12)

## Patentschrift

(21) Aktenzeichen: **10 2016 113 434.1**  
(22) Anmeldetag: **21.07.2016**  
(43) Offenlegungstag: **16.03.2017**  
(45) Veröffentlichungstag  
der Patenterteilung: **19.11.2020**

(51) Int Cl.: **H01L 29/165** (2006.01)  
**H01L 21/762** (2006.01)  
**H01L 21/20** (2006.01)  
**H01L 29/78** (2006.01)

Innerhalb von neun Monaten nach Veröffentlichung der Patenterteilung kann nach § 59 Patentgesetz gegen das Patent Einspruch erhoben werden. Der Einspruch ist schriftlich zu erklären und zu begründen. Innerhalb der Einspruchsfrist ist eine Einspruchsgebühr in Höhe von 200 Euro zu entrichten (§ 6 Patentkostengesetz in Verbindung mit der Anlage zu § 2 Abs. 1 Patentkostengesetz).

(30) Unionspriorität:

<b>62/218,901</b>	<b>15.09.2015</b>	<b>US</b>
<b>15/164,824</b>	<b>25.05.2016</b>	<b>US</b>

(72) Erfinder:

**Chang, Chia-Ming, Hsinchu, TW; Liu, Chi-Wen, Hsinchu, TW; Li, Cheng-Chien, Hsinchu, TW; Huang, Hsin-Chieh, Hsinchu, TW**

(73) Patentinhaber:

**Taiwan Semiconductor Manufacturing Company, Ltd., Hsin-Chu, TW**

(56) Ermittelter Stand der Technik:

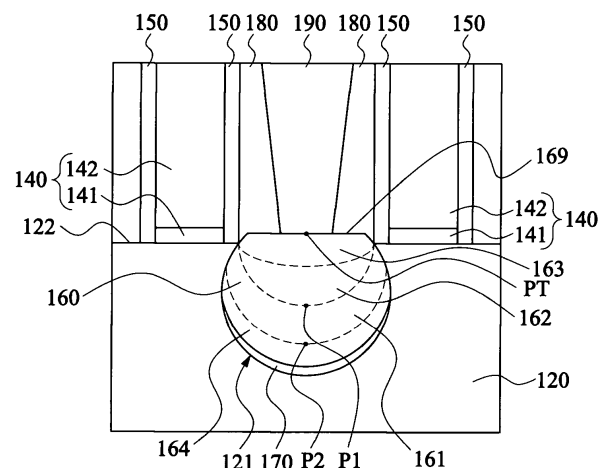
<b>US</b>	<b>2007 / 0 235 802</b>	<b>A1</b>
<b>US</b>	<b>2015 / 0 255 601</b>	<b>A1</b>

(74) Vertreter:

**BOEHMERT & BOEHMERT Anwaltspartnerschaft mbB - Patentanwälte Rechtsanwälte, 28209 Bremen, DE**

(54) Bezeichnung: **Halbleitervorrichtung und Verfahren zum Ausbilden von dieser**

(57) Hauptanspruch: Halbleitervorrichtung, umfassend:  
ein Substrat (110),  
mindestens eine Halbleiterfinne (120), die auf dem Substrat (110) vorhanden ist, wobei die Halbleiterfinne (120) mindestens eine Aussparung (121) darauf aufweist, und  
mindestens eine epitaktische Struktur (160), die in der Aussparung (121) der Halbleiterfinne (120) vorhanden ist, wobei die epitaktische Struktur (160) einen obersten Abschnitt (PT), einen ersten Abschnitt (P1) und einen zweiten Abschnitt (P2) umfasst, die entlang einer Richtung von der Halbleiterfinne (120) zu dem Substrat (110) hin angeordnet sind, wobei der erste Abschnitt (P1) einen Germaniumatom-Prozentsatz aufweist, der höher ist als ein Germaniumatom-Prozentsatz des obersten Abschnitts (PT) und ein Germaniumatom-Prozentsatz des zweiten Abschnitts (P2), wobei die epitaktische Struktur (160) ferner eine untere vergrabene Schicht (164) umfasst, die unter dem zweiten Abschnitt (P2) liegt, wobei der Germaniumatom-Prozentsatz des zweiten Abschnitts (P2) in einem Bereich zwischen einem maximalen Germaniumatom-Prozentsatz und einem minimalen Germaniumatom-Prozentsatz der unteren vergrabenen Schicht (164) liegt.



## Beschreibung

**[0001]** Die Erfindung betrifft eine Halbleitervorrichtung mit einem Substrat sowie mindestens einer Halbleiterfinne, die auf dem Substrat vorhanden ist, wobei die Halbleiterfinne mindestens eine Aussparung darauf aufweist. Mindestens eine epitaktische Struktur ist in der Aussparung der Halbleiterfinne vorhanden, wobei die epitaktische Struktur einen obersten Abschnitt, einen ersten Abschnitt und einen zweiten Abschnitt umfasst, die entlang einer Richtung von der Halbleiterfinne zu dem Substrat hin angeordnet sind. Der erste Abschnitt weist einen Germaniumatom-Prozentsatz auf, der höher ist als ein Germaniumatom-Prozentsatz des obersten Abschnitts und ein Germaniumatom-Prozentsatz des zweiten Abschnitts. Die epitaktische Struktur umfasst ferner eine untere vergrabene Schicht, die unter dem zweiten Abschnitt liegt, wobei der Germaniumatom-Prozentsatz des zweiten Abschnitts in einem Bereich zwischen einem maximalen Germaniumatom-Prozentsatz und einem minimalen Germaniumatom-Prozentsatz der unteren vergrabenen Schicht liegt. Die Erfindung betrifft ferner ein entsprechendes Verfahren.

## STAND DER TECHNIK

**[0002]** Im Wettlauf zum Verbessern einer Transistorleistungsfähigkeit sowie zum Reduzieren der Größe von Transistoren wurden Transistoren entwickelt, bei denen das Kanalgebiet und die Source-/Draingebiete in einer vom Bulk-Substrat ausgebildeten Finne angeordnet sind. Derartige nicht plane Vorrichtungen können als Mehrfachgate-FinFETs bezeichnet werden. Ein Mehrfachgate-FinFET kann eine Gateelektrode aufweisen, die sich über einem finnenartigen Siliziumkörper erstreckt, um ein Kanalgebiet zu bilden. Eine Halbleitervorrichtung ist bekannt aus US 2007/0235802 A1. Eine ähnliche Halbleitervorrichtung ist bekannt aus US 2015/0255601 A1.

## Figurenliste

**[0003]** Aspekte der vorliegenden Offenbarung werden am besten aus der nachstehenden ausführlichen Beschreibung verstanden, wenn sie zusammen mit den begleitenden Figuren gelesen wird. Es ist zu beachten, dass gemäß dem Standardverfahren in der Branche verschiedene Merkmale nicht maßstabsgetreu gezeichnet sind. Vielmehr können die Abmessungen der verschiedenen Merkmale zur Klarheit der Erörterung beliebig vergrößert oder verkleinert sein.

**Fig. 1** ist eine perspektivische Ansicht eines Beispiels einer Halbleitervorrichtung gemäß einigen Ausführungsformen.

**Fig. 2** ist eine entlang der Linie 2-2 gezeichnete Querschnittsansicht der Halbleitervorrichtung in **Fig. 1**.

**Fig. 3** ist ein Germaniumatom-Prozentsatzprofil gemäß einigen Ausführungsformen.

**Fig. 4** ist ein Bor-Konzentrationsprofil gemäß einigen Ausführungsformen.

**Fig. 5A** bis **Fig. 12A** sind Querschnittsansichten eines Verfahrens zum Ausbilden einer Halbleitervorrichtung bei verschiedenen Stufen gemäß einigen Ausführungsformen, wobei die Querschnittsansichten entlang einer Linie gezeichnet sind, wie z.B. der zu einer Längsrichtung der Gatestruktur in **Fig. 1** parallelen Linie.

**Fig. 5B** bis **Fig. 12B** sind verschiedene Querschnittsansichten, die **Fig. 5A** bis **Fig. 12A** entsprechen und die entlang einer Linie, wie z.B. der Linie 2 in **Fig. 1**, gezeichnet sind.

## AUSFÜHRLICHE BESCHREIBUNG

**[0004]** Die nachstehende Offenbarung stellt viele verschiedene Ausführungsformen, oder Beispiele, zum Implementieren verschiedener Merkmale des vorliegenden Gegenstands bereit. Konkrete Beispiele von Komponenten und Anordnungen sind nachstehend beschrieben, um die vorliegende Offenbarung zu vereinfachen. Diese sind selbstverständlich lediglich Beispiele und sind nicht im beschränkenden Sinne gedacht. Zum Beispiel kann das Ausbilden eines ersten Merkmals über oder auf einem zweiten Merkmal in der nachstehenden Beschreibung Ausführungsformen umfassen, in denen das erste und das zweite Merkmal in direktem Kontakt ausgebildet werden, und kann ebenfalls Ausführungsformen umfassen, in denen zusätzliche Merkmale zwischen dem ersten und dem zweiten Merkmal ausgebildet werden können, so dass das erste und das zweite Merkmal möglicherweise nicht in direktem Kontakt stehen. Außerdem kann die vorliegende Offenbarung Bezugsnummern und/oder -buchstaben in den verschiedenen Beispielen wiederholen. Diese Wiederholung geschieht zum Zweck der Einfachheit und Klarheit und sie schreibt an sich keine Beziehung zwischen den einigen besprochenen Ausführungsformen und/oder Ausgestaltungen vor.

**[0005]** Außerdem können hierin Begriffe, die sich auf räumliche Relativität beziehen, wie z.B. „unterhalb“, „unter“, „unterer“, „oberhalb“, „oberer“ und dergleichen, zur Erleichterung der Besprechung verwendet werden, um die Beziehung eines Elements oder Merkmals zu einem anderen Element oder Merkmal (zu anderen Elementen oder Merkmalen), wie in den Figuren dargestellt, zu beschreiben. Die Begriffe, die räumliche Relativität betreffen, sollen verschiedene Ausrichtungen der verwendeten oder betriebenen Vorrichtung zusätzlich zu der in den Figuren dargestellten Ausrichtung umfassen. Die Vorrichtung kann auf eine andere Weise ausgerichtet sein (um 90 Grad gedreht oder anders ausgerichtet) und die hier verwendeten Bezeichnungen, die räumliche Relativität

betreffen, können gleichermaßen dementsprechend ausgelegt werden.

**[0006]** Source- und Draingebiete eines FinFET können auf der Halbleiterfinne durch epitaktisches Aufwachsen ausgebildet werden. Ausführungsformen der vorliegenden Offenbarung stellen einige verbesserte epitaktische Source- und Draingebiete bereit. Die Ausführungsformen werden nachstehend im Kontext des Ausbildens der Halbleitervorrichtung besprochen, die eine einzelne Halbleiterfinne oder mehrere Finnen auf einem Bulk-Halbleitersubstrat aufweist. Ein Durchschnittsfachmann wird erkennen, dass Ausführungsformen der vorliegenden Offenbarung mit anderen Konfigurationen verwendet werden können.

**[0007]** Fig. 1 ist eine perspektivische Ansicht eines Beispiels einer Halbleitervorrichtung gemäß einigen Ausführungsformen. Die Halbleitervorrichtung umfasst ein Substrat **110**. In einigen Ausführungsformen umfasst das Substrat **110** ein Bulk-Siliziumsubstrat. In einigen Ausführungsformen kann das Substrat **110** Silizium in einer kristallinen Struktur sein. In einigen anderen Ausführungsformen kann das Substrat **110** andere Elementhalbleiter, wie z.B. Germanium, umfassen, oder einen Verbindungshalbleiter, wie z.B. Siliziumkarbid, Galliumarsenid, Indiumarsenid oder Indiumphosphid, umfassen. In einigen noch anderen Ausführungsformen umfasst das Substrat **110** ein SOI-Substrat (Silizium auf einem Isolator). Das SOI-Substrat kann unter Verwendung eines SIMOX-Verfahrens (Trennung durch Sauerstoffimplantation), eines Waferbond-Verfahrens und/oder anderer geeigneter Verfahren gefertigt werden.

**[0008]** Die Halbleitervorrichtung umfasst ferner STI-Strukturen (flache Grabenisolation) **130**, die die Halbleiterfinne **120** umgeben. Die STI-Strukturen **130** können ein beliebiges geeignetes isolierendes Material, wie z.B. Siliziumoxid, umfassen. In einigen Ausführungsformen weist die STI-Struktur **130** eine Dicke auf, die in einem Bereich von zum Beispiel ungefähr 30 nm bis ungefähr 60 nm liegt.

**[0009]** Die Halbleitervorrichtung **100** umfasst ferner mindestens eine Gatestruktur **140**. Die Gatestruktur **140** wird auf einem Abschnitt der Halbleiterfinne **120** ausgebildet. Die Gatestruktur **140** umfasst eine Gatedielektrikumsschicht **141** und eine Gateelektrodenschicht **142**. Die Gatedielektrikumsschicht **141** ist zwischen der Gateelektrodenschicht **142** und dem Substrat **110** vorhanden und wird auf der Halbleiterfinne **120** ausgebildet. Die Gatedielektrikumsschicht **141**, die eine Elektronenverarmung verhindert, kann zum Beispiel ein High-k-Dielektrikumsmaterial umfassen, wie Metalloxide, Metallnitride, Metallsilikate Übergangsmetalloxide, Übergangsmetallnitride, Übergangsmetallsilikate, Oxinitride von Metallen, Metallaluminat, Zirkoniumsilikate, Zirkonium-

aluminat oder Kombinationen davon. Einige Ausführungsformen können Hafniumoxid ( $\text{HfO}_2$ ), Hafnium-Siliziumoxid ( $\text{HfSiO}$ ), Hafnium-Siliziumoxinitrid ( $\text{HfSiON}$ ), Hafnium-Tantaloxid ( $\text{HfTaO}$ ), Hafnium-Titanoxid ( $\text{HfTiO}$ ), Hafnium-Zirkoniumoxid ( $\text{HfZrO}$ ), Lanthanoxid ( $\text{LaO}$ ), Zirkoniumoxid ( $\text{ZrO}$ ), Titanoxid ( $\text{TiO}$ ), Tantaloxid ( $\text{Ta}_2\text{O}_5$ ), Yttriumoxid ( $\text{Y}_2\text{O}_3$ ), Strontium-Titanoxid ( $\text{SrTiO}_3$ , STO), Barium-Titanoxid ( $\text{BaTiO}_3$ , BTO), Barium-Zirkoniumoxid ( $\text{BaZrO}$ ), Hafnium-Lanthanoxid ( $\text{HfLaO}$ ), Lanthan-Siliziumoxid ( $\text{LaSiO}$ ), Aluminium-Siliziumoxid ( $\text{AlSiO}$ ), Aluminiumoxid ( $\text{Al}_2\text{O}_3$ ), Siliziumnitrid ( $\text{Si}_3\text{N}_4$ ), Oxinitride ( $\text{SiON}$ ) und Kombinationen davon umfassen. Die Gatedielektrikumsschicht **141** kann eine mehrschichtige Struktur aufweisen, wie z.B. eine Schicht aus Siliziumoxid (z.B. eine zwischen zwei Flächen liegende Schicht) und eine andere Schicht aus einem High-k-Material.

**[0010]** Die Gateelektrodenschicht **142** wird über dem Substrat **110** ausgebildet, um die Gatedielektrikumsschicht **141** und den durch die Gatedielektrikumsschicht **141** abgedeckten Abschnitt der Halbleiterfinne **120** abzudecken. In einigen Ausführungsformen umfasst die Gateelektrodenschicht **142** ein Halbleitermaterial, wie z.B. Polysilizium, amorphes Silizium oder dergleichen. Die Gateelektrodenschicht **142** kann dotiert oder undotiert abgeschieden werden. Zum Beispiel umfasst die Gateelektrodenschicht **142** in einigen Ausführungsformen Polysilizium, das undotiert, mithilfe einer chemischen Niederdruck-Gasphasenabscheidung (LPCVD) abgeschieden wird. Nachdem es aufgetragen wurde, kann das Polysilizium zum Beispiel mit Phosphorionen (oder anderen n-Typ-Dotierstoffen) oder Bor (oder anderen p-Typ-Dotierstoffen) auf der Grundlage der Art der Halbleitervorrichtung dotiert werden. Das Polysilizium kann zum Beispiel auch mithilfe einer Ofenabscheidung eines in-situ dotierten Polysiliziums abgeschieden werden. Alternativ kann die Gateelektrodenschicht **142** eine Polysilizium-Metalllegierung oder ein Metallgate umfassen, das Metalle, wie Wolfram (W), Nickel (Ni), Aluminium (Al) Tantal (Ta) Titan (Ti) oder eine beliebige Kombination davon umfasst.

**[0011]** Die Halbleiterfinne **120** umfasst ein Kanalgebiet (nicht dargestellt), das durch die Gatestruktur **140** abgedeckt und umschlossen ist. Die Halbleiterfinne **120** kann dotiert werden, um einen geeigneten Kanal für einen n-Kanal-FinFET (NMOS-Vorrichtung) oder einen p-Kanal-FinFET (PMOS-Vorrichtung) bereitzustellen. Die Halbleiterfinne **120** kann unter Verwendung eines Prozesses, wie z.B. einer Ionenimplantation, Diffusion, Ausheilung und/oder anderer geeigneter Prozesse dotiert werden.

**[0012]** Die Halbleitervorrichtung umfasst ferner ein Paar Spacer **150**. Die Spacer **150** werden jeweils über dem Substrat **110** und benachbart zu gegenüberliegenden Seiten der Gatestruktur **140** ausgebildet. Abschnitte der Halbleiterfinne **120** werden durch

die Spacer **150** abgedeckt. In einigen Ausführungsformen können die Spacer **150** Siliziumoxid, Siliziumnitrid, Siliziumoxinitrid oder ein anderes geeignetes Material umfassen. Die Spacer **150** können eine Einfachschicht- oder eine Mehrschichtstruktur umfassen.

**[0013]** Nun wird Bezug auf **Fig. 2** genommen, die eine entlang der Linie 2 in **Fig. 1** gezeichnete Querschnittsansicht darstellt. Die Halbleiterfinne **120** umfasst mindestens eine Aussparung **121** zwischen den Spacern **150**. Die Aussparung **121** wird auf den Abschnitten der Halbleiterfinne **120** ausgebildet, die nicht durch die Spacer **150** und die Gatestruktur **140** abgedeckt sind. Insbesondere wird ein Abschnitt der Halbleiterfinne **120**, der sowohl durch die Gatestruktur **140** als auch die Spacer **150** freigelegt ist, teilweise entfernt (oder teilweise ausgespart), um eine Aussparung **121** in der Halbleiterfinne **120** auszubilden.

**[0014]** Die Halbleitervorrichtung umfasst ferner mindestens eine epitaktische Struktur **160**. Die epitaktische Struktur **160** wird auf der Halbleiterfinne **120** ausgebildet. Insbesondere wird die epitaktische Struktur **160** in der Aussparung **121** der Halbleiterfinne **120** ausgebildet. In einigen Ausführungsformen weist die Halbleiterfinne **120** eine oberste Fläche **122** auf. Die epitaktische Struktur **160** erstreckt sich unter der obersten Fläche **122** zum Substrat **110** hin. In einigen Ausführungsformen können mehrere epitaktische Strukturen **160** jeweils auf den Halbleiterfinnen **120** epitaktisch aufgewachsen werden. Da epitaktisches Aufwachsen ein vertikales Aufwachsen und ein horizontales Aufwachsen umfasst, vereinigt sich ein Abschnitt einer epitaktischen Struktur **160**, die von der Halbleiterfinne **120** aufgewachsen ist, schließlich mit einem Abschnitt der epitaktischen Struktur **160**, die von der benachbarten Halbleiterfinne **120** aufgewachsen ist. Daher können die epitaktischen Strukturen **160**, die auf verschiedenen Halbleiterfinnen **120** ausgebildet werden, zu einer kontinuierlichen epitaktischen Struktur vereinigt werden, die eine/einen darauf auszubildende(n) Source/Drain begünstigen kann.

**[0015]** Die epitaktische Struktur **160** kann unter Verwendung eines oder mehrerer epitaktischer Prozesse (Epi-Prozesse) derart ausgebildet werden, dass Si-Merkmale, SiGe-Merkmale und/oder andere geeignete Merkmale in einem kristallinen Zustand auf der Halbleiterfinne **120** ausgebildet werden können. In einigen Ausführungsformen ist eine Gitterkonstante der epitaktischen Struktur **160** von einer Gitterkonstante des Kanals der Halbleiterfinne **120** verschieden, so dass der Kanal durch die epitaktische Struktur **160** verspannt oder beansprucht werden kann, um die Ladungsträgerbeweglichkeit der Halbleitervorrichtung zu verbessern und die Vorrichtungsleistung zu erhöhen.

**[0016]** Die Halbleitervorrichtung umfasst ferner eine dielektrische Zwischenschicht (ILD) **180**. Die ILD-Schicht **180** wird auf dem ersten Substrat **110** ausgebildet, um die epitaktische Struktur **160** abzudecken. Die ILD-Schicht **180** kann Siliziumoxid, Siliziumnitrid, Siliziumoxinitrid, Siliziumkarbid, ein dielektrisches Material mit einer niedrigen dielektrischen Konstante oder Kombinationen davon umfassen.

**[0017]** Die Halbleitervorrichtung umfasst ferner einen Source-/Drainkontakt **190**. Der Source-/Drainkontakt **190** wird über die ILD-Schicht **180** ausgebildet und kontaktiert eine obere Fläche **169** der epitaktischen Struktur **160**. In einigen Ausführungsformen umfasst der Source-/Drainkontakt **190** W, Co, Cu, Al oder ein anderes geeignetes leitfähiges Material. Wenn die auf verschiedenen Halbleiterfinnen **120** ausgebildeten epitaktischen Strukturen **160** zu einer kontinuierlichen epitaktischen Struktur vereinigt werden, wie in **Fig. 1** dargestellt, kann der Source-/Drainkontakt **190** auf diesen epitaktischen Strukturen **160** ausgebildet werden.

**[0018]** In einigen Ausführungsformen ist die epitaktische Struktur **160** eine Germanium-haltige Struktur. Zum Beispiel kann die epitaktische Struktur **160** Siliziumgermanium umfassen. Die epitaktische Struktur **160** kann unter Verwendung einer chemischen Gasphasenabscheidung (CVD) ausgebildet. Die Vorstufen können Silizium-haltige Gase und Germanium-haltige Gase, wie z.B.  $\text{SiH}_4$  bzw.  $\text{GeH}_4$ , umfassen, und die Teildrücke der Silizium-haltigen Gase und Germanium-haltigen Gase werden derart eingestellt, dass sie den Germaniumatom-Prozentsatz und den Siliziumatom-Prozentsatz modifizieren. In einigen Ausführungsformen umfasst die resultierende epitaktische Struktur **160** einen obersten Abschnitt **PT**, einen ersten Abschnitt **P1** und einen zweiten Abschnitt **P2**. Der oberste Abschnitt **PT**, der erste Abschnitt **P1** und der zweite Abschnitt **P2** werden entlang einer Richtung von der Halbleiterfinne **120** zum Substrat **110** hin angeordnet. Der erste Abschnitt **P1** weist einen höheren Germaniumatom-Prozentsatz auf als ein Germaniumatom-Prozentsatz des obersten Abschnitts **PT** und ein Germaniumatom-Prozentsatz des zweiten Abschnitts **P2**. Mit anderen Worten enthalten sowohl der oberste Abschnitt **PT** über dem ersten Abschnitt **P1** als auch der zweite Abschnitt **P2** unter dem ersten Abschnitt **P1** weniger Germanium als der erste Abschnitt **P1**, was begünstigen kann, dass die resultierende epitaktische Struktur **160** eine obere Fläche **169** in einer geeigneten Größe und Form aufweist, und den darauf ausgebildeten Source-/Drainkontakt **190** begünstigen kann. In einigen Ausführungsformen kann das Verhältnis der Durchflussrate des Germanium-haltigen Gases, wie z.B.  $\text{GeH}_4$ , zu der Durchflussrate des Silizium-haltigen Gases, wie z.B.  $\text{SiH}_4$ , gesteuert oder eingestellt werden, um den vorstehenden Germaniumatom-Prozentsatz des obersten Abschnitts **PT**, des

ersten Abschnitts **P1** und des zweiten Abschnitts **P2** während des epitaktischen Aufwachens der epitaktischen Struktur **160** auszubilden. In einigen Ausführungsformen kann der Germaniumatom-Prozentsatz als die Germanium-Konzentration bezeichnet werden.

**[0019]** In einigen Ausführungsformen umfasst die epitaktische Struktur **160** eine mittlere vergrabene Schicht **161** zwischen dem ersten Abschnitt **P1** und dem zweiten Abschnitt **P2**. Der Germaniumatom-Prozentsatz der mittleren vergrabenen Schicht **161** steigt entlang einer Richtung von dem Substrat **110** zu der Halbleiterfinne **120** hin. Mit anderen Worten steigt der Germaniumatom-Prozentsatz der mittleren vergrabenen Schicht **161** entlang einer Richtung von dem zweiten Abschnitt **P2** zu dem ersten Abschnitt **P1** hin. Dies kann begünstigen, dass die obere Fläche **169** der epitaktischen Struktur **160** in einer geeigneten Größe und Form ausgebildet wird, so dass die Ausbildung des Source-/Drainkontaktes **190** begünstigt wird. In einigen Ausführungsformen ist die mittlere vergrabene Schicht **161** eine Germanium-haltige Gradientenschicht, in der der Germaniumatom-Prozentsatz nach oben zunehmend gradiert ist. In einigen Ausführungsformen weist die unterste Stelle der mittleren vergrabenen Schicht **161** (nämlich der zweite Abschnitt **P2**) einen Germaniumatom-Prozentsatz auf, der in einem Bereich von ungefähr 25 % bis ungefähr 55 % liegt, und der Germaniumatom-Prozentsatz der anderen Stelle der mittleren vergrabenen Schicht **161** über der untersten Stelle steigt nach oben. In einigen Ausführungsformen kann das Verhältnis der Durchflussrate des Germanium-haltigen Gases, wie z.B.  $\text{GeH}_4$ , zu der Durchflussrate des Silizium-haltigen Gases, wie z.B.  $\text{SiH}_4$ , gesteuert oder eingestellt werden, um den vorstehenden Germaniumatom-Gradientenprozentsatz der mittleren vergrabenen Schicht **161** während des epitaktischen Aufwachens der mittleren vergrabenen Schicht **161** auszubilden.

**[0020]** In einigen Ausführungsformen umfasst die epitaktische Struktur **160** ferner eine obere vergrabene Schicht **162**. Die obere vergrabene Schicht **162** ist zwischen der mittleren vergrabenen Schicht **161** und dem obersten Abschnitt **PT** angeordnet. Die obere vergrabene Schicht **162** weist einen Germaniumatom-Prozentsatz auf, der entlang einer Richtung vom Substrat **110** zur Halbleiterfinne **120** hin sinkt. Mit anderen Worten sinkt der Germaniumatom-Prozentsatz der oberen vergrabenen Schicht **162** entlang einer Richtung von dem ersten Abschnitt **P1** zu dem obersten Abschnitt **PT** hin. Dies kann die Ausbildung des obersten Abschnitts **PT** begünstigen, der weniger Germanium als die mittlere vergrabene Schicht **161** enthält. In einigen Ausführungsformen ist die obere vergrabene Schicht **162** eine Germanium-haltige Gradientenschicht, in der der Germaniumatom-Prozentsatz nach oben abnehmend gradiert ist. In ei-

nigen Ausführungsformen weist die unterste Stelle der oberen vergrabenen Schicht **162** (nämlich der erste Abschnitt **P1**) einen Germaniumatom-Prozentsatz auf, der in einem Bereich von ungefähr 45 % bis ungefähr 55 % liegt, und der Germaniumatom-Prozentsatz der anderen Stelle der oberen vergrabenen Schicht **162** über der untersten Stelle sinkt nach oben. In einigen Ausführungsformen kann das Verhältnis der Durchflussrate des Germanium-haltigen Gases, wie z.B.  $\text{GeH}_4$ , zu der Durchflussrate des Silizium-haltigen Gases, wie z.B.  $\text{SiH}_4$ , gesteuert oder eingestellt werden, um den vorstehenden Germaniumatom-Gradientenprozentsatz der oberen vergrabenen Schicht **162** während des epitaktischen Aufwachens der oberen vergrabenen Schicht **162** auszubilden.

**[0021]** In einigen Ausführungsformen umfasst die epitaktische Struktur **160** ferner eine oberste vergrabene Schicht **163**. Der oberste Abschnitt **PT** ist auf der obersten Fläche der obersten Schicht **163** gegenüber der darunterliegenden oberen und mittleren vergrabenen Schicht **162** und **161** angeordnet. Mit anderen Worten ist die obere vergrabene Schicht **162** zwischen der obersten Schicht **163** und der mittleren vergrabenen Schicht **161** angeordnet. Die oberste Schicht **163** weist einen Germaniumatom-Prozentsatz auf, der niedriger ist als der Germaniumatom-Prozentsatz der mittleren vergrabenen Schicht **161**. Der Germaniumatom-Prozentsatz der obersten Schicht **163** sinkt zumindest teilweise entlang der Richtung von dem Substrat **110** zu der Halbleiterfinne **120** hin. Insbesondere sinkt der Germaniumatom-Prozentsatz zumindest eines oberen Abschnitts der obersten Schicht **163** nach oben, was ein Ausbilden des obersten Abschnitts **PT** begünstigen kann, der weniger Germanium enthält als die darunterliegende Stelle der obersten Schicht **163**. In einigen Ausführungsformen liegt der Germaniumatom-Prozentsatz der obersten Schicht **163** in einem Bereich von ungefähr 15 % bis ungefähr 25 %. In einigen Ausführungsformen liegt ein maximaler Germaniumatom-Prozentsatz der obersten Schicht **163** in einem Bereich zwischen einem minimalen Germaniumatom-Prozentsatz und einem maximalen Germaniumatom-Prozentsatz der oberen vergrabenen Schicht **162**. Mit anderen Worten kann ein unterer Abschnitt der obersten Schicht **163**, der direkt zu der oberen vergrabenen Schicht **162** benachbart ist, einen Germaniumatom-Prozentsatz aufweisen, der entlang der Richtung von dem Substrat **110** zu der Halbleiterfinne **120** hin steigt, um den maximalen Germaniumatom-Prozentsatz der obersten Schicht **163** zu erreichen, während der Germaniumatom-Prozentsatz des oberen Abschnitts der obersten Schicht **163** entlang derselben Richtung sinkt, um den minimalen Germaniumatom-Prozentsatz der obersten Schicht **163** zu erreichen. In einigen Ausführungsformen kann das Verhältnis der Durchflussrate des Germanium-haltigen Gases, wie z.B.  $\text{GeH}_4$ , zu der Durchflussrate

des Silizium-haltigen Gases, wie z.B.  $\text{SiH}_4$ , derart gesteuert oder eingestellt werden, dass das vorstehende Germaniumatom-Prozentsatzprofil der obersten Schicht **163** während des epitaktischen Aufwachens der obersten Schicht **163** ausgebildet wird.

**[0022]** In einigen Ausführungsformen umfasst die epitaktische Struktur **160** ferner eine untere vergrabene Schicht **164**. Die untere vergrabene Schicht **164** liegt unter dem zweiten Abschnitt **P2**. Der Germaniumatom-Prozentsatz des zweiten Abschnitts **P2** liegt in einem Bereich zwischen einem maximalen Germaniumatom-Prozentsatz und einem minimalen Germaniumatom-Prozentsatz der unteren vergrabenen Schicht **164**. Dies kann begünstigen, dass die obere Fläche **169** der epitaktischen Struktur **160** in einer geeigneten Größe und Form ausgebildet wird, so dass die Ausbildung des Source-/Drainkontaktes **190** begünstigt wird. Mit anderen Worten variiert der Germaniumatom-Prozentsatz der unteren vergrabenen Schicht **164** räumlich, und der maximale Germaniumatom-Prozentsatz davon ist höher als der Germaniumatom-Prozentsatz des zweiten Abschnitts **P2**, und der minimale Germaniumatom-Prozentsatz der unteren vergrabenen Schicht **164** ist niedriger als der Germaniumatom-Prozentsatz des zweiten Abschnitts **P2**. In einigen Ausführungsformen liegt der Germaniumatom-Prozentsatz der unteren vergrabenen Schicht **164** in einem Bereich von ungefähr 25% bis ungefähr 35%. In einigen Ausführungsformen kann das Verhältnis der Durchflussrate des Germanium-haltigen Gases, wie z.B.  $\text{GeH}_4$ , zu der Durchflussrate des Silizium-haltigen Gases, wie z.B.  $\text{SiH}_4$ , gesteuert oder eingestellt werden, um das vorstehende Germaniumatom-Prozentsatzprofil der unteren vergrabenen Schicht **164** während des epitaktischen Aufwachens der unteren vergrabenen Schicht **164** auszubilden.

**[0023]** In einigen Ausführungsformen umfasst die Halbleitervorrichtung ferner eine dotierte Schicht **170**. Die dotierte Schicht **170** liegt unter der epitaktischen Struktur **160**. Mit anderen Worten ist die dotierte Schicht **170** unter der epitaktischen Struktur **160** angeordnet. Die epitaktische Struktur **160** wird konform auf der dotierten Schicht **170** ausgebildet. Die dotierte Schicht **170** kann dadurch ausgebildet werden, dass eine geeignete p-Typ-Verunreinigung, wie z.B. Bor, in die Halbleiterfinne **120** über die Fläche der Aussparung **121** eindotiert wird. Die dotierte Schicht **170** liegt unter der unteren vergrabenen Schicht **164**. Die dotierte Schicht **170** weist einen Germaniumatom-Prozentsatz auf, der entlang der Richtung vom Substrat **110** zur Halbleiterfinne **120** hin steigt. Mit anderen Worten sinkt der Germaniumatom-Prozentsatz der dotierten Schicht **170** nach unten. Dies kann begünstigen, dass die obere Fläche **169** der epitaktischen Struktur **160** in einer geeigneten Größe und Form ausgebildet wird, so dass die Ausbildung des Source-/Drainkontaktes **190** begünstigt wird. In ei-

nigen Ausführungsformen kann das Verhältnis der Durchflussrate des Germanium-haltigen Gases, wie z.B.  $\text{GeH}_4$ , zu der Durchflussrate des Silizium-haltigen Gases, wie z.B.  $\text{SiH}_4$ , derart gesteuert oder eingestellt werden, dass das vorstehende Germaniumatom-Prozentsatzprofil der dotierten Schicht **170** während des Ausbildens der dotierten Schicht **170** ausgebildet wird.

**[0024]** Fig. 3 ist ein Germaniumatom-Prozentsatz gemäß einigen Ausführungsformen. In Fig. 3 ist ein Profil **L1** der Germaniumatom-Prozentsatz der dotierten Schicht **170**, ein Profil **L2** ist der Germaniumatom-Prozentsatz der unteren vergrabenen Schicht **164**, ein Profil **L3** ist der Germaniumatom-Prozentsatz der mittleren vergrabenen Schicht **161**, ein Profil **L4** ist der Germaniumatom-Prozentsatz der oberen vergrabenen Schicht **162** und ein Profil **L5** ist der Germaniumatom-Prozentsatz der obersten Schicht **163**. Durch eine derartige epitaktische Struktur **160** und dotierte Schicht **170**, die derartige Germaniumatom-Prozentsatzprofile **L1** bis **L5** aufweisen, kann die obere Fläche **169** der epitaktischen Struktur **160** in einer geeigneten Größe und Form ausgebildet werden, um den darauf ausgebildeten Source-/Drainkontakt **190** zu begünstigen. Das Verhältnis der Durchflussrate des Germanium-haltigen Gases, wie z.B.  $\text{GeH}_4$ , zu der Durchflussrate des Silizium-haltigen Gases, wie z.B.  $\text{SiH}_4$ , kann gesteuert oder eingestellt werden, um Germaniumatom-Prozentsatzprofile **L1** bis **L5** während des Ausbildens der epitaktischen Struktur **160** und der dotierten Schicht **170** auszubilden.

**[0025]** Die epitaktische Struktur **160** wird mit einer geeigneten Verunreinigung dotiert, um als ein Sourcegebiet oder ein Draingebiet der Halbleitervorrichtung zu dienen. In einigen Ausführungsformen wird die epitaktische Struktur **160** mit einer p-Typ-Verunreinigung, wie z.B. Bor, dotiert, und die Bor-Konzentration der epitaktischen Struktur **160** variiert räumlich. Mit anderen Worten ist die Bor-Konzentration der epitaktischen Struktur **160** ungleichmäßig verteilt. In einigen Ausführungsformen hängt die Konzentration der p-Typ-Verunreinigung mit der Dosis des in dem Implantationsprozess verwendeten p-Typ-Dotierstoffs zusammen, und daher kann die Dosis des Bor-Dotierstoffs gesteuert und eingestellt werden, um die räumlich variierende Bor-Konzentration der epitaktischen Struktur **160** auszubilden. Die mit Bor dotierte epitaktische Struktur **160** kann als ein p-Typ-Source-/Draingebiet dienen. Daher kann die Halbleitervorrichtung als ein p-Typ-FinFET dienen.

**[0026]** In einigen Ausführungsformen steigt die Bor-Konzentration der epitaktischen Struktur **160** wesentlich von der dotierten Schicht **170** zu der obersten Schicht **163**. Mit anderen Worten ist eine Bor-Konzentration der dotierten Schicht **170** niedriger als eine Bor-Konzentration der unteren vergrabenen Schicht **164**. Die Bor-Konzentration der unteren vergrabenen

Schicht **164** ist niedriger als eine Bor-Konzentration der mittleren vergrabenen Schicht **161**. Die Bor-Konzentration der mittleren vergrabenen Schicht **161** ist niedriger als eine Bor-Konzentration der oberen vergrabenen Schicht **162**. Die Bor-Konzentration der oberen vergrabenen Schicht **162** ist niedriger als eine Bor-Konzentration der obersten Schicht **163**. In einigen Ausführungsformen schwankt die Bor-Konzentration der dotierten Schicht **170** entlang einer Richtung von dem Substrat **110** zu der Halbleiterfinne **120** hin. Zum Beispiel wird Bezug auf **Fig. 4** genommen, die ein Bor-Konzentrationsprofil gemäß einigen Ausführungsformen darstellt. In **Fig. 4** ist ein Profil **L6** das Bor-Konzentrationsprofil der dotierten Schicht **170**, ein Profil **L7** ist das Bor-Konzentrationsprofil der unteren vergrabenen Schicht **164**, ein Profil **L8** ist das Bor-Konzentrationsprofil der mittleren vergrabenen Schicht **161**, ein Profil **L9** ist das Bor-Konzentrationsprofil der oberen vergrabenen Schicht **162** und ein Profil **L10** ist das Bor-Konzentrationsprofil der obersten Schicht **163**. Durch eine derartige mit Bor dotierte epitaktische Struktur **160** und eine mit Bor dotierte Schicht **170**, die derartige Bor-Konzentrationsprofile **L6** bis **L10** aufwies, kann die obere Fläche **169** der epitaktischen Struktur **160** in einer geeigneten Größe und Form ausgebildet werden, um den darauf ausgebildeten Source-/Drainkontakt **190** zu begünstigen. Die Dosis des in dem Implantationsprozess verwendeten Bor-Dotierstoffs gesteuert oder eingestellt werden, um die Bor-Konzentrationsprofile **L6** bis **L10** zu implementieren. In einigen Ausführungsformen liegt die Bor-Konzentration der dotierten Schicht **170** in einem Bereich von ungefähr  $1e17\text{ cm}^{-3}$  bis ungefähr  $1e21\text{ cm}^{-3}$ , und die Bor-Konzentration der unteren vergrabenen Schicht **164** liegt in einem Bereich von ungefähr  $3e20\text{ cm}^{-3}$  bis ungefähr  $5e20\text{ cm}^{-3}$ , und die Bor-Konzentration der mittleren vergrabenen Schicht **161** liegt in einem Bereich von ungefähr  $6e20\text{ cm}^{-3}$  bis ungefähr  $10e20\text{ cm}^{-3}$ , und die Bor-Konzentration der oberen vergrabenen Schicht **162** liegt in einem Bereich von ungefähr  $6e20\text{ cm}^{-3}$  bis ungefähr  $10e20\text{ cm}^{-3}$  und die Bor-Konzentration der obersten Schicht **163** liegt in einem Bereich von ungefähr  $8e20\text{ cm}^{-3}$  bis ungefähr  $11e20\text{ cm}^{-3}$ .

**[0027]** In einigen Ausführungsformen weist die resultierende mit Bor dotierte epitaktische Struktur **160** eine Tiefe auf, die in einem Bereich von ungefähr 45 nm bis ungefähr 65 nm liegt. Die obere Fläche **169** der resultierenden mit Bor dotierten epitaktischen Struktur **160** kann höher sein als die oberste Fläche **122** der Halbleiterfinne **120** und der vertikale Abstand von der oberen Fläche **169** zu der obersten Fläche **122** kann 5 nm betragen. Mit anderen Worten wird ein Abschnitt der epitaktischen Struktur **160** über die Aussparung **121** hinaus ausgebildet, was das Ausbilden des Source-/Drainkontaktes **190** begünstigen kann. In einigen Ausführungsformen kann die oberste Schicht **163** eine Dicke aufweisen, die in einem Bereich von ungefähr 2,7 nm bis ungefähr 7,5 nm liegt,

und eine maximale Breite des anderen Abschnitts der epitaktischen Struktur **160** mit Ausnahme der obersten Schicht **163** kann in einem Bereich von ungefähr 35 nm bis ungefähr 55 nm liegen. Diese maximale Breite wird entlang einer Anordnungsrichtung der epitaktischen Struktur **160**, wie in **Fig. 1** dargestellt, gemessen.

**[0028]** **Fig. 5A** bis **Fig. 12A** sind Querschnittsansichten eines Verfahrens zum Ausbilden einer Halbleitervorrichtung bei verschiedenen Stufen gemäß einigen Ausführungsformen, wobei die Querschnittsansichten entlang einer Linie gezeichnet sind, wie z.B. der zu einer Längsrichtung der Gatestruktur **140** in **Fig. 1** parallelen Linie. **Fig. 5B** bis **Fig. 12B** sind verschiedene Querschnittsansichten, die **Fig. 5A** bis **Fig. 12A** entsprechen und die entlang einer Linie, wie z.B. der Linie 2 in **Fig. 1**, gezeichnet sind.

**[0029]** Nun wird Bezug auf **Fig. 5A** und **Fig. 5B** genommen. Eine Halbleiterfinne **220** wird in dem Substrat **210** ausgebildet und ein Abschnitt der Halbleiterfinne **220** steht von dem Substrat **210** hervor. Die Halbleiterfinne **220** kann zum Beispiel durch Strukturieren und Ätzen des Substrats **210** unter Verwendung von fotolithografischen Techniken ausgebildet werden. In einigen Ausführungsformen wird eine Schicht aus einem Fotolackmaterial (nicht dargestellt) über dem Substrat **210** abgeschieden. Die Schicht aus dem Fotolackmaterial wird gemäß einer gewünschten Struktur (der Halbleiterfinne **220** in diesem Fall) bestrahlt (belichtet) und entwickelt, um einen Abschnitt des Fotolackmaterials zu entfernen. Das verbleibende Fotolackmaterial schützt das darunterliegende Material vor nachfolgenden Verarbeitungsschritten, wie z.B. Ätzen. Es ist zu beachten, dass andere Masken, wie z.B. eine Oxid- oder eine Siliziumnitrid-Maske, ebenfalls in dem Ätzprozess verwendet werden können.

**[0030]** In **Fig. 5A** und **Fig. 5B** werden mehrere STI-Strukturen **230** auf dem Substrat **210** ausgebildet. Die STI-Strukturen **230** können mithilfe von chemischen Gasphasenabscheidungstechniken (CVD-Techniken) unter Verwendung von Tetraethylorthosilikat (TEOS) und Sauerstoff als einer Vorstufe ausgebildet werden. In einigen anderen Ausführungsformen können die STI-Strukturen **230** durch Implantation von Ionen, wie z.B. Sauerstoff, Stickstoff, Kohlenstoff oder dergleichen, in das Substrat **210** ausgebildet werden. In einigen noch anderen Ausführungsformen sind die STI-Strukturen **230** Isolationsschichten eines SOI-Wafers.

**[0031]** Nun wird Bezug auf **Fig. 6A** und **Fig. 6B** genommen. Dummy-Gatestrukturen **240** werden auf Abschnitten der Halbleiterfinne **220** in einem Abstand ausgebildet und legen einen anderen Abschnitt der Halbleiterfinne **220** frei. Die Dummy-Gatestrukturen **240** umfassen Polysilizium, und sie können mithilfe

eines Abscheidungsprozesses, wie z.B. eines CVD-Prozess, ausgebildet werden.

**[0032]** Nun wird Bezug auf **Fig. 7A** und **Fig. 7B** genommen. Eine dielektrische Schicht **250** wird konform über der Halbleiterfinne **220** und den Dummy-Gatestrukturen **240** ausgebildet. In einigen Ausführungsformen kann die dielektrische Schicht **250** Siliziumoxid, Siliziumnitrid, Siliziumoxinitrid oder ein anderes geeignetes Material umfassen. Die dielektrische Schicht **250** kann eine Einfachschicht- oder eine Mehrschichtstruktur umfassen. Die dielektrische Schicht **250** kann mithilfe eines Abscheidungsprozesses, wie z.B. eines Atomlagenabscheidungsprozesses (ALD), eines CVD-Prozesses, eines PVD-Prozesses oder eines Sputterabscheidungsprozesses oder anderer geeigneter Techniken ausgebildet werden.

**[0033]** Nun wird Bezug auf **Fig. 8A** und **Fig. 8B** genommen. Ein Entfernungprozess wird durchgeführt, um Abschnitte der dielektrischen Schicht **250** und Abschnitte der darunterliegenden Halbleiterfinne **220** zu entfernen, so dass Abschnitte der Halbleiterfinne **220** freigelegt werden. Dieser Entfernungprozess kann eine freigelegte Aussparung **221** auf jeder Halbleiterfinne **220** ausbilden, wie in **Fig. 8B** dargestellt. Einige verbleibende Abschnitte der dielektrischen Schicht **250** dienen als ein Paar Spacer **252**, die auf zwei gegenüberliegenden Seiten der Dummy-Gatestruktur **240** angeordnet sind, wie in **Fig. 8B** dargestellt. In einigen Ausführungsformen können die Spacer **252** verwendet werden, um eine anschließend in der Aussparung **221** ausgebildete epitaktische Struktur zu versetzen. Die Spacer **252** können ferner verwendet werden, um das Profil der epitaktischen Struktur zu gestalten und zu modifizieren.

**[0034]** Der Entfernungprozess kann ein Trocknätzprozess, ein Nassätzprozess oder eine Kombination aus einem Trocken- und einem Nassätzprozess sein. Das Entfernen kann einen lithografischen Prozess umfassen, um den Ätzprozess zu erleichtern. Der lithografische Prozess kann ein Fotolackbeschichten (z.B. Rotationsbeschichten), Softbake, Maskenausrichten, Belichten, Backen nach dem Belichten, Entwickeln des Fotolacks, Spülen, Trocknen (z.B. Hardbake), andere geeignete Prozesse oder Kombinationen davon umfassen. Alternativ wird der lithografische Prozess durch andere Verfahren, wie z.B. maskenlose Fotolithografie, Elektronenstrahl-schreiben, Ionenstrahl-schreiben, implementiert oder ersetzt. In einigen noch anderen Ausführungsformen könnte der lithografische Prozess eine Nanoprägetechnologie implementieren. In einigen Ausführungsformen kann ein Vorreinigungsprozess durchgeführt werden, um die Aussparung **221** mit einer HF-Lösung oder einer anderen geeigneten Lösung zu reinigen, was das anschließende epitaktische Aufwachsen begünstigen kann.

**[0035]** Nun wird Bezug auf **Fig. 9A** und **Fig. 9B** genommen. Eine dotierte Schicht **260** kann in der Aussparung **221** der Halbleiterfinne **220** ausgebildet werden. Die dotierte Schicht **260** wird mit einer geeigneten p-Typ-Verunreinigung, wie z.B. Bor, dotiert. Die dotierte Schicht **260** kann zum Beispiel dadurch ausgebildet werden, dass Bor in die Halbleiterfinne **220** über die freiliegende Fläche der Aussparung **221** eindotiert wird. Die dotierte Schicht **260** kann mithilfe eines In-situ-Dotierprozesses ausgebildet werden. Der Dotierprozess kann einen Implantationsprozess umfassen, um eine p-Typ-Verunreinigung, wie z.B. Bor, in die Halbleiterfinne **220** über die freiliegende Fläche einzudotieren. Die dotierte Schicht **260** kann ein Germaniumatom-Prozentsatzprofil **L1**, wie in **Fig. 4** dargestellt, aufweisen. Das Germaniumatom-Prozentsatzprofil kann zum Beispiel durch ein Steuern des Verhältnisses der Durchflussrate des Germanium-haltigen Gases, wie z.B.  $\text{GeH}_4$ , zu der Durchflussrate des Silizium-haltigen Gases, wie z.B.  $\text{SiH}_4$ , erzielt werden. Die dotierte Schicht **260** kann ein Bor-Konzentrationsprofil **L6**, wie in **Fig. 5** dargestellt, aufweisen. Dieses Bor-Konzentrationsprofil kann zum Beispiel durch Steuern der Dosis des in dem Implantationsprozess verwendeten Bor-Dotierstoffs erzielt werden.

**[0036]** Nun wird Bezug auf **Fig. 10A** und **Fig. 10B** genommen. Mehrere epitaktische Strukturen **270** werden jeweils in den Aussparungen **221** der Halbleiterfinnen **220** und über den dotierten Schichten **260** ausgebildet. Die epitaktischen Strukturen **270** können unter Verwendung eines oder mehrerer epitaktischer Prozesse (Epi-Prozesse) derart ausgebildet werden, dass Si-Merkmale, SiGe-Merkmale und/oder andere geeignete Merkmale in einem kristallinen Zustand auf den Halbleiterfinnen **220** ausgebildet werden können. In einigen Ausführungsformen umfassen die epitaktischen Prozesse CVD-Abscheidungs-techniken, (z.B. Gasphasenepitaxie (VPE) und/oder eine Ultrahochvakuum-CVD (UHV-CVD)), eine Molekularstrahlepitaxie und/oder andere geeignete Prozesse. Der epitaktische Prozess kann gasförmige und/oder flüssige Vorstufen verwenden, die mit der Zusammensetzung der Halbleiterfinnen **220** (z.B. Silizium) reagieren.

**[0037]** Die epitaktischen Strukturen **270** sind Germanium-haltige Strukturen. Zum Beispiel können die epitaktischen Strukturen **270** Siliziumgermanium umfassen. Die epitaktischen Strukturen **270** können unter Verwendung einer chemischen Gasphasenabscheidung (CVD) ausgebildet werden. Die Vorstufen können Silizium-haltige Gase und Germanium-haltige Gase, wie z.B.  $\text{SiH}_4$  bzw.  $\text{GeH}_4$ , umfassen, und die Teildrücke der Silizium-haltigen Gase und Germanium-haltigen Gase werden derart eingestellt, dass sie den Germaniumatom-Prozentsatz und den Siliziumatom-Prozentsatz modifizieren. Insbesondere kann das Verhältnis der Durchflussrate des Germa-



nium-haltigen Gases, wie z.B.  $\text{GeH}_4$ , zu der Durchflussrate des Silizium-haltigen Gases, wie z.B.  $\text{SiH}_4$ , gesteuert oder angepasst werden, um die Germaniumatom-Prozentsatzprofile **L2** bis **L5**, wie in **Fig. 4** dargestellt, während des epitaktischen Aufwachsens der epitaktischen Strukturen **270** auszubilden. Da epitaktisches Aufwachsen ein vertikales Aufwachsen und ein horizontales Aufwachsen umfasst, vereinigt sich in einigen Ausführungsformen ein Abschnitt einer epitaktischen Struktur **270**, die von der Halbleiterfinne **220** aufgewachsen ist, schließlich mit einem Abschnitt der epitaktischen Struktur **270**, die von der benachbarten Halbleiterfinne **220** aufgewachsen ist. Daher können die epitaktischen Strukturen **270**, die auf verschiedenen Halbleiterfinnen **220** ausgebildet werden, zu einer kontinuierlichen epitaktischen Struktur vereinigt werden, was einen darauf auszubildenden Source/Drain-Kontakt begünstigen kann.

**[0038]** Ein Dotierprozess wird durchgeführt, um eine geeignete Verunreinigung in die epitaktische Struktur **270** einzudotieren, die als ein Sourcegebiet oder ein Draingebiet der Halbleitervorrichtung dienen soll. Zum Beispiel kann die epitaktische Struktur **270** in-situ dotiert werden. Die Dotierungsspezies umfassen p-Typ-Dotierstoffe, wie z.B. Bor oder  $\text{BF}_2$ , n-Typ-Dotierstoffe, wie z.B. Phosphor oder Arsen, und/oder andere geeignete Dotierstoffe, die Kombinationen davon umfassen. Wenn die epitaktische Struktur **270** nicht in-situ dotiert wird, wird ein zweiter Implantationsprozess (z.B. ein Übergangsimplantationsprozess) durchgeführt, um die epitaktische Struktur **270** zu dotieren. Die Implantation kann durchgeführt werden, um Dotierstoffe in die epitaktische Struktur **270** zu implantieren. Ein oder mehrere Ausheilungsprozesse können durchgeführt werden, um die epitaktische Struktur **270** zu aktivieren. Die Ausheilungsprozesse umfassen einen RTA-Prozess (rapid thermal annealing, schnelle thermische Ausheilung) und/oder Laserausheilungsprozesse (Laser-Annealing-Prozesse).

**[0039]** In einigen Ausführungsformen wird ein Dotierprozess durchgeführt, um Bor-Dotierstoffe ungleichmäßig in die epitaktischen Strukturen **170** einzudotieren, so dass die Bor-Konzentration der resultierenden epitaktischen Strukturen **270** räumlich variiert oder ungleichmäßig verteilt ist. Insbesondere können die epitaktischen Strukturen **270** die Bor-Konzentrationsprofile **L7** bis **10**, wie in **Fig. 5** dargestellt, aufweisen. Zum Beispiel kann die Dosis der Bor-Dotierstoffe gesteuert oder eingestellt werden, um die Bor-Konzentrationsprofile **L7** bis **10**, wie in **Fig. 5** dargestellt, während des an den epitaktischen Strukturen **270** durchgeführten Implantationsprozesses auszubilden. Dies kann begünstigen, dass obere Flächen **271** der epitaktischen Strukturen **270** in einer geeigneten Größe und Form ausgebildet werden, so dass der darauf ausgebildete Source-/Drainkontakt begünstigt wird.

**[0040]** Nun wird Bezug auf **Fig. 11A** und **Fig. 11B** genommen. Ein Gate-Zuletzt-Prozess (oder ein Austauschgateprozess) wird durchgeführt, um die Dummy-Gatestrukturen **240** durch die Gatestrukturen **280** zu ersetzen. Die Gatestrukturen **280** können eine Gatedielektrikumsschicht **281** und eine Gateelektroden-schicht **282** umfassen. Die Gateelektroden-schicht **282** kann ein Austrittsarbeitsmetall umfassen. Iden die Gatestrukturen **280** später in dem Prozess bereitgestellt werden, können Probleme der Stabilität des Austrittsarbeitsmetalls während des Ausbildens der epitaktischen Source/Drain-Struktur **270** vermieden werden. Der Gate-Zuletzt-Prozess umfasst ein Entfernen der Dummy-Gatestrukturen **240** mithilfe eines Ätzprozesses, ein Ausbilden der Gatedielektrikumsschicht **282** mithilfe eines Abscheidungsprozesses, Ausbilden einer Gateelektroden-schicht **282** mithilfe eines Abscheidungsprozesses, Ausbilden einer dielektrischen Abdeckschicht auf der Gateelektroden-schicht **282** mithilfe eines Abscheidungsprozesses, und Entfernen unerwünschter Abschnitte der dielektrischen Abdeckschicht mithilfe eines CMP-Prozesses.

**[0041]** Vor dem Entfernen der Dummy-Gatestrukturen **240** wird eine dielektrische Zwischenschicht (ILD) **290** über den epitaktischen Strukturen **270** ausgebildet. Die ILD-Schicht **290** umfasst Siliziumoxid, Siliziumnitrid, Siliziumoxinitrid, Siliziumkarbid, ein dielektrisches Material mit einer niedrigen dielektrischen Konstante oder eine Kombination davon. Die ILD-Schicht **290** kann mithilfe eines Abscheidungsprozesses, wie z.B. eines CVD-Prozesses, ausgebildet werden.

**[0042]** Nun wird Bezug auf **Fig. 12A** und **Fig. 12B** genommen. Ein Source-/Drainkontakt **300** wird über die ILD-Schicht **290** ausgebildet und kontaktiert die oberen Flächen **271** der epitaktischen Strukturen **270**. Das Ausbilden des Source-/Drainkontaktes **300** kann ein Ausbilden von Kontaktlöchern mithilfe eines Ätzprozesses, um die ILD-Schicht **290** herunter zu den epitaktischen Strukturen **270** durchzuätzen, und ein Abscheiden eines Metalls in den Kontaktlöchern mithilfe eines Abscheidungsprozesses, wie z.B. eines CVD-Prozesses, um die Source-Drain-Kontakte **300** auszubilden, umfassen.

**[0043]** Da das Germaniumatom-Prozentsatzprofil und das p-Typ-Verunreinigungskonzentrationsprofil bewirken, dass die oberen Flächen der epitaktischen Strukturen in einer geeigneter Größe und Form ausgebildet werden, können in einigen Ausführungsformen die Source-/Drainkontakte leichter auf den oberen Flächen ausgebildet werden, und der Kontaktwiderstand kann ebenfalls reduziert werden.

**[0044]** Gemäß einigen Ausführungsformen umfasst eine Halbleitervorrichtung ein Substrat, mindestens eine Halbleiterfinne und mindestens eine epitakti-

sche Struktur. Die Halbleiterfinne ist auf dem Substrat vorhanden. Die Halbleiterfinne weist mindestens eine Aussparung darauf auf. Die epitaktische Struktur ist in der Aussparung der Halbleiterfinne vorhanden. Die epitaktische Struktur umfasst einen obersten Abschnitt, einen ersten Abschnitt und einen zweiten Abschnitt, die entlang einer Richtung von der Halbleiterfinne zu dem Substrat hin angeordnet sind. Der erste Abschnitt weist einen höheren Germaniumatom-Prozentsatz auf als ein Germaniumatom-Prozentsatz des obersten Abschnitts und ein Germaniumatom-Prozentsatz des zweiten Abschnitts.

**[0045]** Gemäß einigen Ausführungsformen umfasst eine Halbleitervorrichtung ein Substrat, mindestens eine Halbleiterfinne und mindestens eine epitaktische Struktur. Die Halbleiterfinne weist mindestens eine Aussparung darauf auf. Die epitaktische Struktur ist in der Aussparung der Halbleiterfinne vorhanden. Die epitaktische Struktur umfasst eine oberste Schicht und eine erste Germanium-haltige Gradientenschicht unter der obersten Schicht. Die erste Germanium-haltige Gradientenschicht weist einen höheren Germaniumatom-Prozentsatz auf als ein Germaniumatom-Prozentsatz der obersten Schicht, der entlang einer Richtung von dem Substrat zu der Halbleiterfinne hin steigt.

**[0046]** Gemäß einigen Ausführungsformen umfasst ein Verfahren zum Ausbilden einer Halbleitervorrichtung ein Ausbilden von mindestens einer Halbleiterfinne auf einem Substrat, ein Entfernen von mindestens einem Abschnitt der Halbleiterfinne, um mindestens eine Aussparung auszubilden, und ein Ausbilden von mindestens einer epitaktischen Struktur in der Aussparung der Halbleiterfinne, wobei die epitaktische Struktur einen obersten Abschnitt, einen ersten Abschnitt und einen zweiten Abschnitt umfasst, die entlang einer Richtung von der Halbleiterfinne zu dem Substrat hin angeordnet sind, wobei eine Germanium-Konzentration des ersten Abschnitts höher ist als eine Germanium-Konzentration des obersten Abschnitts und eine Germanium-Konzentration des zweiten Abschnitts.

### Patentansprüche

1. Halbleitervorrichtung, umfassend:  
ein Substrat (110),  
mindestens eine Halbleiterfinne (120), die auf dem Substrat (110) vorhanden ist, wobei die Halbleiterfinne (120) mindestens eine Aussparung (121) darauf aufweist, und  
mindestens eine epitaktische Struktur (160), die in der Aussparung (121) der Halbleiterfinne (120) vorhanden ist, wobei die epitaktische Struktur (160) einen obersten Abschnitt (PT), einen ersten Abschnitt (P1) und einen zweiten Abschnitt (P2) umfasst, die entlang einer Richtung von der Halbleiterfinne (120) zu dem Substrat (110) hin angeordnet sind, wobei

der erste Abschnitt (P1) einen Germaniumatom-Prozentsatz aufweist, der höher ist als ein Germaniumatom-Prozentsatz des obersten Abschnitts (PT) und ein Germaniumatom-Prozentsatz des zweiten Abschnitts (P2), wobei die epitaktische Struktur (160) ferner eine untere vergrabene Schicht (164) umfasst, die unter dem zweiten Abschnitt (P2) liegt, wobei der Germaniumatom-Prozentsatz des zweiten Abschnitts (P2) in einem Bereich zwischen einem maximalen Germaniumatom-Prozentsatz und einem minimalen Germaniumatom-Prozentsatz der unteren vergrabenen Schicht (164) liegt.

2. Halbleitervorrichtung nach Anspruch 1, wobei die epitaktische Struktur (160) ferner eine mittlere vergrabene Schicht (161) zwischen dem ersten Abschnitt (P1) und dem zweiten Abschnitt (P2) umfasst, wobei die mittlere vergrabene Schicht (161) einen Germaniumatom-Prozentsatz aufweist, der entlang einer Richtung von dem Substrat (110) zu der Halbleiterfinne (120) hin steigt.

3. Halbleitervorrichtung nach Anspruch 2, wobei die epitaktische Struktur (160) ferner eine obere vergrabene Schicht (162) zwischen der mittleren vergrabenen Schicht (161) und dem obersten Abschnitt (PT) umfasst, wobei die obere vergrabene Schicht (162) einen Germaniumatom-Prozentsatz aufweist, der entlang einer Richtung von dem Substrat (110) zu der Halbleiterfinne (120) hin sinkt.

4. Halbleitervorrichtung nach Anspruch 3, wobei die mittlere vergrabene Schicht (161) eine p-Typ-Verunreinigungskonzentration aufweist, die niedriger ist als eine p-Typ-Verunreinigungskonzentration der oberen vergrabenen Schicht (162).

5. Halbleitervorrichtung nach Anspruch 3, wobei eine p-Typ-Verunreinigungskonzentration der oberen vergrabenen Schicht (162) entlang der Richtung von dem Substrat (110) zu der Halbleiterfinne (120) hin steigt.

6. Halbleitervorrichtung nach Anspruch 2, wobei eine p-Typ-Verunreinigungskonzentration der mittleren vergrabenen Schicht (161) entlang der Richtung von dem Substrat (110) zu der Halbleiterfinne (120) hin steigt.

7. Halbleitervorrichtung nach einem der vorhergehenden Ansprüche, wobei die epitaktische Struktur (160) ferner eine oberste Schicht (163) umfasst, auf der der oberste Abschnitt (PT) angeordnet ist, wobei die oberste Schicht (163) einen Germaniumatom-Prozentsatz aufweist, der zumindest teilweise entlang einer Richtung von dem Substrat (110) zu der Halbleiterfinne (120) hin sinkt.

8. Halbleitervorrichtung nach Anspruch 7, wobei die epitaktische Struktur (160) ferner eine obere ver-

grabene Schicht (162) zwischen der obersten Schicht (163) und dem ersten Abschnitt (P1) umfasst, wobei ein maximaler Germaniumatom-Prozentsatz der obersten Schicht (163) in einem Bereich zwischen einem minimalen Germaniumatom-Prozentsatz und einem maximalen Germaniumatom-Prozentsatz der oberen vergrabenen Schicht (162) liegt.

9. Halbleitervorrichtung nach Anspruch 8, wobei die obere vergrabene Schicht (162) eine p-Typ-Verunreinigungskonzentration aufweist, die niedriger ist als eine p-Typ-Verunreinigungskonzentration der obersten Schicht (163).

10. Halbleitervorrichtung nach Anspruch 7, wobei die oberste Schicht (163) eine p-Typ-Verunreinigungskonzentration aufweist, die entlang der Richtung von dem Substrat (110) zu der Halbleiterfinne (120) hin steigt.

11. Halbleitervorrichtung nach Anspruch 1, wobei die untere vergrabene Schicht (164) eine p-Typ-Verunreinigungskonzentration aufweist, die niedriger ist als eine p-Typ-Verunreinigungskonzentration des zweiten Abschnitts (P2).

12. Halbleitervorrichtung nach Anspruch 1, die ferner eine dotierte Schicht (170) umfasst, die unter der unteren vergrabenen Schicht (164) liegt, und die dotierte Schicht (170) eine p-Typ-Verunreinigungskonzentration aufweist, die niedriger ist als eine p-Typ-Verunreinigungskonzentration der unteren vergrabenen Schicht (164).

13. Halbleitervorrichtung nach Anspruch 12, wobei die dotierte Schicht (170) eine Germaniumatom-Prozentsatzkonzentration aufweist, die entlang einer Richtung von dem Substrat (110) zu der Halbleiterfinne (120) hin steigt.

14. Halbleitervorrichtung nach einem der Ansprüche 4 bis 13, wobei die epitaktische Struktur (160) mit Bor als p-Typ-Verunreinigung dotiert ist, wobei die Bor-Konzentration der unteren vergrabenen Schicht (164) niedriger ist als eine Bor-Konzentration der mittleren vergrabenen Schicht (161).

15. Halbleitervorrichtung nach einem der Ansprüche 4 bis 14, wobei die epitaktische Struktur (160) mit Bor als p-Typ-Verunreinigung dotiert ist, wobei die Bor-Konzentration der mittleren vergrabenen Schicht (161) niedriger ist als eine Bor-Konzentration der oberen vergrabenen Schicht (162).

16. Halbleitervorrichtung nach einem der Ansprüche 14 oder 15, wobei die resultierende mit Bor dotierte epitaktische Struktur (160) eine Tiefe aufweist, die in einem Bereich von ungefähr 45 nm bis ungefähr 65 nm liegt.

17. Verfahren zum Ausbilden einer Halbleitervorrichtung, umfassend:

Ausbilden von mindestens einer Halbleiterfinne (120) auf einem Substrat (110),

Entfernen von mindestens einem Abschnitt der Halbleiterfinne (120), um mindestens eine Aussparung (121) auszubilden, und

Ausbilden von mindestens einer epitaktischen Struktur (160) in der Aussparung (121) der Halbleiterfinne (120), wobei die epitaktische Struktur (160) einen obersten Abschnitt (PT), einen ersten Abschnitt (P1) und einen zweiten Abschnitt (P2) umfasst, die entlang einer Richtung von der Halbleiterfinne (120) zu dem Substrat (110) hin angeordnet sind, wobei eine Germanium-Konzentration des ersten Abschnitts (P1) höher ist als eine Germanium-Konzentration des obersten Abschnitts (PT) und eine Germanium-Konzentration des zweiten Abschnitts (P2), wobei die epitaktische Struktur (160) ferner eine untere vergrabene Schicht (164) umfasst, die unter dem zweiten Abschnitt (P2) liegt, wobei der Germaniumatom-Prozentsatz des zweiten Abschnitts (P2) in einem Bereich zwischen einem maximalen Germaniumatom-Prozentsatz und einem minimalen Germaniumatom-Prozentsatz der unteren vergrabenen Schicht (164) liegt.

18. Verfahren nach Anspruch 17, wobei ein Verhältnis einer Durchflussrate eines Germaniumhaltigen Gases zu einer Durchflussrate eines Siliziumhaltigen Gases während des epitaktischen Aufwachsens der epitaktischen Struktur (160) gesteuert wird, um die Germanium-Konzentration des ersten Abschnitts (P1) höher zu gestalten als die Germanium-Konzentration des obersten Abschnitts (PT) und die Germanium-Konzentration des zweiten Abschnitts (P2).

19. Verfahren nach Anspruch 17 oder 18, wobei das Ausbilden der epitaktischen Struktur (160) ein ungleichmäßiges Dotieren der epitaktischen Struktur (160) mit Bor umfasst.

Es folgen 11 Seiten Zeichnungen

Anhängende Zeichnungen

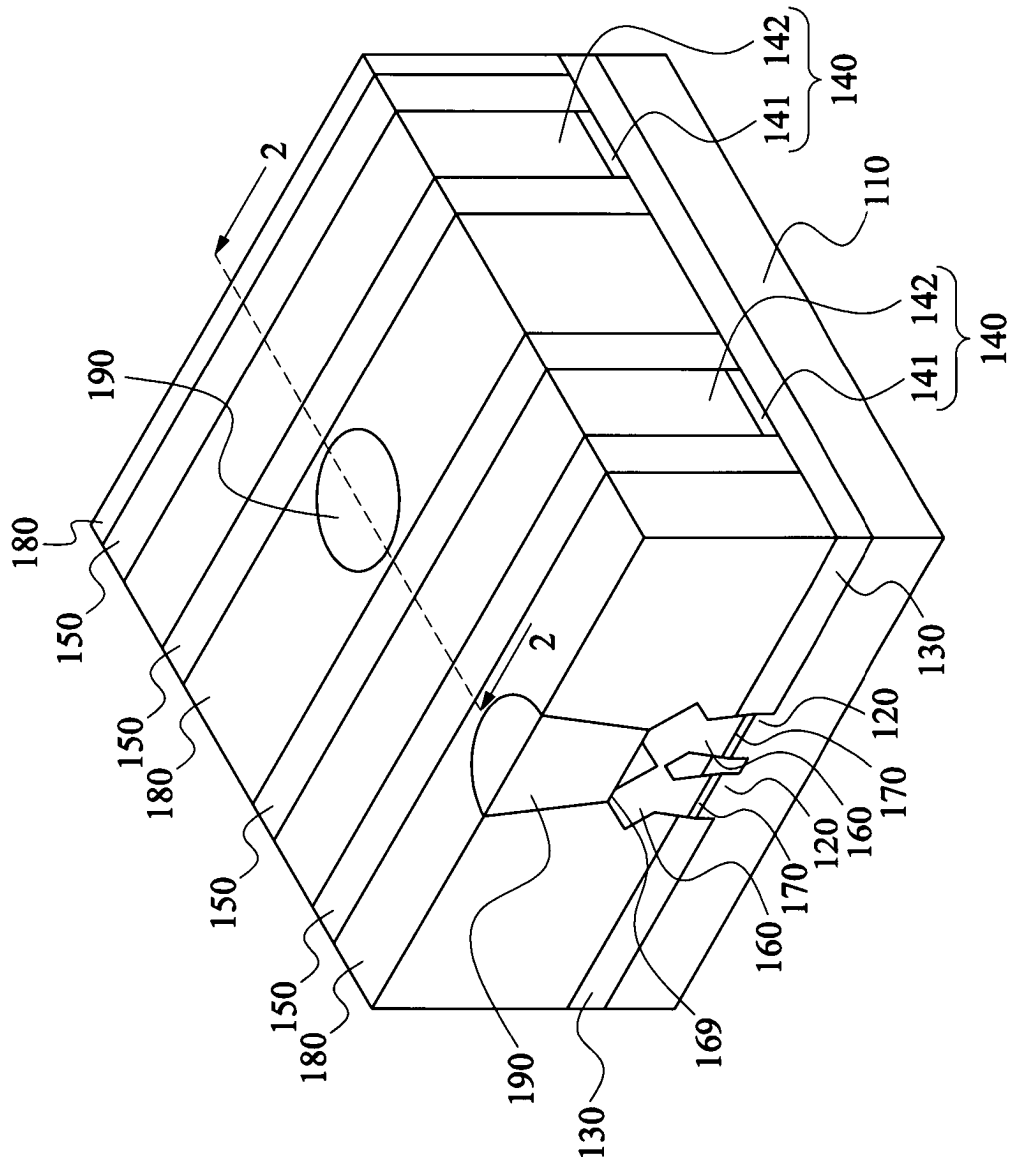


Fig. 1

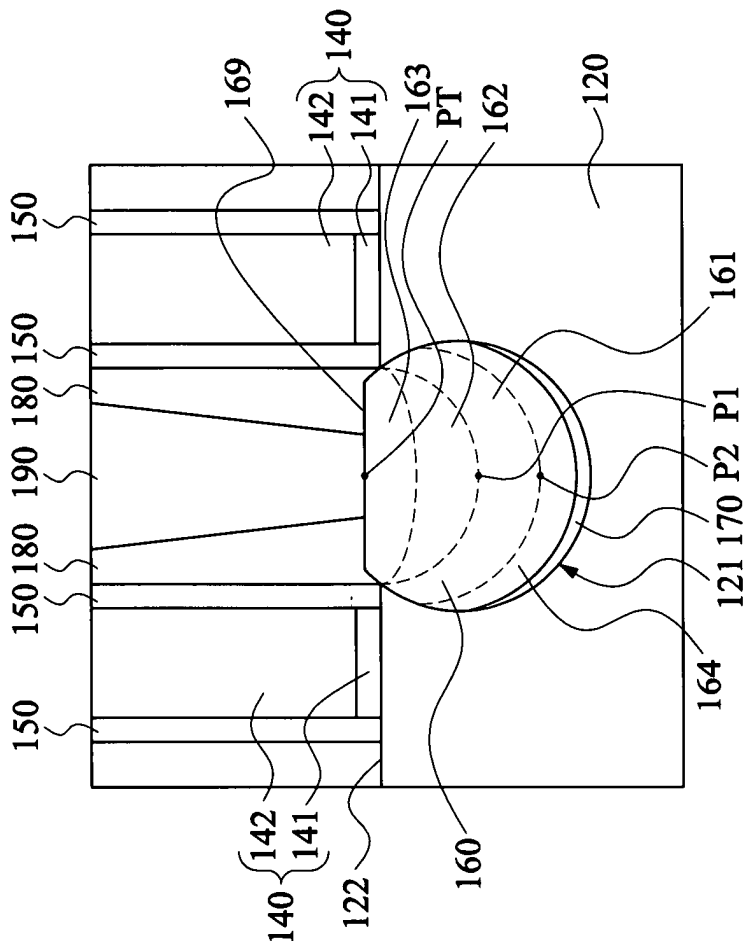


Fig. 2

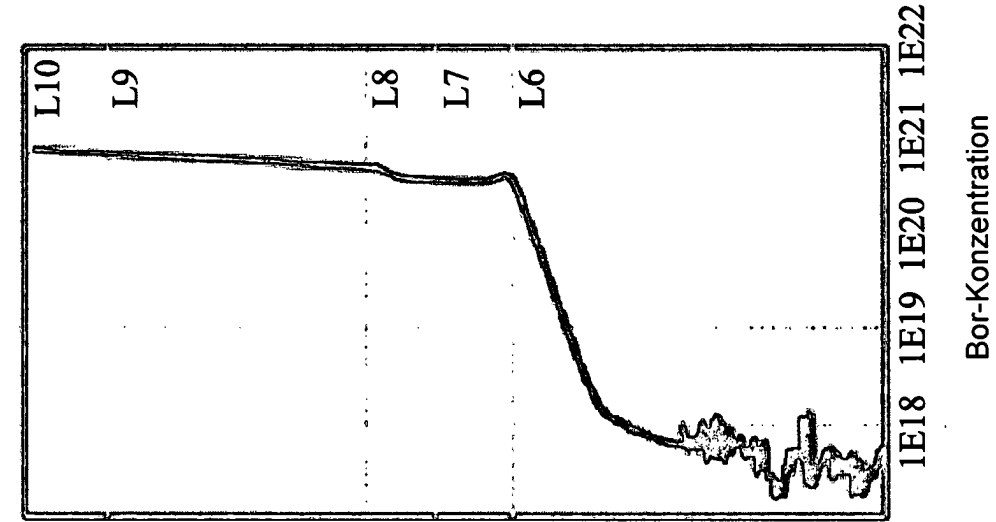


Fig. 4

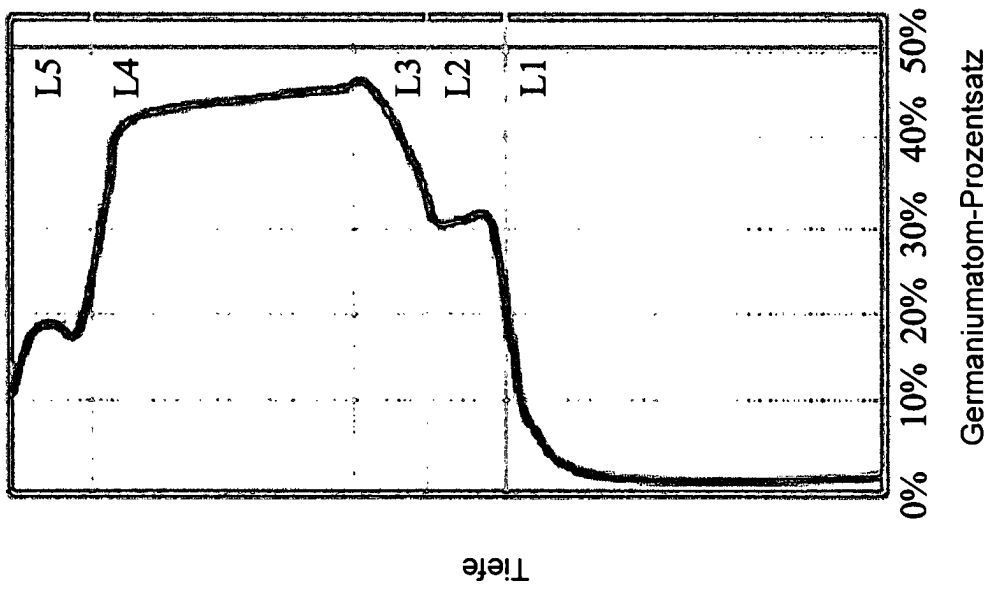


Fig. 3

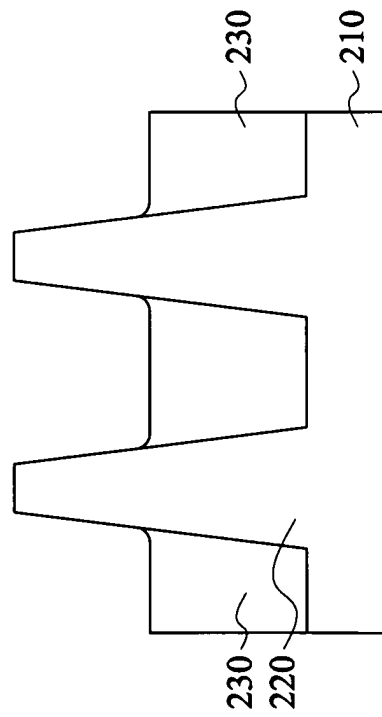


Fig. 5A

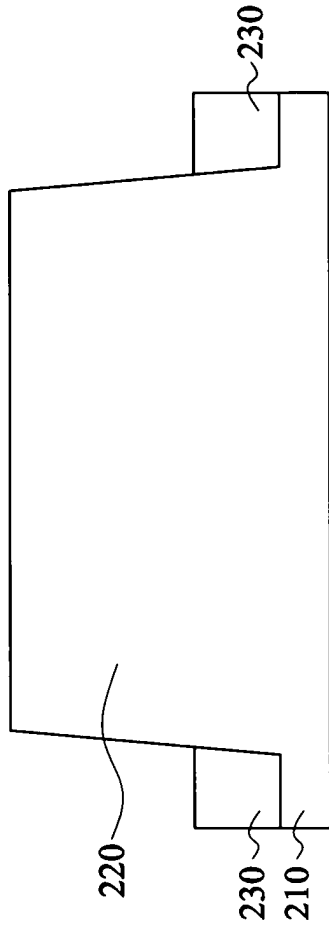


Fig. 5B

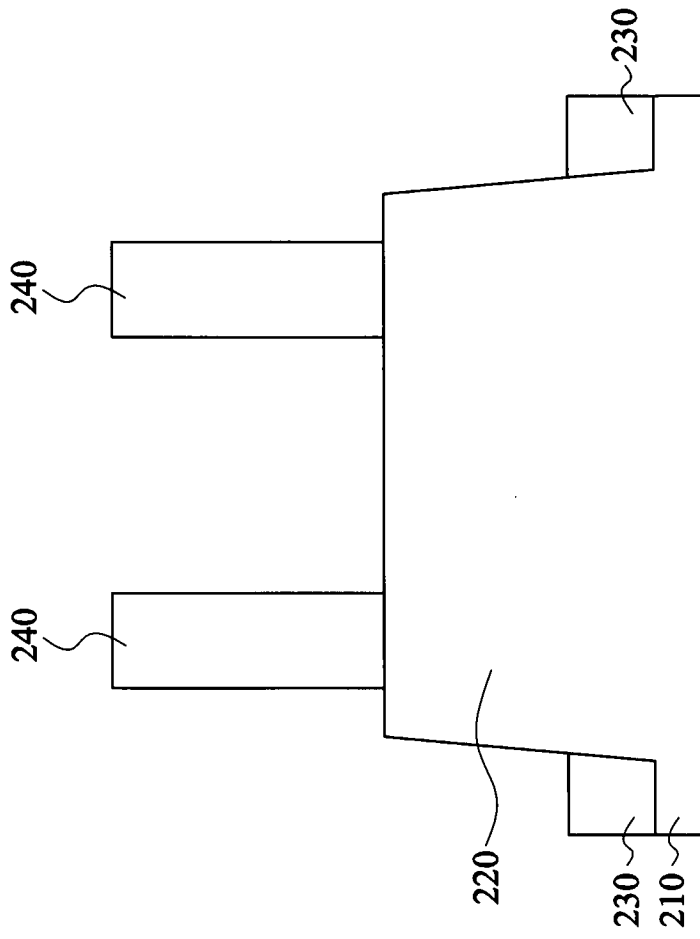


Fig. 6B

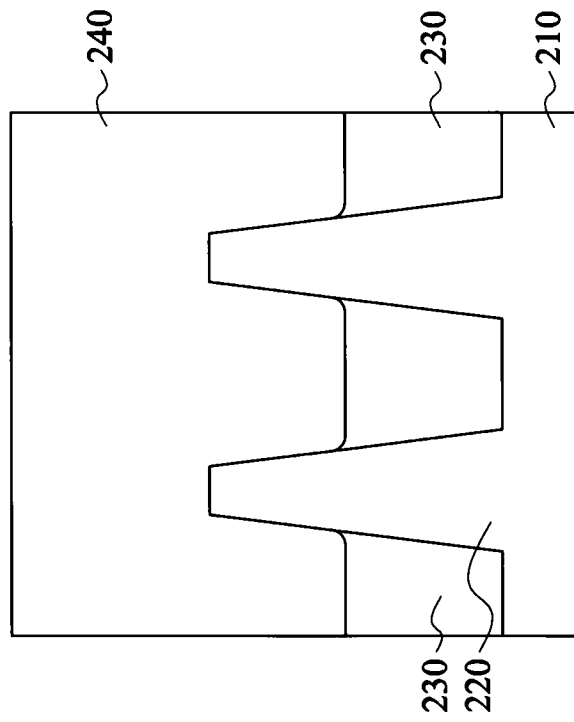


Fig. 6A



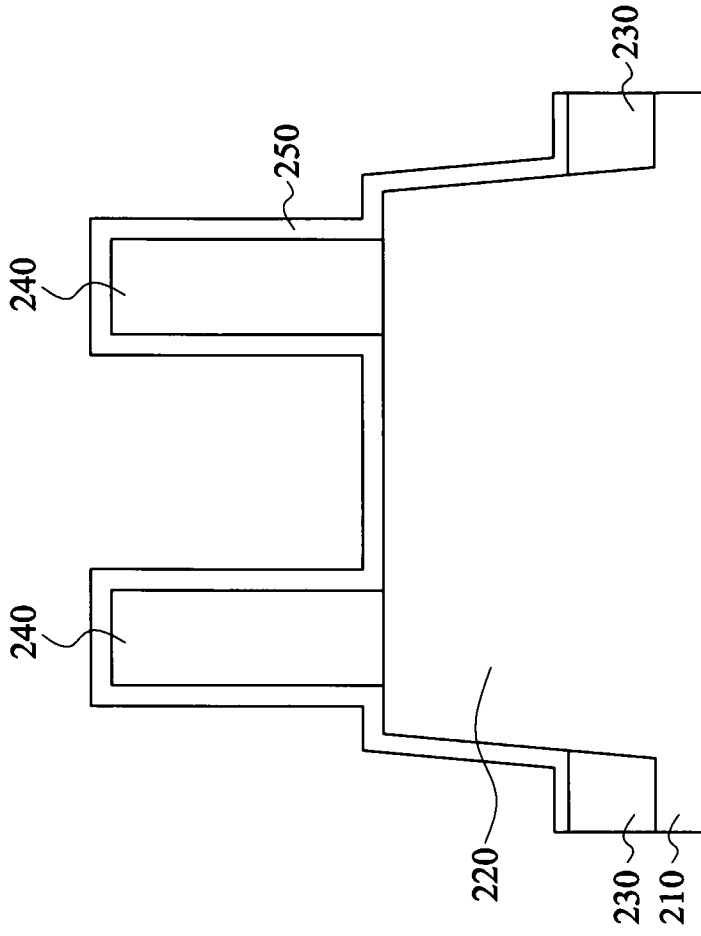


Fig. 7B

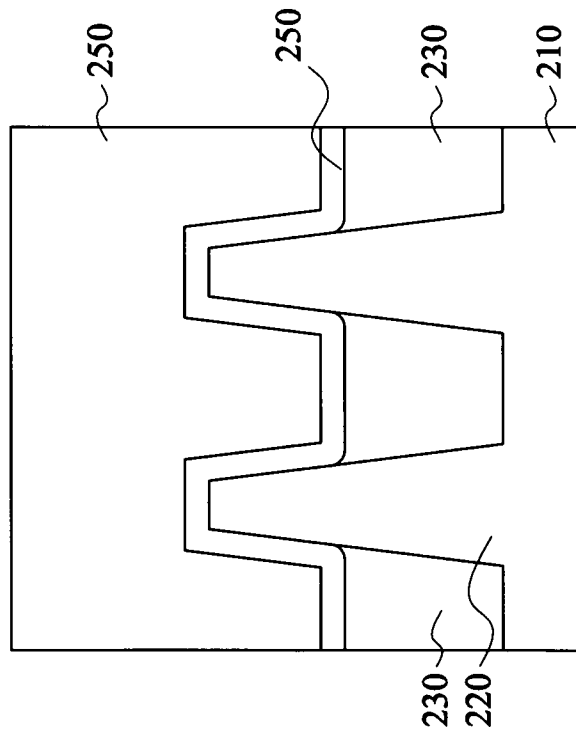


Fig. 7A

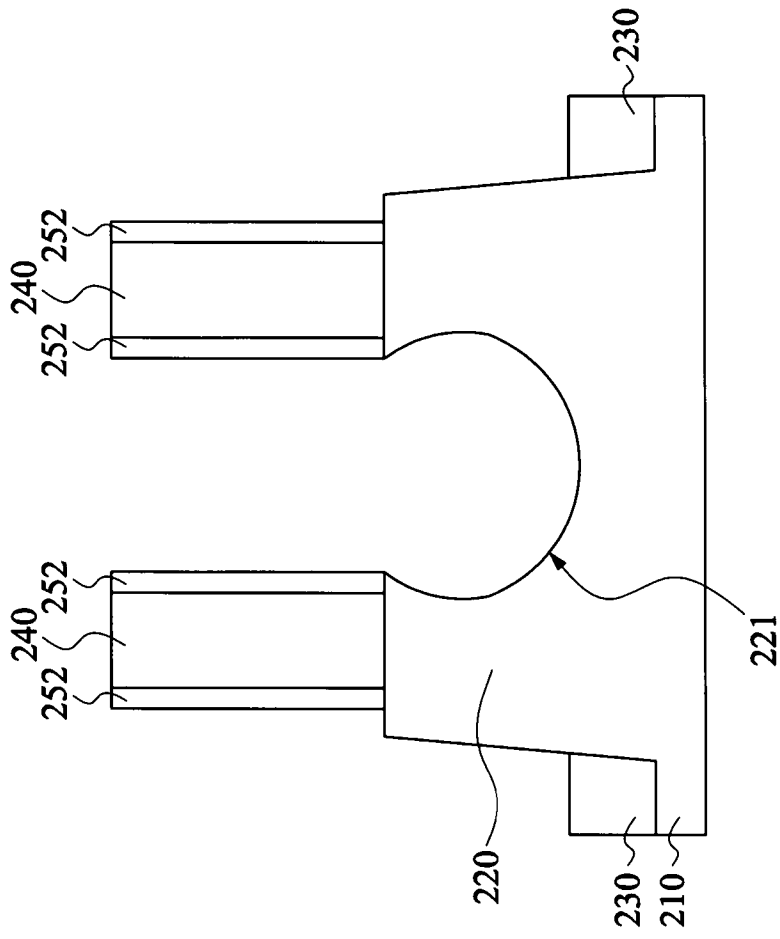


Fig. 8B

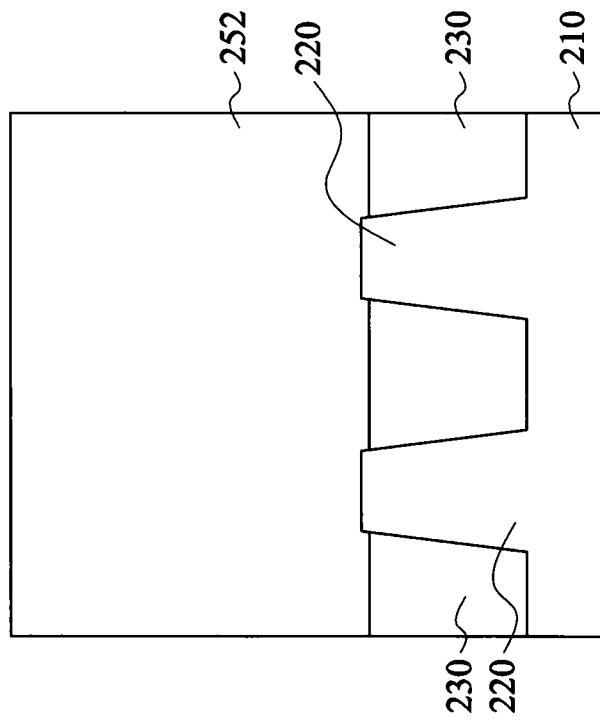


Fig. 8A

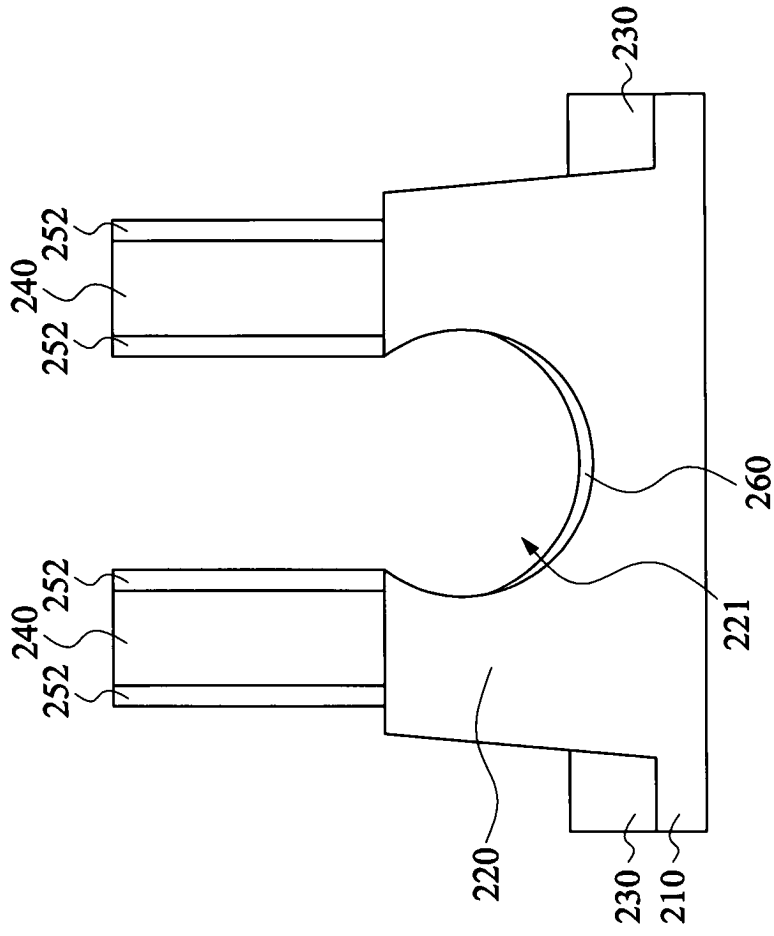


Fig. 9A

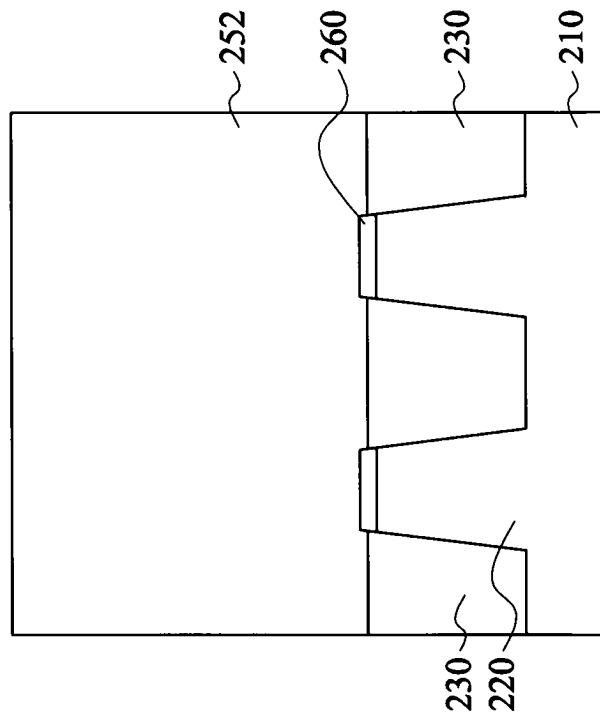


Fig. 9B

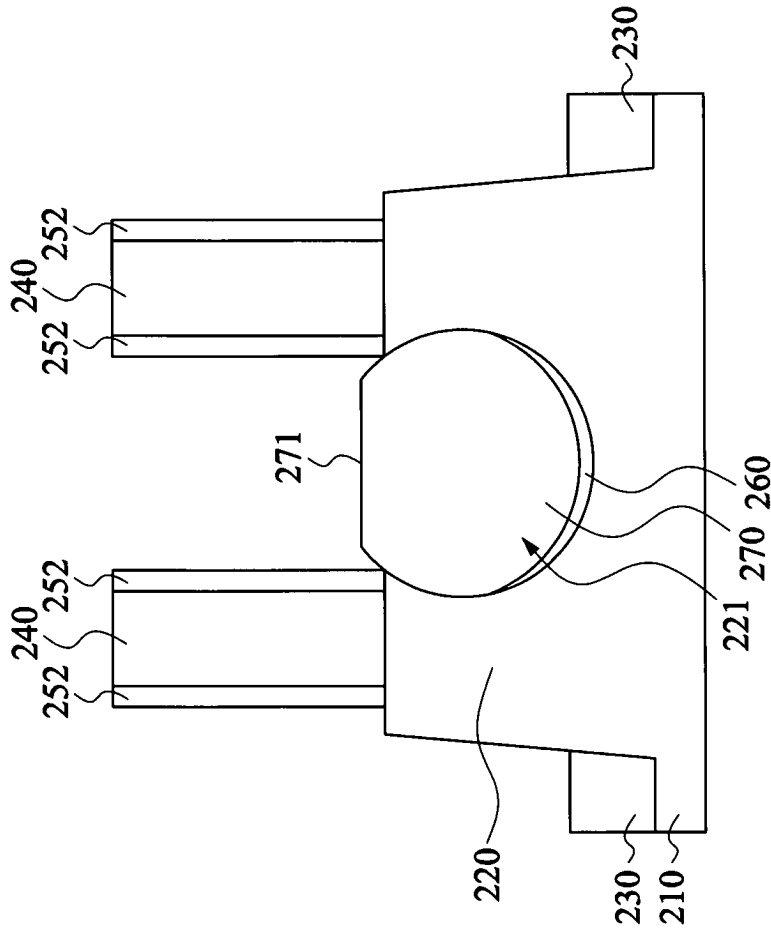


Fig. 10B

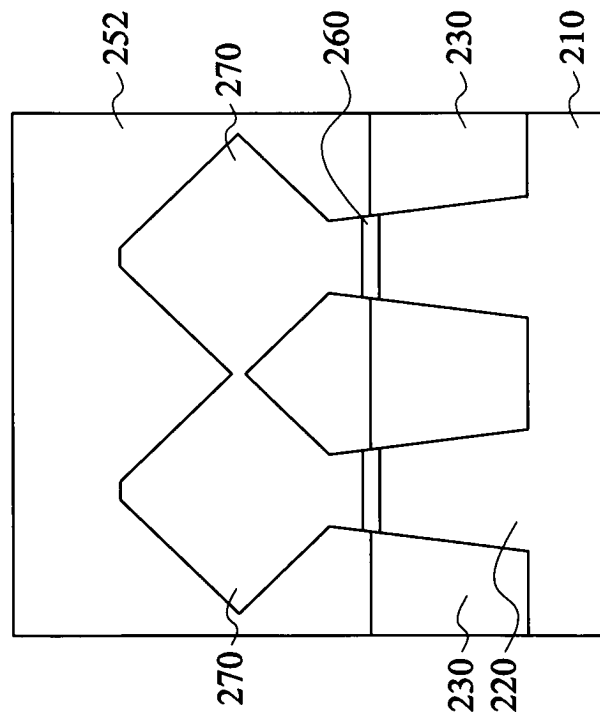


Fig. 10A



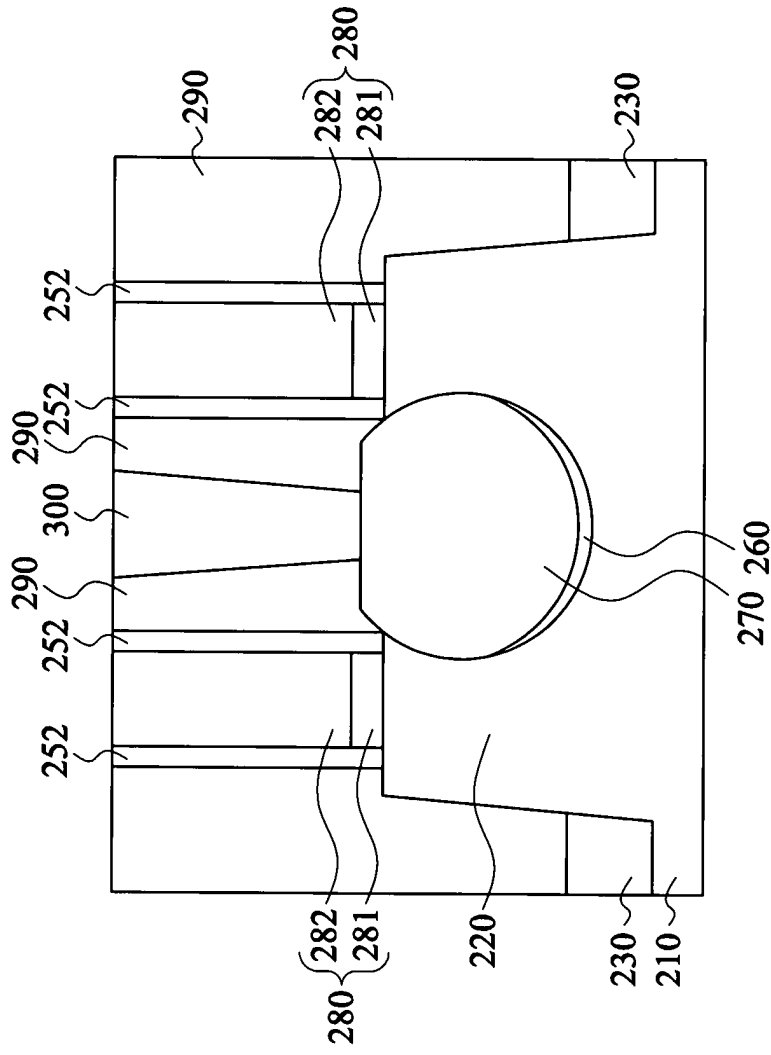


Fig. 12B

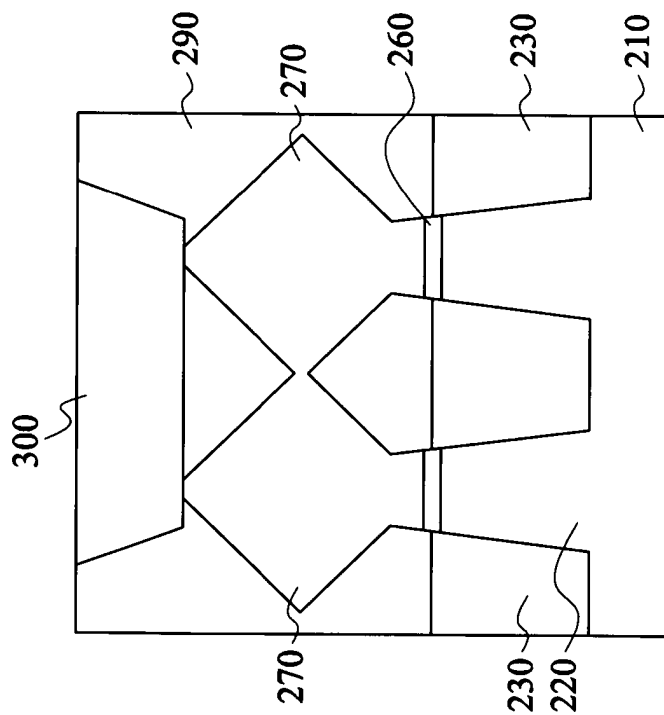


Fig. 12A