

# 發明專利說明書 200304350

(填寫本書件時請先行詳閱申請書後之申請須知，作※記號部分請勿填寫)

※ 申請案號：92102440 ※IPC分類：H04L 346

※ 申請日期：92 2 6 1104L 12/2

## 壹、發明名稱

(中文) 具備以單一底板分配電力及信號傳送之高速路由器

(英文) high-speed router with single backplane distributing both power and signaling

## 貳、發明人 (共 1 人)

發明人 1 (如發明人超過一人，請填說明書發明人續頁)

姓名：(中文) 喬 R. 哥吉恩

(英文) Joel R. GOERGEN

住居所地址：(中文) 美國加州麥迪塔斯·西南麥克卡希大道 1440 號

(英文) 1440 SW McCarthy Blvd., Milpitas, CA 95035, USA

國籍：(中文) 美國 (英文) USA

## 參、申請人 (共 1 人)

申請人 1 (如申請人超過一人，請填說明書申請人續頁)

姓名或名稱：(中文) 美商·佛斯 10 網絡股份有限公司

(英文) Force 10 Networks, Inc.

住居所或營業所地址：(中文) 美國加州麥迪塔斯·西南麥克卡希大道 1440 號

(英文) 1440 SW McCarthy Blvd., Milpitas, CA 95035, USA

國籍：(中文) 美國 (英文) USA

代表人：(中文) 約翰·傑德里克斯

(英文) JOHN JENDRICKS

續發明人或申請人續頁 (發明人或申請人欄位不敷使用時，請註記並使用續頁)

捌、聲明事項

本案係符合專利法第二十條第一項第一款但書或第二款但書規定之期間，其日期為：\_\_\_\_\_

本案已向下列國家（地區）申請專利，申請日期及案號資料如下：

【格式請依：申請國家（地區）；申請日期；申請案號 順序註記】

1. \_\_\_\_\_

2. \_\_\_\_\_

3. \_\_\_\_\_

主張專利法第二十四條第一項優先權：

【格式請依：受理國家（地區）；日期；案號 順序註記】

1. 美國； 2002, 02, 05; 10/068,418

2. PCT; 2002, 09, 03; PCT/US02/27999 撤回優先權主張

3. \_\_\_\_\_

4. \_\_\_\_\_

5. \_\_\_\_\_

6. \_\_\_\_\_

7. \_\_\_\_\_

8. \_\_\_\_\_

9. \_\_\_\_\_

10. \_\_\_\_\_

主張專利法第二十五條之一第一項優先權：

【格式請依：申請日；申請案號 順序註記】

1. \_\_\_\_\_

2. \_\_\_\_\_

3. \_\_\_\_\_

主張專利法第二十六條微生物：

國內微生物 【格式請依：寄存機構；日期；號碼 順序註記】

1. \_\_\_\_\_

2. \_\_\_\_\_

3. \_\_\_\_\_

國外微生物 【格式請依：寄存國名；機構；日期；號碼 順序註記】

1. \_\_\_\_\_

2. \_\_\_\_\_

3. \_\_\_\_\_

熟習該項技術者易於獲得，不須寄存。

## 玖、發明說明

(發明說明應敘明：發明所屬之技術領域、先前技術、內容、實施方式及圖式簡單說明)

### 【發明所屬之技術領域】

發明領域

本發明係大致有關於路由器，特別是有關於具有電氣  
5 底板配線系統之路由器。

### 【先前技術】

發明背景

一底板通常包含一印刷電路板，具有數個卡片連接槽  
或格間(bay)。每一槽或格間例如包含安裝於底板之一個以  
10 上的模組式信號連接器或卡片邊緣連接器。一可拆卸式電  
路板或「卡片」可被插入每一槽之連接器內。每一可拆卸  
式電路板包含必要的驅動器與接收器以與其他可拆卸式電  
路板上的對應之驅動器與接收器通信信號。

一層以上的傳導軌跡在該底板上(內)被形成。該等軌  
15 跡連接在各種槽之各別信號連接點以形成資料線路與控制  
線路。

路由器底板呈現電路板設計之一引人注意的區域(為  
了方便起見，路由器與交換器在此一起被稱為「路由器」  
，因為此二者之分別在此處所描述的本發明中是不重要的  
20 )。由於其真實的性質，可組配的模組式路由器在其可拆  
卸式的路由器卡片間需要高度的相互連接性。以任何可感  
知的數片之卡片下，在每一對卡片間建立大的點對點連接  
匯流排是不可行的。當下一代的大路由器會很清楚地看出  
以每秒兆位元量測的產量要求時，此限制會妨礙大路由器

## 玖、發明說明

產量的進一步成長。由於此產量要求會需要數十(甚至數百)個邏輯埠以二十至一百之每秒十億位元(Gbps)的速度交換資料，其可被了解對大路由器底板之連接性與產量的要求是很極端的。

- 5            很多路由器製造商已相信電路板之限制在大路由器底板之領域已到達，現在其為下一代產品設計光學底板。光學底板避免電氣底板之某些最有問題的特徵，如軌跡密度、信號衰減、信號反射、放射雜訊、串音、與製造限制，這些特徵在單軌跡信號速度推進至多Gbps範圍下漸增地變
- 10 為重要的。然而光學底板出現其自己的問題，主要為成本與複雜性。

### 【發明內容】

#### 發明概要

- 此揭示描述一種電氣路由器底板，其克服習知技藝的大電氣底板之電氣與機械限制，並揭示其設計與製作之方法。一般而言，此底板包含以接地層分離之具有差別傳信對的多高速傳信層。較佳的是，電力分配層與/或低速傳信層被埋入靠近底板堆疊中心，介於高速傳信層之外面群組間。各種額外設計可在此總架構內被組合以已用達到
- 15 20 10.7Gbps單軌跡對差別傳信速度、200安培電力分配及大於1.6兆位元/秒之全部底板產量測試過的底板。

在本揭示中，廣泛範圍之新底板特點與製造過程被揭示，其每一個對底板設計之整體成功有貢獻。最佳的是，這些層面被組合於單一底板內以累積每一層面的利益。

## 玖、發明說明

### 圖式簡單說明

第1圖包含高速路由器之方塊圖；

第2圖顯示在一線路卡進入路由器及在另一線路卡離開路由器之一可能的交通路徑；

5 第3圖顯示依據本發明一實施例之路由器底板電路板的外部配置；

第4圖顯示與第3圖相同的配置，具有相疊的內部差別配對的軌跡用於為一線路卡與一交換裝配卡 (switching fabric card) 間之連接選擇路徑；

10 第5圖顯示通過一路由器底板之卡片連接器區域的數對高速差別信號軌跡；

第6圖顯示在被連接於一對信號變形修正之一路由器底板的傳信層上之一對高速信號軌跡，在一軌跡中具有一迴路以使軌跡長度相等；

15 第7圖顯示一路由器底板之一電源層的面板罩；

第7A圖包含第7圖之罩的放大段，顯示一隔離斷流器被用以隔離來自路由器卡片電力之機械設備電力；

第7B圖包含第7圖之罩的放大段，顯示圍繞該電力層之一防護環；

20 第8圖以斷面圖顯示依據本發明之混合介質實施例的路由器底板之完整材料堆疊；

第9圖以斷面圖顯示依據本發明之單一介質材料實施例的路由器底板之完整材料堆疊；

第10圖顯示通過一路由器底板高速傳信層之一段落的

## 玖、發明說明

斷面圖，說明依據本發明一實施例之軌跡/接地層/介質層組配；

第11圖顯示一差別信號之理想的眼圖；

第12圖顯示一差別信號之完全開啟的眼圖；

5 第13圖顯示一非較佳的眼圖，顯示底板在沒有第15圖之裁剪後端頭(Stub)時所預期得到者；

第14圖顯示第15圖顯示之信號通孔以3.125GHz作業的路由器底板之典型眼圖；

10 第15a與15b圖每一個以斷面顯示依據本發明二實施例之路由器底板之一信號通孔與一接地孔；

第16-19圖顯示與第15a與15b圖之信號通孔有用的之各種填襯與間隙組配；

第20圖用於路由器底板中之高速傳信層的面板罩；

15 第21圖顯示一路由器底板之部分斷面圖，說明較短的差別對如何連接於較淺的傳信層及較長的差別對如何連接於較深的傳信層；

第22a與22b圖分別顯示一個二疊層週期處理之第一個疊層週期之放大與組裝圖；

20 第23圖包含第20圖之罩的放大部位，顯示在一實施例中所使用的偷取；

第24圖顯示在路由器底板之數位接地層用之面板罩；

第25圖顯示二相鄰低速傳信層用之偷取；以及

第26圖顯示在低速傳信層上用之一淚滴信號填襯。

## 玖、發明說明

### 【實施方式】

較佳實施例之詳細說明

#### 1. 定義

數個名稱已在此揭示之文意內被指定特殊的意義。如此處被使用者，高速傳信係指以大於2.5 Gbps之資料率在一對差別信號對上的信號發送。一高速傳信層或路由器差別軌跡層包含路由器差別信號軌跡對，但亦可包含低速與/或單端軌跡。介質層係在組裝電路板前被硬化且電鍍。b級介質層係在將心組配到電路板內之際被硬化。差別傳信(或平衡傳信)為一種信號傳輸模式，使用二導體，其中每一導體承載相同振幅但相反極性之信號。單端傳信(或不平衡傳信)為一種信號傳輸模式，其中一導體針對一共同接地承載一信號。一差別軌跡之阻抗若在此軌跡與其差別地成對的軌跡間之阻抗小於此軌跡與接地間之阻抗時比起單端者更有差別。

#### 2. 基本路由器組配與操作

在簡介之方式下，可採取此處所揭示之底板的好處之一種路由器組配型式將被描述。第1圖顯示一路由器20之高階方塊圖。線路卡30，40，50與60提供對該裝置之實體埠。例如線路卡30與40之每一個可被提供達到24個Gigabit乙太網路埠22至路由器20內。線路卡50提供二個10Gigabit乙太網路埠52，及線路卡60提供一OC-192 POS(Packet-Over-Sonet)埠62。雖然四片線路卡被畫出，很多底板提供多槽以容納很多很多卡片，例如在第3圖顯示之實施例中

## 玖、發明說明

達到14片線路卡。使用者可組配裝置20以用線路卡之適當選用的數目與型式來容納不同的交通容量、交通模型與實體埠混合。

交換裝配70交換來自一捆之入口埠/線路卡之每一被路由的資料封包至該捆之出口埠/線路卡。交換裝配70經由二個完整的雙工通過連接(如見埠連接44, 46至線路卡40)。交換裝配70可以逐一紀元(epoch)之基準被迅速地重新組配(一紀元為一確定的時間切片)。例如, 在一紀元, 交換裝配70可由入口埠44交換封包至出口埠54及由入口埠46至出口埠66, 而在下一個紀元, 交換裝配70可由入口埠44交換至出口埠64。在任一特定紀元, 入口埠與出口埠被配對以儘可能地多運用交換埠以不致於不適當地延遲特定的封包集合, 第3圖之底板的實施例中, 交換裝配功能在9個相同的交換裝配卡間分配, 其中八個被結成一夥以平行地主動交換封包資料(第9個提供備用之冗餘)。在此組配中, 一完整的雙工交換裝配「埠」實際上包含18個差別對被連接至一線路卡—由該線路卡至每一交換裝配卡之一傳輸對與由每一交換裝配卡至線路卡之一接收對。

路徑處理模組(RPM)80駐於一RPM卡上。RPM 80具有數個工作。RPM 80負責整體系統作業。即辨識及啟動新的線路卡、辨別故障的線路卡、封包路徑發現、及與線路卡共用路徑選擇表資訊。RPM 80亦提供使用者介面(未畫出)以讓系統作業員組配系統及觀察系統參數。就每一這些功能而言, RPM 80總體地在控制匯流排90上與線路卡



## 玖、發明說明

通信。該控制匯流排比起交換裝配可為低速的頻道。

RPM 80之另一工作為將交換裝配70排程。在一較佳實施例中，RPM 80在每一紀元重新組配交換裝配70。RPM 80使用排匯流排92與交換裝配70以及線路卡30，40，50，60通信，此為到來的紀元之交換裝配組配。RPM 80企圖在每一紀元之際儘可能多將交換裝配埠排程及確保資料被迅速且完好地被處置。該排程匯流排比起交換裝配埠可為相當低速的頻道。

RPM 80亦維持其本身的交換裝配埠連接82，讓其使用任何線路卡實體埠接收及傳輸路由器外部的封包。在第3圖之底板設計中亦提供有一第二RPM卡被連接至路由器20以提供失效接管(fail over)能力。

第2圖顯示被部分封包在其橫越路由器20時所採取的解釋性資料路徑。第2圖顯示被插入一典型系統之三片卡片：一入口線路卡30、一出口線路卡50與交換裝配卡70a。注意，完整功能之系統亦包含至少7片額外的交換裝配卡及至少一有作用的RPM卡，但這些在第2圖中為了清楚起見已被省略。

卡片30，50與70a被顯示使用板連接器35，55，75與插座37，57，77典型地被連接至底板100。該等板連接器用壓下被配裝到其各別的卡片上，且相配的插座用壓下被配裝到底板上。然後卡片可在所欲的卡槽上用插座與連接器媒合而被連接至底板。位於每一槽之其他連接器(如連接器39)實施如供應電力至卡片之功能。

## 玖、發明說明

積體電路之數目及卡片上電路功能之劃分對本發明並非關鍵的，其有很多變化方式。在第2圖中，線路卡電路在一可能的組配中被顯示：一入口電路(31與51)用於處理在線路卡接收之封包、一出口電路(32與52)用於處理將被

5 線路卡傳輸之封包、及序列並列轉換器(串列器/解串器33與53)用於在入口/出口電路與交換裝配卡間傳送封包。在一可能組配中所顯示之交換裝配卡電路為與序列並列轉換器73通信之交換器71以在交換器71與線路卡間傳送封包資料。

10 通過路由器20之一可能的資料路徑在第2圖中被顯示。一到來的封包PacketIn在線路卡30上於一埠被接收。入口電路31處理該封包、判斷適當的路由器入口埠在線路卡50上、及將該封包排在對應於線路卡50之一佇列內。在一適當的紀元中，交換器71之一資料路徑被組配(與未畫出

15 的其他交換裝配卡上的對應之交換器一起)以由線路卡30至線路卡50交換資料。在此紀元時，序列並列轉換器33由該佇列接收該釋例性的資料、將之串列化、及傳輸此資料之一部分至每一交換裝配卡。序列並列轉換器33朝向交換裝配卡70a經由包含連接器35、插座37、底板100中之差別

20 對34a、插座77與連接器75之實體路徑傳輸此資料之一部分。序列並列轉換器73接收此資料、將之解串列化、及傳送至交換器71。交換器71為線路卡50交換該資料至一適當的頻道，然後傳送該資料回到序列並列轉換器73。序列並列轉換器73將該資料重新串列化並在包含連接器75、插座

## 玖、發明說明

77、底板100中之差別對56a、插座55與連接器57之實體路徑上傳輸該資料。序列並列轉換器73由該等交換裝配卡被接收之序列資料並傳送解序列化後之資料至出口電路52。出口電路52實施額外的封包處理，並將該封包排佇列以便

5 傳輸至適當的出口埠作為PacketOut。

### 3.底板橫向配置

底板設計之描述被分為兩段。此第一段描述本發明之實施例有關該底板的橫向配置之層面。第二段描述本發明之實施例有關底板的斷面設計之層面。

#### 10 3.1總配置

第3圖顯示第1與2圖描述之路由器20與底板100的詳細配置。底板100之頂端面板區具有用於16片卡片之連接器區域(「槽」)。每一外板的7槽，每一個被組配以接受一線路卡(槽LC0至LC6及LC7至LC13)。最中間的二槽每一個被

15 組配以接受一路徑處理模組(槽RPM0與RPM1)。每一槽具有三個上層連接器區(如槽LC4之JL4U0，JL4U1與JL4U2區)被用以分配電力及將信號接地至卡片。在這下面，每一線路卡槽具有三個路由器連接器區(如槽LC4之JLC4A，JLC4B與JLC4C區)。RPM槽比線路卡槽服務較多的卡片連

20 接，且因而使用較大的路由器連接器區。在一實施例中，該路由器連接器區被配置以接受可由Tyco電子公司(前身為AMP公司)購得之HS3壓下配裝式插座。

底板100之底部面板區包含用於9片卡片之連接器區或槽。這些槽每一個被組配以接受交換裝配卡(槽SF0至SF8)

## 玖、發明說明

。每一槽具有二下層連接器區(如槽 LC8 之 JSF8U0 與 JSF8U1 區)。被用以分配電力及將信號接地至一交換裝配片。在這上面，每一交換裝配卡槽具有三個路由器連接器區(槽 SF8 之 JSF8A，JSF8B 與 JSF8C 區)。

- 5           該底部面板區亦包含連接器區用於連接電力及接地至底板。二個 48 伏特之電力分配層被埋入底板 100 內，即“A”電力分配層及“B”電力分配層。在底板 100 左下方，二個大通孔區 48VA 與 48VA RTN 用於讓“A”電力之連接及回送導線至一電源，及一第三個大區 CGND 用於共同接地之連接
- 10          。“B”電力分配層有類似的連接至存在於底板 100 右下方的一第二個電源。

### 3.2 信號分配

- 第 3 圖之配置的一優點在於其允許各種卡片間之路由器傳信連接的有效率之路徑選擇。RPM 槽位於中央，因其
- 15          需要最多連接。交換裝配卡亦位於中央，但位於線路卡與 RPM 卡下面，為交換裝配卡架與線路/RPM 卡架間之連接提供路徑選擇空間。

- 如下面將描述者，較佳的底板實施例運用路由器傳信層、低速傳信層與電力分配層之特定組合以提供路由器功
- 20          能的必要連接。底板 100 之路由器連接器區使用路由器傳信層來相互連接。如路由器之控制匯流排、排程匯流排與時鐘分配軌跡的連接雖然以相當低的速度作業亦可運用路由器層，但低速層較佳地為其被提供。電力分配層被用以由路由器之電源分配電力至路由器之卡片。

## 玖、發明說明

### 3.2.1 差別對組配

通過底板之路由器傳信較佳地運用差別軌跡對。本發明之一層面因而涉及在路由器傳信層內之差別軌跡對的路徑選擇配置。使用預先存在的技術達成可用的路徑選擇配置因較佳實施例的其他屬性在最有利情況下是困難的。例如，差別對的較佳節距為在16mil間隔之8mil軌跡及在17mil間隔之7mil軌跡，比慣常差別對可能使用者(如8mil間隔之8mil軌跡)寬很多。此較佳節距降低在特定傳信層之可達成的差別對路徑選擇密度。同時，為了限制最大的軌跡長度及將大量的卡片包裝至標準安裝機架的底盤空間內，卡片間之路徑選擇空間(與其各別的連接器區)已被限制(在與較佳的差別對節距被組合時)，組配結果僅允許約五個差別對在特定傳信層之任二相鄰的卡片間邊靠邊地被定出路徑。進而言之，為確保可製造性，路由器傳信層之數目亦被限制，如在此實施例中為10。

### 3.2.2 典型的路由路徑

在上面所定出的限制內，第4圖就一釋例性線路卡槽至交換裝配卡槽顯示路由器差別對路徑選擇。每一線路卡槽(與RPM槽)以類似於每一交換裝配卡槽地為高速傳信之目的連接。如第4圖顯示者，線路卡槽LC3經由四個差別對102，104，106，108連接至交換裝配卡槽SF7。這些差別對之兩個被用於由LC3至SF7之高速傳信；其餘兩個被用於相反方向之高速傳信。

在某些實施例中，連接交換裝配卡槽SF7至其他線路

## 玖、發明說明

卡(與RPM)之一些(或全部)差別對與差別對102，104，106，108駐於共同高速傳信層。未顯示之對以類似於顯示之對地路徑選擇，以較靠近底板中心之線路卡槽連接至靠近其頂端之SF7，以較靠近底板端部之線路卡槽連接至靠近其底部之SF7。左邊的線路卡槽一般連接至SF7左邊的通孔，且右邊的線路卡槽一般連接至SF7右邊的通孔。一般而言，類似的路徑選擇亦存在於其他高速傳信層上(每一槽一般服務一交換裝配卡槽)，其中一例外將即刻被描述。

### 3.2.3 通過連接器區之路徑

由於在此實施例型式中，大量的差別對(在某些情形超過60)路由至每一高速傳信層上之一交換裝配卡槽，若要維持緊密的卡片間隔與短的交流裝配卡高度，至少要有某些對必須通過其他交換裝配卡槽之連接器區。在第4圖中，對102與104每一個通過二連接器區(SF5與SF6)，對106通過三連接器區(SF4，SF5與SF6)，及對108通過四連接器區(SF3，SF4，SF5與SF6)。在最壞的情形中，一差別對可能須通過八個交換裝配連接器區。

該等連接器區稠密地殖入交替的信號與接地腳之列，再次地說是為了使空間需求最小。本發明之一層面涉及通過連接器區之差別對路徑選擇的特別方式，其大大地避免串音與信號衰減。此型式之釋例性差別對路徑選擇在第5圖之比例圖中被顯示。

第5圖為一高速傳信層之段110的上方圖，顯示在一連接器區中通孔之典型的比例間隔。此段包含多列6個傳信

## 玖、發明說明

腳通孔(如一系列中之孔112a-f)及交替的多列3個接地腳通孔(如一系列中之孔114a-c)。此為AMP HS3連接器之通孔模型的典型組配。

5 每一通孔被電鍍，而以每一傳信通孔在底板中被使用，以電位方式地承載一高速信號。因而信號干擾之電位存在於每一位置，差別對在此被路由通過一傳信通孔。該等較佳實施例藉由在與接地腳通孔(如見差別對116a，116b)相交之對齊處中為差別對路徑選擇通過連接器區使此電位干擾最小。此儘可能地將該等差別對置於遠離鄰近的傳信  
10 腳通孔，且同時在其橫過連接器區大大地維持每一軌跡對之所欲的阻抗特徵。

該等差別對之軌跡在材料堆疊垂直地由相鄰的接地層被測量下已大約以6至8mil之間隔選擇路徑。結果為，非常小的軌跡至接地阻抗淨效果由大約以10mil間隔通過水  
15 平地通過一接地腳通孔(被連接至這些相同的接地層)之此軌跡產生的結果。而且，使用僅與單端稍微更多差別的軌跡允許許多對軌跡不致大大地影響傳輸地分割且與一通孔耦合。

該等較佳實施例使用一路徑選擇配置，其在接近一接  
20 地腳通孔時分割一差別對，讓一軌跡通過該孔一側，且另一軌跡通過該孔另一側。一旦通過該通孔，該等二軌跡在該孔的相反側之差別組配重新接合。此做法有效地允許該差別對經由連接區沿著路徑的很多地方保留一差別組配，而避免對經由連接區的傳信通孔內出現之信號的大程度之

## 玖、發明說明

干擾。

在較佳的組配(以差別對116a, 116b顯示)中, 差別對之中心線對準該列接地腳通孔(114a-c)之中心線。當軌跡116a與116b由左邊趨近接地腳通孔114a時, 該等軌跡轉彎  
5 並以約90度角分離(該等軌跡分別由其原來運行方向之正、負45度被路由), 直至被分離超過通孔所需的間隙為止。然後該等軌跡向後彎並彼此平行地通過連接器, 及以約90度角再重新接合, 直至到達原來的差別組配為止。軌跡116a與116b在離開該卡片前以實質相同的方式圍繞接地腳  
10 114b與114c而路由。

雖然所顯示之軌跡116a, 116b之路徑選擇為較佳的, 其他的路徑選擇為可能的。例如, 差別對124a, 124b由左方稍微偏離中心軸趨近通孔126a-c, 讓軌跡124a恰通過通孔126a下方而沒有轉彎。軌跡124b向下彎以恰通過通孔  
15 126a, 然後向外伸出。在軌跡124a通過通孔126a後, 其亦向下彎以在一差別組配中重新接合軌跡124b。在趨近接地腳通孔126b之際, 此模型因差別對向上輕推回來而被逆轉, 餘此類推。此路徑選擇之優點在於其在軌跡116a, 116b之路徑選擇的要求下僅需一半的軌跡轉彎。缺點為該等被  
20 置於多少較靠近傳信通孔的某些相鄰列, 且該等軌跡以較長的段離開其差別組配。

第5圖顯示其他有用的差別對構造。例如, 差別對118a, 118b經由區110被路由至二信號腳通孔120a, 120b。此差別對維持對齊一系列接地腳通孔(122a-c)至到達信號



## 玖、發明說明

腳通孔120a，120b附近為止。然後該差別對朝向信號腳通孔120a，120b形成角度，使得該差別組配儘可能地被維持。

### 3.2.4 差別對路徑媒合

注意如第5圖描述及顯示者，差別對118a比差別對  
5 118b稍微長。在某些情況中，其可能在該軌跡的另一端逆轉此組配，使得軌跡長度相等。然而藉由在該差別對之一端偏置不相配來去除在該對之另一端出現的不相配並非永遠可能或較佳的。因之，第6圖顯示在此情況中使用的軌跡截斷組配。一迴路接合130被置於靠近軌跡118b之起源  
10 端，因而使名義上較短的軌跡118b之長度與名義上較長的軌跡相等。

注意如第6圖顯示者，迴路接合130之補足比軌跡118a之額外長度還多。軌跡118b之此額外長度亦就AMP HS3連接器中之路徑長度差異為連接至軌跡118a與118b之腳加以  
15 補足。僅交叉該等軌跡可能補足連接器路徑長度差異，使得被連接至連接器腳之軌跡118b的出口端具有較長的路徑長度。在所揭示的實施例中，此為非較佳的。否則，在一軌跡之上升信號邊緣與另一軌跡之下降信號邊緣將在整個底板路徑上無法對齊，造成信號失真及降低該差別對之共  
20 同模態雜訊拒絕能力。注意，要完全消除一差別對之上升與下降信號邊緣間的不對齊是極端困難的，但所描述之接合技術大大地降低此問題。

### 3.3 電力分配

該等較佳實施例運用嶄新的電力分配做法，其運用四

## 玖、發明說明

片相當厚的傳導層靠近該底板中心用於分配電力至線路與交換裝配卡。這些傳導層比起如匯流排條棒或分離的電力分配電路板之更平常的電力分配做法提供相對地免於雜訊且經濟的電力分配做法。本實施例咸信為第一個能分配

5 100安培以上之電流至附裝元件的底板(在較佳實施例中，有兩個不同的電力分配層，每一個有分配200安培電力之能力)。

### 3.3.1 電力區塊/位置

第3圖顯示一較佳的底板實施例之電力入口/出口點。

10 大的電鍍區48VA，48VA RTN，48VB與48VB RTN為冗餘的電源A與B提供連接點。電力由這些角落位置為沿著底板底部被配置之交換裝配電力連接器(如JSF8U0與JSF8U1)的通孔與沿著底板頂端被配置之線路與RPM卡電力連接器(如JL4U0，JL4U1與JL4U2)的通孔被扇出。此配置為較佳

15 的，部分的原因在於其在靠近底板中心留下較多軌跡路徑選擇空間以便創立較短的高速軌跡。

### 3.3.2 免於有導孔之路徑

第7圖顯示用於48VA電力分配層之面板罩，其中暗的區域代表在製作模型之際銅將被蝕刻掉的區域。在第7圖

20 中，該面板罩已針對第3圖逆時針地被轉90度。由第7圖可了解到電力分配被大的中央實質上免於有導孔之路徑(在此實施例中為板對齊腳被殖入相當少的孔)的存在而被強化。位於第7圖最左邊線路卡/RPM高速連接器與最右邊交換裝配高速連接器間之此區提供能分配數百安培電流之寬

## 玖、發明說明

廣的路徑。

介於相鄰卡片之高速連接器間的區域亦實質為免於有導孔的。此允許通過中央的免於有導孔之路徑的電力分配在高速連接器的相鄰列間自由地槽化以到達靠近底板頂端  
5 與底部的電力區塊。

該免於有導孔的路徑觀念之一層面為路徑選擇設計的固有特性，其避免層交換之經由。換言之，在通孔被注入該板之某一信號層的通孔之每一信號由一第二通孔被抽取至同一信號層，而沒有被連接於二信號層之中間經由，其  
10 交換該信號至不同的層。層交換做法經常在習知技藝中被採用以解決路徑選擇問題，但在本發明之較佳實施例中特別被避免。此不僅改良電力分配，但亦避免因高速信號路徑的中間經由所致之外生反射的創立。

### 3.4 雜訊抑制

15 如先前提及者，較佳實施例之埋入式電力分配層的一個優點為比起電力分配之慣常方法的雜訊抑制強化。此雜訊抑制的某些層面與底板的層順序有關，此將在第4節中討論。其他的層面與電力分配層之水平方式有關，特別是使用隔離斷流器與使用銅防護環。

#### 20 3.4.1 扇電力分配之隔離斷流器

在較佳實施例中，底板不僅分配電力至交換裝配、RPM與線路卡，亦分配至電力連接器作為用於路由器提供對流空氣冷卻之風扇盤的補充。後果為風扇馬達引發在底板電力層馬達產生的雜訊存在之可能性—此雜訊可能傳播

## 玖、發明說明

至路由器卡上敏感電子的電力電路。為了降低此雜訊可能到達路由器卡的程度，「隔離斷流器」被設計至電力分配層內。

第7A圖顯示第7圖之罩的一段。通孔群組131，132用作為完整路由器風扇盤電力連接器。通孔群組131，132享用至48VB電源之底板電力附掛點之相當短且無阻礙的底板路徑再回來(見第3圖)。此路徑不會為任何路由器卡通過靠近電力連接器。但電力在此實例中至少被分配至線路卡LC13(見第3圖)，且易於在不是用於出現斷流器之通過大部位的通孔群組131，132內流動。斷流器133實際上提高底板電力附掛點與包括通孔群組131，132的LC13電力連接器間之電流路徑的電阻，嚴重地降低被此路徑承載的電流分配。

### 3.4.2電力分配層上之銅防護環

第7圖顯示底板之整個「面板」用之罩子，包括對齊標記、測試結構(包括「聯票」)、與流動閉合結構。在面板裝配後，底板由該面板被割下。有關此割除過程與結果形成之板組配及效能的數個課題如此段被描述地在靠近板邊緣之每一電力層所運用之特別設計提出。

該等48伏特的電力分配層被較佳地做成模型，其方式為在靠近面板之板邊緣儘可能地留下銅，以減少在這些特別厚的層中有板邊緣散掉疊層之可能性。但是該等48伏特的電力分配層在實務上無法伸展至太靠近底板的邊緣，其原因至少有幾個：用於將底板分離面板所普遍使用的工具

## 玖、發明說明

在割開銅時會迅速地磨損且具有確定的容差、該底板的邊緣在最終產品中將被接地、差不多有一位元之數位雜訊由該高速層投射，若電力層伸展至其各別層之邊緣，其可被耦合至所分配之電力、以及如Underwriters實驗室之產品  
5 測試實驗室定出由一板至任一電力軌跡之大的最小間隙(如一實施例中為62mil之最小值)。

這些看起來是衝突的設計關切問題在於電力分配層134上使用銅防護環134的較佳實施例中被解決。如在第7圖及在第7B圖之放大圖中顯示者，銅防護環134係圍著電力分配層的周邊被做成模型。銅防護環134趨近至所意圖  
10 之板邊緣的約15mil內。以規律間隔在銅防護環134被鑽穿然後電鍍的孔(在罩子中未畫出)允許該銅防護環134在板電鍍之際被繫至底盤面。電力層136用一濠溝135與銅防護環134被分離。

15 該銅防護環提供數個益處。首先，由於該銅防護環比起電力軌跡更靠近板邊緣很多，在電力分配層的板邊緣散掉疊層的問題可被減少或消除。第二、在板的邊緣電鍍前週邊某些點有不利的疊層散掉的情形中，若該邊緣電鍍短路，則會對底盤面在該防護環處有害地短路。第三、該防  
20 護環在每一電力層與在板邊緣被注入之雜訊間提供額外等級之隔離。

### 4. 底板斷面

雖然很多優點因該等較佳實施例的圖面配置的改良所致而存在，或許甚至有更多優點存在於底板斷面的設計，

## 玖、發明說明

即多層如何被配置以在底板的「材料堆疊」中一起工作。

二種一般的材料堆疊在下面被描述。首先，為「混合」堆疊，在材料堆疊中運用二不同型式之介質材料。第二種堆疊型式在材料堆疊中使用單一介質材料，但該材料所使用的為高速介質，此在以前被認為不可能製作成此厚度之板。

### 4.1 一般性的層配置—混合疊層設計

第8圖顯示在使用混合材料堆疊較佳底板中之材料堆疊的整個斷面。第8圖之材料堆疊具有34個傳導層L01至L34與適當的絕緣層。就每一傳導層而言，第8圖為該層以10 mil計之層厚度及一辨識元來標示該層。以GND標示之層為數位接地層。以HSn標示之層為高速傳信層，其中n為層的編號。以Signal xn與Signal yn標示之層為低速傳信層。二個A48V層為用於一電源之供應(dc)與回送(rtn)，及二個B48V為用於另一電源之供應與回送。就每一絕緣層而言，該層被伴隨描述說該層為心或b級層，該層是否為低速(LS)材料、及該層以mil計之最後厚度。

有關第8圖之材料堆疊的數個一般觀察將在進行更特別描述前被進行。首先，低速傳信層與電力分配層使用慣常之介質，如FR4(可由Park/Nelco之“N4000-6”產品族系線中購得)，具有可改進靠近該較厚的電力分配層之板整合性的良好重新流動與黏合特性。較薄的高速層使用具有較佳實施例之多Gbps低速速度顯著地較低損失的介質，如熱硬化烯丙塑膠(可由Park/Nelco之“N6000-21”產品族系線中購得)。該介質材料轉移點出現於數位接地層L12與

## 玖、發明說明

L13，其被形成於FR4心上然後被黏結至N6000-21 b級材料。

在此材料堆疊中同樣值得注意的是每一高速層(與其差別低速軌跡)以由二數位接地層及其之間以相同的間隔被形成，如高速層HS1在層L03上及在接地層L02與L04間被形成。類似地，低速傳信層L13與L14被二數位接地(L12與L15)由其餘的堆疊被隔離、低速傳信層L21與L22由二數位接地(L20與L23)被隔離、及四個電力分配層L15至L19被二數位接地(L15與L20)在該材料堆疊中心由其餘的堆疊被隔離。而且，二電源層被置於該等二電力回送層間以還提供更多層之隔離。結果為一材料堆疊能有效率地管理電磁干擾(EMI)以為高速信號提供乾淨的電力分配與良好的絕緣。

一額外的觀察為該完整的材料堆疊比起習知技藝的板為相對較厚，即約280mil包括34個傳導層。此如將於第5段被描述地需要發展新的裝配技術。

### 4.2一般性的層配置—單疊層材料之設計

一第二材料堆疊被顯示於第9圖中。雖然第9圖的材料堆疊在很多方面類似第8圖顯示之材料堆疊，但在數個層面中有所不同。首先，第9圖排他地使用N6000-21介質材料(有數種不同的樹脂含量)，結果為某些最中間層的不同厚度(與不同的裝配過程)及產生大約335mil之較厚的完成板。其他的差異也存在，這些將在第5段中詳細地被描述。

### 4.3信號分配

如上面總體描述者，高速信號沿著10個高速傳信層

## 玖、發明說明

HS1至HS10路由。此段描述考慮高速傳信之底板材料堆疊。

### 4.3.1 高速差別對斷面

第10圖顯示一段典型高速層140之斷面。此段橫斷式切割通過一差別對142a，142b與二相鄰的數位接地層144a與144b。二層50.6%樹脂含量331.3 N6000-21心材料以大約7.0至7.5mil將對142a，142b底部與較底接地層144b隔開。二層硬化後(經組裝)之50.6%樹脂含量331.3 N6000-21心材料以大約6.0至6.9mil將對142a，142b頂端與較低接地層144a隔開。該介質材料之晶體通過底板由左至右被對齊。

數稱軌跡幾何已在底板實施例中被使用。在一實施例所使用的混合材料堆疊中，第10圖之軌跡142a與142b每一個在底部為8mil寬、頂端為7.6mil寬、及1.4mil高(即由一盎司銅做成)。該等軌跡以16mil之水平距離(以在其底部測量)被隔開。在此組配中，每一導體之單端(偶數)阻抗約為45.7歐姆，而每一導體之差別(奇數)阻抗約為44.6歐姆。此差別對組配因而邊際地比單端者較有差別。

在使用僅有N6000-21的材料堆疊之實施例中，第10圖之軌跡142a與142b每一個在底部為7mil寬、頂端為6.6mil寬、及1.4mil高。該等軌跡以17mil之水平距離(以在其底部測量)被隔開。在此組配中，每一導體之單端(偶數)阻抗約為48.2歐姆，而每一導體之差別(奇數)阻抗約為47.3歐姆。此差組配之一吸引人的特點在於就N6000-21材料而言，48歐姆之天生的材料阻抗非常接近且介於偶數與奇數阻抗值間。



## 玖、發明說明

如下面將被描述者，該差別對阻抗特徵已小心地與通孔阻抗特徵小心地被媒合以大大地保留通過底板之高速差別信號的眼圖模型。

### 4.3.2 用於等化之非功能性填襯與通孔組配

5           在較佳的底板中，底板運用重大數量之傳導層以傳送大量的信號與供應電力至電路板。此大量的層造成材料堆疊與對應的通孔長度約為300mil之結果。在使用01位元模型且為3.125Gbps的高速傳信位元率下，在差別對上之連續傳信「眼」間的中心一對一中心時間將為320ps。在每  
10 微微秒6.29mil的傳播速度下，沿著一差別運行之連續傳信「眼」間的中心一對一中心的隔離僅約為2000mil，或大約為通孔長度來回的三倍。具有01模型之真實的眼睛打開可能短了很多—在某些情形為120ps，對應於沿著該對約750mil之距離。因而當通孔電氣式地被考量它是什麼—在  
15 傳輸線路上之端頭—其可被了解在較佳的3.125Gbps與更高速度的傳信，通孔反射會以此長度之通孔出現嚴重問題。

此處，其被了解操縱底板通孔與差別對之單端阻抗以允許底板之較高頻率的作業是可能的。媒合通孔與差別對之反應的效應可藉由檢查第11-14圖顯示之眼圖而被了解。

20           第11圖顯示可理論地著手於一底板之一系列信號轉移的理想眼圖。眼圖之「眼」為暫時相鄰的信號轉移間的開口。差別接收器需要最小的眼「打開」以偵測信號轉移，即在正壓方向前進的軌跡電壓必須以至少某些門檻電壓 $\Delta V_{th}$ 就至少某些最小時間量 $\Delta T_{min}$ 超過在負壓方向前進的軌

## 玖、發明說明

跡電壓。全第11圖中，眼打開的期間被顯示為 $\Delta T_1$ 。若 $\Delta T_1$ 超過 $\Delta T_{\min}$ ，一接收器應該能分辨該信號轉移。

第12圖顯示就通過一差別對之相當低速的傳信被期待之所接收的眼圖型式。雖然高頻衰減另人注意地影響眼型，此眼仍是完全開啟的，即在每一軌跡被感應的電壓就所有實務目的到達信號轉移間之長期穩定狀態值。第12圖之眼開啟為時間上稍微平移，但其期間 $\Delta T_2$ 不會比理想眼開啟之期間短太多。

第13圖顯示就通過因在通孔之反射所致的在每一端具有不想要的端頭(長度類似於所描述之實施例者)之差別對的相當高速傳信被期待之所接收的眼圖型式。高速傳信抑制該眼圖偵測器，因為眼睛在連續的信號轉移間無法完全打開。為調合此問題，在軌跡之每一端的未媒合的端頭(其會偶然彼此媒合)可對差別對反射—交替地在構造上及在破壞上添加至信號轉移之反射。在某些情形中，類似於第13圖顯示之反應已被觀察，此處眼睛因端頭反射開始打開然後開始關閉。在某些情形，此可能致使該接收器偵測二個眼打開，此處只有一個應存在，或者一個也沒有偵測到。

第14圖顯示依據本發明一實施例就通過具有媒合的端頭之差別對的高速傳信被期待之所接收的眼圖型式。利用控制反射如何在通孔發生，可偵測的眼打開反應可被設計而不致有第13圖顯示之下降。

所以，在依據本發明一實施例對設計底板的較佳做法

## 玖、發明說明

中，通孔與軌跡之轉換函數一起被考慮以補償在通孔端頭之信號反射。考慮在一對通孔進入之傳輸信號 $T_x[t]$ 通過一差別對，及在另一端由一對通孔出來，對應的被接收之信號 $R_x[t]$ 可由合成函數被描述。

$$5 \quad R_x[t] = T_x[t] * H_i[t] * L[t] * H_o[t],$$

此處 $H_i[t]$ 為信號被發出進入之通孔的轉換函數， $L[t]$ 為差別對之轉換函數，及 $H_o[t]$ 為信號被發出進入之通孔的轉換函數。這些轉換函數可考慮反射、衰減、模式群組分離、與其他已知的效應以就特定的底板組配預測眼圖。

- 10 該較佳實施例運用對端頭阻抗控制之嶄新做法，其中每一通孔之阻抗特徵藉由調整此通孔與該數位接地與/或該通孔通過之電力分配層間的單端耦合而被裁剪。參照第15a圖，一傳信通孔170與數位接地通孔180以斷面被顯示。
- 15 在此實施例中，通孔170與180具有28至30mil及最小有1mil電鍍之鑽孔。傳信通孔170通過每一接地與電力層之孔，且因而電容式地被耦合至每一層。此電容耦合使用某些層上之非功能性填襯(死填襯)以沿著通孔在所選取的位置放入被添加的電容。

- 20 雖然其他的死填襯可在本發明的實施例中被使用。所揭示的填襯組配根據數個準則被選用。第一，任何被添加的死填襯被給予最小的直徑，其可能在沒有鑽入位元漏失填襯之一側的高機率地在鑽入之際被撞擊。此允許填襯與其間隙維持在合理的尺寸，並允許較多填襯被添加。第二，填襯以大約每25%之板被分佈，以減輕板應力並均勻的

## 玖、發明說明

間隔分配電容。第三，在混合的板設計中，每一電力分配層接收一死填襯，原因在於這些層很厚且靠近板之中心(單一材料實施例之不同的裝配方法與較長的孔身長度的允許電力層死填襯被取出)。第四，由於這些填襯較厚，電力分配層上的間隙被提高，且因而具有較大的面積用於形成一電容器。

在第15a圖顯示之材料堆疊下，沒有死填襯之習知技藝的傳信通孔具有約1.2至1.4Pf之電容。如所顯示的傳信通孔具有約1.6至2.0Pf之電容。當與第10圖顯示之不同的軌跡幾何相符時，具有添加電容(與小量的添加電導)之此傳信通孔可實質地消除如第13圖之眼圖顯示的高速傳信下降。

傳信通孔170被設計以具有以底板之接地與電力分配層的特定電容耦合特徵。在大多數接地層上，如層L02與L04者，通孔170通過一個52mil直徑間隙(見第16圖之在通孔170的層L02之切除上方圖)。在層L08，L15，L20與L27之接地層上，通孔170通過在54mil直徑間隙(見第17圖之在通孔170的層L08之切除上方圖，顯示填襯172)中心之一個34mil直徑的填襯172(L08)。在層L16，L17，L18與L19之厚電力分配層中，通孔170通過在70mil直徑間隙(見第18圖之在通孔170的層L16之切除上方圖，顯示填襯174)中心之一個34mil直徑的填襯170。注意，在電力分配層上，很多相鄰的通孔(如170與182，184與186)之間隙會合併，原因為孔間的距離小於特定間隙的兩倍。第19圖顯示高速層

## 玖、發明說明

HS5(層 L11)之切除圖，顯示在此層被連接至軌跡 176 之功能性填襯 178。

第 15b 圖類似於第 15a 圖，但顯示單介質材料實施例之斷面。最引人注意的是，無死填襯在電力分配層上被使用，且信號通孔 171 通過這些層上之一個 52mil 的間隙。

### 4.3.3 每一交換裝配卡上一層

較佳底板設計的一個目標是要設計具有已知且可制控的阻抗之差別信號路徑。就此而言，高速傳信差別對每一個被設計而以無層交換導孔地在一單一層上之其卡片連接器間運轉。為了允許無層交換之有效率的路徑選擇解法，九個高速層之每一個對在單一交換裝配卡來回傳信為專用的。例如，第 20 圖顯示層 L07(高速傳信層 HS3)用之面板罩，其連接交換裝配卡 SF1(第 3 圖)至每一線路卡。其可被了解，結果所得的配置允許非常直接又短的差別對路徑選擇。第十高速層如下面解釋地被用以短達傳信至數片交換裝配卡。

### 4.3.4 用於信號路徑選擇之高速層的選擇

不僅差別對已就有效率的路徑選擇被配置，而且將被每一交換裝配卡使用之高速層的選擇亦改良績效。一般而言，下層的高速層已被設計以承載真正最長的高速軌跡，且最長的軌跡已在上層的高速軌跡上被避免。

參照第 21 圖，底板 150 之簡化斷面圖被顯示。斷面圖 150 顯示一第一軌跡 154 與一第二軌跡 160。第一軌跡 154 位於下層高速層，且被連接至二通孔 152 與 156。第二軌跡

## 玖、發明說明

160位於下層高速層，且被連接至二通孔158與162。發出進入通孔152之信號向下運行至軌跡154，但向下運行至通孔152的其餘部分，其形成一端頭164以另一方向將該信號反射回來。類似地發出進入通孔158之信號向下運行至軌跡160，但向下運行至通孔158的其餘部分，其形成一長了很多之端頭166以另一方向將該信號反射回來。類似的反射在軌跡154與160之出口端發生。

較長的端頭166比較短的端頭164產生多很多的有問題之反射。在較佳實施例中此傾向被補償之一方法係為上層高速層上之較短的軌跡路徑選擇(此處之反射更顯著，但信號因長的傳播路徑而不致品質惡化)，及為上層高速層上之較長的軌跡路徑選擇(此處之反射較不顯著，且為較長的路徑，更多的衰減可被容忍)。

關於藉由專致於高速層至交換裝配卡分割軌跡之目標，該等較佳實施例使用至少二技術以選擇路徑選擇層。第一，最上面的層(具有最長的端頭)為非單一交換裝配卡所專用，原因此會需要某些更長的軌跡以到達板外的線路卡。代之的是，HS1服務一群組相當短的連接，因為這些線路卡實質地與對應的交換裝配卡垂直對齊。某些連接符合此準則，因而就HS1被選擇，此為：至交換裝配卡SF8之線路卡LC11，LC12與LC13、至交換裝配卡SF7之線路卡LC9與LC10、及至交換裝配SF6之線路卡LC7與LC8。

降低上面層之軌跡長度之一第二技術為選擇線路卡連接器腳，其方式為該上面層有較佳短長度的結果。例如見

## 玖、發明說明

相關的第3與20圖，其可了解連接SF1至線路卡的軌跡不使用上面一組連接器區塊(JLC4A與在另外卡片上的其相對者)，而是使用JLC4C之下方腳與JLC4B之腳，及其相對者。此以數吋減少層HS2，HS3與HS4上最大的軌跡長度。從層5 HS5開始，JLC4A中之腳與其相對者自底部開始被使用。第4圖顯示HS9之典型腳出處。因而，雖然所有的高速層包含某些短軌跡，具有真正最長軌跡者為經由端頭而具有最短者，嚴格地由軌跡長度的立足點來看，此是與直覺相反的，原因在於插入該最長的水平軌跡信號至最底部的高速10 層及由此抽取比起在最上面的層之對應比較路徑甚至會增加更多長度(在所描述的實施例中幾乎為2/3英吋)至這些信號路徑。

### 4.3.5 低速信號分配

某些底板低速不以高的交換速度作業。該等較佳的實15 施例指定數層用於這類信號。典型而言，這些信號為合用匯流排(party bus)、時鐘分配等所用之單端信號。在第8圖中，層L13(信號x1)、L14(信號y1)、L21(信號y2)與L22(信號x2)被用於低速傳信。注意，L13與L14以L21與L22未顯示接地層被插入於其間。然而，這些低速傳信層對用一數20 位接地層與相鄰的高速層隔離。這些低速傳信層對亦用一數位接地層與電力分配層對隔離。進一步由電力分配層推進高速傳信及以伴隨的較高層之EMI送回接地雜訊之此配置作用來進一步由EMI隔離電力分配。

### 4.4 電力分配與雜訊隔離

## 玖、發明說明

本項之數個層面雖然在先前已被討論，該等較佳實施例使用層堆疊，此以優異的雜訊隔離允許經濟的電力分配。層之較佳實施例及材料選擇允許顯著數量的雜訊隔離之電力(在某些實施例中就每一電源被額定於200安培)在一共同板內被分配，此亦服務該路由器之高速與低速傳信之需求。

### 4.4.1被埋入之電力層的配置

該較佳材料堆疊之特殊設計比先前設計具有數個優點。如剛所討論者，被埋入且與接地層隔離之電力供應層L16-19為路由器提供相當免於雜訊之電力分配系統。假若電力用如匯流排棒之慣常設施分配，每一卡片大略需有兩倍多之電力調節與過濾以達成類似的雜訊特徵。藉由將該等電力供應層置於埋入二隔離的接地層L15與L20間及維持電源連接與傳信連接有相當的隔離，第8與9圖顯示之設計避免對耗成本之電力分配元件的需求。

然而，將電力供應層置於這麼厚的材料堆疊會造成其他的困難。為維持低電阻，該等電力供應層必須相當厚，如三或四盎斯之銅。高速層用之較佳介質材料不會好好地填補相當厚的軌跡間之間隙，且因而在此被適應於在使用特殊處理的某些實施例中之使用。而且，該等較佳的高速介質材料一般是不適用於此種厚材料堆疊，因集中在通孔位置之應力易於在鑽出通孔之際致使分裂與破碎。二種較佳的做法已被發展用於處理此問題而又允許在高速傳信層上N6000或類似材料之使用。



## 玖、發明說明

### 4.4.2混合疊層設計

在第8圖顯示之做法中，對L12與L23間所有層之使用低速FR4材料允許具有埋入式電力分配層之厚材料堆疊不會創立孔洞地被裝配。在一較佳實施例中，二片具有57.5%樹脂內含之1080 N4000-6玻璃板就電力分配層於每一低速傳信層上被使用，及具有較高樹脂內含(63.5%)之1080 N4000-6板被使用以加強間隙充填。二片心板在每一電力分配供應與回送層對間被使用。三片b級板在每一電力分配回送層與相鄰的數位接地層間被使用。以及四片b級板在相鄰的供應層間被使用。在此實施例中，N6000與FR4間之介面於接地層(L12與L23)發生，使得銅大大地分離該等二介質材料且良好的黏結被達成。

在層L15至L20上被使用之經由一電容一裁剪填襯被作用成一第二目的；即其有助於該板之可製造性。在高速連接器導孔之應力，以及在裝訂之際必須被充填之孔洞的尺寸利用在電力分配層與相鄰數位接地層上死填襯之使用而被學習。

此材料堆疊對雜訊排斥具有額外的優點。注意，由於FR4比N6000在高頻信號具有較高損失，靠近電力分配層之FR4的使用提供在電力供應與低速傳信層間之高頻雜訊排斥的額外措施。

### 4.4.3純粹的N6000疊層設計

一第二裝配做法可產生如第9圖顯示之材料堆疊。此材料堆疊為高速、低速與電力分配較佳地專門使用N6000-

## 玖、發明說明

21材料。其樹脂含量在靠近板之中心被修改以如下列地加強孔洞充填：二片3313，50.6%樹脂含量之N6000-21玻璃板形成除了L16與L17間及L18與L19間係使用二片1080，60.3%樹脂含量之N6000-21玻璃板外之心的板中所有的心

5。在被設計來充填被做成模型之四盞斯銅層中深的孔洞之一第一裝訂中，每一個二片做成模型之電力心在二片3313，53.4%樹脂含量之b級板與一片1080，65%樹脂含量之N6000-21玻璃板間於每一側被夾於其間。額外的四片1080，60.3%樹脂含量之b級材料在最後裝訂前被置於層L17與

10 L18間，而以三片此種層被置於L15與L16及L19與L20間。二片1080，60.3%樹脂含量之b級板亦被置於L13與L14、L21與L22、及L33與L34間。類似於混合式設計，用於高速層之b級材料包含二片3313，50.6%樹脂含量之N6000-21玻璃板。

15 純粹N6000設計比起混合式設計之優點在於其解決可能在混合式設計中存在之任何介質相容性課題。

### 5. 高速HIGH LAYER COUNT底板之裝配

組裝一底板之各層的較佳方法現在將被描述。單材料之多疊層週期裝配之處理首先將整體被描述。然後單疊層

20 週期之混合材料裝配之與第一種處理不同的處將被描述。

#### 5.1 單材料/多疊層週期設計

製作底板之一較佳方法實施例全部使用單一高速介質材料。此改良此設計之可製造性，多疊層週期被使用以完成一面板。

## 玖、發明說明

### 5.1.1 心組成

在組裝底板前，底板製作之第一步驟為組合電鍍且做成模型後之心板。就高速層而言，較佳的心板由二片3313，50.6%樹脂含量之板組成，其在製造商所推薦的疊層條件下被疊層在一起以使之硬化。一旦被黏結及硬化後，此二板形成約7.5mil厚之心介質層，而有0.1mil程度之尖峰粗度特點。雖然由模式群組分離觀點，此粗度不一定是所要的，而對平滑導體表面之欲求可被N6000與銅間良好接合之需求被較佳地平衡。

10 此心在兩側用一盞斯銅被電鍍。一側上之銅使用蝕刻補償處理被做成模型以產生所欲的高速差別對層之一；另一側之銅使用類似的處理被做成模型以產生相鄰的接地層。在一較佳實施例中，十個差別地做成模型之鍍銅的心形成十片高速層，其將在最後成品中被組裝，且另外四個差別地做成模型形成十片低速層，其將在最後成品中被組裝。

在做成模型後，成為模型之心藉由氧處理過程被處理，其使鍍銅的外表面被粗化以及將之清潔以在疊層週期之際強化銅對b級之黏合。較佳的是，此處理之參數被控制以產生類似於在電鍍對心介質邊界被找到的銅表面粗度。

20 調整頂端表面與底部表面軌跡粗度為大約相等或信會防止額外的模式群組分離，因為沿著軌跡頂端與底部運行的電流將因表面粗糙引發類似的延遲。

該等二個電力心以多少類似的方式被準備。二片1080，60.3%樹脂含量之N6000-21材料在製造商所推薦的疊層

## 玖、發明說明

條件下被疊層在一起以使之硬化。一旦被黏結及硬化後，此二板形成約6mil厚之心介質層，而有0.5mil程度之尖峰粗度特點。由於電力層不通過高頻率，較大的粗度為較佳的以提高金屬對介質之黏合。

5 每一電力心以四盎斯銅在兩側被電鍍。一側之銅使用蝕刻補償處理被做成模型以產生所欲的DC電源層之一；另一側的銅使用類似處理被做成模型以產生對應的DC回送層。在較佳實施例中，二差別地做成模型之鍍銅的心形成底板所使用的二組電力層。

10 在做成模型後，成為模型之心藉由氧處理過程被處理，其使鍍銅的外表面被粗化以及將之清潔以在疊層週期之際強化銅對b級之黏合。較佳的是，此處理之參數被控制以產生類似於在電鍍對心介質邊界被找到的銅表面粗度。即對電力層為0.4至0.5mil。

### 15 5.1.2 第一疊層週期

在較佳雙疊層週期實施例中，一第一疊層週期黏結二片3313，53.4%樹脂含量與一片1080，65%樹脂含量N6000-21材料至二電力心(分別為層L16/L17與L18/L19)之每一側。此以高樹脂含量玻璃之分離配置追蹤確保四盎斯  
20 做成模型之電力層中之特點被玻璃充填且免於有孔洞。此第一疊層週期在製造商所推薦的疊層條件下被實施。

該1080材料被置於次總成之外面層上。該3313材料富有樹脂並自由地放出此樹脂以被壓到被蝕刻之銅的區域。不幸的是，此在會在疊層以黏結該玻璃至心之際以壓力不

## 玖、發明說明

足地在次總成表面留下區域。該1080材料填入而避免這些低壓力之面積並為最終疊層週期之準備產生平滑、完整疊層之板。

### 5.1.3 提供對齊

5 面板罩慣常地包含對齊標記(見第7與20圖中之標記202, 204)。這些標記被登錄在每一層, 使得當材料堆疊於裝訂前被建立前, 該等層可藉由對齊該等標記而被共同對齊。

該雙疊層週期針對對齊呈現問題。一旦如L16之傳導層在第一疊層週期之際已被疊層於玻璃, 該等對齊標記為不清楚的, 而無法以所欲的精度在第二疊層週期中被用以對齊該等層。

在較佳實施例中, 在第一疊層週期前對玻璃板刻痕可解決此問題。如第22a圖顯示者, 電力心210具有對齊標記202與204。六片玻璃板220, 221, 224, 225(3313材料)與222, 226(1080材料)被切割為適當尺寸, 然後在玻璃板將與對齊標記重疊的位置被加刻痕。在第一疊層週期後, 玻璃板220, 222, 224與226被黏結至電力心210, 但不會使中間總成230之對齊標記202與204(見第22b圖)模糊不清。結果為, 第二疊層週期可依賴對齊標記202與204來與其他的心適當地對齊該中間總成。

其被了解在最後面板總成中, 非常不良之填充抑或無填充可在刻痕206, 208之位置被觀察。該等對齊標記被置於非關鍵位置, 遠離該板本身或任何聯票, 使得靠近對齊

## 玖、發明說明

標記之疊層散掉沒有什麼重要。

### 5.1.4 第二疊層週期

5 底板面板利用來自第一疊層週期之具有電力心總成的不同之高速與低速層以第9圖顯示順序堆疊及對齊以銅做成模型的心而被形成。如第9圖中顯示者，在高速層相鄰處，一高速層之接地層面對相鄰高速層之高速軌跡，而以二片3313，50.6%樹脂含量之N6000-21的b級玻璃板被插入。相鄰的低速層以二片被插入之b級板被堆疊，但其材料具有60.3%樹脂含量。在接地層L15與被疊層為電力回送層10 L16之中間玻璃層間，三片1080，60.3%樹脂含量之N6000-21的b級玻璃板被插入。相同的配置被插入層L19與L20間。四片這種玻璃板被插入二個中間電力心總成(介於層L17與L18間)之間。

15 一旦以銅做成模型之心與b級板被堆疊及對齊，該材料堆疊被置於裝訂壓器。整個堆疊在製造商所推薦的疊層條件下被裝訂。

在材料堆疊冷卻後，通孔在底板被鑽入，且整個總成以一盞斯銅被電鍍。然後填襯被做成模型，且保護罩被添加以完成該板。然後連接器以壓迫裝配至該板之適當位置20 以完成底板總成。

### 5.1.5 鑽孔週期

由於材料堆疊之厚度與多個金屬填襯在導孔之製作時被鑽穿，該鑽孔錐可能變熱。此提高玻璃變得夠熱以讓鑽孔錐「旋轉」死填襯或傳導填襯之機率。旋轉填襯係指填

## 玖、發明說明

襯在鑽孔壓力下由玻璃散掉疊層或被撕掉而毀損該板並可能將之破壞。

為避免旋轉填襯，該較佳的鑽孔週期與該板本身已被設計以保持鑽孔錐冷卻。該鑽孔被規劃程式以對每一關鍵的導孔實施「多啄孔」之鑽孔週期。該鑽孔錐之第一次啄孔將板穿透至介於層L17與L18之大約中間處，即板的中間。由於介於層L17與L18間之厚度約為24mil，在設定此啄孔的深度有相當的誤差餘地。然而，該第一次啄孔不是恰在傳導層結束處是重要的，因此可能致使鑽孔錐為了第二次啄孔被插入時會傷及銅填襯。

在第一次啄孔後，該鑽孔錐由該部分導孔簡短地被抽出，讓熱由鑽孔錐與部分導孔消散。然後鑽孔錐在同一位置實施第二次啄孔，此次穿透至板的底部。

若每塊板或每批板之板厚度差異太顯著，為該第一次啄孔之預設深度規劃鑽孔可能還不夠。在此情形中，該面板的不需用到的部位可被分段及測量以就每塊板或每批板各別地調整鑽孔深度。

### 5.1.6 偷取

每一高速與低速層實際需要用來形成傳信軌跡之鍍銅很少(見第20圖)。另一方面，每一這些層與接地層共用心(見第27圖)，其使用原本鍍在心上大量之銅。由於銅覆蓋之此不均勻，其已被發現做成模型後之心易於捲曲而很難使用。而且，其已發現在裝訂處理之際，高速與低速軌跡易於朝向板的邊緣稍微移入，形成最終面板之不對齊的結

## 玖、發明說明

果。偷取亦有助於維持整片板之一致的介質厚度，此提供較佳阻抗均勻性之優點。

為對抗此問題，該較佳實施例在傳信層單子中使用「偷取」。在目前的揭示中，偷取包含一模型(如第20圖中之模型240)，在該板之免於軌跡與免於導孔的區域具有未連接銅之高坪。由於該等較佳實施例避免層交換之導孔，該板之非連接器區域一般為免於導孔的且適於偷取之做法。

第23圖顯示來自第20圖之面板200的一放大段落以較佳地顯示偷取之做法。高速層上之偷取模型240以柵格模型被佈置。每一「點」為一50mil直徑之銅高坪。這些點以柵格模型之中心對中心75mil相隔。在該高速層上，一150mil之間隔在偷取模型與最近的軌跡或導孔間被維持。在該低速層上，一100mil之間隔在偷取模型與最近的軌跡或導孔間被維持，此為在同一層或相鄰的低速層上均可。同時，就相鄰的低速層(L13/L14對與L21/L22對)而言，其偷取模型如第25圖顯示之「星點」型態般地被相互交插。

### 5.1.7 流壩

在每一層上，板區外之面板被設計有流壩250(見第20圖)。該流壩阻擋樹脂在裝訂之際流到面板外面，而迫使樹脂儘可能地填充板模型內之孔洞。但流壩未完全停止樹脂之流動—受控制的流儘可能地維持該樹脂而不至於在該板外層邊緣將由該面板被路由之位置創造壓力。此步驟或信會降低板外層邊緣在路徑選擇之際散掉疊層之機會。

### 5.2 混合疊層設計



## 玖、發明說明

在混合疊層設計中高速層之較佳的心組成與在雙疊層週期設計的心組成相同。然而，低速心與電力心是不同的。每一低速或電力心係由1080 57.5%(低速)或63.5%(電力)樹脂含量之N4000-6做成。電力心由二片玻璃板做成，及  
5 低速心由二片玻璃板做成。

其已被發現雙疊層週期可用N4000-6避免，原因在於材料流動與再流動比N6000-21容易很多。因而，一旦該等心已如就雙疊層週期設計所描述地被弄得粗糙，所有的心被堆疊以便裝釘。用於高速心之b級板與就疊層週期設計  
10 所描述的板相同。二片57.5%1080 N4000-6之玻璃板被置於相鄰的低速心間。三片63.5%1080 N4000-6之玻璃板被置於相鄰的低速與電力心間。及四片63.5%1080 N4000-6被置於二電力心間。

### 5.2.1 疊層週期

15 單一疊層週期被使用以裝釘混合式面板。疊層條件如製造商所推薦地被使用。

### 5.2.2 淚滴形填襯構造

類似雙疊層週期設計者，應事先注意混合式設計以大大地降低旋轉填襯之可能性。FR4因鑽孔之熱而咸信比  
20 N6000更容易重新流動，且此增加旋轉填襯在材料堆疊之FR4部位的傾向。類似雙疊層週期設計者，多啄孔之鑽孔週期被使用。但除此之外，低速層中之信號填襯被形成淚滴形填襯，即每一低速填襯以一「半填襯」被增大以取代第一填襯而形成淚滴形填襯。該淚滴被導向連接於該填襯

## 玖、發明說明

之軌跡。第24圖顯示一淚滴形填襯240之構造。

淚滴形或加大尺寸之填襯有時在低成本之板中使用以補償不良的鑽孔容差。但本發明人相信此為在不需要淚滴形填襯來補償不良的鑽孔處理的此種填襯之首要使用，其中在鑽孔之際該容差允許該導孔朝向淚滴之端部偏置。此較強壯的填襯在鑽孔之際抵抗旋轉方面就是好的很。

### 5.2.3鑽孔週期

使用三次分離的啄孔之一種多啄取鑽孔週期對混合式設計是較佳的。三次的啄孔允許鑽孔機在進入板之FR4部位前冷卻一次及在離開入板之FR4部位後冷卻一次。

該第一次啄孔之較佳結束點為在介質層中介於HS4(層L09)與在層L10之下的數位接地層間(見第8圖)。此結束點被選擇以確保在層L09之任何填襯已經被鑽穿，且因而不會在第二次啄孔時被旋轉。同時，當該鑽孔機就第二次啄孔被插入時，其將在L10遭遇固態銅或空的導孔空間，但不是填襯。

類似的考慮導向之較佳結束點為在介質層中介於信號號x2(層L22)與在層L23之下的數位接地層間。

一般熟習本技藝者將了解此處被教習的觀念可以很多其他有利方法被修改為特定的應用。雖然特定的高速與低速介質材料在較佳實施例中被使用，為較厚、被埋入的電力分配層使用不同介質材料或不同樹脂含量之原理可被適應於其他材料與材料堆疊。該材料堆疊不需如較佳實施例顯示地對其中心對稱。作為另一例子下，為差別對藉由將

## 玖、發明說明

之圍繞通孔分割而選擇路徑通過接地通孔之原理可適應於非AMP HS3連接器幾何所使用之連接器模型。雖然一底板實施例已被揭示，此處被教習之觀念相等地應用於如中間層之相互連接配置。以及在其他設計中，分派信號層至各別交換裝配卡之觀念可被逆轉，而分派信號層至各別線路卡。

雖然本說明書在數處稱到「一個」、「某一」、「另一」或「一些」，此並不一定意謂此說法被用到相同的實施例，或者該特點只應用於單一實施例。

### 10 【圖式簡單說明】

第1圖包含高速路由器之方塊圖；

第2圖顯示在一線路卡進入路由器及在另一線路卡離開路由器之一可能的交通路徑；

第3圖顯示依據本發明一實施例之路由器底板電路板的外部配置；

第4圖顯示與第3圖相同的配置，具有相疊的內部差別配對的軌跡用於為一線路卡與一交換裝配卡 (switching fabric card) 間之連接選擇路徑；

第5圖顯示通過一路由器底板之卡片連接器區域的數對高速差別信號軌跡；

第6圖顯示在被連接於一對信號變形修正之一路由器底板的傳信層上之一對高速信號軌跡，在一軌跡中具有一迴路以使軌跡長度相等；

第7圖顯示一路由器底板之一電源層的面板罩；

## 玖、發明說明

第7A圖包含第7圖之罩的放大段，顯示一隔離斷流器被用以隔離來自路由器卡片電力之機械設備電力；

第7B圖包含第7圖之罩的放大段，顯示圍繞該電力層之一防護環；

5 第8圖以斷面圖顯示依據本發明之混合介質實施例的路由器底板之完整材料堆疊；

第9圖以斷面圖顯示依據本發明之單一介質材料實施例的路由器底板之完整材料堆疊；

10 第10圖顯示通過一路由器底板高速傳信層之一段落的斷面圖，說明依據本發明一實施例之軌跡/接地層/介質層組配；

第11圖顯示一差別信號之理想的眼圖；

第12圖顯示一差別信號之完全開啟的眼圖；

15 第13圖顯示一非較佳的眼圖，顯示底板在沒有第15圖之裁剪後端頭(Stub)時所預期得到者；

第14圖顯示第15圖顯示之信號通孔以3.125GHz作業的路由器底板之典型眼圖；

第15a與15b圖每一個以斷面顯示依據本發明二實施例之路由器底板之一信號通孔與一接地孔；

20 第16-19圖顯示與第15a與15b圖之信號通孔有用的之各種填襯與間隙組配；

第20圖用於路由器底板中之高速傳信層的面板罩；

第21圖顯示一路由器底板之部分斷面圖，說明較短的差別對如何連接於較淺的傳信層及較長的差別對如何連接

## 玖、發明說明

於較深的傳信層；

第22a與22b圖分別顯示一個二疊層週期處理之第一個疊層週期之放大與組裝圖；

第23圖包含第20圖之罩的放大部位，顯示在一實施例5中所使用的偷取；

第24圖顯示在路由器底板之數位接地層用之面板罩；

第25圖顯示二相鄰低速傳信層用之偷取；以及

第26圖顯示在低速傳信層上用之一淚滴信號填襯。

### 【圖式之主要元件代表符號表】

20...路由器	50...線路卡
22...Gigabit乙太網路埠	51...入口電路
30...線路卡	52...10 Gigabit乙太網路埠， 出口電路
31...電路	53...序列並列轉換器
32...出口電路	54...埠
33...序列並列轉換器	55...連接器
34...埠	56...埠
34a...差別對	56a...差別對
35...連接器	57...插座
36...埠	60...線路卡
37...插座	62...OC-192POS埠
39...連接器	64...出口埠
40...線路卡	66...出口埠
44...埠連接，入口埠	70...交換裝配
46...埠連接，出口埠	

## 玖、發明說明

70a...交換裝配卡	114c...孔
71...交換器	116a...差別對
73...序列並列轉換器	116b...差別對
75...連接器	118a...差別對
77...插座	118b...差別對
80...路徑處理模組(RPM)	120a...信號腳通孔
82...埠連接	120b...信號腳通孔
84...埠連接	122a...每一腳通孔
90...控制匯流排	122b...每一腳通孔
92...排程匯流排	122c...每一腳通孔
100...底板	124a...差別對
102...差別對	124b...差別對
104...差別對	126a...通孔
106...差別對	126b...通孔
108...差別對	126c...通孔
110...段	130...迴路結合
112a...孔	131...通孔群組
112b...孔	132...通孔群組
112c...孔	133...斷流器
112d...孔	134...銅防護環
112e...孔	135...濠溝
112f...孔	136...電力層
114a...孔	140...高速層
114b...孔	142a...差別對

## 玖、發明說明

- |             |                |
|-------------|----------------|
| 142b...差別對  | 180...數位接地通孔   |
| 144a...接地層  | 181...通孔       |
| 144b...接地層  | 182...通孔       |
| 146a...心材料  | 184...通孔       |
| 146b...心材料  | 186...通孔       |
| 148a...b級材料 | 200...面板       |
| 148b...b級材料 | 202...標記       |
| 150...底板    | 204...標記       |
| 152...通孔    | 206...凹痕       |
| 154...軌跡    | 208...凹痕       |
| 156...通孔    | 210...電力心      |
| 158...通孔    | 220...序列並列轉換器  |
| 160...軌跡    | 221...序列並列轉換器  |
| 162...通孔    | 222...序列並列轉換器序 |
| 164...端頭    | 224...列並列轉換器   |
| 166...端頭    | 225...序列並列轉換器  |
| 170...傳信通孔  | 226...序列並列轉換器  |
| 171...信號通孔  | 230...中間總成     |
| 172...填襯    | 240...模型       |
| 174...填襯    | 250...流壩       |
| 176...填襯    | 260...滴形填襯     |
| 178...填襯    |                |

## 肆、中文發明摘要

一種高速、高電力模組式路由器被揭示。與為了電力分配使用光學底板傳信與/或匯流排棒之慣常設計相反的是，所揭示的實施例在一共同底板中組合高電力、低雜訊之電力分配。所揭示的底板特點允許底板在數片高速傳信層上分佈之電氣差別對上以2.5 Gbps以上傳信。相當厚的電力分配層被埋入底板內，被數位接地層與其他遮蔽特點由該等高速傳信層被遮蔽。使用此底板之一種路由器提供了咸信習知技藝無法達成之績效與經濟性水準。

## 伍、英文發明摘要

A high-speed, high-power modular router is disclosed. As opposed to conventional designs using optical backplane signaling and/or bus bars for power distribution, the disclosed embodiments combine high-power, low-noise power distribution with high-speed signal routing in a common backplane. Disclosed backplane features allow backplane signaling at 2.5 Gbps or greater on electrical differential pairs distributed on multiple high-speed signaling layers. Relatively thick power distribution layers are embedded within the backplane, shielded from the high-speed signaling layers by digital ground layers and other shielding features. A router using such a backplane provides a level of performance and economy that is believed to be unattainable by the prior art.



## 拾、申請專利範圍

1. 一種模組式路由器，包含：

一單一電氣底板被額定以一電源分配5000瓦之電力至被連接於該底板之模組，該底板進一步包含多個高速序列差別傳信軌跡對用於承載被連接於該底板之

5 模組間傳信的封包資料，該等多個差別傳信軌跡對能以總合方式支援至少以500Gigabits/秒之速度通過該底板之資料傳信。
2. 如申請專利範圍第1項所述之路由器，其中該底板亦被額定以一第二電源同步分配5000瓦之電力至被連接於
- 10 該底板之模組。
3. 如申請專利範圍第2項所述之路由器，其中該底板包含數片電力層以如申請專利範圍所述地分配電力、數片接地層、及數片高速傳信層包含該等高速序列差別傳信軌跡對，該等電力層位於靠近該底板中心且被接地
- 15 層由該等高速傳信層被隔離，每一高速傳信層被接地層由其他高速傳信層彼此隔離。
4. 如申請專利範圍第3項所述之路由器，其中每一電力層具有之厚度至少為該等電氣軌跡與接地層之厚度的三倍。
- 20 5. 如申請專利範圍第3項所述之路由器，其中該等底板進一步包含至少二低速傳信層，該等低速傳信層被插入該等高速傳信層與該等接地層間。
6. 如申請專利範圍第3項所述之路由器，每一電力層包含一傳導性防護環與該底板之邊緣相鄰，且與該電力層

## 拾、申請專利範圍

之中心傳導區之直流電成電氣式之絕緣。

7. 如申請專利範圍第1項所述之路由器，具有一底盤接地，其中每一傳導性防護環被連接至該底盤接地。
8. 一種路由器，包含：
  - 5           一第一種數捆輸入/輸出卡片，每一片具有一第一底板電氣連接器集以接收及傳輸封包資料傳信，與一第二底板電氣連接器集以接收電力；
    - 一第二種數片交換裝配卡，每一片具有一第一底板電氣連接器集以接收及傳輸封包資料傳信，與一第二底板電氣連接器集以接收電力；
    - 10           一單一電氣底板具有槽能與該等第一及第二種數片卡片之底板電氣連接器集偶配，該底板具有：
      - 數片高速傳信層，每一層被埋於一對接地層間，該高速傳信層包含電氣差別對連接對應於該等第一種
      - 15           卡片之該第一底板電氣連接器集的槽至對應於該等第二種卡片之該第一底板電氣連接器集的槽，以及
      - 至少二電力層被埋入於該等高速傳信層間且被接地層由該等高速傳信層隔離，該等電力層被連接至該等第一與第二數片卡片之第二底板電氣路由器集，且
      - 20           被額定以分配至少5000瓦電力至該等數片卡片。
9. 如申請專利範圍第8項所述之路由器，其中該等高速傳信層軌跡能一起支援以至少500 Gigabits/秒之組合速度通過該底板之封包資料傳信。
10. 如申請專利範圍第8項所述之路由器，其中該等高速傳

## 拾、申請專利範圍

信層軌跡能一起支援以至少 1000 Gigabits/秒之組合速度通過該底板之封包資料傳信。

- 5 11. 如申請專利範圍第 8 項所述之路由器，其中該等至少二電力層包含第一與第二供應層及第一與第二回送層，全部被介質材料之層隔離，該等第一與第二供應層相鄰，該第一回送層與該第一供應層相鄰，且該第二回送層與該第二供應層相鄰，該路由器進一步包含第一與第二電源被耦合至該底板，該第一電源電氣式地被連接至該等第一供應與回送層，該第二電源電氣式地被連接至該等第二供應與回送層。
- 10 12. 如申請專利範圍第 11 項所述之路由器，其中每一電力層具有之厚度至少為該等電氣軌跡與接地層之厚度的三倍。
- 15 13. 如申請專利範圍第 11 項所述之路由器，其中該等底板進一步包含至少二低速傳信層，該等低速傳信層被插入該等高速傳信層與該等接地層間。
- 20 14. 如申請專利範圍第 11 項所述之路由器，其中用於該捆輸入/輸出卡片之槽被配置於該底板上之一第一機架內，用於該等交換裝配卡片之槽被配置於該底板上之一第二機架內，且該等第一與第二機架被隔開，使得在該等接地層上該等第一與第二機架間之空間可被用作為一主要電力分配路徑。
15. 如申請專利範圍第 14 項所述之路由器，其中該第一電源耦合至該底板而與該等槽之第二機架的一端部相鄰

## 拾、申請專利範圍

，且其中該第二電源耦合至該底板而與該等槽之第二機架的相反端部。

5 16. 如申請專利範圍第8項所述之路由器，進一步包含一受力空氣單元能強化通過該捆輸入/輸出卡片與該等交換裝配卡片之空氣流，該受力空氣單元在受力空氣電力連接器處被電氣式地連接至該底板並透過該等電力層接收電力。

10 17. 如申請專利範圍第16項所述之路由器，其中該等電力層包含被做成模型之絕緣特徵品與該等受力空氣電力連接器相鄰，該等絕緣特徵品提高通過該等受力空氣電力連接器之一電力路徑的電阻。

18. 如申請專利範圍第8項所述之路由器，每一電力層包含一傳導性防護環與該底板之邊緣相鄰，且與該電力層之中心傳導區之直流電成電氣式之絕緣。

15 19. 如申請專利範圍第18項所述之路由器，具有一底盤接地，其中每一傳導性防護環被連接至該底盤接地。

20. 一種路由器，包含：

20 一第一種數捆輸入/輸出卡片，每一片具有一第一底板電氣連接器集以接收及傳輸封包資料傳信，與一第二底板電氣連接器集以接收電力；

一第二種數片交換裝配卡，每一片具有一第一底板電氣連接器集以接收及傳輸封包資料傳信，與一第二底板電氣連接器集以接收電力；

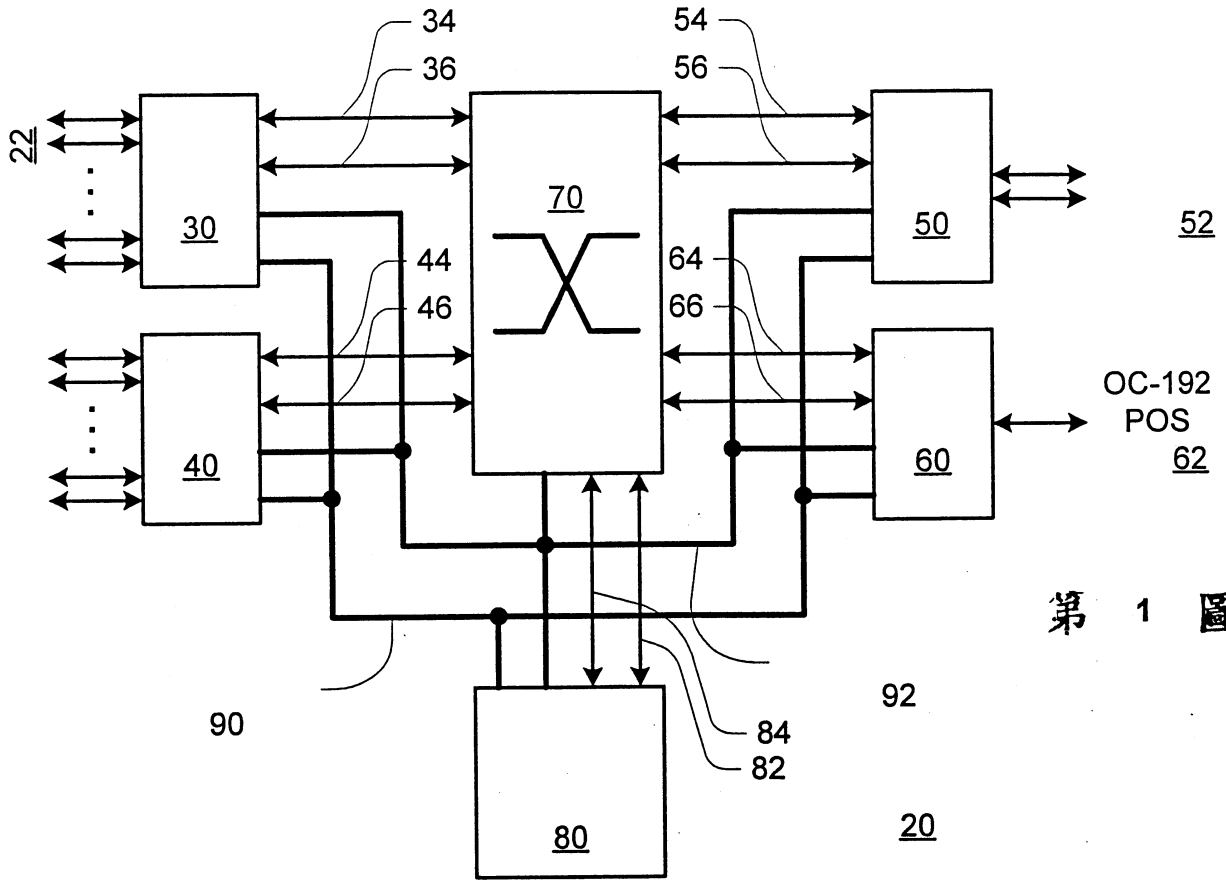
一單一電氣底板具有槽能與該等第一及第二種數

## 拾、申請專利範圍

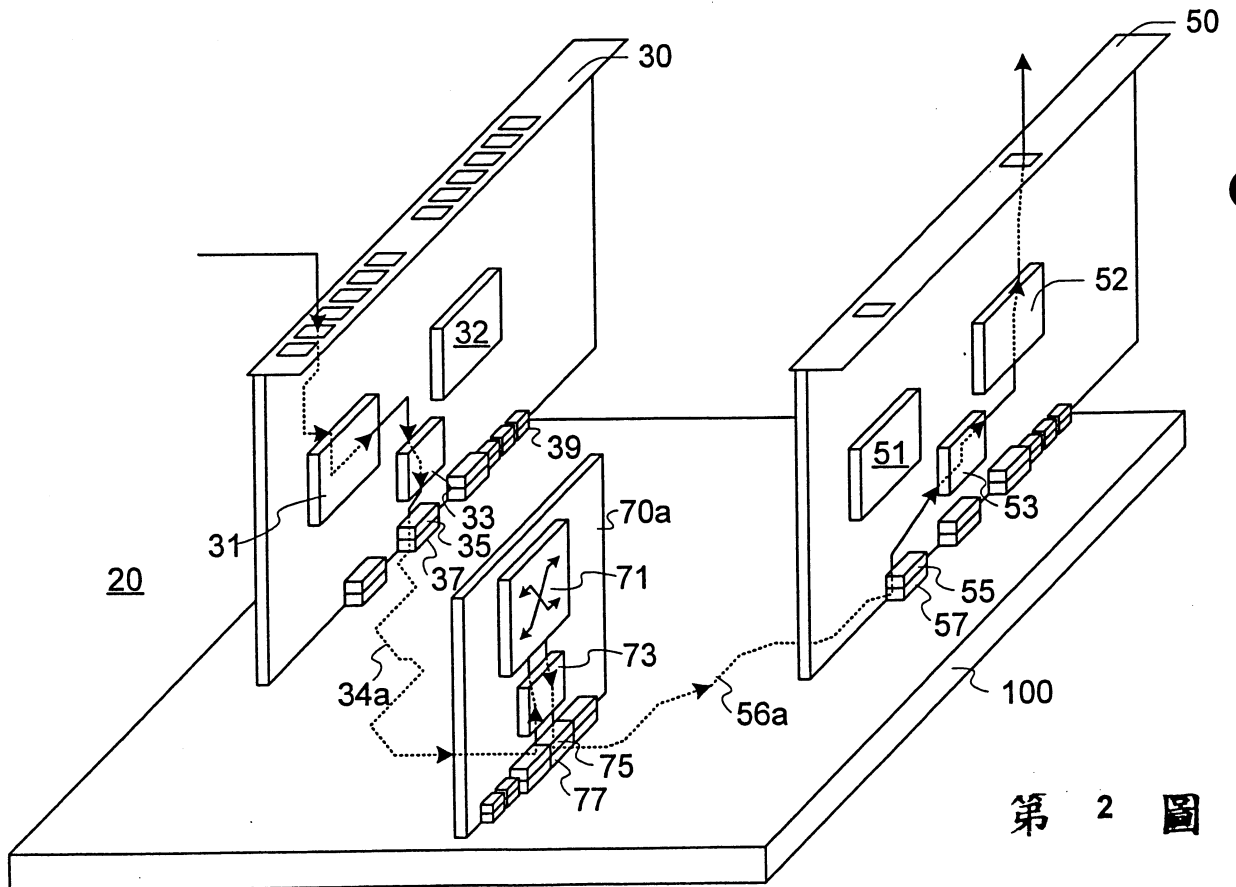
片卡片之底板電氣連接器集偶配，該底板具有：

數片高速傳信層，每一層被埋於一對接地層間，  
該高速傳信層包含電氣差別對連接對應於該等第一種  
卡片之該第一底板電氣連接器集的槽至對應於該等第  
5 二種卡片之該第一底板電氣連接器集的槽，其中該等  
高速傳信層軌跡能一起支援以至少500 Gigabits/秒之組  
合速度通過該底板之封包資料傳信，以及

至少二電力層被埋入於該等高速傳信層間且被接  
地層由該等高速傳信層隔離，該等電力層被連接至該  
10 等第一與第二數片卡片之第二底板電氣路由器集。

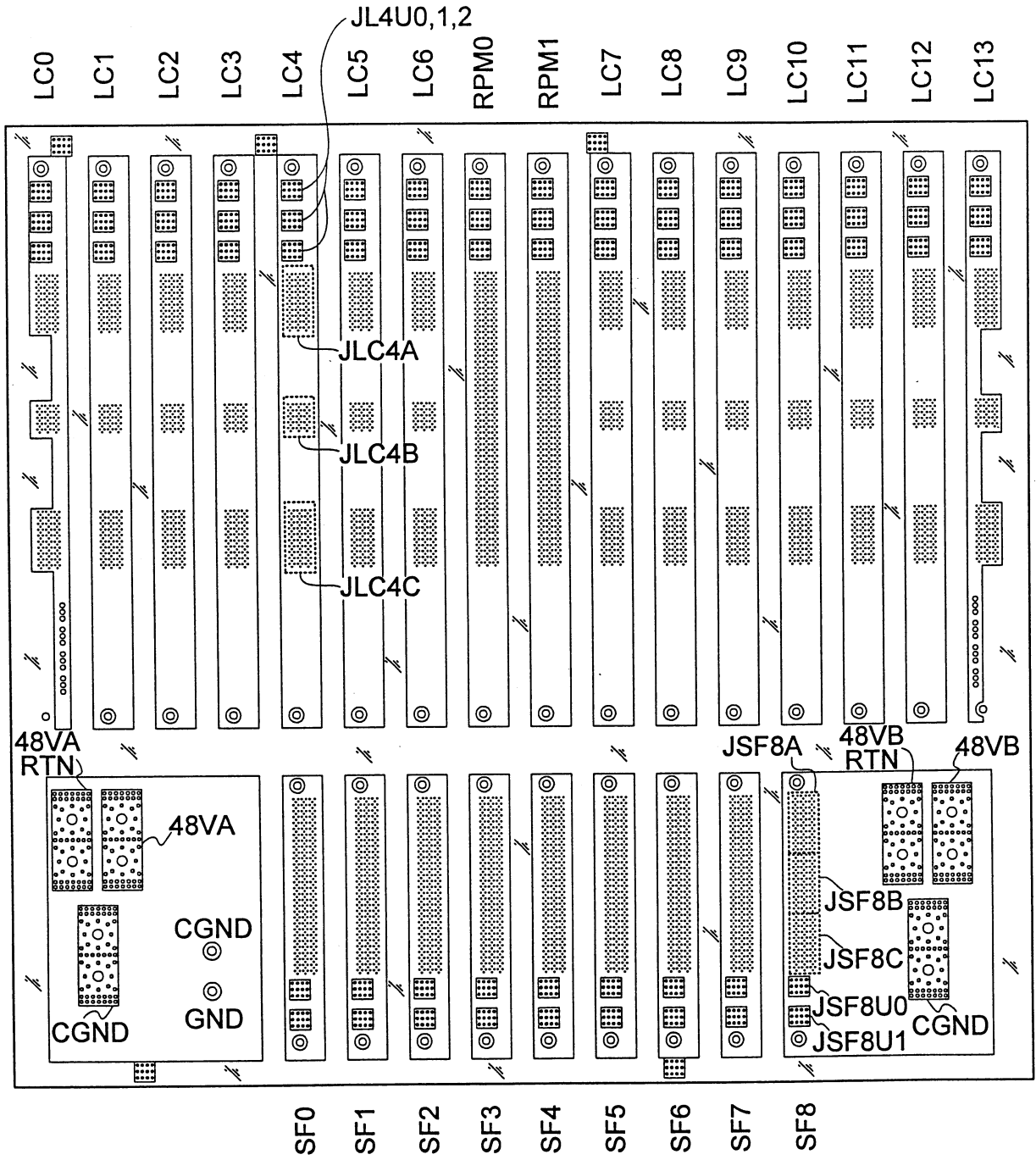


第 1 圖

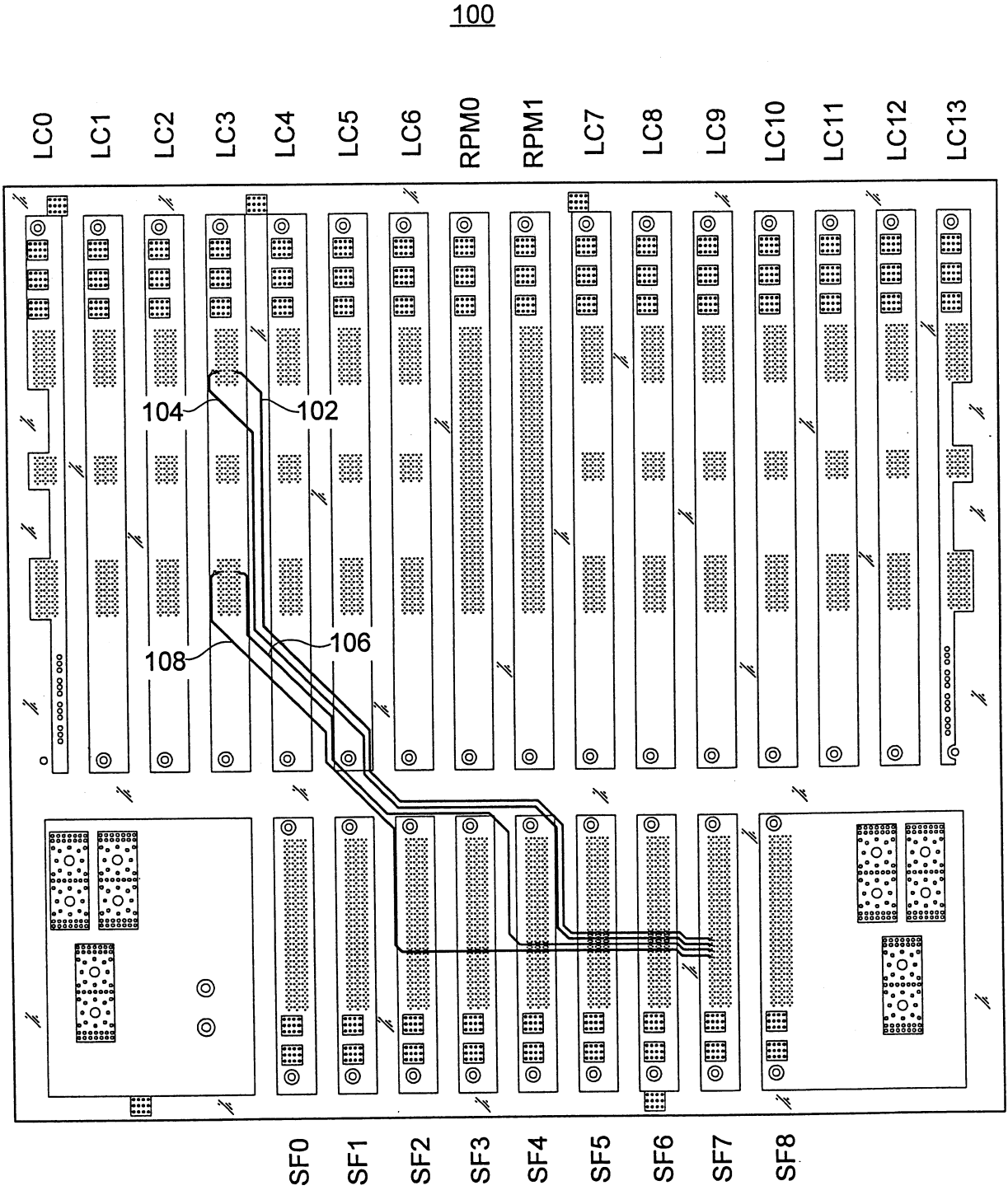


第 2 圖

100



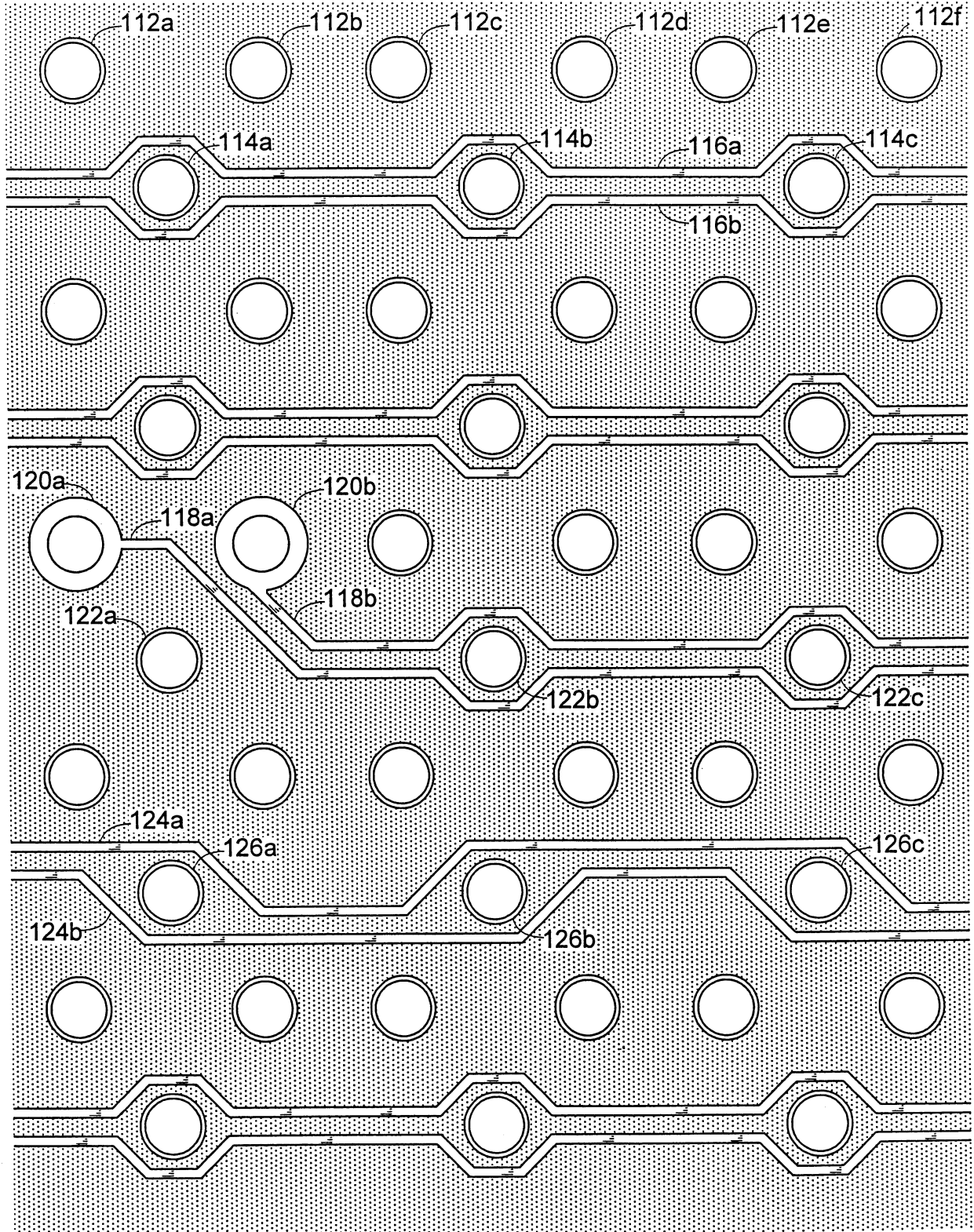
第 3 圖



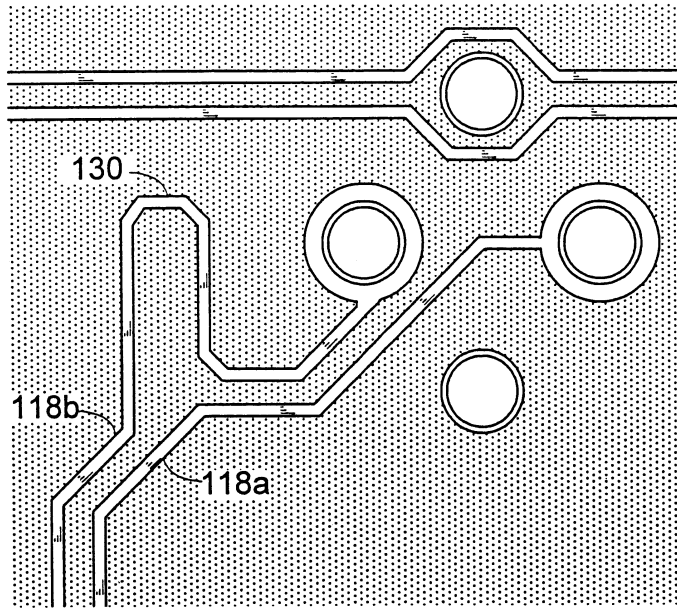
第 4 圖



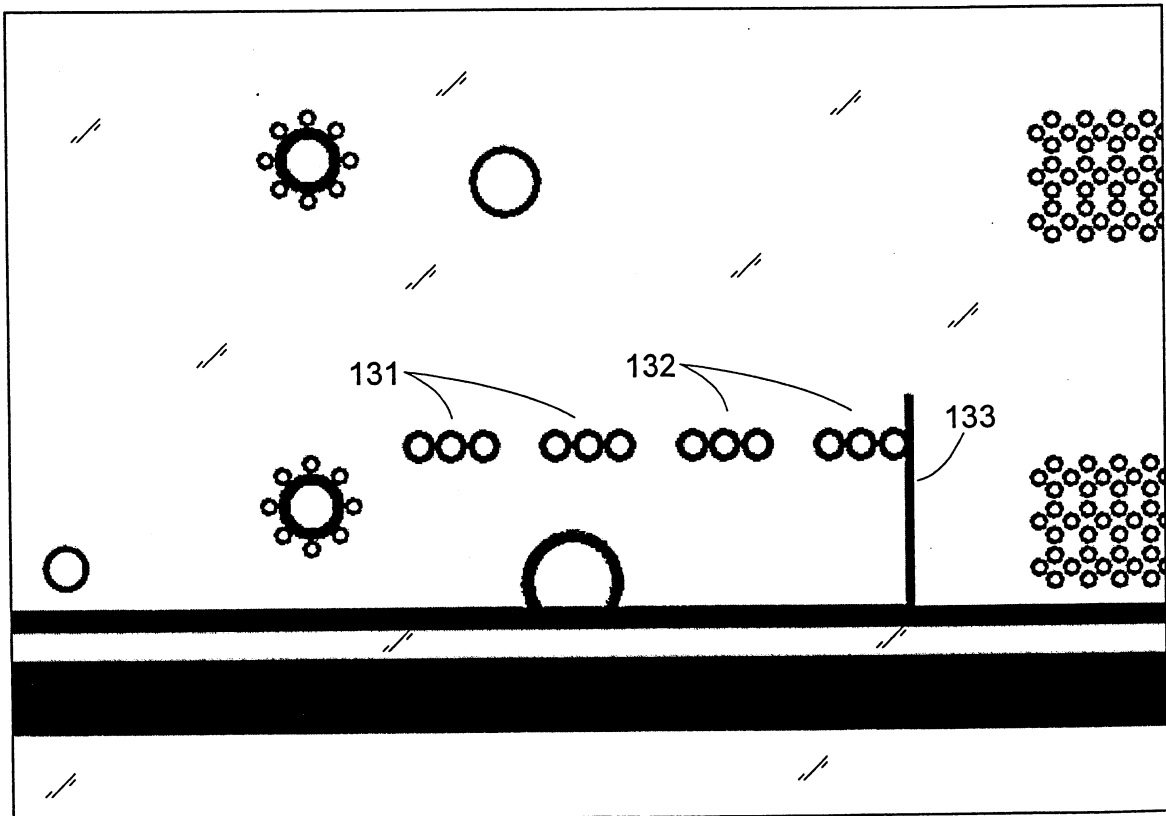
110



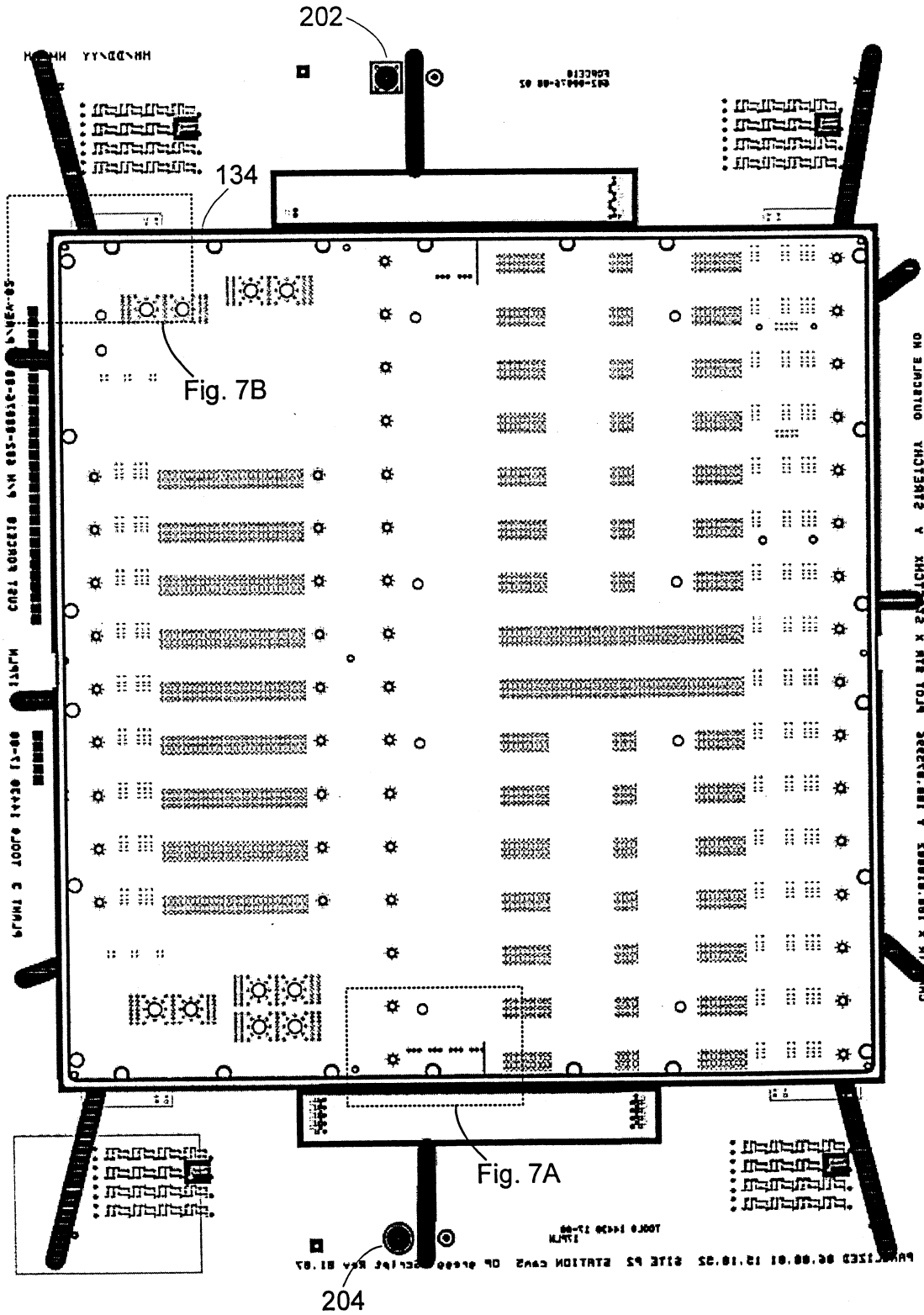
第 5 圖



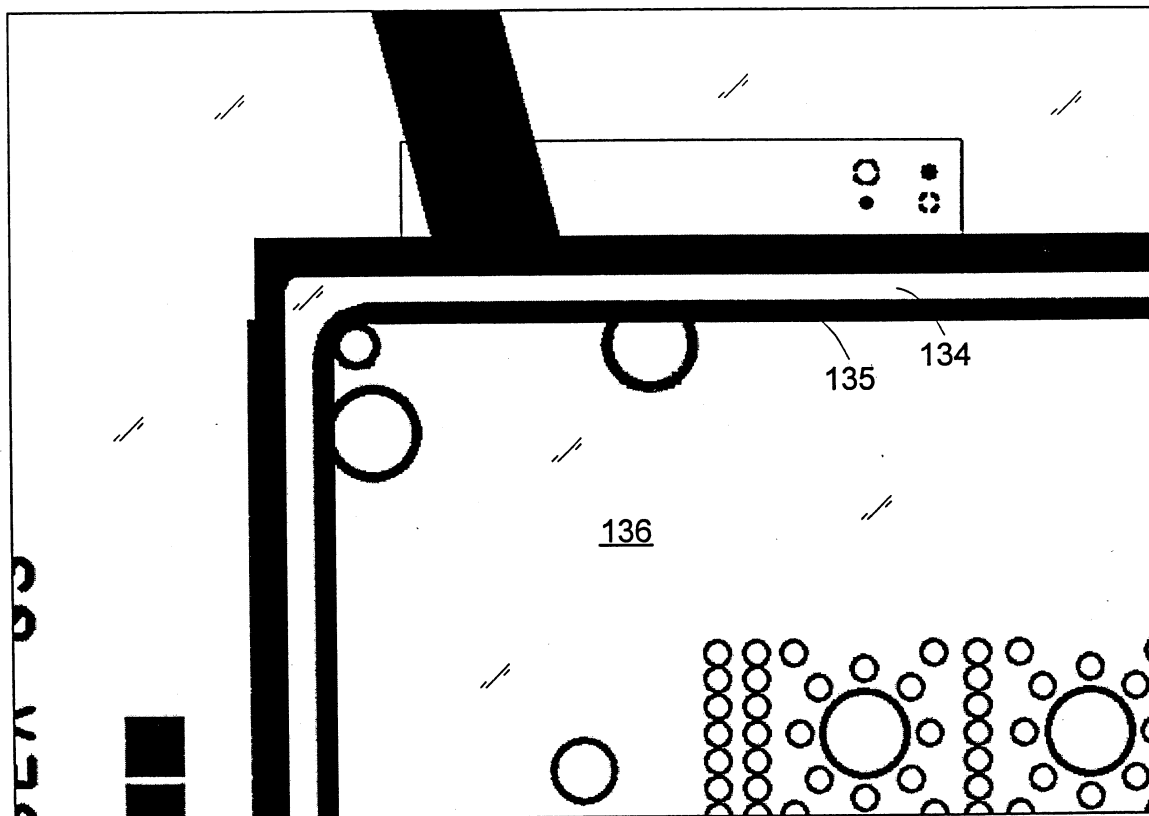
第 6 圖



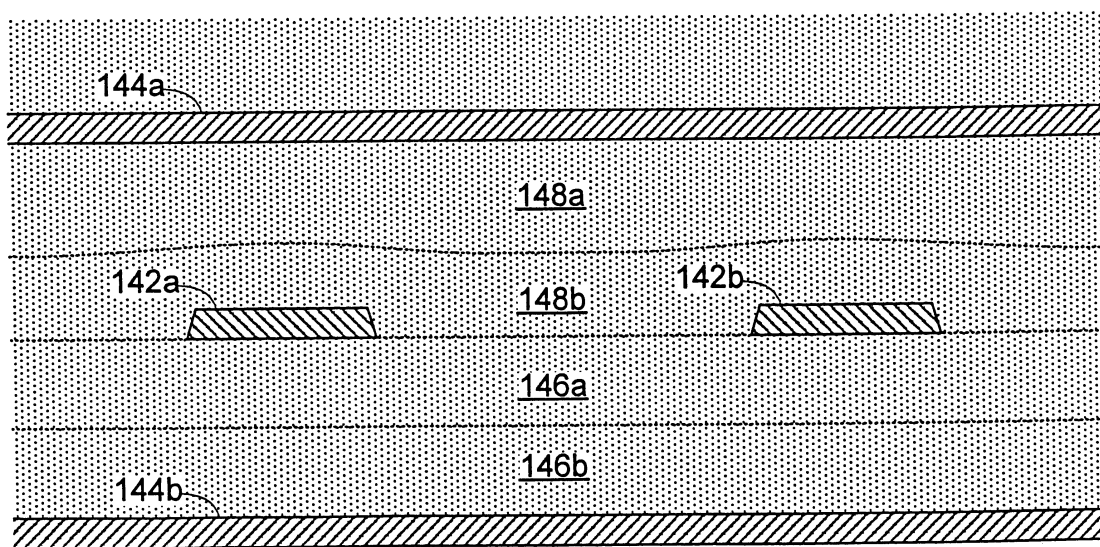
第 7A 圖



第 7 圖



第 7B 圖



140

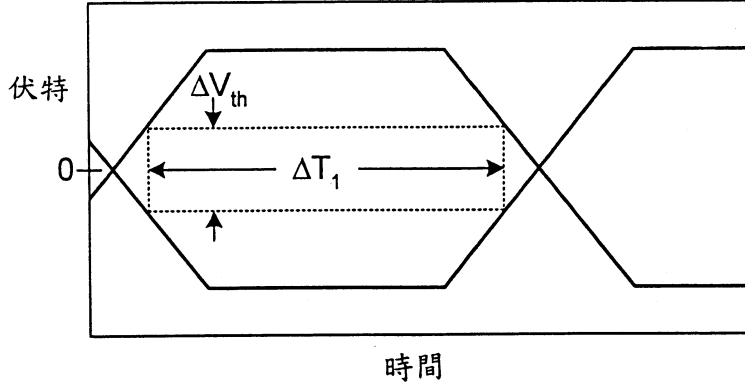
第 10 圖

傳導層			8/18	絕緣層	
層數	厚度	型式		型式	厚度
L01 --{	2.0	Foil/Plating		Mask	0.7
	1.2	Pads		B-stage	5.4
L02	1.4	GND		Core	7.5
L03	1.4	HS1		B-stage	6.9
L04	1.4	GND		Core	7.5
L05	1.4	HS2		B-stage	6.9
L06	1.4	GND		Core	7.5
L07	1.4	HS3		B-stage	6.9
L08	1.4	GND		Core	7.5
L09	1.4	HS4		B-stage	6.9
L10	1.4	GND		Core	7.5
L11	1.4	HS5		B-stage	6.9
L12	1.4	GND		LS Core	5.0
L13	1.4	Signal x1		LS B-stage	4.0
L14	1.4	Signal y1		LS Core	5.0
L15	1.4	GND		LS B-stage	6.0
L16	5.6	A 48V rtn		LS Core	6.0
L17	5.6	A 48V dc		LS B-stage	8.8
L18	5.6	B 48V dc		LS Core	6.0
L19	5.6	B 48V rtn		LS B-stage	6.0
L20	1.4	GND		LS Core	5.0
L21	1.4	Signal y2		LS B-stage	4.0
L22	1.4	Signal x2		LS Core	5.0
L23	1.4	GND		B-stage	6.9
L24	1.4	HS6		Core	7.5
L25	1.4	GND		B-stage	6.9
L26	1.4	HS7		Core	7.5
L27	1.4	GND		B-stage	6.9
L28	1.4	HS8		Core	7.5
L29	1.4	GND		B-stage	6.9
L30	1.4	HS9		Core	7.5
L31	1.4	GND		B-stage	6.9
L32	1.4	HS10		Core	7.5
L33	1.4	GND		B-stage	5.4
L34 --{	1.2	Pads	Mask	0.7	
	2.0	Foil/Plating			

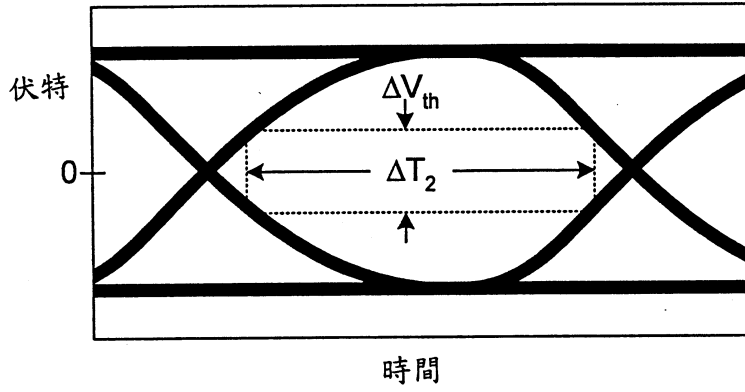
第 8 圖

層數	傳導層		9/18	絕緣層	
	厚度	型式		型式	厚度
L01 --{	2.0	Foil/Plating		Mask	0.7
	1.2	Pads		B-stage	5.4
L02	1.4	GND		Core	7.5
L03	1.4	HS1		B-stage	6.5
L04	1.4	GND		Core	7.5
L05	1.4	HS2		B-stage	6.5
L06	1.4	GND		Core	7.5
L07	1.4	HS3		B-stage	6.5
L08	1.4	GND		Core	7.5
L09	1.4	HS4		B-stage	6.5
L10	1.4	GND		Core	7.5
L11	1.4	HS5		B-stage	6.5
L12	1.4	GND		Core	7.5
L13	1.4	Signal x1		B-stage	4.0
L14	1.4	Signal y1		Core	7.5
L15	1.4	GND		Lam 2 B-stg	9.0
L16	5.6	A 48V rtn		Lam 1 B-stg	8.5
				Core	6.0
L17	5.6	A 48V dc		Lam 1 B-stg	8.5
				Lam 2 B-stg	12.0
L18	5.6	B 48V dc		Lam 1 B-stg	8.5
				Core	6.0
L19	5.6	B 48V rtn		Lam 1 B-stg	8.5
				Lam 2 B-stg	9.0
L20	1.4	GND		Core	7.5
L21	1.4	Signal y2		B-stage	4.0
L22	1.4	Signal x2		Core	7.5
L23	1.4	GND		B-stage	6.9
L24	1.4	HS6		Core	7.5
L25	1.4	GND		B-stage	6.9
L26	1.4	HS7		Core	7.5
L27	1.4	GND		B-stage	6.9
L28	1.4	HS8		Core	7.5
L29	1.4	GND		B-stage	6.9
L30	1.4	HS9	Core	7.5	
L31	1.4	GND	B-stage	6.9	
L32	1.4	HS10	Core	7.5	
L33	1.4	GND	B-stage	5.4	
L34 --{	1.2	Pads	Mask	0.7	
	2.0	Foil/Plating			

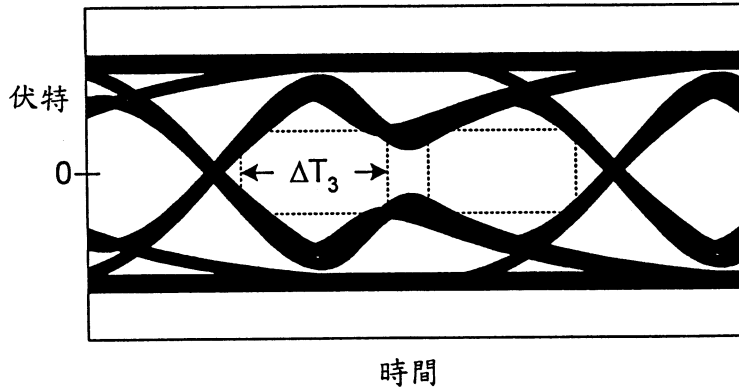
第 9 圖



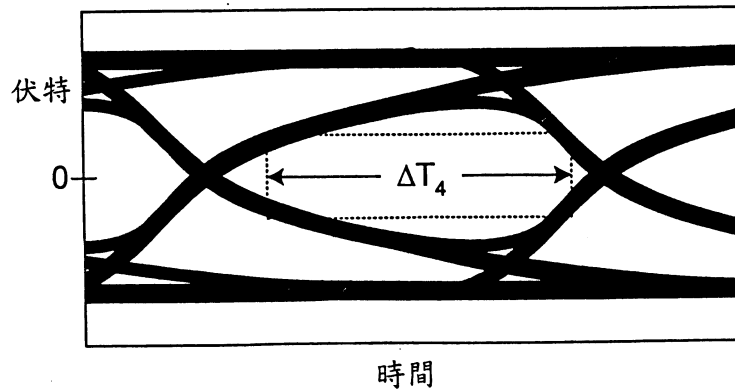
第 11 圖



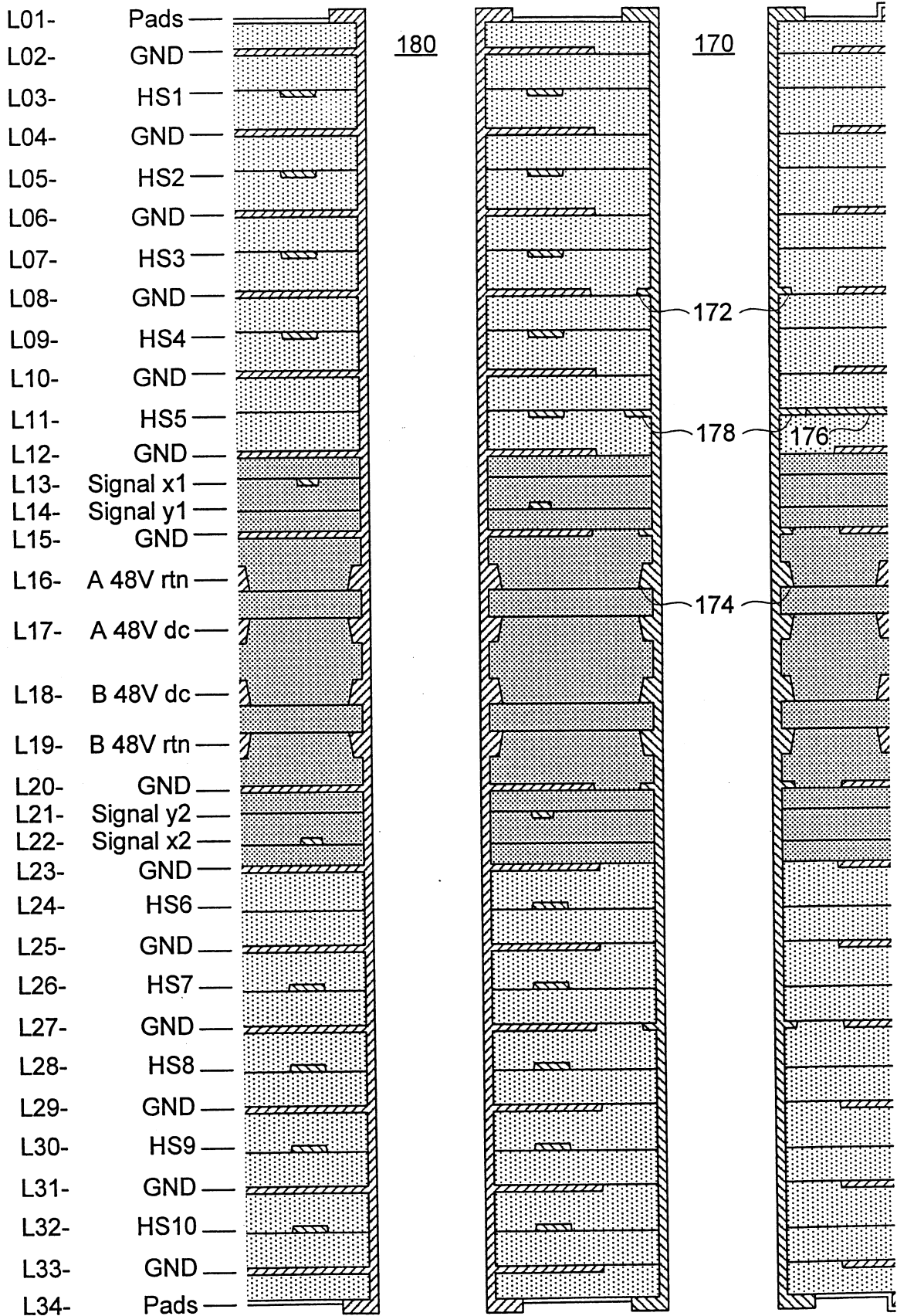
第 12 圖



第 13 圖

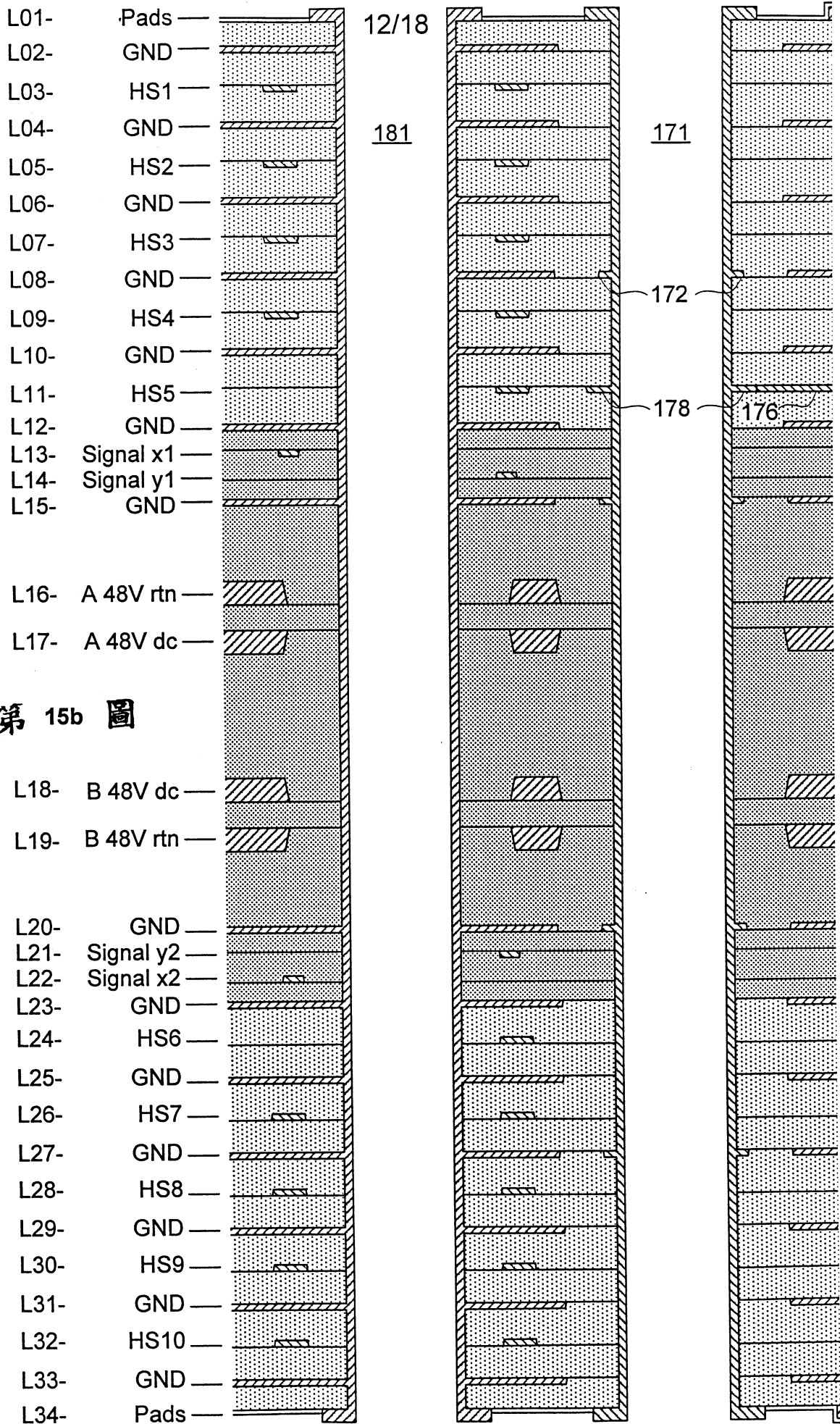


第 14 圖

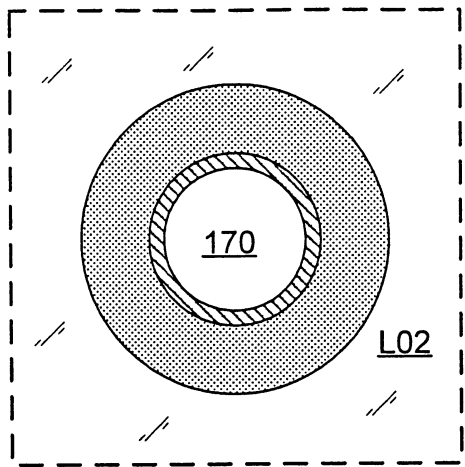


第 15a 圖

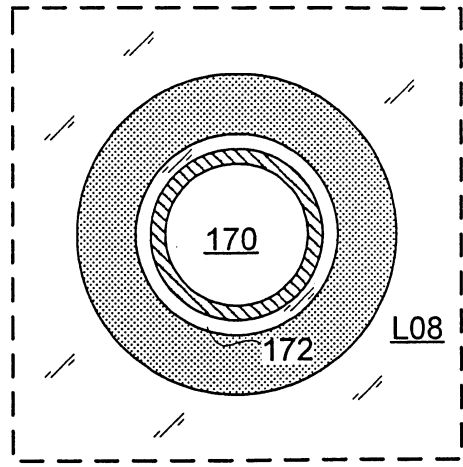




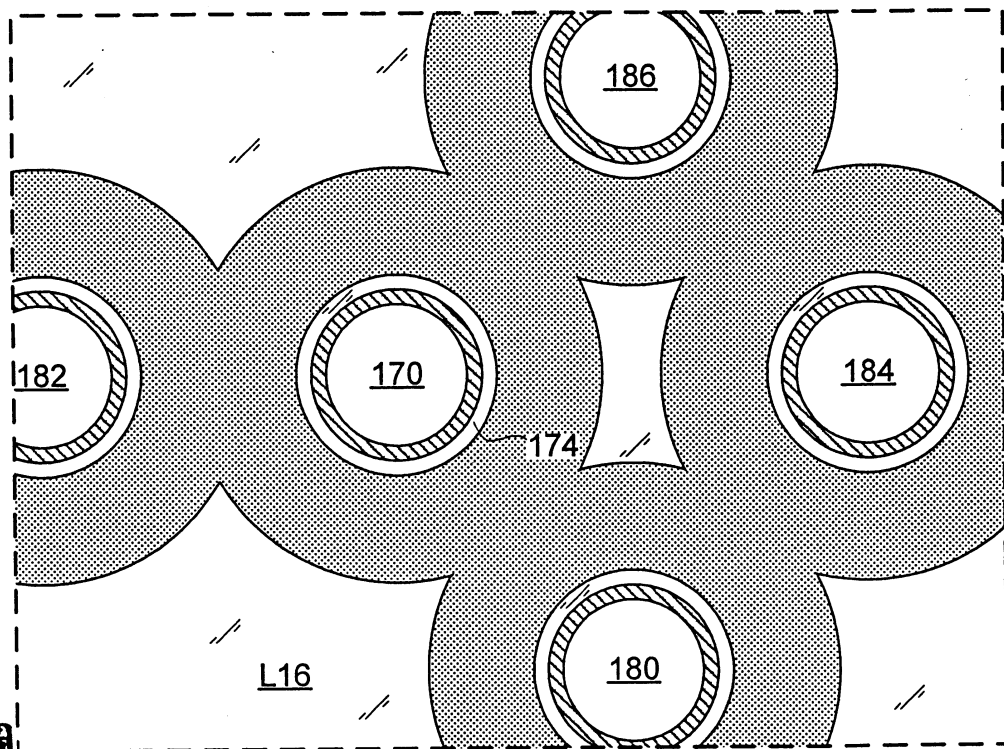
第 15b 圖



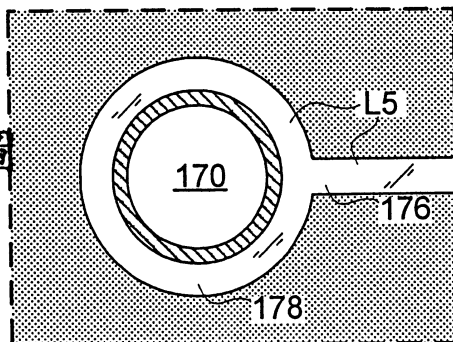
第 16 圖



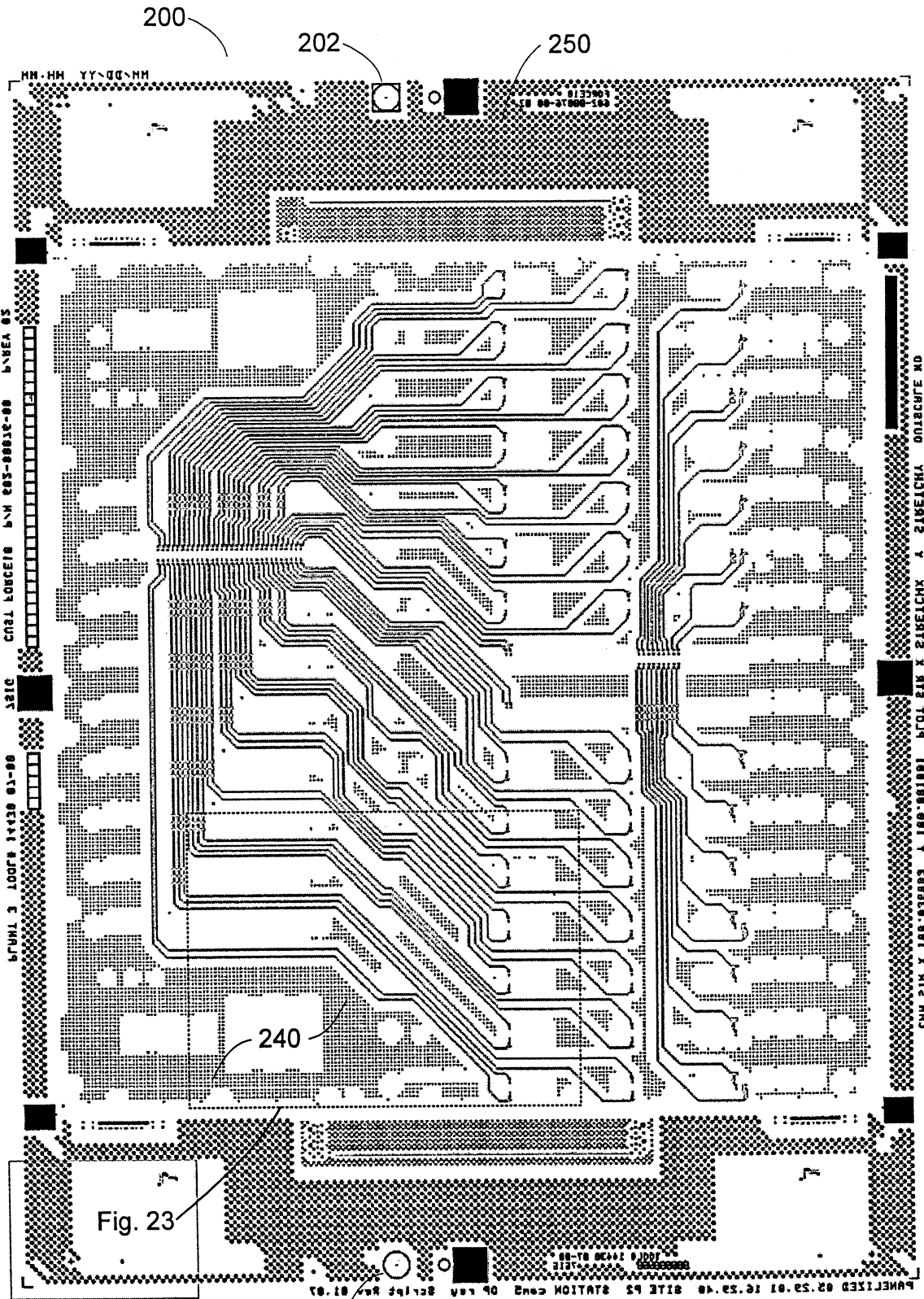
第 17 圖



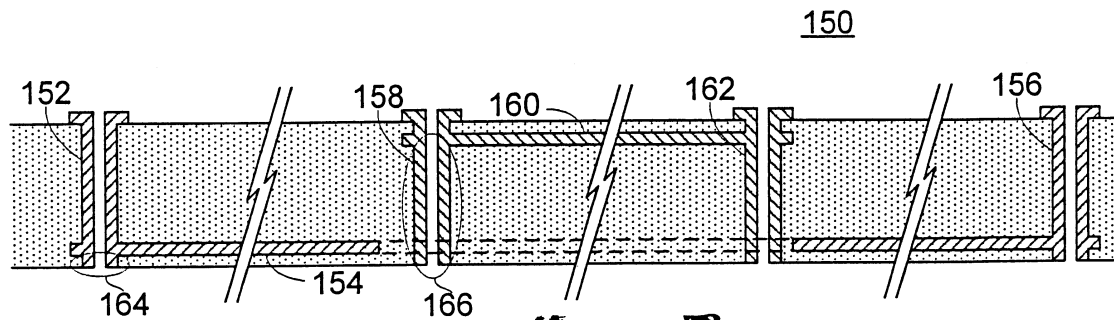
第 18 圖



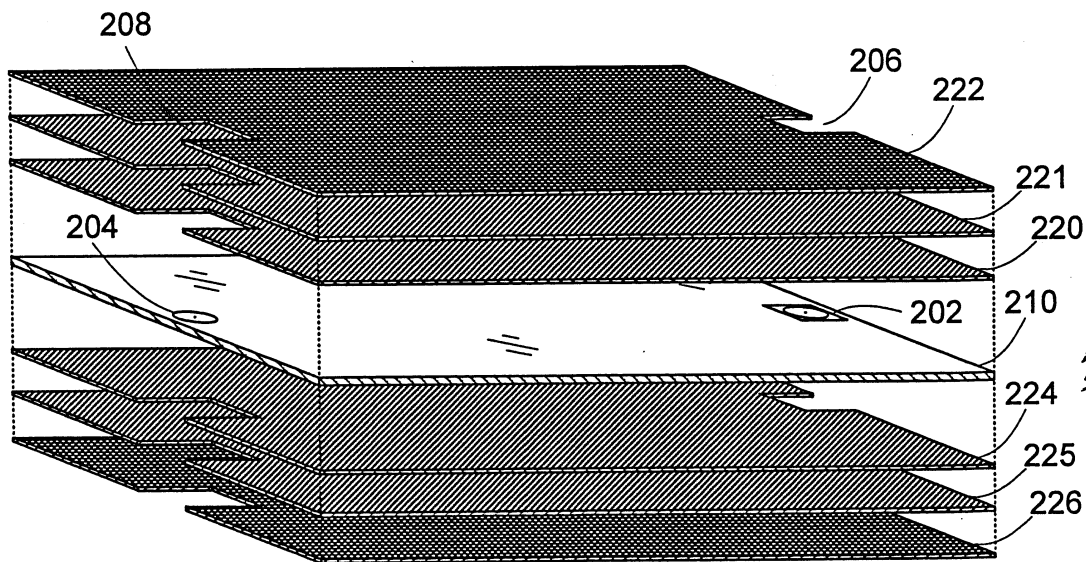
第 19 圖



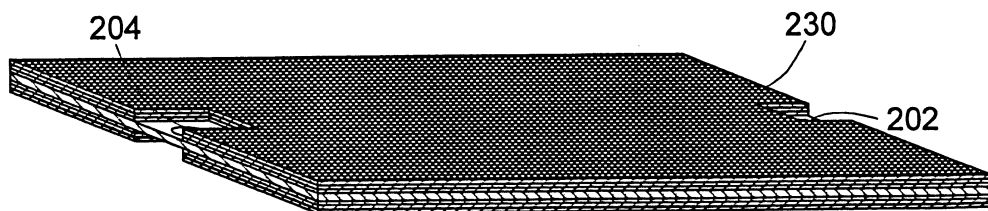
204 第 20 圖



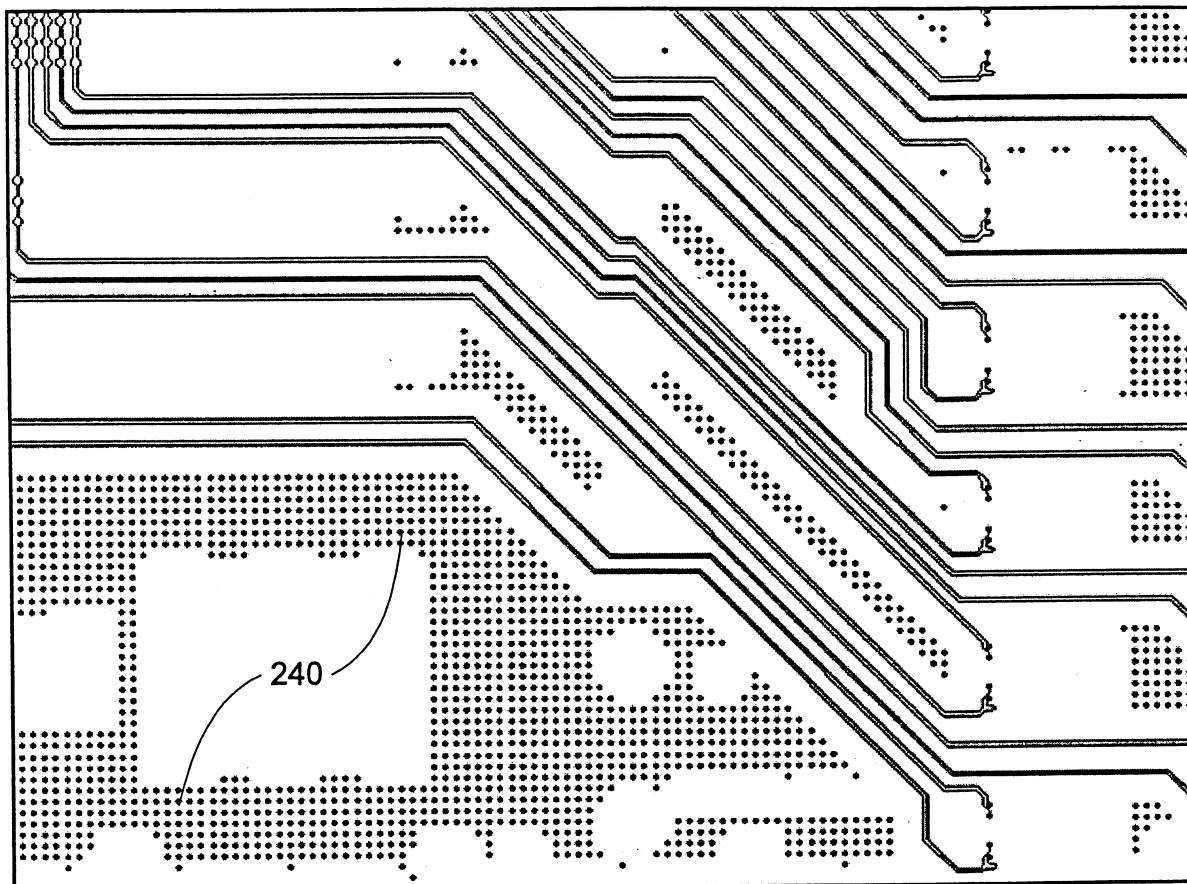
第 21 圖



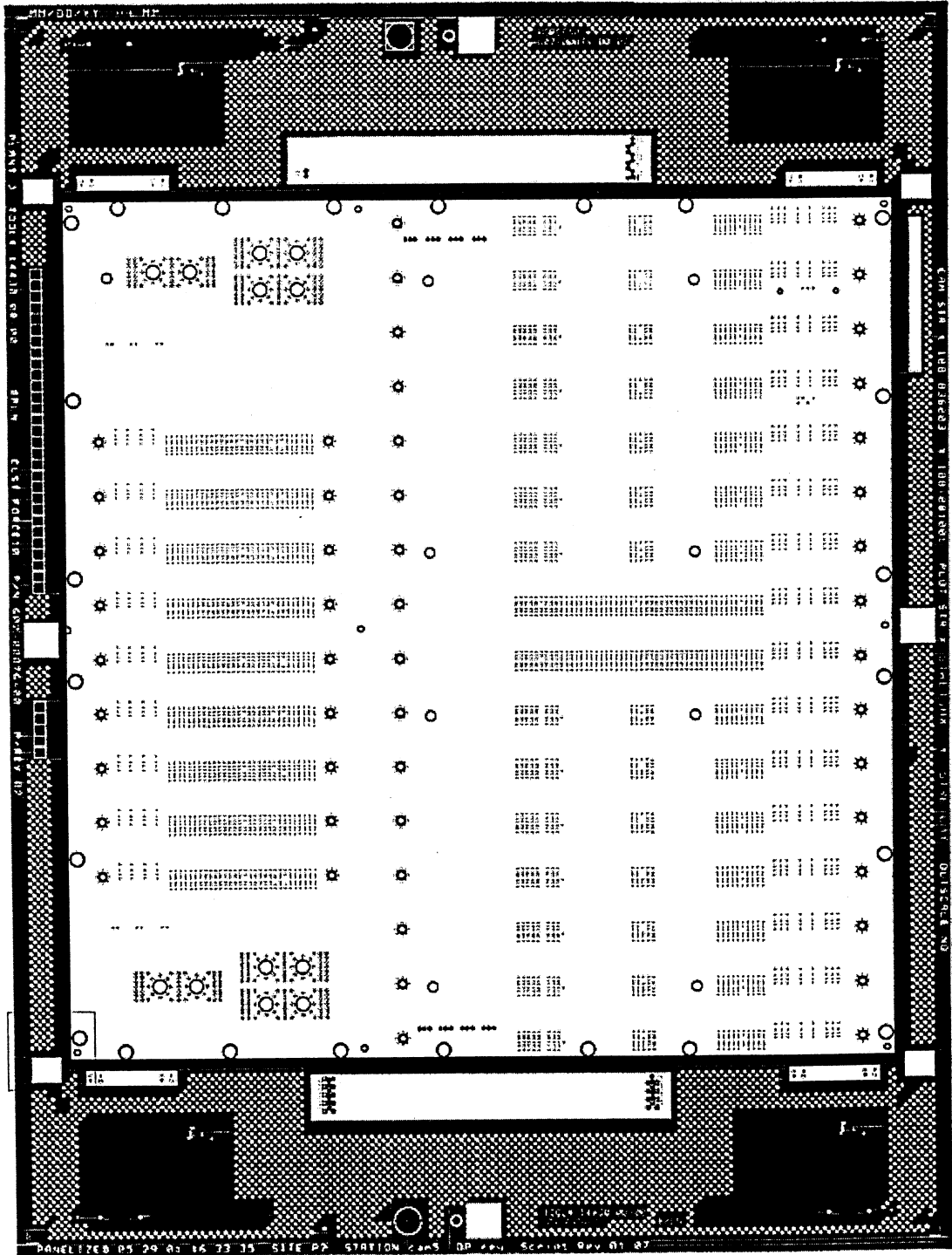
第 22a 圖



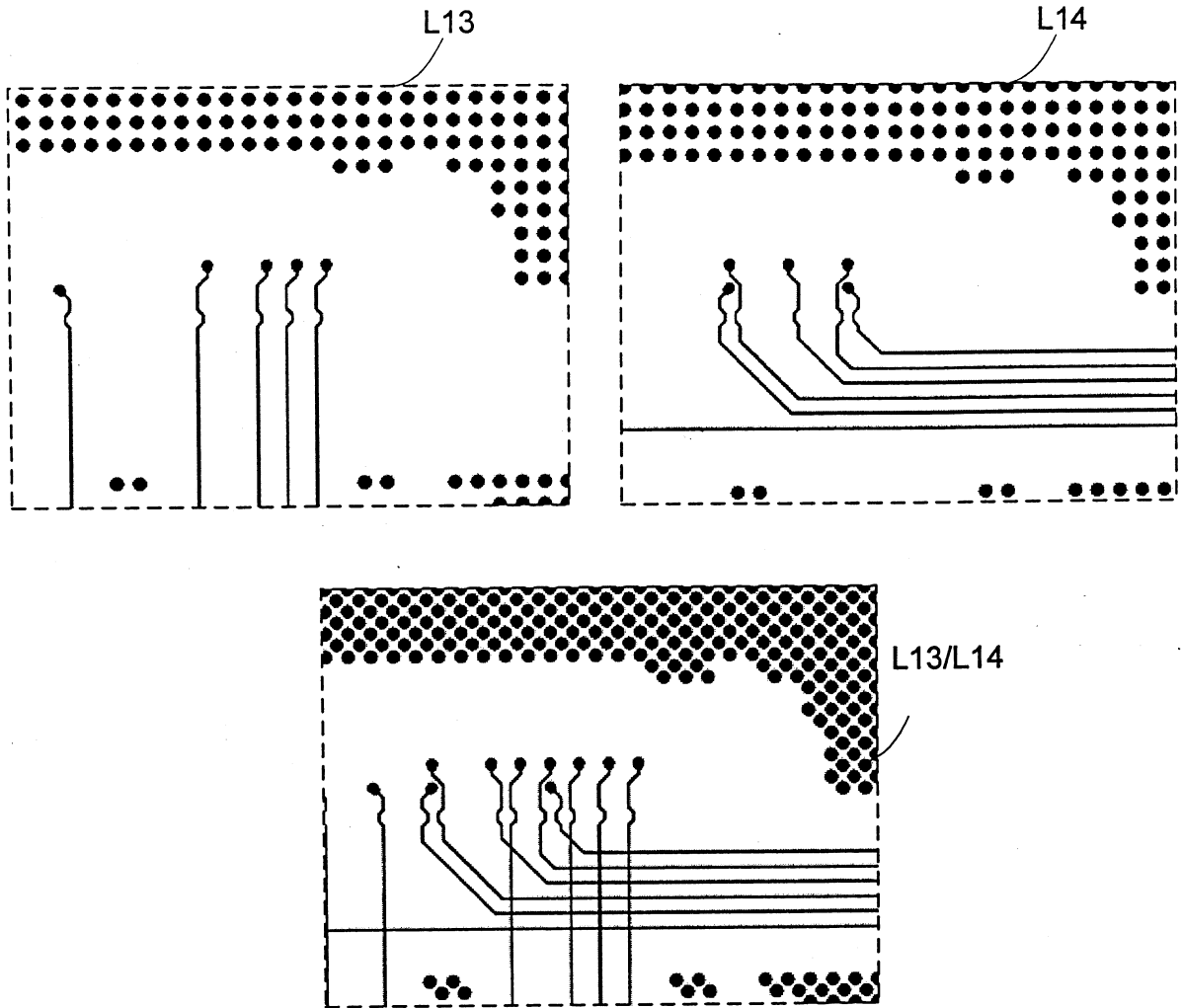
第 22b 圖



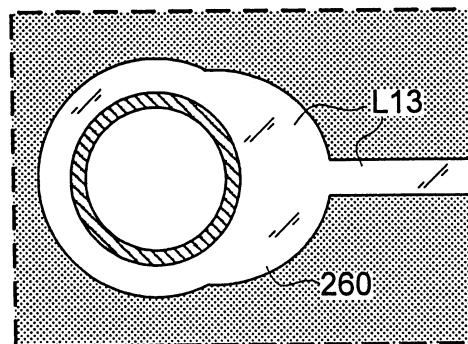
第 23 圖



第 24 圖



第 25 圖



第 26 圖

陸、(一)、本案指定代表圖為：第  3  圖

(二)、本代表圖之元件代表符號簡單說明：

100...底板

柒、本案若有化學式時，請揭示最能顯示發明特徵的化學式：