



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2019년02월11일
(11) 등록번호 10-1946350
(24) 등록일자 2019년01월31일

(51) 국제특허분류(Int. Cl.)
G02F 1/133 (2006.01) G09G 3/36 (2006.01)
(21) 출원번호 10-2013-0004836
(22) 출원일자 2013년01월16일
심사청구일자 2018년01월10일
(65) 공개번호 10-2014-0092600
(43) 공개일자 2014년07월24일
(56) 선행기술조사문헌
KR1020110025604 A
KR1020040038729 A
JP2008287032 A
KR1020090045088 A

(73) 특허권자
엘지디스플레이 주식회사
서울특별시 영등포구 여의대로 128(여의도동)
(72) 발명자
이주영
경기 과천시 후곡로 50, 419동 1802호 (금촌동, 후곡마을아파트)
(74) 대리인
특허법인천문

전체 청구항 수 : 총 10 항

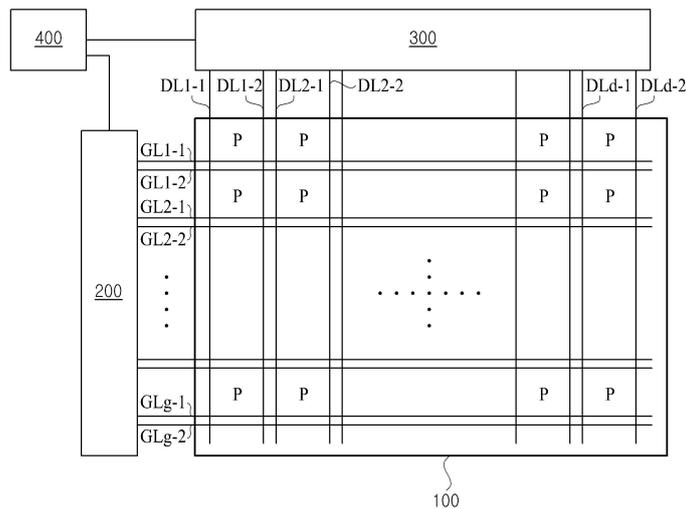
심사관 : 김민수

(54) 발명의 명칭 액정패널 및 이를 이용한 액정표시장치와 그 구동방법

(57) 요약

본 발명은 액정표시장치에 관한 것으로서, 특히, 하나의 픽셀에 형성되는 두 개의 데이터라인으로 공급되는 두 개의 데이터전압과, 두 개의 게이트라인으로 공급되는 두 개의 게이트온전압을 이용하여 액정을 구동할 수 있는, 액정패널 및 이를 이용한 액정표시장치와 그 구동방법을 제공하는 것을 기술적 과제로 한다. 이를 위해 본 발명에 따른 액정패널은, 공통전압이 공급되는 공통전극; 제1절연체를 사이에 두고 상기 공통전극 상단에 형성되는 보조픽셀전극; 및 제2절연체를 사이에 두고 상기 보조픽셀전극 상단에 형성되며, 데이터라인을 통해 공급된 데이터전압을 이용하여 상기 공통전극과 함께 액정을 구동하기 위한 픽셀전극을 포함하는 픽셀이, 두 개의 게이트라인들과 두 개의 데이터라인들의 교차영역마다 형성되어 있는 것을 특징으로 한다.

대표도 - 도4



명세서

청구범위

청구항 1

공통전압이 공급되는 공통전극;

제1절연체를 사이에 두고 상기 공통전극 상단에 형성되는 보조픽셀전극; 및

제2절연체를 사이에 두고 상기 보조픽셀전극 상단에 형성되며, 데이터라인을 통해 공급된 데이터전압을 이용하여 상기 공통전극과 함께 액정을 구동하기 위한 픽셀전극을 포함하는 픽셀이,

두 개의 게이트라인들과 두 개의 데이터라인들의 교차영역마다 형성되어 있는 것을 특징으로 하는 액정패널.

청구항 2

제 1 항에 있어서,

상기 공통전극은, 블랙매트릭스에 의해 커버되는 제1공통전극과 상기 픽셀의 개구부에 형성되는 제2공통전극을 포함하고,

상기 픽셀전극은, 상기 제2절연체를 사이에 두고 상기 보조픽셀전극에 대응되게 형성되는 제1픽셀전극과 상기 픽셀의 개구부에 형성되는 제2픽셀전극을 포함하며,

상기 제2공통전극으로 공급된 상기 공통전압과, 상기 제2픽셀전극으로 공급된 상기 데이터전압에 의해 상기 액정이 구동되는 것을 특징으로 하는 액정패널.

청구항 3

제 1 항에 있어서,

상기 두 개의 데이터라인들 중 제1데이터라인과 상기 픽셀전극 사이에는, 상기 두 개의 게이트라인들 중 제1게이트라인으로 공급되는 게이트온전압에 의해 턴온되는 제1트랜지스터가 형성되어 있고,

상기 제1데이터라인과 상기 보조픽셀전극 사이에는, 상기 두 개의 게이트라인들 중 제2게이트라인으로 공급되는 게이트온전압에 의해 턴온되는 제3트랜지스터가 형성되어 있으며,

상기 두 개의 데이터라인들 중 제2데이터라인과 상기 보조픽셀전극 사이에는, 상기 제1게이트라인으로 공급되는 게이트온전압에 의해 턴온되는 제2트랜지스터가 형성되어 있는 것을 특징으로 하는 액정패널.

청구항 4

공통전압이 공급되는 공통전극, 제1절연체를 사이에 두고 상기 공통전극 상단에 형성되는 보조픽셀전극, 및 제2절연체를 사이에 두고 상기 보조픽셀전극 상단에 형성되며, 데이터라인을 통해 공급된 데이터전압을 이용하여 상기 공통전극과 함께 액정을 구동하기 위한 픽셀전극을 포함하는 픽셀이, 두 개의 게이트라인들과 두 개의 데이터라인들의 교차영역마다 형성되어 있는 액정패널;

상기 데이터라인들로 데이터전압들을 출력하기 위한 데이터 드라이버; 및

게이트온전압을 상기 게이트라인들로 순차적으로 출력하기 위한 게이트 드라이버를 포함하는 액정표시장치.

청구항 5

제 4 항에 있어서,

상기 두 개의 데이터라인들 중 제1데이터라인과 상기 픽셀전극 사이에는, 상기 두 개의 게이트라인들 중 제1게이트라인으로 공급되는 게이트온전압에 의해 턴온되는 제1트랜지스터가 형성되어 있고,

상기 제1데이터라인과 상기 보조픽셀전극 사이에는, 상기 두 개의 게이트라인들 중 제2게이트라인으로 공급되는 게이트온전압에 의해 턴온되는 제3트랜지스터가 형성되어 있으며,

상기 두 개의 데이터라인들 중 제2데이터라인과 상기 보조픽셀전극 사이에는, 상기 제1게이트라인으로 공급되는 게이트온전압에 의해 턴온되는 제2트랜지스터가 형성되어 있는 것을 특징으로 하는 액정표시장치.

청구항 6

제 4 항에 있어서,

상기 게이트 드라이버는,

1수평기간 중 제1구동기간에는, 상기 두 개의 데이터라인들 중 제1데이터라인과 상기 픽셀전극 사이에 형성되어 있는 제1트랜지스터 및 상기 두 개의 데이터라인들 중 제2데이터라인과 상기 보조픽셀전극 사이에 형성되어 있는 제2트랜지스터로 게이트온전압을 인가하며,

상기 1수평기간 중 제2구동기간에는, 상기 제1데이터라인과 상기 보조픽셀전극 사이에 형성되어 있는 제3트랜지스터로 게이트온전압을 인가하는 것을 특징으로 하는 액정표시장치.

청구항 7

제 6 항에 있어서,

상기 데이터 드라이버는,

상기 공통전극에 인가되는 공통전압에 대칭되는 파지티브 데이터전압과 네가티브 데이터전압을 상기 제1데이터라인과 상기 제2데이터라인으로 공급하는 것을 특징으로 하는 액정표시장치.

청구항 8

제 7 항에 있어서,

상기 데이터 드라이버는,

기 설정된 기간이 경과하면, 상기 제1데이터라인과 상기 제2데이터라인으로 공급되는 극성을 변경하는 것을 특징으로 하는 액정표시장치.

청구항 9

1수평기간 중 제1구동기간에는, 픽셀에 형성되어 있는 두 개의 데이터라인들 중 제1데이터라인과 픽셀전극 사이에 형성되어 있는 제1트랜지스터 및 상기 두 개의 데이터라인들 중 제2데이터라인과 보조픽셀전극 사이에 형성되어 있는 제2트랜지스터로 게이트온전압을 인가하는 단계; 및

상기 1수평기간 중 제2구동기간에는, 상기 제1데이터라인과 상기 보조픽셀전극 사이에 형성되어 있는 제3트랜지스터로 게이트온전압을 인가하는 단계를 포함하고,

상기 1수평기간 중 상기 제1데이터라인과 상기 제2데이터라인에는 서로 다른 극성의 데이터전압이 입력되며,

상기 픽셀은, 공통전압이 공급되는 공통전극, 제1절연체를 사이에 두고 상기 공통전극 상단에 형성되는 보조픽셀전극, 및 제2절연체를 사이에 두고 상기 보조픽셀전극 상단에 형성되며, 상기 데이터라인을 통해 공급된 데이터전압을 이용하여 상기 공통전극과 함께 액정을 구동하기 위한 픽셀전극을 포함하는 것을 특징으로 하는 액정표시장치 구동방법.

청구항 10

제 9 항에 있어서,

상기 제1데이터라인과 상기 제2데이터라인으로 공급되는 데이터전압들은, 상기 픽셀에 공급되는 공통전압에 대칭되는 것을 특징으로 하는 액정표시장치 구동방법.

발명의 설명

기술 분야

본 발명은 액정표시장치에 관한 것으로서, 특히, 고전압 구동이 가능한, 액정패널 및 이를 이용한 액정표시장치

[0001]

와 그 구동방법에 관한 것이다.

배경 기술

- [0002] 휴대전화, 태블릿PC, 노트북 등을 포함한 다양한 종류의 전자제품에는 평판표시장치(FPD : Flat Panel Display)가 이용되고 있다. 평판표시장치에는, 액정표시장치(LCD : Liquid Crystal Display), 플라즈마 디스플레이 패널(PDP : Plasma Display Panel), 유기발광표시장치(OLED : Organic Electro Luminescence Display) 등이 있으며, 최근에는 전기영동표시장치(EPD : ELECTROPHORETIC DISPLAY)도 널리 이용되고 있다.
- [0003] 평판 표시 장치 중에서, 액정표시장치는 양산화 기술, 구동 수단의 용이성, 고화질의 구현이라는 장점으로 인하여 현재 가장 널리 상용화되고 있다.
- [0004] 액정표시장치는 액정의 열화를 방지함과 아울러 표시 품질을 향상시키기 위하여, 액정패널을 다양한 인버전 방식으로 구동한다. 인버전 방식에는, 프레임 인버전 방식(Frame Inversion System), 라인 인버전 방식(Line Inversion System), 컬럼 인버전 방식(Column Inversion System), 도트 인버전 방식(Dot Inversion System) 또는 Z-인버전(Z-Inversion System) 방식 등이 있다.
- [0005] 도 1은 종래의 액정표시장치의 패널 구성을 나타낸 예시도이며, 도 2는 종래의 액정표시장치의 하나의 픽셀의 등가회로를 나타낸 예시도이다.
- [0006] 종래의 액정표시장치는, 도 1에 도시된 바와 같이, 하나의 데이터라인과 하나의 박막트랜지스터(TFT)를 이용하여, 하나의 픽셀에 데이터전압(Vd)을 충전(Charging)시키고 있다.
- [0007] 해당 픽셀을 구동시키는 데이터전압(Vd)이 데이터라인을 통해 공급될 때, 도 1 및 도 2에 도시된 바와 같이, 게이트라인을 통해 해당 픽셀로 게이트온전압(Vg)이 공급되어, 픽셀에 형성되어 있는 박막트랜지스터가 동작된다. 이에 따라, 해당 픽셀에 있는 스토리지 캐패시터(Cst) 및 액정캐패시터(Clc)에 전압이 충전(Charging)되어, 액정의 광투과율이 변경됨으로써, 영상이 출력된다.
- [0008] 한편, 도 1은 현재 일반적으로 이용되고 있는 Z-인버전(Z-inv.) 방식 또는 컬럼 인버전(Column inv.) 방식에 따라 구동되는 패널의 구조를 나타낸 것이다. 상기한 바와 같이, 액정표시장치에는 다양한 인버전 방식들이 적용될 수 있으나, 소비전력 저감을 위해, 도트 인버전 방식보다는, Z-인버전 방식 또는 컬럼 인버전 방식이 널리 사용되고 있다.
- [0009] 도 3은 종래의 액정표시장치에 적용되는 파형들을 나타낸 예시도로서, Z-인버전 방식 또는 컬럼 인버전 방식 등에서, 공통전압(Vcom)을 기준으로, 대칭되는 데이터전압이 패널로 인가되는 경우에 발생하는 각종 파형들을 나타내고 있다. 특히, 도 3의 (d) 및 (e)에는, 박막트랜지스터의 게이트(Gate) 구동 시, 1V의 전압강하가 발생하는 것을 고려한, 픽셀전압(Vp1 및 Vp2)의 파형이 도시되어 있다.
- [0010] 우선, 도 3의 (a) 및 (b)에는 데이터라인으로 공급되는 데이터전압의 파형이 도시되어 있다. 공통전압(VC)이 7V인 경우, 전압강하를 고려하여 16V의 파지티브 데이터전압(Vd1+) 및 0V의 네가티브 데이터전압(Vd2-)이 이용된다.
- [0011] 다음, 도 3의 (c)에는 게이트라인으로 공급되는 게이트전압(스캔신호)의 파형이 도시되어 있다. 게이트전압은 약 26V의 게이트온전압 및 -5V의 게이트오프전압으로 구성될 수 있다.
- [0012] 다음, 상기한 바와 같은 데이터전압(Vd1+, Vd2-) 및 공통전압에 의해, 도 3의 (d) 및 (e)에 도시된 바와 같이, 데이터전압(Vd)과 공통전압(VC) 간에 8V의 전압차(액정구동전압)가 발생된다. 한편, 액정표시장치에서는 상기한 바와 같이 공통전압(VC)을 기준으로 대칭되는 데이터전압들이 이용되고 있기 때문에, 데이터 드라이버는 16V로 구동되어야 한다.
- [0013] 한편, 최근에는 액정표시장치가 대형화되고 있기 때문에, 고전압 구동에 대한 필요성이 증가되고 있다.
- [0014] 그러나, 현재 이용되고 있는 데이터 드라이버는 상기한 바와 같이, 16V로 구동되는 액정표시장치를 고려하여 개발되어 있기 때문에, 고전압으로 구동되는 액정표시장치를 위해서는, 고전압으로 구동되는 데이터 드라이버가 새롭게 개발되어야 한다.

[0015] 즉, 액정표시장치가 대형화되고, 고선명화됨에 따라, 상기 액정을 구동하기 위한 데이터전압(Vd)이 상승하고 있으며, 이에 따라, 고전압으로 구동되는 데이터 드라이버가 요구되고 있다. 그러나, 종래의 데이터 드라이버가 출력할 수 있는 데이터전압에는 한계가 있기 때문에, 데이터전압이 상승될 때마다, 새로운 고전압용 데이터 드라이버가 개발되어야 한다. 따라서, 전체적으로 액정표시장치의 제조 비용이 상승될 수밖에 없으며, 기존에 이용되던 데이터 드라이버들은 사용되지 못한 채 폐기처분되어야 한다.

발명의 내용

해결하려는 과제

[0016] 본 발명은 상술한 문제점을 해결하기 위해 제안된 것으로서, 하나의 픽셀에 형성되는 두 개의 데이터라인으로 공급되는 두 개의 데이터전압과, 두 개의 게이트라인으로 공급되는 두 개의 게이트온전압을 이용하여 액정을 구동할 수 있는, 액정패널 및 이를 이용한 액정표시장치와 그 구동방법을 제공하는 것을 기술적 과제로 한다.

과제의 해결 수단

[0017] 상술한 기술적 과제를 달성하기 위한 본 발명에 따른 액정패널은, 공통전압이 공급되는 공통전극; 제1절연체를 사이에 두고 상기 공통전극 상단에 형성되는 보조픽셀전극; 및 제2절연체를 사이에 두고 상기 보조픽셀전극 상단에 형성되며, 데이터라인을 통해 공급된 데이터전압을 이용하여 상기 공통전극과 함께 액정을 구동하기 위한 픽셀전극을 포함하는 픽셀이, 두 개의 게이트라인들과 두 개의 데이터라인들의 교차영역마다 형성되어 있는 것을 특징으로 한다.

[0018] 상술한 기술적 과제를 달성하기 위한 본 발명에 따른 액정표시장치는, 공통전압이 공급되는 공통전극, 제1절연체를 사이에 두고 상기 공통전극 상단에 형성되는 보조픽셀전극, 및 제2절연체를 사이에 두고 상기 보조픽셀전극 상단에 형성되며, 데이터라인을 통해 공급된 데이터전압을 이용하여 상기 공통전극과 함께 액정을 구동하기 위한 픽셀전극을 포함하는 픽셀이, 두 개의 게이트라인들과 두 개의 데이터라인들의 교차영역마다 형성되어 있는 액정패널; 상기 데이터라인들로 데이터전압들을 출력하기 위한 데이터 드라이버; 및 게이트온전압을 상기 게이트라인들로 순차적으로 출력하기 위한 게이트 드라이버를 포함한다.

[0019] 상술한 기술적 과제를 달성하기 위한 본 발명에 따른 액정표시장치 구동방법은, 1수평기간 중 제1구동기간에는, 픽셀에 형성되어 있는 두 개의 데이터라인들 중 제1데이터라인과 픽셀전극 사이에 형성되어 있는 제1트랜지스터 및 상기 두 개의 데이터라인들 중 제2데이터라인과 보조픽셀전극 사이에 형성되어 있는 제2트랜지스터로 게이트온전압을 인가하는 단계; 및 상기 1수평기간 중 제2구동기간에는, 상기 제1데이터라인과 상기 보조픽셀전극 사이에 형성되어 있는 제3트랜지스터로 게이트온전압을 인가하는 단계를 포함하고, 상기 1수평기간 중 상기 제1데이터라인과 상기 제2데이터라인에는 서로 다른 극성의 데이터전압이 입력되며, 상기 픽셀은, 공통전압이 공급되는 공통전극, 제1절연체를 사이에 두고 상기 공통전극 상단에 형성되는 보조픽셀전극, 및 제2절연체를 사이에 두고 상기 보조픽셀전극 상단에 형성되며, 상기 데이터라인을 통해 공급된 데이터전압을 이용하여 상기 공통전극과 함께 액정을 구동하기 위한 픽셀전극을 포함하는 것을 특징으로 한다.

발명의 효과

[0020] 본 발명에 의하면, 종래에 사용되던 데이터 드라이버를 이용하여, 종래에 출력되던 데이터전압보다 3배 높은 데이터전압이 출력될 수 있다.

도면의 간단한 설명

- [0021] 도 1은 종래의 액정표시장치의 패널 구성을 나타낸 예시도.
- 도 2는 종래의 액정표시장치의 하나의 픽셀의 등가회로를 나타낸 예시도.
- 도 3은 종래의 액정표시장치에 적용되는 파형들을 나타낸 예시도.
- 도 4는 본 발명에 따른 액정표시장치의 일실시에 구성도.
- 도 5는 도 4에 도시된 픽셀들 중 두 개의 픽셀의 구성을 나타낸 평면도.
- 도 6은 도 4에 도시된 픽셀들 중 하나의 픽셀을 대략적으로 나타낸 예시도.

도 7은 도 5에 도시된 픽셀들 중 제1픽셀(P1)의 일실시에 증가회로도.

도 8은 도 5에 도시된 픽셀들에 적용되는 파형들을 나타낸 예시도.

발명을 실시하기 위한 구체적인 내용

- [0022] 이하, 첨부된 도면을 참조하여 본 발명의 실시 예에 대해 상세히 설명한다.
- [0023] 도 4는 본 발명에 따른 액정표시장치의 일실시에 구성도이고, 도 5는 도 4에 도시된 픽셀들 중 두 개의 픽셀의 구성을 나타낸 평면도이며, 도 6은 도 4에 도시된 픽셀들 중 하나의 픽셀을 대략적으로 나타낸 예시도이다.
- [0024] 본 발명에 따른 액정표시장치는, 도 4 내지 도 6에 도시된 바와 같이, 공통전압(VC)이 공급되는 공통전극(110), 제1절연체(미도시)를 사이에 두고 상기 공통전극 상단에 형성되는 보조픽셀전극(120), 및 제2절연체(미도시)를 사이에 두고 상기 보조픽셀전극(120) 상단에 형성되며, 데이터라인을 통해 공급된 데이터전압(Vd)을 이용하여 상기 공통전극과 함께 액정을 구동하기 위한 픽셀전극(130)을 포함하는 픽셀(P)이, 두 개의 게이트라인들(GL1-1, GL1-2)과 두 개의 데이터라인들(DL1-1, DL1-2)의 교차영역마다 형성되어 있는 액정패널(100); 상기 데이터라인들(DL1-1, DL1-2, ..., DLd-1, DLd-2)로 데이터전압(Vd)들을 출력하기 위한 데이터 드라이버(300); 게이트온 전압을 상기 게이트라인들(GL1-1, GL1-2, ..., GLg-1, GLg-2)로 순차적으로 출력하기 위한 게이트 드라이버(200); 및 상기 게이트 드라이버(200)와 상기 데이터 드라이버(300)를 제어하기 위한 타이밍 컨트롤러(400)를 포함한다.
- [0025] 우선, 상기 패널(100)에는, 상기 게이트라인들(GL1-1, GL1-2, ..., GLg-1, GLg-2)과 상기 데이터라인들(DL1-1, DL1-2, ..., DLd-1, DLd-2) 중 두 개의 게이트라인들과, 두 개의 데이터라인들의 교차영역마다 픽셀(P)이 형성되어 있다.
- [0026] 상기 픽셀(P)은, 공통전극(110), 보조픽셀전극(120), 픽셀전극(130), 제1트랜지스터(TR1), 제2트랜지스터(TR2), 제3트랜지스터(TR3), 제1절연체(미도시) 및 제2절연체(미도시)를 포함한다.
- [0027] 상기 공통전극(110)에는 미도시된 공통전압 생성부로부터 공통전압이 공급된다. 상기 공통전극(110)은, 블랙매트릭스에 의해 커버되는 제1공통전극(111)과 상기 픽셀의 개구부에 형성되는 제2공통전극(112)을 포함한다.
- [0028] 상기 제1공통전극(111)은, 도 5에 도시된 바와 같이, 각각의 픽셀에 접속되어 있다.
- [0029] 상기 제2공통전극(112)은, 도 5에 도시된 바와 같이, 상기 제1공통전극(111)으로부터 연장되어 있으며, 하나의 픽셀 중 특히 개구부에 형성되어 있다. 상기 제2공통전극(112)은 핑거(finger) 형태로 형성되어 있다. 상기 제2공통전극(112)은 상기 픽셀전극(130)을 형성하는 제1픽셀전극(131) 및 제2픽셀전극(132)들 중 제2픽셀전극(132)과 함께 전계를 형성하여, 액정을 구동한다. 즉, 상기 제2픽셀전극(132)으로 공급되는 데이터전압과, 상기 제2공통전극(112)으로 공급되는 공통전압에 의하여, 상기 제2픽셀전극(132)과 상기 제2공통전극(112) 사이에 위치하는 액정이 구동됨으로써, 빛의 투과율이 조절된다.
- [0030] 또한, 상기 픽셀(P)의 개구부를 사이에 두고 상기 제1공통전극(111)과 마주보고 있는 영역에는, 각 픽셀(P)들의 상기 제2공통전극(112)들과 연결되어 있는 제3공통전극(113)이 더 형성될 수 있다.
- [0031] 상기 보조픽셀전극(120)은 제1절연체(미도시)를 사이에 두고 상기 공통전극 상단에 형성된다. 상기 보조픽셀전극(120)은, 상기 제1공통전극(111)에 대응되는 형태로 형성되어 있다. 즉, 상기 보조픽셀전극(120)에는 상기 제2공통전극(112)에 대응되는 구성이 포함되어 있지 않다.
- [0032] 상기 보조픽셀전극(120)과 상기 공통전극(110) 사이에는 제1캐패시터(Cst1)가 형성되며, 상기 보조픽셀전극(120)과 상기 픽셀전극(130) 사이에는 제2캐패시터(Cst2)가 형성된다.
- [0033] 상기 픽셀전극(130)은 제2절연체(미도시)를 사이에 두고 상기 보조픽셀전극(120) 상단에 형성되며, 데이터라인을 통해 공급된 데이터전압(Vd)을 이용하여 상기 공통전극(110)과 함께 액정을 구동한다.
- [0034] 상기 픽셀전극(130)은, 상기 제2절연체(미도시)를 사이에 두고 상기 보조픽셀전극에 대응되게 형성되는 제1픽셀전극(131)과 상기 픽셀의 개구부에 형성되는 제2픽셀전극(132)을 포함한다. 상기한 바와 같이, 상기 제2픽셀전극(132)으로 공급되는 데이터전압과, 상기 제2공통전극(112)으로 공급되는 공통전압에 의하여, 상기 제2픽셀전극(132)과 상기 제2공통전극(112) 사이에 위치하는 액정이 구동됨으로써, 빛의 투과율이 조절된다.

- [0035] 한편, 도 4 내지 도 6에서는, 두 개의 게이트라인들(GL1-1, GL1-2)이 서로 인접되어 있고, 두 개의 데이터라인들(DL1-1, DL1-2)이 개구부를 사이에 두고 서로 이격되어 있는 것으로 도시되어 있다. 그러나, 상기 두 개의 게이트라인들 및 상기 두 개의 데이터라인들은 다양한 형태로 상기 패널에 형성될 수 있다.
- [0036] 하나의 픽셀(P)을 구성하는 상기 두 개의 데이터라인들 중 제1데이터라인(DL1-1)과 상기 픽셀전극(130) 사이에는, 상기 두 개의 게이트라인들 중 제1게이트라인(GL1-1)으로 공급되는 게이트온전압에 의해 턴온되는 제1트랜지스터(TR1)가 형성되어 있고, 상기 제1데이터라인(DL1-1)과 상기 보조픽셀전극(120) 사이에는, 상기 두 개의 게이트라인들 중 제2게이트라인(GL1-2)으로 공급되는 게이트온전압에 의해 턴온되는 제3트랜지스터(TR3)가 형성되어 있으며, 상기 두 개의 데이터라인들 중 제2데이터라인(DL1-2)과 상기 보조픽셀전극(120) 사이에는, 상기 제1게이트라인(GL1-1)으로 공급되는 게이트온전압에 의해 턴온되는 제2트랜지스터(TR2)가 형성되어 있다.
- [0037] 다음, 상기 게이트 드라이버(200)는, 상기 타이밍 컨트롤러(400)에서 생성된 게이트 제어신호(GCS)들을 이용하여, 상기 게이트라인들(GL1-1, GL1-2, ..., GLg-1, GLg-2) 각각에 순차적으로 게이트온전압을 공급한다.
- [0038] 여기서, 상기 게이트온전압은 상기 게이트라인들에 연결되어 있는 상기 제1트랜지스터 내지 제3트랜지스터(TR1, TR2, TR3)를 턴온시킬 수 있는 전압을 말한다. 상기 트랜지스터를 턴오프시킬 수 있는 전압은 게이트오프전압이라 하며, 상기 게이트온전압과 상기 게이트오프전압을 총칭하여 스캔신호라 한다.
- [0039] 상기 트랜지스터가 N타입인 경우, 상기 게이트온전압은 하이레벨의 전압(VGH)이며, 상기 게이트오프전압은 로우레벨의 전압(VGL)이다. 상기 박막트랜지스터가 P타입인 경우, 상기 게이트온전압은 로우레벨의 전압(VGL)이며, 상기 게이트오프전압은 하이레벨의 전압(VGH)이다. 이하에서는, 상기 트랜지스터들이 N타입으로 형성된 경우를 일례로 하여 본 발명이 설명된다.
- [0040] 상기 게이트 드라이버(200)는, 게이트 드라이브 IC로 형성될 수 있으며, 이 경우, 상기 게이트 드라이브 IC는 테이프 캐리어 패키지(TCP) 또는 연성인쇄회로기판(FPCB) 등을 통해 상기 패널(100)에 연결될 수도 있고, 상기 패널(100)의 비표시영역에 직접 장착될 수도 있다. 또한, 상기 게이트 드라이버(200)는, 상기 패널(100) 내에 실장되는 게이트 인 패널(Gate In Panel : GIP) 방식으로 구성될 수도 있다.
- [0041] 상기 게이트 드라이버(200)는, 상기 패널(100)의 비표시영역들 중 어느 하나의 비표시영역에만 형성될 수도 있으나, 서로 마주보고 있는 두 개의 비표시영역에 형성될 수도 있다.
- [0042] 한편, 상기 게이트 드라이버(200)는, 1수평기간 중 제1구동기간(DR1)에는, 상기 두 개의 데이터라인들 중 제1데이터라인(DL1-1)과 상기 픽셀전극(130) 사이에 형성되어 있는 제1트랜지스터(TR1) 및 상기 두 개의 데이터라인들 중 제2데이터라인(DL1-2)과 상기 보조픽셀전극(120) 사이에 형성되어 있는 제2트랜지스터(TR2)로 게이트온전압을 인가하며, 상기 1수평기간 중 제2구동기간(DR2)에는, 상기 제1데이터라인(DL1-1)과 상기 보조픽셀전극(120) 사이에 형성되어 있는 제3트랜지스터(TR3)로 게이트온전압을 인가한다.
- [0043] 즉, 상기 게이트 드라이버(200)는, 데이터전압이 패널로 출력되는 1수평기간을 제1구동기간 및 제2구동기간으로 나누어, 우선, 제1구동기간(DR1)에는 제1게이트라인(GL1-1)으로 게이트온전압을 공급하여, 상기 제1게이트라인(GL1-1)과 연결되어 있는 제1트랜지스터(TR1) 및 제2트랜지스터(TR2)를 턴온시키며, 제2구동기간(DR2)에는 제2게이트라인(GL1-2)으로 게이트온전압을 공급하여, 상기 제2게이트라인(GL1-2)과 연결되어 있는 제3트랜지스터(TR3)를 턴온시킨다.
- [0044] 다음, 상기 데이터 드라이버(300)는, 상기 타이밍 컨트롤러(400)로부터 전송되어온 디지털 영상데이터를 데이터 전압으로 변환하여, 하나의 픽셀에 형성되어 있는 상기 두 개의 게이트라인들(GL1-1, GL1-2)에 게이트온전압들이 공급되는 1수평기간마다 1수평라인분의 상기 데이터전압들을 상기 데이터라인들에 공급한다.
- [0045] 상기 데이터 드라이버(300)는, 칩온필름(COF) 형태로 상기 패널(100)에 연결되는 적어도 하나 이상의 소스 드라이버 IC들로 구성될 수 있다.
- [0046] 상기 데이터 드라이버(300)는, 감마전압 발생부(도시하지 않음)로부터 공급되는 감마전압들을 이용하여, 상기 영상데이터를 상기 데이터전압으로 변환시킨 후 상기 데이터라인으로 출력시킨다. 이를 위해, 상기 데이터 드라이버(300)는, 쉬프트 레지스터부, 래치부, 디지털 아날로그 변환부(DAC) 및 출력버퍼를 포함하고 있다.
- [0047] 상기 쉬프트 레지스터부는, 상기 타이밍 컨트롤러(400)로부터 수신된 데이터 제어신호들(SSC, SSP 등)을 이용하

여 샘플링 신호를 출력한다.

- [0048] 상기 래치부는 상기 타이밍 컨트롤러(400)로부터 순차적으로 수신된 상기 디지털 영상데이터(Data)를 래치하고 있다가, 상기 디지털 아날로그 변환부(DAC)(330)로 동시에 출력하는 기능을 수행한다.
- [0049] 상기 디지털 아날로그 변환부는 상기 래치부로부터 전송되어온 상기 영상데이터들을 동시에 정극성 또는 부극성의 데이터 전압으로 변환하여 출력한다. 즉, 상기 디지털 아날로그 변환부는, 상기 감마전압 발생부(도시하지 않음)로부터 공급되는 감마전압을 이용하여, 상기 타이밍 컨트롤러(400)로부터 전송되어온 극성제어신호(POL)에 따라, 상기 영상데이터들을 정극성 또는 부극성의 데이터전압으로 변환하여 상기 데이터라인들로 출력한다. 이 경우, 상기 감마전압 발생부는 상기 입력전압(Vdd)을 이용하여 상기 영상데이터를 상기 데이터전압으로 변환시킨다.
- [0050] 상기 출력버퍼는 상기 디지털 아날로그 변환부로부터 전송되어온 정극성 또는 부극성의 데이터전압을, 상기 타이밍 컨트롤러(400)로부터 전송되어온 소스출력인에이블신호(SOE)에 따라, 상기 패널의 데이터라인(DL)들로 출력한다.
- [0051] 한편, 상기 데이터 드라이버(300)는, 상기 공통전극에 인가되는 공통전압에 대칭되는 파지티브 데이터전압(Vd1+)과 네가티브 데이터전압(Vd1-)을, 상기 하나의 픽셀(P1)에 형성되어 있는, 상기 제1데이터라인(DL1-1)과 상기 제2데이터라인(DL1-2)으로 공급하고 있다. 이 경우, 상기 제1데이터라인(DL1-1)과 상기 제2데이터라인(DL1-2)으로 공급되는 데이터전압들은, 상기 픽셀에 공급되는 공통전압(Vc)에 대칭된다. 예를 들어, 상기 공통전압이 6V이고, 상기 제1데이터라인(DL1-1)으로 공급되는 데이터전압이 +10V인 경우, 상기 데이터전압과 상기 공통전압의 차이는 +4V이다. 따라서, 상기 제2데이터라인(DL1-2)으로는, 상기 공통전압과 -4V차이가 나는 +2V가 데이터전압으로 공급된다. 이 경우, 상기 +10V는 파지티브(+극성) 데이터전압이 되며, 상기 +2V는 네가티브(-극성) 데이터전압이 된다.
- [0052] 또한, 상기 데이터 드라이버(300)는, 기 설정된 기간이 경과하면, 상기 제1데이터라인과 상기 제2데이터라인으로 공급되는 극성을 변경하고 있다. 예를 들어, 제1프레임 동안, 상기 제1데이터라인(DL1-1)으로 파지티브 데이터전압(Vd1+)이 공급되고, 상기 제2데이터라인(DL1-2)으로 네가티브 데이터전압(Vd1-)이 공급되었다면, 제2프레임 동안에는, 상기 제1데이터라인으로 네가티브 데이터전압이 공급되고, 상기 제2데이터라인으로 파지티브 데이터전압이 공급될 수 있다. 상기 기 설정 기간은 패널의 특성을 고려하여 다양하게 설정될 수 있다.
- [0053] 마지막으로, 상기 타이밍 컨트롤러(400)는, 외부 시스템으로부터 입력되는 타이밍 신호, 즉, 수직동기신호(Vsync), 수평동기신호(Hsync) 및 데이터 인에이블 신호(DE) 등을 이용하여, 상기 게이트 드라이버(200)들의 동작 타이밍을 제어하기 위한 게이트 제어신호(GCS)와 상기 데이터 드라이버(300)들의 동작 타이밍을 제어하기 위한 데이터 제어신호(DCS)를 생성하며, 상기 데이터 드라이버(300)로 전송될 영상데이터를 생성한다.
- [0054] 이를 위해, 상기 타이밍 컨트롤러(400)는, 상기 외부 시스템으로부터 입력영상데이터(Input Data) 및 타이밍 신호들을 수신하기 위한 수신부, 각종 제어신호들을 생성하기 위한 제어신호 생성부, 상기 입력영상데이터를 재정렬하여, 재정렬된 영상데이터(Data)를 출력하기 위한 데이터 정렬부 및 상기 제어신호들과 상기 영상데이터를 출력하기 위한 출력부를 포함한다.
- [0055] 즉, 상기 타이밍 컨트롤러(400)는, 상기 외부 시스템으로부터 입력되는 입력영상데이터(Input Data)를 상기 패널(100)의 구조 및 특성에 맞게 재정렬시켜, 재정렬된 상기 영상데이터를 상기 데이터 드라이버(300)로 전송한다. 이러한 기능은, 상기 데이터 정렬부에서 실행될 수 있다.
- [0056] 상기 타이밍 컨트롤러(400)는 상기 외부 시스템으로부터 전송되어온 타이밍 신호들, 즉, 수직동기신호(Vsync), 수평동기신호(Hsync) 및 데이터인에이블신호(DE) 등을 이용하여, 상기 데이터 드라이버(300)를 제어하기 위한 데이터 제어신호(DCS) 및 상기 게이트 드라이버(200)를 제어하기 위한 게이트 제어신호(GCS)를 생성하여, 상기 제어신호들을 상기 데이터 드라이버와 상기 게이트 드라이버로 전송하는 기능을 수행한다. 이러한 기능은, 상기 제어신호 생성부에서 실행될 수 있다.
- [0057] 상기 제어신호 생성부에서 발생하는 게이트 제어신호(GCS)들로는 게이트 스타트 펄스(GSP), 게이트 쉬프트 클럭(GSC), 게이트 출력 인에이블 신호(GOE), 게이트 스타트신호(VST), 게이트 클럭(GCLK) 등이 있다.
- [0058] 상기 제어신호 생성부에서 발생하는 데이터 제어신호들에는 소스 스타트 펄스(SSP), 소스 쉬프트 클럭신호

(SSC), 소스 출력 이네이블 신호(SOE), 극성제어신호(POL) 등이 포함된다.

[0059] 상기 게이트 드라이버(200)는 상기 타이밍 컨트롤러(400)에서 전송되는 게이트 제어신호들을 이용하여, 상기한 바와 같이, 1수평기간 동안에, 두 개의 게이트라인으로 전송될 두 개의 게이트온전압을 출력할 수 있다.

[0060] 또한, 상기 데이터 드라이버(300)는 상기 타이밍 컨트롤러(400)에서 전송되는 데이터 제어신호들을 이용하여, 상기한 바와 같이, 1수평기간 동안에, 공통전압에 대칭되는 두 개의 데이터전압(Vd1+, Vd1-)을 생성하여, 두 개의 데이터라인들로 출력할 수 있다.

[0061] 이하에서는, 도 4 내지 도 8을 참조하여, 본 발명에 따른 액정표시장치 구동방법이 상세히 설명된다.

[0062] 도 7은 도 5에 도시된 픽셀들 중 제1픽셀(P1)의 일실시에 등가회로도이다. 도 8은 도 5에 도시된 픽셀들에 적용되는 파형들을 나타낸 예시도로서, (a)는 제1픽셀(P1)의 제1데이터라인(DL1-1) 및 제2데이터라인(DL1-2)으로 공급되는 파지티브 데이터전압(Vd1+)과 네가티브 데이터전압(Vd1-)을 나타낸 것이고, (b)는 제1게이트라인(GL1-1)으로 공급되는 제1게이트온전압을 나타낸 것이고, (c)는 제2게이트라인(GL1-2)으로 공급되는 제2게이트온전압을 나타낸 것이고, (d)는 제1픽셀(P1)의 제1노드전압(Vp1)을 나타낸 것이며, (e)는 제2픽셀(P2)의 제1노드전압(Vp2)을 나타낸 것이다. 상기 제1픽셀(P1)의 상기 제1노드전압(Vp1) 및 상기 제2픽셀(P2)의 제1노드전압(Vp2)은 상기 공통전압과 함께 상기 액정을 구동하기 위한 픽셀전압이 된다. 이하에서는, 설명의 편의상, 도 5 내지 도 7에 도시된 제1픽셀(P1)을 일례로 하여 본 발명이 설명된다.

[0063] 즉, 본 발명에 따른 액정표시장치 구동방법은, 1수평기간 중 제1구동기간에는, 픽셀에 형성되어 있는 두 개의 데이터라인들 중 제1데이터라인과 픽셀전극 사이에 형성되어 있는 제1트랜지스터 및 상기 두 개의 데이터라인들 중 제2데이터라인과 보조픽셀전극 사이에 형성되어 있는 제2트랜지스터로 게이트온전압을 인가하는 단계 및 상기 1수평기간 중 제2구동기간에는, 상기 제1데이터라인과 상기 보조픽셀전극 사이에 형성되어 있는 제3트랜지스터로 게이트온전압을 인가하는 단계를 포함하고 있다. 이를 구체적으로 설명하면 다음과 같다.

[0064] 제1단계에서, 1수평기간의 제1구동기간(DR1) 동안, 제1게이트라인(GL1-1)에 제1게이트온전압(Vg1-1)이 공급되면, 도 5 내지 도 7에 도시된, 제1트랜지스터(TR1)와 제2트랜지스터(TR2)가 턴온된다.

[0065] 이 경우, 제1데이터라인과 제2데이터라인으로는 데이터전압들이 공급된다. 제1데이터라인(DL1-1)을 통해 공급된 파지티브 데이터전압(Vd1+)은 상기 픽셀전극(130)으로 공급되어 제1캐패시터(Cst1)에 충전되며, 제2데이터라인(DL1-2)을 통해 공급된 네가티브 데이터전압(Vd1-)은 상기 보조픽셀전극(120)으로 공급되어 제2캐패시터(Cst2)에 충전된다.

[0066] 따라서, 제1픽셀(P1)의 제1노드전압(Vp1) 및 제2노드전압(Vc1)은 [수학식 1]과 같이 표시된다.

수학식 1

[0067] $V_{p1} = V_{d1+}, \quad V_{c1} = V_{d1-}$

[0068] 제2단계에서, 제1구동기간(DR1)이 종료되어, 제1게이트라인(GL1-1)으로 공급되던 제1게이트온전압(Vg1-1)이 오프되면, 상기 제1노드전압(Vp)은 게이트 오프에 따른 전압강하(dVp)가 발생되고, 제2노드전압(Vc) 또한 전압강하(dVc)가 발생된다.

[0069] 따라서, 제1게이트온전압(Vg1-1)에 의한 전압강하를 고려한 제1픽셀(P1)의 제1노드전압(Vp1)은 [수학식 2]와 같이 표시된다.

수학식 2

[0070] $V_{p1} = (V_{d1+}) - (dV_p)$

[0071] 제3단계에서, 제2구동기간(DR2)이 시작되어, 제2게이트라인(GL1-2)으로 제2게이트온전압(Vg1-2)이 공급되면, 제

2노드 전압(Vc)은 네가티브 데이터전압(Vd1-)에서 과지티브 데이터전압(Vd+)으로 충전된다.

[0072] 이때, 캐패시터(Capacitor)의 특성에 의해, 제1캐패시터(Cst1)에 의해 기 형성된 전위차이가 유지되므로, 제1노드 전압(Vp)은 제2노드전압(Vc)의 변화량((Vd+)-(Vd-)) 만큼 변동한다.

[0073] 이때, [수학식 2]에 기재된 바와 같은 전압강하를 고려하면, 제1픽셀(P1)의 제1노드전압(Vp1)은, [수학식 3]와 같이 변경된다.

수학식 3

[0074]
$$Vp1 = [(Vd1+) - (dVp)] + [(Vd1+) - (Vd1-)]$$

[0075] 제4단계에서, 제2구동기간(DR1)이 종료되어, 제2게이트라인(GL1-2)으로 공급되던 제2게이트온전압(Vg1-2)이 오프되면, 상기 제1노드전압(Vp1)은 게이트 오프에 따른 전압강하(dVp1)가 발생되고, 제2노드전압(Vc) 또한 전압강하(dVc)가 발생된다.

[0076] 따라서, 제2게이트온전압(Vg1-2)에 의한 전압강하를 고려한 제1픽셀(P1)의 제1노드전압(Vp1)은 최종적으로 [수학식 4]와 같이 표시된다.

수학식 4

[0077]
$$Vp1 = [(Vd1+)-(dVp)] + [((Vd1+)-(dVc2)) - ((Vd1-)-(dVc1))]$$

[0078] 여기서, dVp는 제1게이트전압(Vg1-1)에 의한 제1노드전압(Vp1)의 전압강하이므로, dVc1은 제1게이트전압(Vg1-1)에 의한 제2노드전압(Vc1)의 전압강하이므로, dVc2는 제2게이트전압(Vg1-2)에 의한 제2노드전압(Vc1)의 전압강하이므로.

[0079] 이하에서는, 도 8을 참조하여 상기한 바와 같은 본 발명에 따른 액정표시장치 구동방법이 구체적으로 설명된다. 즉, 도 8은 Z-인버전 방식 또는 컬럼 인버전 방식으로 구동되는 본 발명에 따른 액정표시장치에 적용되는, 데이터전압(Vd1+, Vd1-), 게이트온전압(Vg1-1, Vg1-2) 및 제1노드전압(Vp1, Vp2)을 나타낸 것이다.

[0080] 여기서, 도 8의 (a) 내지 (d)에 도시된 파형들은, 제1픽셀(P1)과 관련된 파형들이므로, 이하에서는, 우선, 도 5 내지 도 7 및 도 8의 (a) 내지 (d)를 참조하여, 본 발명이 설명된 후, 도 8의 (e)를 참조하여, 제2픽셀(P2)의 제1노드전압(Vp2)이 설명된다.

[0081] 즉, 도 8의 (e)에 도시된 파형은, 상기한 바와 같이, 제2픽셀(P2)의 제1노드전압(Vp2)을 나타낸 것으로서, 도 5에 도시된 바와 같이, 제1데이터라인(DL2-1)과 제2데이터라인(DL2-2)으로 공급되는 데이터전압의 극성이, 제1픽셀과 반대되는 경우의 제1노드전압(Vp2)을 나타낸 것이다. 따라서, (e)에 도시된 제2픽셀(P2)의 제1노드전압(Vp2)은 (d)에 도시된 제1픽셀(P1)의 제1노드전압(Vp1)과 반대되는 특성을 가지고 있다.

[0082] 또한, 이하의 설명에서는, dVp 및 dVc의 전압강하는 각각 Vg1-1과 Vg1-2에 의해 각각 1V 및 0.5V 강하가 된다고 가정된다.

[0083] 또한, 이하의 설명에서는, 화이트(White) 표시를 위해, 상기 과지티브 데이터전압(Vd1+)이 16V이고, 네가티브 데이터전압(Vd1-)이 0V인 경우를 일례로 하여 본 발명이 설명된다.

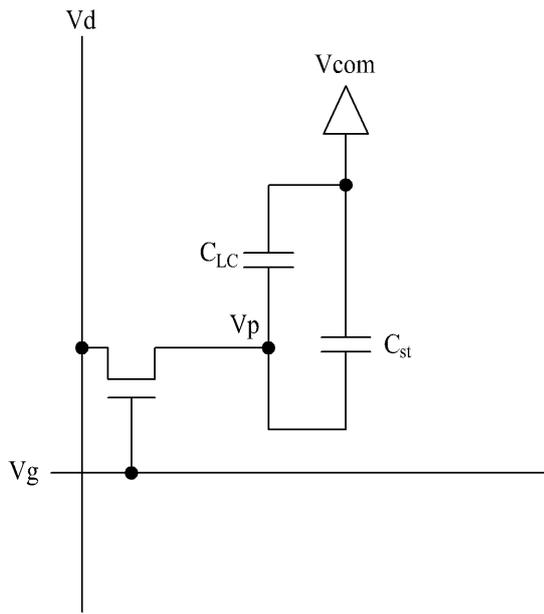
[0084] 제1단계(S1)에서, 도 8의 (b)에 도시된 바와 같이, 제1구동기간(DR1) 동안, 제1게이트라인(GL1-1)에 제1게이트온전압(Vg1-1)이 공급되면, 도 7에 도시된, 제1트랜지스터(TR1)와 제2트랜지스터(TR2)가 턴온된다.

[0085] 이 경우, 제1데이터라인과 제2데이터라인으로는 도 8의 (a)에 도시된 바와 같은 과지티브 데이터전압(Vd1+=16V)과 네가티브 데이터전압(Vd1-=0V)가 공급된다.

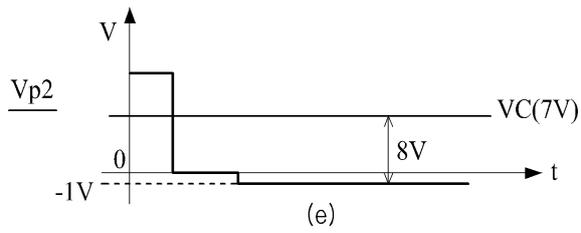
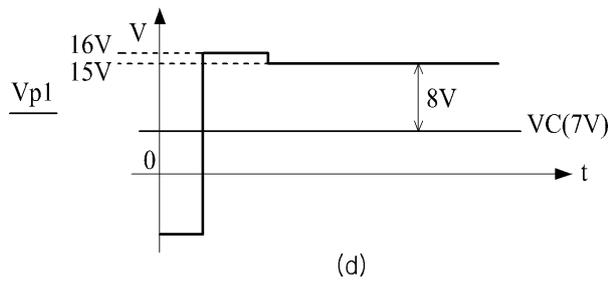
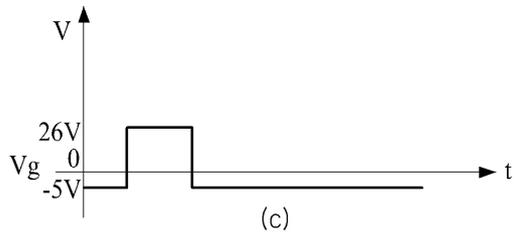
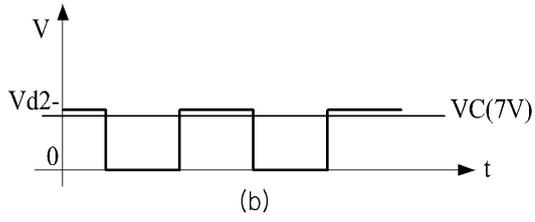
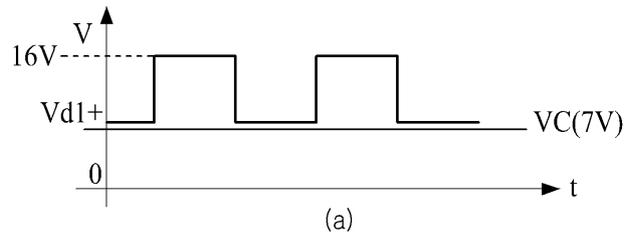
[0086] 따라서, 제1픽셀(P1)의 제1노드전압(Vp1)은 [수학식 1]에 의해, 도 8의 (d)에 도시된 바와 같이, 16V가 된다.

- [0087] 즉, $V_{p1} = V_{d1+}$ 이므로, 제1노드전압(V_{p1})은 $16V(V_{d1+})$ 가 된다.
- [0088] 제2단계(S2)에서, 제1구동기간(DR1)이 종료되어, 제1게이트라인(GL1-1)으로 공급되던 제1게이트온전압(V_{g1-1})이 오프되면, 상기 제1노드전압(V_p)은 게이트 오프에 따른 전압강하(dV_p)가 발생되고, 제2노드전압(V_c) 또한 전압강하(dV_c)가 발생된다.
- [0089] 따라서, 제1게이트온전압(V_{g1-1})에 의한 전압강하(dV_p)가 $1V$ 라고 할 때, 제1픽셀(P1)의 제1노드전압(V_{p1})은 [수학식 2]에 의해, 도 8의 (d)에 도시된 바와 같이, $15V$ 가 된다.
- [0090] 즉, $V_{p1} = (V_{d1+}) - (dV_p)$ 이므로, 제1노드전압(V_{p1})은 $15V(16V - 1V)$ 가 된다.
- [0091] 제3단계(S3)에서, 제2구동기간(DR2)이 시작되어, 제2게이트라인(GL1-2)으로 제2게이트온전압(V_{g1-2})이 공급되면, 제2노드 전압(V_c)은 네가티브 데이터전압(V_{d1-})에서 과지티브 데이터전압(V_{d+})으로 충전된다.
- [0092] 이때, 캐패시터(Capacitor)의 특성에 의해, 제1캐패시터(C_{st1})에 의해 기 형성된 전위차이가 유지되므로, 제1노드전압(V_p)은 제2노드전압(V_c)의 변화량($(V_{d+}) - (V_{d-})$) 만큼 변동한다.
- [0093] 따라서, 제1픽셀(P1)의 제1노드전압(V_{p1})은, [수학식 3]에 의해, $31V$ 가 된다.
- [0094] 즉, $V_{p1} = [(V_{d1+}) - (dV_p)] + [(V_{d1+}) - (V_{d1-})]$ 이므로, 제1노드전압(V_{p1})은 $31V([16V - 1V] + [16V - 0V])$ 가 된다.
- [0095] 제4단계에서, 제2구동기간(DR1)이 종료되어, 제2게이트라인(GL1-2)으로 공급되던 제2게이트온전압(V_{g1-2})이 오프되면, 제2노드전압(V_c)에서 전압강하(dV_c)가 발생된다.
- [0096] 따라서, 제2게이트온전압(V_{g1-2})에 의한 전압강하를 고려한 제1픽셀(P1)의 제1노드전압(V_{p1})은 최종적으로 [수학식 4]에 의해, $31V$ 가 된다.
- [0097] 즉, $V_{p1} = [(V_{d1+}) - (dV_p)] + [(V_{d1+}) - (dV_c2)] - [(V_{d1-}) - (dV_c1)]$ 이므로, 제1노드전압(V_{p1})은 $31V([16V - 1V] + [16V - 0.5V - 0V + 0.5V])$ 가 된다. 여기서, 제1게이트온전압에 의한 제2노드에서의 전압강하(dV_c1)와, 제2게이트온전압에 의한 제2노드에서의 전압강하(dV_c2)가 상쇄된다.
- [0098] 따라서, $31V$ 의 제1노드전압(V_{p1})과 $7V$ 의 공통전압과는 $24V$ 의 차이가 발생된다. 즉, 도 3의 (d)에 도시된 바와 같이, 종래의 액정표시장치에서는 제1노드전압(V_{p1})과 공통전압의 차이가 $8V$ 였으나, 본 발명에 따른 액정표시장치에서는 $24V$ 가 된다.
- [0099] 이로 인해, 본 발명에 따른 액정표시장치는 보다 높은 전압으로 액정을 구동할 수 있다.
- [0100] 이하에서는, 상기한 바와 같은 본 발명이 간단히 정리된다.
- [0101] 액정표시장치의 대형화 등에 따라, 고전압 구동에 대한 요구가 점차 강해지고 있다. 본 발명은 이러한 요구에 대응하기 위한 것으로서, 특히, 종래의 데이터 드라이버가 이용될 수 있도록, 픽셀 구동 방식을 변경하고 있다.
- [0102] 즉, 현재 액정표시장치의 최대 구동전압은 현재 이용되고 있는 데이터 드라이버의 구동전압(VDD)을 넘지 못하고 있다. 따라서, 고전압 대응을 위해서는 고전압 데이터 드라이버의 개발이 필요하다.
- [0103] 그러나, 본 발명은 종래에 사용되고 있는 VDD 전압 및 감마(Γ) 전압을 그대로 이용하여, 픽셀의 구동전압을 3배로 만들어 내는 방식을 제안하고 있다.
- [0104] 즉, 현재 $8V$ 액정구동을 위해 VDD를 $16V$ 공급하여 VCOM 기준으로 $\pm 8V$ 대칭으로 액정 전압을 생성하여 구동하고 있으나, 본 발명에서는 데이터전압의 양 극성의 전압을 충전(Charging)한 후 캐패시턴스(Capacitance)를 활용하여 한 번 더 데이터전압을 충전하여 액정 구동 전압을 3배로 상승시켜 줄 수 있다.
- [0105] 따라서, 본 발명에 의하면, 현재의 데이터 드라이버의 출력 전압 및 게이트온전압이 그대로 이용될 수 있으며, 유동적 구동 전압 인가가 가능하다. 즉, VDD 전압의 $3/2$ 만큼의 액정 구동전압 발생이 가능하다.

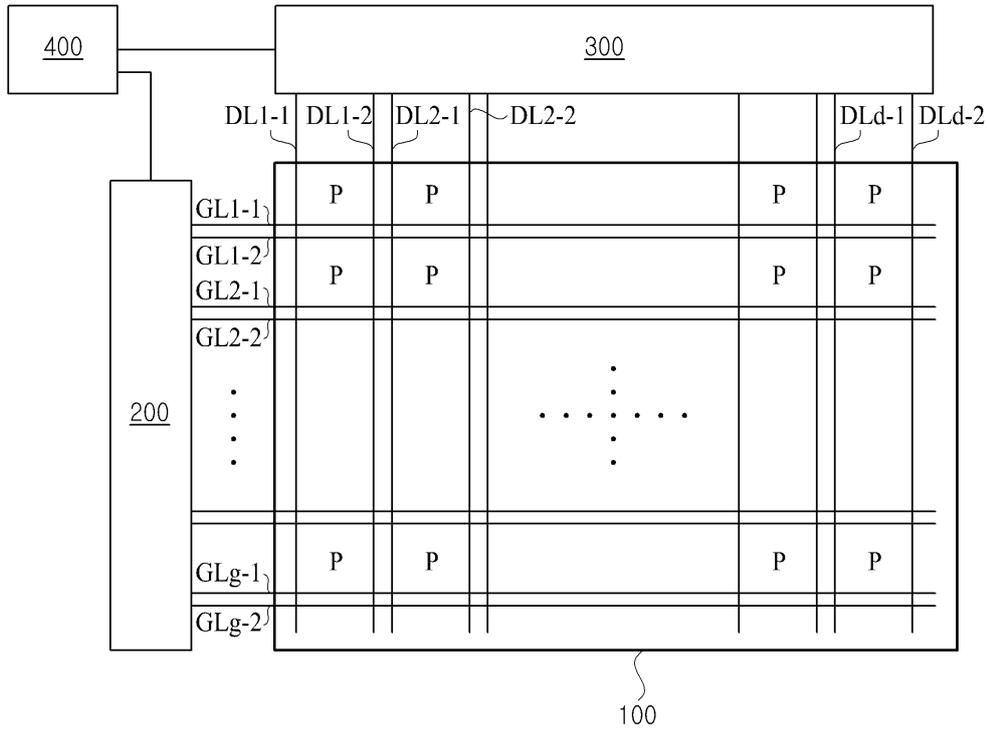
도면2



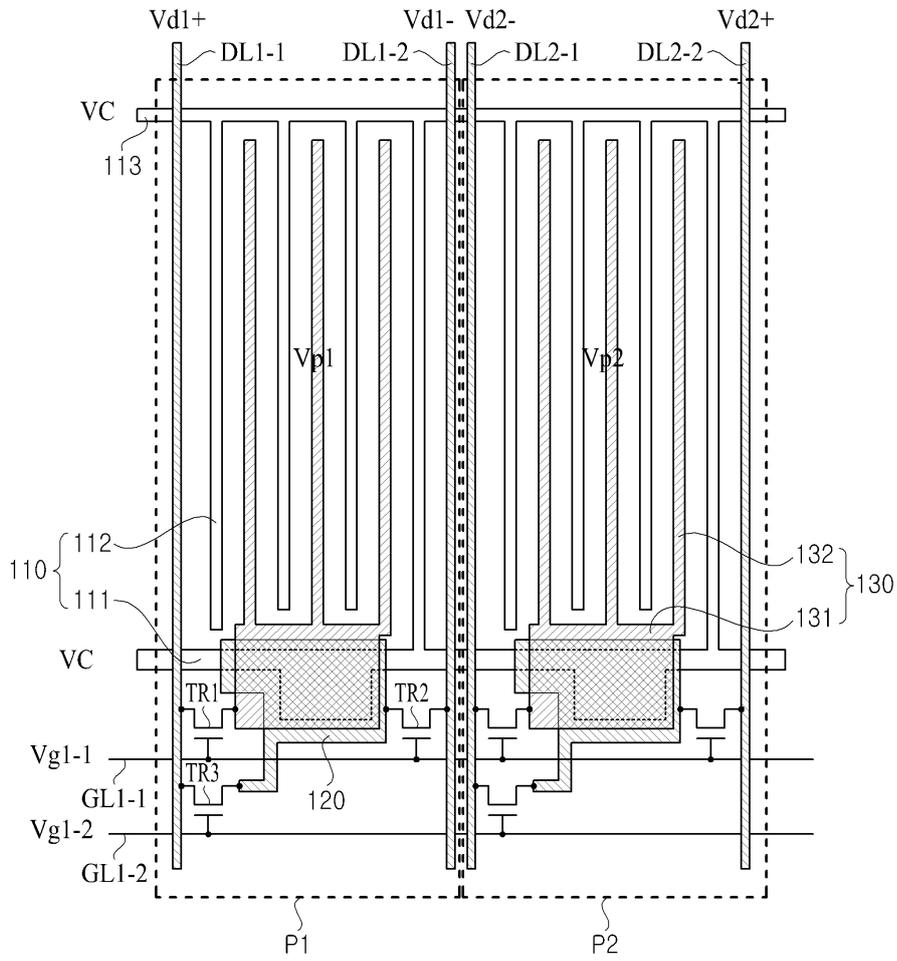
도면3



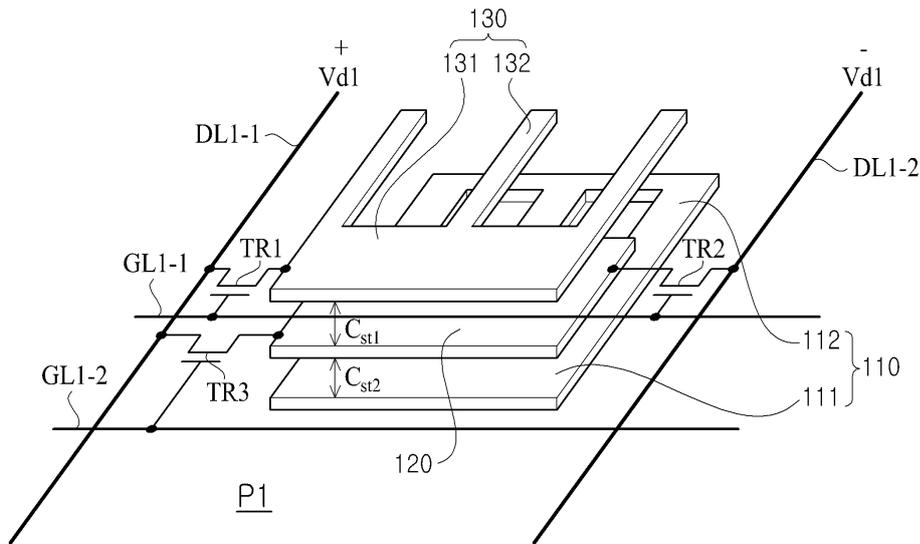
도면4



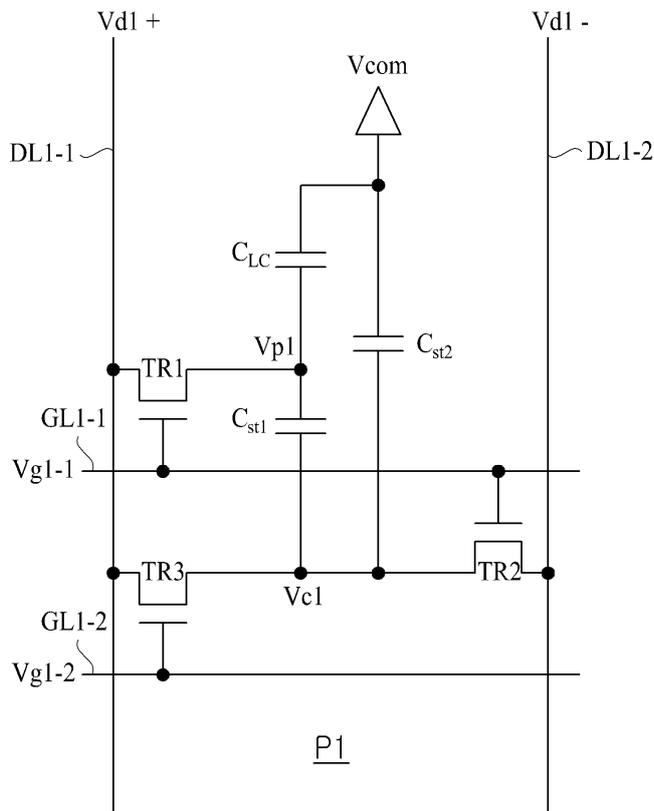
도면5



도면6



도면7



도면8

