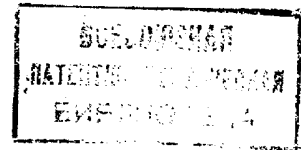




ГОСУДАРСТВЕННЫЙ КОМИТЕТ
ПО ИЗОБРЕТЕНИЯМ И ОТКРЫТИЯМ
ПРИ ГКНТ СССР



ОПИСАНИЕ ИЗОБРЕТЕНИЯ

К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

1

2

(21) 4398696/07

(22) 29.03.88

(46) 30.05.91. Бюл. № 20

(71) Новомосковский филиал Московского химико-технологического института им. Д. И. Менделеева

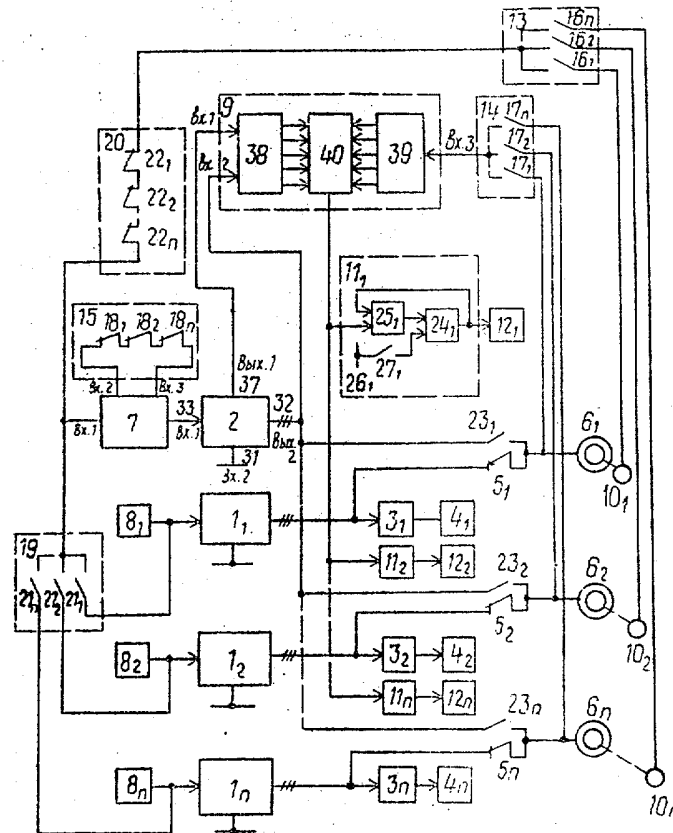
(72) Г. И. Бабокин, Е. Б. Колесников и В. А. Ставцев

(53) 621.318.925(088.8)

(56) Авторское свидетельство СССР № 1098068, кл. Н 02 J 9/06, 1983.

(54) УСТРОЙСТВО ДЛЯ РЕЗЕРВИРОВАНИЯ ИСТОЧНИКОВ ЭЛЕКТРОПИТАНИЯ

(57) Изобретение относится к электротехнике и предназначено для питания ответственных потребителей. Цель изобретения – расширение области применения за счет использования в качестве источника электропитания источников переменной частоты и напряжения, предназначенных для питания нагрузки в виде асинхронных двигателей. В нормальном режиме каждый из основных источников питания (ОИП) 1 питает соответствующий асинхронный электродвигатель (ЭД). При выходе из строя одного из ОИП 1 срабатывает соответствующий блок



Фиг. 1

3 контроля исправности, и соответствующее реле 4 своим контактом (К) 5 отключает ЭД 6 от ОИП 1. Сигнал, пропорциональный частоте выбегающего ЭД 6, снимаемый с соответствующего датчика 10 скорости, через замкнутый К 16 реле 4, К 22 реле 12 и задатчик 7 подается на вход резервного источника питания (РИП) 2, устанавливая на его выходе частоту выходного напряжения, пропорциональную частоте выбегающего ЭД 6. Одновременно в блок 9 синхронизации подаются импульсы задающего генератора и выходное напряжение РИП 2, а через замк-

нутые К 17 соответствующего реле 4 – ЭДС выбегающего ЭД 6. В момент совпадения фаз ЭДС выбегающего ЭД 6 и выходного напряжения РИП 2 выходной сигнал блока 9 синхронизации через соответствующий логический блок 11 приводит к срабатыванию реле 12, которое соответствующим К 22 размыкает цепь слежения и соответствующим К 21 подключает источник 8 задающего сигнала через задатчик 7 к входу РИП 2. Происходит разгон соответствующего ЭД 6 до скорости, соответствующей вышедшему из строя ОИП. 7 ил.

Изобретение относится к электротехнике и предназначено для питания ответственных потребителей.

Цель изобретения – расширение области применения за счет использования в качестве источника электропитания источников переменной частоты и напряжения, предназначенных для питания нагрузки в виде асинхронных электродвигателей.

На фиг. 1 представлена функциональная схема устройства для резервирования источников электропитания; на фиг. 2 – пример выполнения источника питания переменной частоты и напряжения, на фиг. 3 и 4 – функциональные узлы дискретного измерения фаз векторов ЭДС электродвигателя и напряжения резервного источника питания; на фиг. 5 – принципиальная схема задатчика; на фиг. 6 и 7 – временные диаграммы работы узлов дискретного измерения фаз векторов ЭДС электродвигателя и напряжения резервного источника питания.

Устройство для резервирования источников электропитания (фиг. 1) содержит основные источники $1_1, \dots, 1_n$ питания, резервный источник 2 питания, блоки $3_1, \dots, 3_n$ контроля исправности основного источника 1 питания с выходными электромагнитными реле $4_1, \dots, 4_n$, через контакты $5_1, \dots, 5_n$ которых к асинхронным электродвигателям $6_1, \dots, 6_n$ подключены основные источники $1_1, \dots, 1_n$ питания, задатчик 7, подключенный к входу резервного источника 2 питания, источники $8_1, \dots, 8_n$ задающего сигнала, подключенные к первым входам основных источников $1_1, \dots, 1_n$ питания, блок 9 синхронизации, датчики $10_1, \dots, 10_n$ скорости по числу электродвигателей $6_1, \dots, 6_n$, логические блоки $11_1, \dots, 11_n$ с выходными исполнительными реле $12_1, \dots, 12_n$, первую 13 и вторую 14 логические схемы ИЛИ, первую логическую

схему И 15, контакты $16_1, \dots, 16_n, 17_1, \dots, 17_n$ и $18_1, \dots, 18_n$, третью логическую схему ИЛИ 19, вторую логическую схему И 20, а также контакты $21_1, \dots, 21_n$ и $22_1, \dots, 22_n$. Датчики $10_1, \dots, 10_n$ скорости электродвигателей $6_1, \dots, 6_n$ через последовательно соединенные логические схемы ИЛИ 13 и И 20 присоединены к первому входу задатчика 7, первый и второй входы блока 9 синхронизации – соответственно к первому и второму выходам резервного источника 2 питания, третий вход блока 9 синхронизации через логическую схему ИЛИ 14 – к статорным обмоткам асинхронных электродвигателей $6_1, \dots, 6_n$, а выход блока 9 синхронизации – к входам логических блоков $11_1, \dots, 11_n$ с выходными исполнительными реле $12_1, \dots, 12_n$, через контакты $23_1, \dots, 23_n$ которых второй выход резервного источника 2 питания соединен с соответствующим электродвигателем $6_1, \dots, 6_n$, выходы источников $8_1, \dots, 8_n$ задающего сигнала через логическую схему ИЛИ 19 подключены к первому входу задатчика 7. Цепь логической схемы И 15 соединена с вторым и третьим входами задатчика 7. Каждый логический блок 11 содержит логические элементы И 24 и ИЛИ 25, причем первый вход логического элемента ИЛИ 25 является входом логического блока 11, а второй вход присоединен к выходу логического элемента И 24, к входам которого подключены соответственно выход логического элемента ИЛИ 25 и источник 26 питания (через контакт 27) а к выходу логического элемента И 24 присоединено исполнительное реле 12.

Резервный источник 2 питания содержит последовательно соединенные управляемый выпрямитель 28, фильтр 29 и инвертор 30. Выпрямитель 28 присоединен к сети 31, а выход 32 инвертора является вторым выходом источника 2. Вход 33 явля-

ется первым входом источника 2 питания и соединен через блок 34 управления выпрямителем с выпрямителем 28, а также через последовательно соединенные управляемый генератор импульсов 35 и блок 36 управления инвертором – с инвертором 30. Выход 37 генератора 35 является первым выходом источника 2 питания.

По такой же схеме выполняются и основные источники питания $1_1, \dots, 1_n$, но у них нет выходов 37.

Блок 9 синхронизации содержит первый узел 38 дискретного измерения фазы (фазы вектора напряжения резервного источника питания), входы которого являются первым и вторым входами блока 9 синхронизации, второй узел 39 дискретного измерения (фазы вектора ЭДС асинхронного электродвигателя), вход которого является третьим входом блока 9 синхронизации, и цифровой компаратор 40, причем выходы узлов 38 и 39 дискретного измерения фазы присоединены к входам цифрового компаратора 40, выход которого является выходом блока 9 синхронизации.

Узел 39 дискретного измерения фазы вектора ЭДС электродвигателя (фиг. 3) содержит двенадцатиразный трансформатор 41, вход которого является входом узла 39, двенадцать формирователей $42_1, \dots, 42_{12}$, схему 43 контроля четности, первый 44, второй 45 и третий 46 одновибраторы, первый логический элемент ИЛИ-НЕ 47, первый двоичный счетчик 48, выход которого является выходом узла 39, причем выходы двенадцатиразного трансформатора 41 через формирователи 42 присоединены к входам схемы 43 контроля четности, а ее прямой и инверсный выходы через одновибраторы 45, 46 соединены с первым и вторым входами логического элемента ИЛИ-НЕ 47, выход которого подключен к счетному входу двоичного счетчика 48, вход установки нуля которого через одновибратор 44 соединен с выходом формирователя 42₁.

Узел 38 дискретного измерения фазы вектора напряжения резервного источника питания (фиг. 4) содержит счетный триггер 49, вход которого является первым входом узла 38, умножитель 50 частоты на четыре, включающий последовательно соединенные два умножителя 51, 52 на два, первый 53 и второй 54 элементы НЕ, четвертый 55, пятый 56 и шестой 57 одновибраторы, трехфазный трансформатор 58, вход которого является вторым входом узла 38, второй двоичный счетчик 59, выход которого является выходом узла 38, второй элемент ИЛИ-НЕ 60, тринадцатый формирователь

61, причем последовательно соединенные счетный триггер 49, умножитель 50 частоты на четыре, элемент НЕ 53 и одновибратор 56 присоединены к второму входу элемента ИЛИ-НЕ 60, к первому входу которого через одновибратор 55 подключен выход умножителя 50 частоты на четыре, а выход элемента ИЛИ-НЕ 60 соединен со счетным входом двоичного счетчика 59, вход установки нуля которого через последовательно соединенные трехфазный трансформатор 51, формирователь 61, элемент НЕ 54 и одновибратор 57 связан с вторым входом узла 38.

Задатчик 7 (фиг. 5) содержит суммирующий усилитель 62 и интегратор 63. Один вход усилителя 62 является первым входом задатчика 7, а другой вход усилителя 62 соединен с выходом интегратора 63. Выход интегратора является одновременно выходом задатчика 7. На входе интегратора 63 включены резисторы 64 и 65, причем параллельно резистору 64 через второй и третий входы задатчика 7 присоединена логическая схема И 15 с размыкающими контактами 18. При разомкнутом контакте 18 постоянная времени интегратора 63 равна $(R_{64} + R_{65}) \cdot C_{66}$, а при замкнутом контакте 18 она составляет $R_{65} \cdot C_{66}$, причем резисторы выбираются так, что

$$(R_{64} + R_{65}) \cdot C_{66} \gg R_{65} \cdot C_{66}$$

где R_{64} , R_{65} – сопротивления резисторов 64 и 65;

C_{66} – емкость конденсатора 66.

Устройство работает следующим образом.

В нормальном режиме работы каждый из основных источников 1 питания питает соответствующий асинхронный электродвигатель 6 через размыкающий контакт 5 электромагнитного реле 4. Частота и напряжение каждого из основных источников 1 определяются уровнем напряжения на выходе соответствующего источника задающего сигнала 8. Напряжение и частота на выходе основного источника связаны известным законом частотного управления асинхронным электродвигателем $U/f = \text{const}$. Резервный источник 2 питания работает в режиме горячего резерва с начальными значениями частоты и напряжения, но его выход не подключен к электродвигателям 6. Резервный источник 2 питания (фиг. 2) представляет собой преобразователь частоты, причем его функциональная схема аналогична схеме серийно выпускаемого преобразователя частоты ЭКТ 2.

Резервный источник работает следующим образом. Сигнал задания с входа 33 поступает на входы блока 34 управления

выпрямителем и управляемого генератора 35 импульсов. Импульсы с выхода блока 34 воздействуют на тиристоры управляемого выпрямителя 28 таким образом, что на его выходе, а следовательно, и на выходе инвертора 30 устанавливается напряжение, пропорциональное сигналу задания. Генератор 35 представляет собой линейный преобразователь напряжение-частота, формирующий на своем выходе 37 импульсы с частотой, в 6 раз превышающей частоту выходного напряжения (на выходе 32) преобразователя частоты. Блок 36 управления инвертором формирует и распределяет полученные импульсы по тиристорам инвертора 30. В результате на выходе резервного источника 2 устанавливается напряжение и частота, пропорциональные сигналу задания на входе 33 в соответствии с законом частотного управления.

Блоки $3_1, \dots, 3_n$ контроля исправности основных источников питания соответственно $1_1, \dots, 1_n$ контролируют величину выходного напряжения преобразователей частоты и его форму. Блоки $3_1, \dots, 3_n$ выдают сигнал неисправности в двух случаях:

1) если величина выходного напряжения преобразователя частоты по каким-либо причинам меньше минимальной возможной, соответствующей минимальной рабочей частоте (например, при 5 Гц и 38 В);

2) при появлении неисправности преобразователя частоты, приводящей к искажению формы его выходного напряжения.

При выходе из строя одного из основных источников 1 питания срабатывает соответствующий блок 3 контроля исправности и соответствующее электромагнитное реле 4. Размыкающий контакт 5 реле 4 отключает соответствующий электродвигатель 6, и электродвигатель начинает выбег. Контакты 16 и 17 соответствующих реле 4 замыкаются в соответствующих логических схемах ИЛИ 13 и 14. Контакт 27 реле 4 замыкается только в одном логическом блоке 11 и подает питание от источника 26 на один вход логического элемента И 24. На другом входе элемента И 24 имеется нулевой сигнал. При выбеге электродвигателя 6 в его статорных обмотках наводится ЭДС, частота которой пропорциональна частоте вращения ротора электродвигателя 6. Частота ЭДС измеряется соответствующим датчиком 10 скорости. Сигнал частоты с датчика скорости передается через логические схемы ИЛИ 13 и И 20 на вход задатчика 7 и далее на вход резервного источника 2. Так как контакты 18 схемы И 15 замкнуты (фиг. 5), (реле 12 еще не сработало), то постоянная времени задатчика 7 мала, и частота на выходе резервного

источника 2 практически равна частоте ЭДС выбегающего электродвигателя 6. Существует небольшая разница частот на выходе резервного источника 2 и частоты ЭДС двигателя, обусловленная инерционностью задатчика 7. Эта разница частот обеспечивает взаимное изменение положения соответствующих вращающихся векторов.

Одновременно при выбеге электродвигателя 6 на первый и второй входы блока 9 синхронизации подаются выходное напряжение и импульсы системы управления резервного источника питания, а через логическую схему ИЛИ 14 на третий вход - напряжение на зажимах выбегающего электродвигателя 6, характеризующее ЭДС электродвигателя. Блок 9 обеспечивает измерение и сравнение фаз напряжения резервного источника питания 2 и фазы ЭДС выбегающего электродвигателя 6 с помощью узлов 38 и 39 и цифрового компаратора 40. При нахождении напряжения резервного источника 2 и ЭДС выбегающего электродвигателя 6 в противофазе с точностью 15 эл. град. на выходе блока 9 появляется импульсный сигнал, который поступает на входы логических блоков 11. В одном из логических блоков 11 на вход схемы И 24 подается сигнал от источника 26 через контакт 27 (этот логический блок 11 соответствует вышедшему из строя основному источнику 1 питания). Сигнал с выхода блока 9, пройдя через элемент ИЛИ 25 этого логического блока 11, поступает на второй вход элемента И 24, и на выходе этого элемента появляется единичный сигнал, который блокирует по второму входу элемента ИЛИ 25 импульсный сигнал с блока 9 и включает соответствующее исполнительное реле 12. Замыкающий контакт 23 реле 12 подключает соответствующий электродвигатель 6 к резервному источнику 2 питания при выполнении двух условий:

1) примерное равенство частот источника 2 и асинхронного двигателя;

2) напряжение резервного источника питания и ЭДС электродвигателя находятся в противофазе.

Выполнение этих условий обеспечивает минимальный ударный ток при подключении электродвигателя 6 к источнику питания с переменной частотой и напряжением.

Контакт 22 реле 12 в схеме И 20, размыкаясь, обрывает цепь слежения за частотой соответствующего электродвигателя 6. Через схему ИЛИ 19 и один из замыкающих контактов 21 реле 12 на вход задатчика 7 и на вход резервного источника 2 питания подается сигнал с источника 8 задающего сигнала, соответствующий частоте и напря-

жению вышедшего из строя основного источника 1 питания. При включении соответствующего реле 12 размыкающий контакт 18 в схеме И 15 размыкается, и в цепи задатчика 7 (фиг. 5) включается резистор 64. Постоянная задатчика интенсивности увеличивается, что обеспечивает плавное изменение частоты и напряжения на выходе резервного источника при резких изменениях задания на выходе источника 8.

Блок 9 синхронизации работает следующим образом. ЭДС одного из выбегающих электродвигателей b_1, b_2, \dots, b_n через контакты $17_1, 17_2, \dots, 17_n$ реле $4_1, 4_2, \dots, 4_n$ подается на первичную трехфазную обмотку двенадцатифазного трансформатора 41 узла дискретного измерения фазы вектора ЭДС электродвигателя (фиг. 3, 6). Выходные напряжения трансформатора 41 формируются по форме и амплитуде формирователями $42_1, \dots, 42_{12}$ и подаются на входы схемы из контроля четности, на выходах которой формируются последовательности прямых и инверсных импульсов с частотой, в 12 раз большей частоты ЭДС двигателя. По переднему и заднему фронтам полученных импульсов с помощью одновибраторов 45 и 46 и элемента ИЛИ-НЕ 47 формируется последовательность узких импульсов для запуска двоичного счетчика 48 по счетному входу. На вход установки нуля счетчика 48 подается импульс сброса, сформированный с помощью одновибратора 44 по переднему фронту импульса ЭДС фазы А выбегающего двигателя. В результате этого на выходах двоичного счетчика 48 устанавливается пятиразрядный двоичный код, соответствующий текущему положению вектора фазы ЭДС выбегающего двигателя с дискретностью 7,5 эл. град.

Импульсы задающего генератора преобразователя частоты с первого выхода резервного источника 2 питания поступают на вход счетного триггера 49 узла дискретного измерения фазы вектора напряжения резервного источника 2 (фиг. 4 и 7), где преобразуются в импульсы со скважностью, равной двум. Полученная частота увеличивается в четыре раза с помощью умножителя 50 частоты на четыре. Далее с помощью элемента НЕ 53, одновибраторов 55 и 56 и элемента ИЛИ-НЕ 60 по переднему и заднему фронтам полученных импульсов формируется последовательность узких импульсов с частотой, в 24 раза большей выходной частоты резервного источника 2 питания. Задними фронтами импульсов с выхода элемента ИЛИ-НЕ 60 запускается двоичный счетчик 59, на вход установки нуля которого подается короткий импульс

сброса, сформированный по заднему фронту импульса напряжения фазы А резервного источника 2 с помощью трехфазного трансформатора 58, формирователя 61, элемента НЕ 54 и одновибратора 57. В результате этого на выходах счетчика 59 устанавливается пятиразрядный двоичный код, соответствующий текущему положению вектора фазы напряжения резервного источника 2 с дискретностью 7,5 эл. град.

Формирование импульсов сброса счетчика 59 узла 38 по заднему фронту импульса напряжения фазы А резервного источника 2, а импульса сброса счетчика 48 узла 39 – по переднему фронту импульса ЭДС фазы А выбегающего двигателя обеспечивает получение на выходах счетчиков 48 и 59 кодов, сдвинутых на 180 эл. град. т.е. в противофазе.

Цифровой компаратор 40 сравнивает коды, поступающие с выходов счетчиков 48 и 59. В момент равенства кодов на выходе цифрового компаратора 40 устанавливается уровень "1".

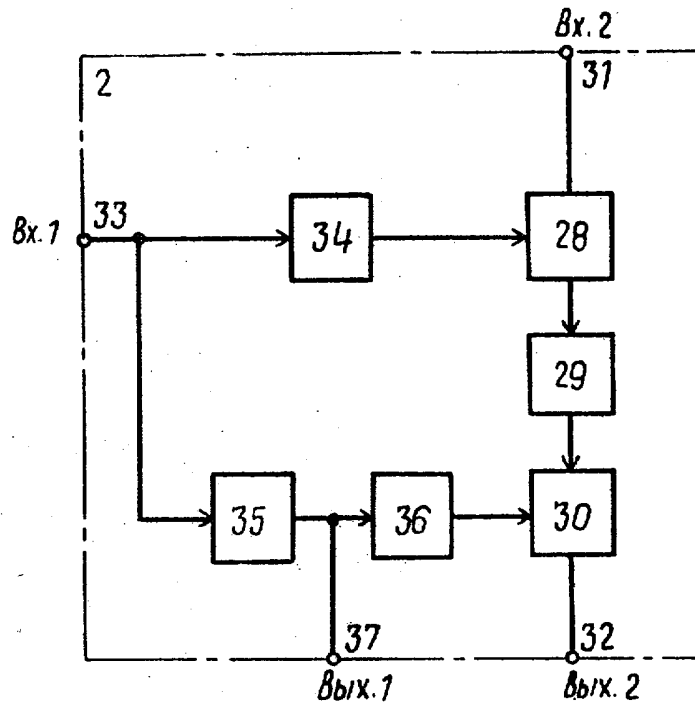
Таким образом, устройство обеспечивает подключение резервного источника 2 при выходе из строя любого основного источника 1 на любой частоте и при любом напряжении на его выходе.

Ф о р м у л а и з о б р е т е н и я

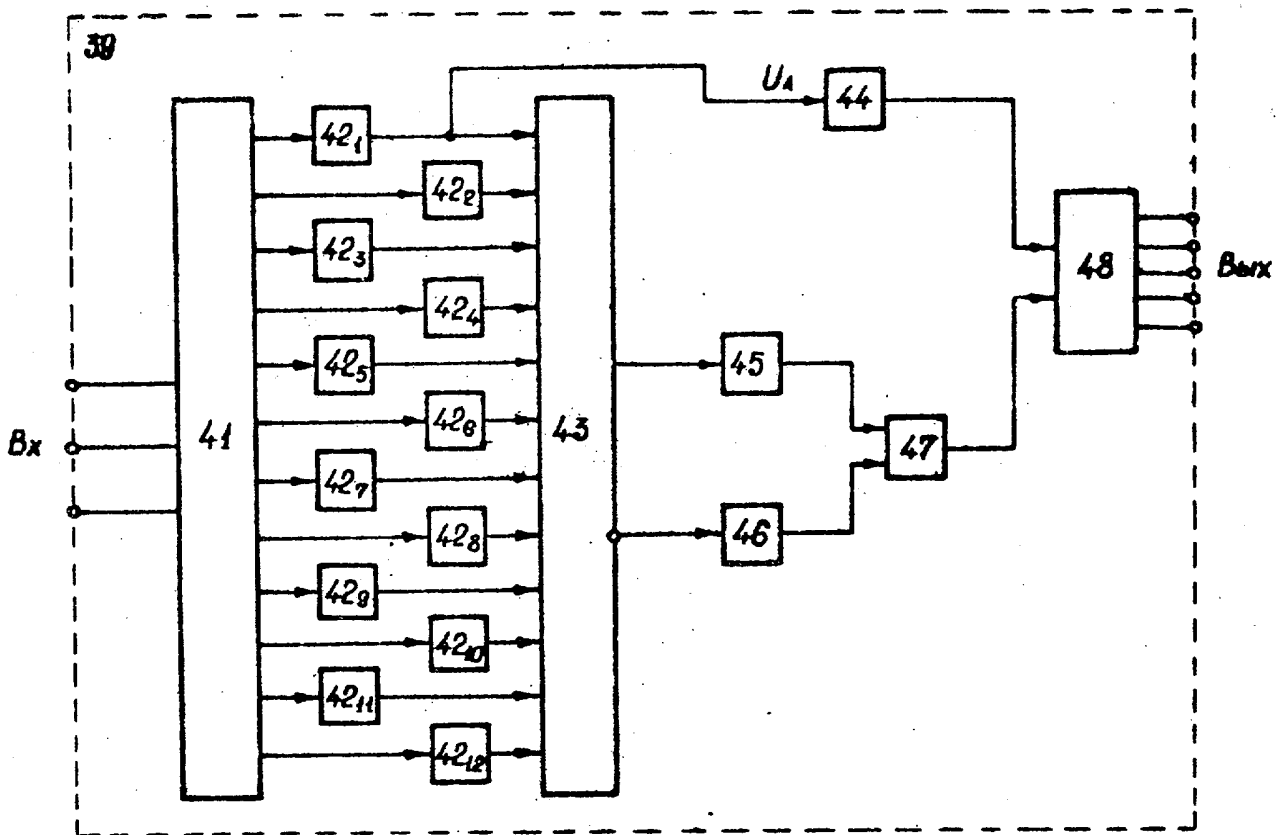
Устройство для резервирования источника электропитания, содержащее основные источники питания, резервный источник питания, средства контроля напряжения основных источников питания с выходными реле по числу этих источников, подключенные к выходам основных источников питания и через контакты этих реле – к выходным клеммам, каждая из которых предназначена для подключения нагрузки соответствующего основного источника питания, отличающееся тем, что, с целью расширения области применения за счет использования в качестве источника электропитания источников переменной частоты и напряжения, предназначенных для питания нагрузки в виде асинхронных электродвигателей, в него дополнительно введены блок синхронизации, датчики скорости электродвигателей, являющихся нагрузкой соответствующих основных источников питания, логические блоки по числу основных источников питания с подключенными на выходах исполнительными реле, три логические схемы ИЛИ, выполненные на замыкающих контактах реле, две логические схемы И, выполненные в виде соединенных последовательно размыкающих контактов ис-

полнительных реле, источники задающего сигнала по числу основных источников питания и задатчик, причем выходы датчиков скорости электродвигателей подключены к входам первой логической схемы ИЛИ, выполненной на контактах выходных реле, выход которой через вторую логическую схему И соединен с первым входом задатчика и выходом третьей схемы ИЛИ, выполненной на контактах исполнительных реле, входы которой подключены к выходам соответствующих источников задающего сигнала и первым входам соответствующих основных источников питания, первая логическая схема И соединяет второй и третий входы задатчика, являющиеся входами цепи изменения постоянной времени задатчика, выход задатчика подключен к первому входу резервного источника питания, вторые входы основных и резервного источников питания предназначены для подключения к питающей сети, первый и второй входы блока синхронизации подключены соответственно к первому и второму выходам резервного источника питания, третий вход блока синхронизации подключен к выходу второй логической схемы ИЛИ, выполненной на контактах выходных реле, входы которой подключены к выходным клеммам, соединенным через замыкающие контакты соответствующих исполнительных реле с вторым выходом резервного источника питания, выход блока синхронизации подключен к входам логических блоков, средства контроля напряжения основных источников выполнены в виде блоков контроля исправности основных источников, входы этих блоков подключены к выходам соответствующих основных источников, в качестве контактов, соединяющих выходы основных источников питания с выходными клеммами, используются размыкающие контакты соответствующих выходных реле, причем блок синхронизации содержит первый узел дискретного измерения фазы, входы которого являются первым и вторым входами этого блока, второй узел дискретного измерения фазы, вход которого является третьим входом этого блока, и цифровой компаратор, входы которого соединены с соответствующими выходами первого и второго узлов дискретного измерения фазы, а выход является выходом этого блока, первый узел дискретного измерения фазы содержит счетный триггер, вход которого является первым входом этого узла, а выход

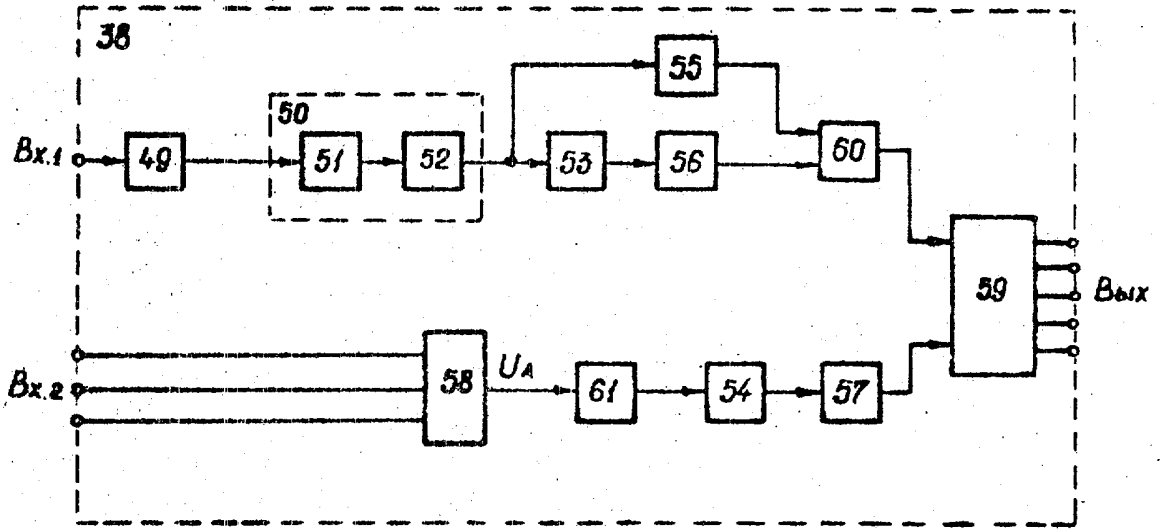
подключен к входу умножителя частоты на четыре, выход которого через четвертый одновибратор подключен к первому входу второго логического элемента ИЛИ-НЕ, а через соединенные последовательно первый логический элемент НЕ и пятый одновибратор — к второму входу второго логического элемента ИЛИ-НЕ, вход которого соединен со счетным входом второго двоичного счетчика, выход которого является выходом этого узла, а вход установки нуля этого счетчика через соединенные последовательно шестой одновибратор, второй логический элемент НЕ и тринадцатый формирователь подключены к выходу трехфазного трансформатора, вход которого является вторым входом этого узла, второй узел дискретного измерения фазы содержит двенадцати фазный трансформатор, вход которого является входом этого узла, а выходы через формирователи с первого по двенадцатый подключены к соответствующим входам схемы контроля четности, прямой и инверсный выходы которой через соответственно второй и третий одновибраторы подключены к входам первого логического элемента ИЛИ-НЕ, выход которого подключен к счетному входу первого двоичного счетчика, выход которого является выходом этого узла, а вход установки нуля через первый одновибратор соединен с выходом первого формирователя, каждый логический блок содержит логический элемент ИЛИ, первый вход которого является входом этого блока, а второй вход подключен к выходу логического элемента И, который является выходом этого блока, первый вход логического элемента И подключен к выходу логического элемента ИЛИ, а второй вход через замыкающий контакт соответствующего выходного реле подключен к источнику питания, резервный источник питания содержит управляемый выпрямитель, к входу управления которого подключен выход блока управления выпрямителем, вход которого является первым входом этого источника питания и подключен к входу генератора импульсов, выход которого является первым выходом этого источника питания и через блок управления инвертором подключен к входу управления инвертора, вход которого подключен через фильтр к выходу управляемого выпрямителя, а выход инвертора является вторым выходом этого источника питания, основные источники питания выполнены аналогично резервному.



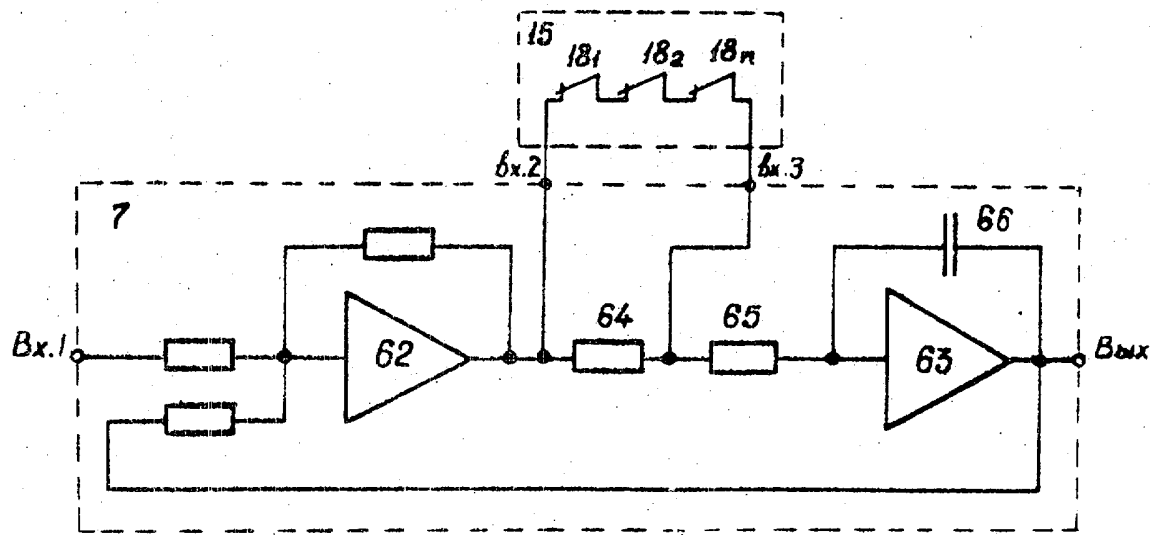
Фиг. 2



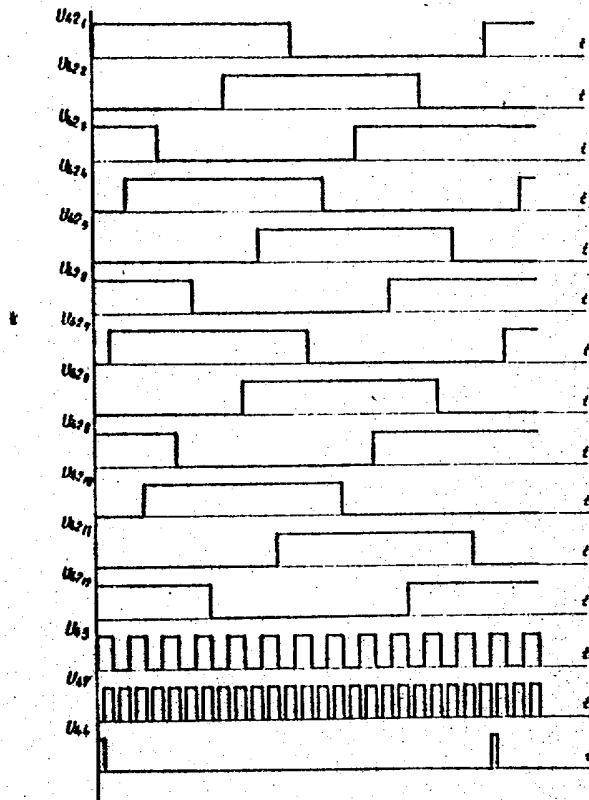
Фиг. 3



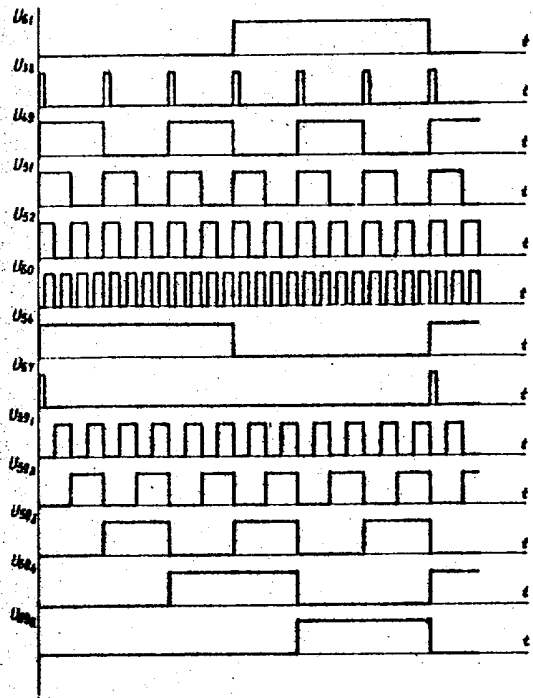
Фиг. 4



Фиг. 5



Фиг. 6



Фиг. 7

Редактор Л.Пчолинская

Составитель В.Сидоров
Техред М.Моргентал

Корректор О.Кравцова

Заказ 1777

Тираж 340

Подписное

ВНИИПИ Государственного комитета по изобретениям и открытиям при ГКНТ СССР
113035, Москва, Ж-35, Раушская наб., 4/5

Производственно-издательский комбинат "Патент", г. Ужгород, ул.Гагарина, 101