



РОССИЙСКОЕ АГЕНТСТВО
ПО ПАТЕНТАМ И ТОВАРНЫМ ЗНАКАМ

(19) **RU** (11)

523⁽¹³⁾ **U1**

(51) МПК
G06F 11/28 (1995.01)

(12) ОПИСАНИЕ ПОЛЕЗНОЙ МОДЕЛИ К СВИДЕТЕЛЬСТВУ

(21), (22) Заявка: 93008829/24, 16.02.1993

(46) Опубликовано: 16.06.1995

(71) Заявитель(и):

**Лобанов В.И.,
Локтев Н.М.,
Иванов Л.Н.,
Брусенцов Н.П.,
Сафронов А.Б.**

(72) Автор(ы):

**Лобанов В.И.,
Локтев Н.М.,
Иванов Л.Н.,
Брусенцов Н.П.,
Сафронов А.Б.**

(73) Патентообладатель(и):

Лобанов Владимир Иванович

(54) Адаптируемое устройство для отладки микроконтроллеров

(57) Формула полезной модели

1. Адаптируемое устройство для отладки микроконтроллеров, содержащее интерфейсы адреса-данных (ИАД) и управляющих сигналов (ИУС) для связи с инструментальной персональной ЭВМ, ОЗУ программ пользователя (ОЗУПП), ОЗУ контрольных точек (ОЗУКТ), формирователь сигналов управления (ФСУ), коммутатор шины адреса (КША) и коммутатор шины данных (КШД), причем первая группа выходов ИАД соединена с адресными входами ОЗУПП и ОЗУКТ, а также с выходом КША, входы которого подключены к внешней шине адреса (ШАВ) отлаживаемого микроконтроллерного устройства (МКУ), а вторая группа входов-выходов ИАД соединена со входом-выходом данных ОЗУПП, входом данных ОЗУКТ и первой группой входов-выходов КШД, вторая группа входов-выходов которого подключена к внешней шине данных (ШДВ) МКУ, выход ИУС соединен с первой группой входов ФСУ, вторая группа входов которого соединена с входной шиной управления (ШУВх), а выход ФСУ подключен к управляющим входам ОЗУПП, ОЗУКТ, КША и КШД, отличающееся тем, что в него введен программируемый блок (ПБ), первая группа входов которого соединена с входом ИУС, вторая группа входов - с выходом ОЗУКТ, третья группа входов - с ШУВх, первая группа выходов ПБ подключена к выходной шине управления (ШУВых), вторая группа выходов к дублирующей выходной шине управления (ДШУВых), а третья группа выходов к третьей группе входов ФСУ.

2. Устройство по п. 1, отличающееся тем, что программируемый блок содержит синхрогенератор (СГ), регистр и программируемую комбинационную схему (ПКС),

первая, вторая и третья группы входов которой являются соответствующими группами входов ПБ, четвертая группа входов ПКС соединена с выходом регистра, являющимся первой группой выхода ПБ, а пятая группа входов ПКС соединена с первой группой выходов синхрогенератора, вторая группа выходов которого подключена к тактовым входам регистра, а информационные входы регистра соединены с первой группой выхода ПКС, являющейся второй группой выходов ПБ, вторая группа выходов ПКС соединена с входом СГ, третья группа выходов ПКС является третьей группой выходов ПБ.

3. Устройство по п.2, отличающееся тем, что программируемая комбинационная схема выполнена в виде программируемой логической матрицы.

4. Устройство по п.2, отличающееся тем, что программируемая комбинационная схема выполнена в виде постоянного запоминающего устройства.

5. Устройство по п.2, отличающееся тем, что программируемая комбинационная схема выполнена в виде оперативного запоминающего устройства.

6. Устройство по пп. 1 и 2, отличающееся тем, что программируемый блок выполнен в виде матрицы логических ячеек.

7. Устройство по п.2, отличающееся тем, что синхрогенератор состоит из тактового генератора, выход которого является второй группой выходов СГ и соединен с тактовым ходом счетчика, выход которого является первой группой выходов СГ, а входом СГ является установочный вход счетчика.

Описание к ⁻⁵⁻з-цр № 93-008829/24

24 0 5 93

~~МКИ G06 F 11/28~~

Адаптируемое устройство для отладки микроконтроллеров

Область техники, к которой относится полезная модель

Заявляемая полезная модель относится к области вычислительной техники, а именно к устройствам отладки программной и аппаратной части микроконтроллерных устройств (МКУ), выполненных на базе микропроцессоров (МП) или однокристальных микро-ЭВМ (ОМЭВМ).

Уровень техники

Известны устройства в виде процессоров, реализующих функцию отладки микропрограмм путем использования схемы, сравнивающей адрес точки останова с текущим адресом управляющей памяти, а также схемы, отключающей выдачу тактового сигнала при обнаружении совпадения адресов (Заявка Японии N 61-198339, G06F 11/28).

Недостатками известного устройства являются чрезмерная сложность решения, связанная с созданием специализированного процессора; узкая область применения - только отладка микропрограмм секционированных микропроцессоров с использованием только тактового входа для остановки микропроцессора.

Наиболее близким по технической сущности к заявляемому устройству является устройство отладки микропроцессорной системы (Европейская заявка N 0251481, дата подачи 22 мая 1987г. кл. G06F 11/00, 1988 г.), содержащее инструментальную ЭВМ, имеющую интерфейс с пользователем, эмулятор ПЗУ и блок монитора, использующий для организации пошагового режима канал прерывания целевого микропроцессора. Для указанного устройства характерны следующие недостатки: - управление целевым процессором осуществляется по каналу прерывания, что уменьшает возможности целевого процессора на один уро-

№ 93 008 829/24

6
- 4 -

- вень прерывания;
- отладка разрабатываемого МКУ возможна лишь для целевых процессоров, имеющих канал прерывания;
- наличие зарезервированной области в ОЗУ пользователя под монитор уменьшает объем программы пользователя;
- нет возможности потактовой проверки микропроцессора (МП).

Сущность полезной модели

В основу создания заявленной полезной модели положена задача создания такого адаптируемого устройства для отладки микроконтроллеров, которое бы обеспечивало достижение следующих технических результатов:

- качественное расширение сферы применения за счет обеспечения отладки любых микропроцессоров, имеющих открытую шину- адреса данных и хотя бы один из входов: Ready (готовность), С (тактыый) или Int (прерывание);
- неизменность аппаратной реализации для отладки различных микропроцессоров и микро-ЭВМ при минимальном объеме корректировки программного обеспечения инструментальной ПЭВМ;
- возможность потактовой и покомандной отладки МКУ, что позволяет диагностировать целевой процессор;
- простота реализации.

Поставленная задача достигается тем, что в адаптируемое устройство для отладки микроконтроллеров (АУОМ), содержащее интерфейс адреса-данных (ИАД) и управляющих сигналов (ИУС) для связи с инструментальной ЭВМ, оперативное запоминающее устройство программ пользователя (ОЗУПП), оперативное запоминающее устройство контрольных точек (ОЗУКТ), формирователь сигналов управления (ФСУ), коммутатор шины адреса (КША) и коммутатор шины данных (КШД), причем первая группа выходов ИАД соединена с адресными входами ОЗУПП и ОЗУКТ, а также с выходом КША, входы которого подключены к внешней шине адреса (ШАВ) отлаживаемого микроконтроллерного устройства (МКУ), а вторая группа входов-выходов ИАД соединена со входом-выходом данных ОЗУПП, входом данных ОЗУКТ и первой группой входов-выходов КШД, вторая группа входов-выходов которого подключена к внешней шине

№ 93008829/24

7
- 4 -

данных (ШДВ) МКУ, выход ИУС соединен с первой группой входов ФСУ, вторая группа входов которого соединена с входной шиной управления (ШУВх), а выход ФСУ подключен к управляющим входам ОЗУПП, ОЗУКТ, КША и КШД, ВВЕДЕН программируемый блок (ПБ), первая группа входов которого соединена с выходом ИУС, вторая группа входов - с выходом ОЗУКТ, третья группа входов - с входной шиной управления (ШУВх), первая группа выходов ПБ подключена к выходной шине управления (ШУВых), вторая группа выходов - к дублирующей выходной шине управления (ДШУВых), а третья группа выходов - к третьей группе входов ФСУ.

В предпочтительном варианте выполнения полезной модели программируемый блок может содержать синхрогенератор (СГ), регистр и программируемую комбинационную схему (ПКС), первая, вторая и третья группа входов которой являются соответствующими группами входов ПБ, четвертая группа входов ПКС соединена с выходом регистра, являющимся первой группой выходов ПБ, а пятая группа входов ПКС соединена с первой группой выходов синхрогенератора, вторая группа выходов которого подключена к тактовым входам регистра, а информационные входы регистра соединены с первой группой выходов ПКС, являющейся второй группой выходов ПБ, вторая группа выходов ПКС соединена с входом СГ, третья группа выходов ПКС является третьей группой выходов ПБ;

Программируемая комбинационная схема может быть реализована на одной микросхеме типа программируемая логическая матрица (ПЛМ) или программируемое постоянное запоминающее устройство (ППЗУ), или оперативное запоминающее устройство (ОЗУ).

Программируемый блок может быть выполнен на одной микросхеме типа матрица логических ячеек (МЛЯ).

В предпочтительном варианте выполнения синхрогенератор состоит из тактового генератора, выход которого является второй группой выходов СГ и соединен с тактовым входом счетчика, выход которого является первой группой выходов СГ, а входом СГ является установочный вход счетчика.

Вышеуказанное выполнение заявляемого устройства позволяет расширить номенклатуру отлаживаемых МКУ, обеспечить адаптацию под новые типы микропроцессоров и ОМЭВ. Причем адаптации подвергается

№ 93008229/24

8
- 4 -

несущественная часть программного обеспечения, аппаратная поддержка остается без изменения. Наличие программируемого блока позволяет по выбору разработчика использовать для отладки входы синхронизации, готовности или прерывания целевого микропроцессора. Для этого разработчику необходимо лишь переписать содержимое ПКС. Наличие дублирующей выходной шины управления позволяет в некоторых случаях обходиться без регистра и повысить быстродействие АУОМ. При использовании тактового входа целевого МП для отладки МКУ программируемый блок позволяет обеспечить как покомандное, так и потактовое исполнение программы пользователя, что делает возможной диагностику не только МКУ, но и целевого МП.

Программируемый блок может быть реализован на одной микросхеме программируемой логической матрицы (ПЛМ) типа КС1556ХП8 или КС1556ХП8, либо на БИС матрицы логических ячеек (МЛЯ) типа Xilinx. Однако ПБ можно выполнить и на трех микросхемах. Для этого достаточно одного 8-разрядного регистра, одной микросхемы ПКС, в качестве которой можно использовать ПЛМ типа КР556РТ2, ППЗУ КР556РТ7 или КР556РТ16, а также РПЗУ К573РФ4 или ОЗУ любого типа емкостью не менее 2к x 8; в качестве синхрогенератора можно применить микросхему обычного счетчика.

Перечень фигур чертежей

Сущность изобретения поясняется чертежами, где на фиг. 1 представлена структурная схема АУОМ, на фиг. 2 - структурная схема ПБ, на фиг. 3 - граф - схема алгоритма (ГСА) работы ПБ, на фиг. 4 - ГСА формирования укороченного тактового импульса Ткт.

Сведения, подтверждающие возможность осуществления полезной модели

На структурных схемах согласно фиг. 1 и 2 использованы следующие обозначения для входящих в них блоков и шин: интерфейс адреса-данных 1, интерфейс управляющих сигналов 2, ОЗУ программ пользователя 3, формирователь сигналов управления 4, ОЗУ контрольных точек 5, программируемая комбинационная схема 6, синх-

№ 93 К08 29/24

9
- 6 -

рогенератор 7, коммутатор шины адреса 8, коммутатор шины данных 9, регистр 10, программируемый блок 11, шина адреса (ША) 12, шина данных (ШД) 13, шина управления (ШУ) 14, внешняя шина адреса (ШАВ) 15, внешняя шина данных (ШДВ) 16, входная шина управления (ШУВх) 17, являющаяся одновременно 3-ей группой входов ПКС, выходная шина управления (ШУВых) 18, являющаяся одновременно выходной шиной укороченного тактового импульса, дублирующая шина управления (ДШУВых) 19, являющаяся одновременно выходной шиной тактового импульса, микроконтроллерное устройство (МКУ) 20, 5-я группа входов ПКС 21-23, 4-я группа входов ПКС 24-28, 1-я группа входов ПКС 29, 2-я группа входов ПКС 30, тактовый генератор 31, счетчик 32.

Назначение блоков и шин АУОМ описывается следующим образом. Блок ИАД 1 предназначен для приема и передачи адреса и данных от инструментальной ПЭВМ. Блок ИУС 2 передает сигналы управления от инструментальной ПЭВМ на ФСУ 4 и ПКС 6. Блок ОЗУПП 3 хранит программу пользователя, а также программу выведения содержимого внутренней памяти целевого процессора, которая загружается в ОЗУПП 3 лишь на время ее исполнения. ФСУ 4 служит для формирования сигналов управления работой ОЗУПП 3, ОЗУКТ 5, КША 8, МШД 9. ОЗУКТ 5 хранит информацию о наличии контрольных точек, что позволяет останавливать выполнение программы пользователя при достижении заранее заданных адресов. ПКС 6 формирует функции возбуждения для регистра 10 и выходные функции ДШУВых 19 для ПБ 11. СГ 7 формирует синхросигналы для регистра 10 и синхронизированную частоту для МКУ 20. КША 8 коммутирует ШАВ 15 от целевого процессора на ША 12. КШД 9 коммутирует ШДВ 16 на ШД 13 в прямом и обратном направлениях. Регистр 10 совместно с ПКС 6 и СГ 7 образуют ПБ 11, являющийся последовательностным автоматом.

Работу АУОМ можно описать на примере конкретной реализации для целевого процессора КР1806ВЕ1.

АУОМ осуществляет следующие варианты работы: мониторный, автоматический (реального времени), автоматический с остановом по контрольным точкам, пошаговый и потактовый.

В мониторном режиме идет загрузка и чтение ОЗУПП 3, ОЗУКТ 5, проверка работы ПБ 11, чтение и запись исходных и загрузочных файлов с магнитных носителей, трансляция исходных файлов и т.п.

№ 93008 329/24

10

- 6 -

В автоматическом режиме программа пользователя выполняется целевым процессором в реальном масштабе времени, в режиме контрольных точек программа выполняется в реальном масштабе времени до первой контрольной точки (КТ).

В пошаговом режиме АУОМ останавливает целевой МП после выполнения каждой команды, а в потактовом - по каждому такту синхрогенератора. Объем ОЗУПП - 4 кбайт, ОЗУКТ - 4096 бит. ИАД 1 и ИУС 2 построены на микросхемах КР580ИК55, ОЗУПП 3 - на двух ИС КР537РУ10, ФСУ 4 - на ПЛМ КР556РТ2, ОЗУКТ 5 - на КР537РУ3, ПКС 6 - на ПЛМ КР556РТ2, СГ 7 - на КР555ЛН1, КР1561ИЕ10 и КР1561КП1. КША 8 и МШД 9 выполнены на трех микросхемах К555АП6, в качестве регистра 10 использована ИС К555ТМ9. Вся схема АУОМ насчитывает лишь 14 цифровых ИС. Программная поддержка поставлена на ПЭВМ IBM PC и состоит из монитора, кросс-ассемблера, трассировщика, дизассемблера и пакетов обслуживания периферийных устройств. Для обеспечения вышеперечисленных режимов работы инструментальная ПЭВМ программно формирует следующие сигналы управления:

Сброс - установка регистра 10 в исходное состояние; ЗППР - запись в ОЗУПП 3 в мониторном режиме; ЗПКТ - запись в ОЗУКТ 5 в мониторном режиме; РВПП - разрешение выборки ОЗУПП 3 в мониторном режиме; РВКТ - разрешение выборки ОЗУКТ 5 в мониторном режиме; РША - разрешение доступа к ША 12 со стороны МКУ 20; МКУ - разрешение работы с МКУ, выход из мониторного режима; ТИКП - тактовый импульс для МКУ 20, формируемый в ПЭВМ; АТГО...АТГН - (n+1)-разрядный адрес выбора значения синхрочастоты для МКУ 20; Авт - установка автоматического режима АУОМ; Ручн - установка пошагового режима; Шаг - вывод целевого МП из состояния останова.

Кроме того, ФСУ для обеспечения согласованной работы ОЗУПП 3, ОЗУКТ 5, КША 8 и МШД 9 синтезирует следующие выходные сигналы: У0 - выборка кристалла (ВК) для младшей половины ОЗУПП 3; У1 - ВК для старшей половины ОЗУПП 3; У2 - ВК для ОЗУКТ 5; У3 - запись в ОЗУПП 3; У4 - разрешение выхода для МШД 9; У5 - разрешение выхода для ОЗУПП 3.

Синтез выходных сигналов в ФСУ 4 осуществляется в соответствии со следующими булевыми функциями:

№ 93008829/24

11

- v -

$$Y0 = A11 (MKY * PBNP + MKY * CROM + MKY * CRAM);$$

$$Y1 = A11 (MKY * PBNP + MKY * CROM + MKY * CRAM * PBNP);$$

$$Y2 = MKY * PPKT + MKY * Y6;$$

$$Y3 = MKY * ZPPR + MKY * WR;$$

$$Y4 = MKY * (CROM + CRAM);$$

$$Y5 = MKY * PBNP * ZPPR + MKY (CROM + CRAM * WR * PBNP).$$

В этих функциях использованы следующие сигналы из ШУВх 17 и от ПКС 6:

A11 - старший бит 12-разрядной шины адреса; CROM - сигнал целевого МП о чтении данных из ПЗУ; CRAM - сигнал целевого МП об обращении к ОЗУ; WR - сигнал целевого МП о записи в ОЗУ; Y6 - сигнал разрешения выборки кристалла ОЗУКТ 5 при работе АУОМ в немониторном режиме.

На фиг. 2 представлена структурная схема программируемого блока 11. По первой группе входов 29 в ПБ 11 поступают сигналы Авт, Ручн, Шаг, ТИПК, АТГО и АТГ1, по второй группе входов 30 - сигнал КТ с выхода ОЗУКТ 5, по третьей группе входов - сигналы СА и CROM от МКУ по ШУВх 17.

При работе в режимах РКТ и ШР, а также по команде СТОП ПБ 11 должен останавливать процессор МКУ 20 в строго фиксированные моменты времени: после прихода строба адреса СА, но до появления третьего тактового импульса Ткт, по которому процессор КР1806ВЕ1 заканчивает чтение команды, выставленной на ШДВ 16. После останова процессора инструментальная ПЭВМ загружает в ОЗУПП 3 программу выведения содержимого внутренней памяти процессора КР1806ВЕ1 и запускает ее на исполнение до останова на прежней КТ. Затем ПЭВМ восстанавливает содержимое ОЗУПП 3 и разрешает процессору МКУ 20 продолжение работы в

№ 93008 829/24

12

- 8 -

выбранном режиме. Работа ПБ 11 описывается граф-схемой алгоритма (ГСА), представленной на фиг. 3.

На ГСА и далее в формулах использованы следующие обозначения:

D1 - D3 - соответствующие входы регистра 10;

T1 - T3 - соответствующие выходы регистра 10;

X1 - Авт;

X2 - Ручн;

X3 - Шаг;

X4 - КТ;

X5 - СА;

X6 - CROM;

У6 - ВК ОЗУКТ в немониторном режиме;

У7 - сброс счетчика.

В качестве X5 и X6 взяты инверсные значения СА и CROM, т.к. именно в таком виде они поступают в ШУВх 17.

Из граф-схемы алгоритма работы ПБ следует, что из начального состояния а0 последовательностный автомат переходит в состояние а1 в случае режима контрольных точек (РКТ) при отсутствии контрольных точек (КТ). В состоянии а1 автомат остается до прихода сигнала X6=0, после чего переходит в состояние а2 и выдает сигнал выборки кристалла ОЗУКТ У6. В состоянии а3 автомат переходит автоматически, продолжая выдавать У6, спустя один период тактовой частоты, поступающей на вход регистра 10. Из состояния а3 в случае наличия КТ, то-есть при X4=1, автомат переходит в состояние а4 с выдачей У7, сигнала сброса счетчика 32. В этом состоянии автомат оста-

№ 93008829/24

13
- 8 -

ется до прихода $X3=1$, после чего, не снимая $Y7$, переходит в состояние $a5$.

В состояниях $a4$ и $a5$ за счет выдачи $Y7$ останавливается счетчик 32, формирующий тактовую частоту для МКУ 20, что приводит к остановке последнего. В эту паузу инструментальная ПЭВМ запускает свою программу вывода содержимого внутренней памяти МКУ 20.

Сигнал $Y7$ снимается только по отпусканию $X3$, после чего автомат переходит в состояние $a6$, где остается до прихода активно-низкого сигнала $X5$, с приходом которого осуществляется переход в начальное состояние $a0$.

Из начального состояния $a0$ автомат в пошаговом режиме (ШР), то-есть при $X2=1$, сразу переходит в состояние $a4$ с выдачей $Y7$ и повторением всей цепи вышеописанных переходов от $a4$ до $a0$.

Если в начальном состоянии $a0$ окажется, что $X1=1$, то-есть установлен автоматический режим (АВТ), то автомат будет проходить лишь через цепь состояний $a0, a6$.

Режим КТ при отсутствии контрольной точки характеризуется прохождением автомата через состояния $a0 - a3$ и $a6$ без остановок и отличается от автоматического режима лишь анализом состояния ОЗУКТ, то-есть выдачей $Y6$ и опросом сигнала $X4$.

В состоянии $a4$ возможна смена режимов работы в соответствии с таблицей. Одновременно с установкой режима формируется одиночный импульс $X3$, так как иначе нельзя выйти из состояний $a4$ и $a5$.

№ 93008829/24

14
- 10 -

Таблица

| Выходы ИУС | | Режимы |
|------------|------|----------|
| Авт | Ручн | |
| X1 | X2 | |
| 0 | 0 | РКТ |
| 0 | 1 | Стоп, ШР |
| 1 | 0 | АВТ |

Синтез выходных функций и функций возбуждения, проведенный в соответствии с ГСА работы ПБ 11, дает следующие булевы выражения:

$$D3 = T3 * T2 * T1 * X5 + T3 * T2 * T1 * X4 + T3 * T2 * T1 * X1 * X2 + T3 * T2 * T1 + T3 * T2 * X3;$$

$$D2 = T3 * T2 * T1 * X5 + T3 * T2 * T1 * X6 + T3 * T2 * T1;$$

$$D1 = T3 * T2 * T1 + T3 * T2 * X3 + T3 * T2 * T1 * X1 * X2 + T3 * T2 * T1 * X6;$$

$$Y6 = T3 * T2;$$

(1)

$$Y7 = T3 * T2.$$

В связи с тем, что ОМЭВМ К1806ВЕ1 накладывает ограничения на длительность тактового импульса, то для низкочастотного тактирования необходимо формировать из обычного импульса Такт укороченный импульс Ткт. Эта процедура выполняется в соответствии с ГСА,

№ 93008829/24

15
- 14 -

представленной на фиг. 4. Реализация этой ГСА в виде последовательностного автомата описывается следующими булевыми функциями:

$$D4 = T5 * X;$$

(2)

$$D5 = T4 * X;$$

$$Y = T4.$$

Здесь использованы следующие обозначения:

D4, D5 и T4, T5 - соответствующие входы и выходы регистра 10; X - Такт; Y - Ткт.

Синхрогенератор 7 предназначен не только для формирования тактовых импульсов различной частоты для МКУ 20, но и для обеспечения синхронности появления и отключения этих импульсов при останове МКУ в режимах Останов, КТ и ШР. Поэтому сигнал Такт 19, формируемый в ПКС 6, описывается следующий булевой функцией:

$$\text{Такт} = \text{ТИПК} * \text{АТГО} * \text{АТГ1} + \text{F1} * \text{АТГ1} * \text{АТГО} + \text{F2} * \text{АТГ1} * \text{АТГО} + \text{F3} * \text{АТГ1} * \text{АТГО}, \quad (3)$$

где АТГО, АТГ1 - адрес тактового генератора, в соответствии с которым выбирается тактовая частота;

F1 - F3 - соответствующие частоты на выходе счетчика 32;

ТИПК - тактовый импульс, формируемый инструментальной ПЭВМ.

Булевы функции (1) - (3) записываются в ПКС 6, после чего ПБ 11 готов к работе.

ГСА (фиг.3 и 4) описывают работу аппаратной части адаптируемого устройства для отладки программ микроконтроллеров. Для вывода содержимого внутренней памяти МКУ 20 требуется определенная прог-

№ 93008829/24

16
- 12 -

рамная поддержка. В качестве примера может быть приведен один из алгоритмов программной поддержки для МКУ на базе КР1806ВЕ1.

Алгоритм вывода содержимого внутренней памяти МКУ.

1. Проверить корректность точки останова по признаку начала команды CROM=0. Признак начала команды формируется кросс-ассемблером и оформляется в виде списка адресов начала команд программы пользователя.
2. Запомнить адрес возврата АW, то-есть адрес, на котором произошел останов, и содержимое трех ячеек ОЗУПП, начиная с АW.
3. По адресу АW записать команду безусловного перехода на адрес программы ROTR вывода содержимого внутренней памяти МКУ.
4. Записать программу ROTR на вторую страницу ОЗУПП, если останов произошел на первой странице, иначе-на первую.
5. Записать в конце программы ROTR команду безусловного перехода на АW.
6. Выдать разрешение выборки памяти программ(РВПП).
7. Выполнить программу ROTR в два этапа:
 - а) вывод аккумулятора в ОЗУПП на нулевую страницу и ввод содержимого ячейки ОЗУ по команде ld0 с косвенной адресацией по регистровой паре R4, R6 для определения номера текущей страницы ОЗУПП(номер страницы читается в старшем байте на ША);
 - б) вывод содержимого остальной внутренней памяти на нулевую страницу ОЗУПП, контроль окончания программы ROTR по числу импульсов ТИПК и достижению адреса возврата АW.
8. Переписать результаты работы программы ROTR из нулевой страницы ОЗУПП в память инструментальной ПЭВМ. Снять РВПП.
9. Восстановить нулевую и первую (или вторую) страницы ОЗУПП.
10. Восстановить три измененных ранее ячейки ОЗУПП по адресу возврата АW.

На приведенном в качестве примера АУОМ для ОМЭВМ КР1806ВЕ1 разработана и отлажена программно-аппаратная система телеметрии и сигнализации с передачей информации по коммутируемым телефонным линиям на расстояние свыше 30 км. Объем программы пользователя состав-

№ 95008829/24

17
- 18 -

вил 4 кбайта.

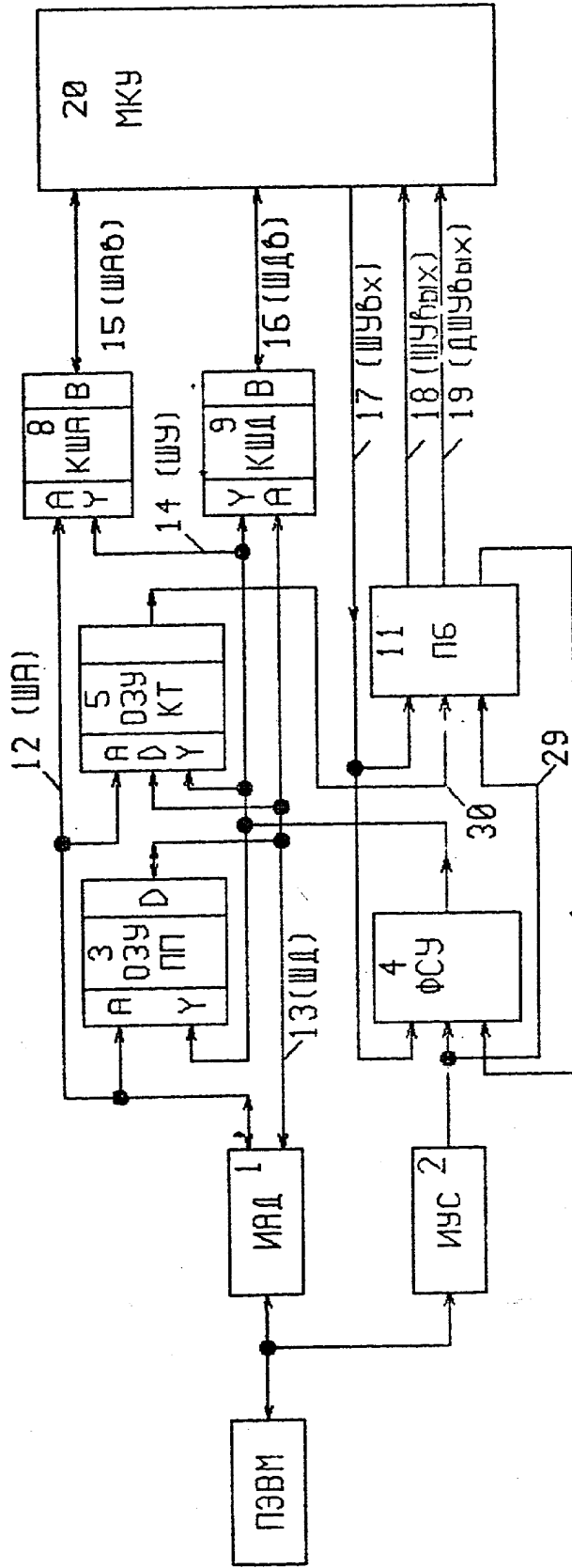
Поскольку даже 8-разрядный регистр 10 позволяет построить КА на 256 состояний, то это означает, что практически для любого микроконтроллера может быть реализована своя система булевых функций на ПКС 6. Однако для записи булевых функций в ПКС 6 требуется программатор или набор сменных модулей ПКС 6. Это не всегда удобно, поэтому ПКС 6 можно выполнить на базе ОЗУ и менять набор булевых функций, переписывая их из инструментальной ПЭВМ непосредственно в ОЗУ. Данная архитектура при управлении работой МКУ по тактовому входу допускает также возможность неизменной системы булевых функций в ПКС 6 для некоторых типов процессоров.

Управление работой МКУ по тактовому входу является относительно сложным. Значительно проще управление по входам "Готовность" или "Прерывание".

Составитель

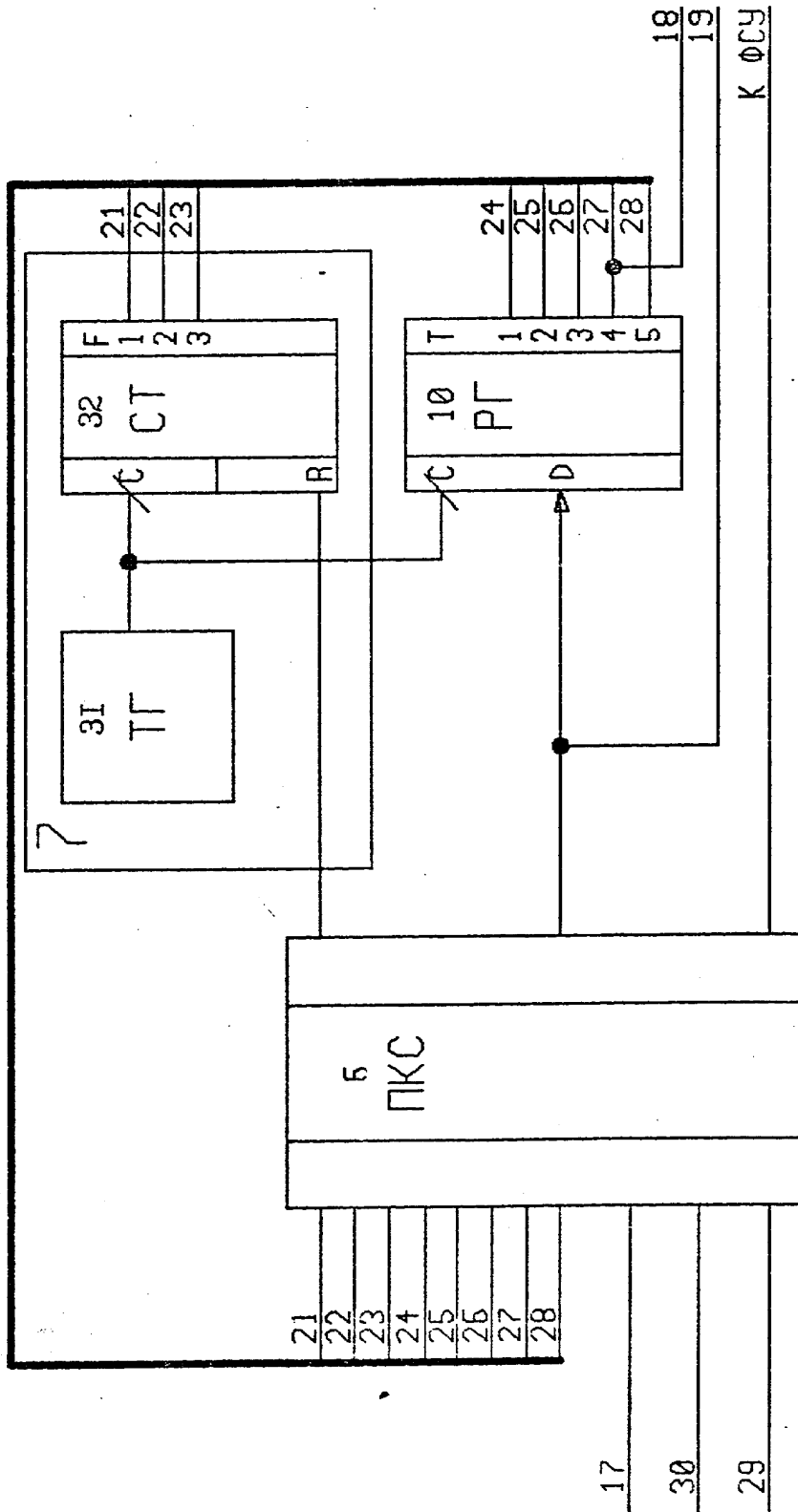
В.И. Лобанов

№ 93008 829/дч



ФИГ 1.

N^o 93008 829/04

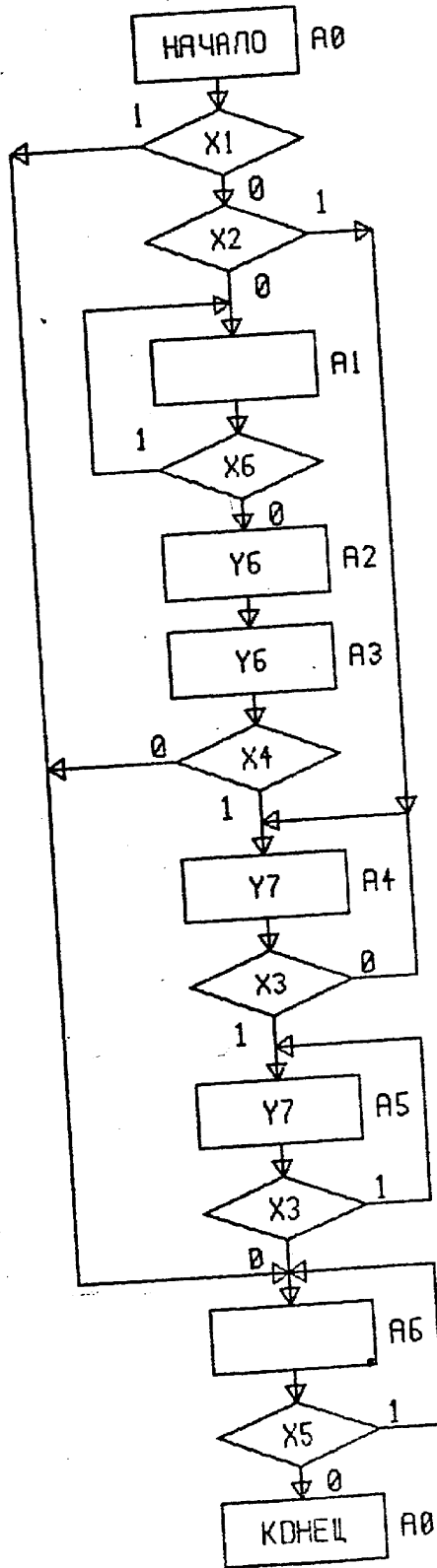


Фиг 2.

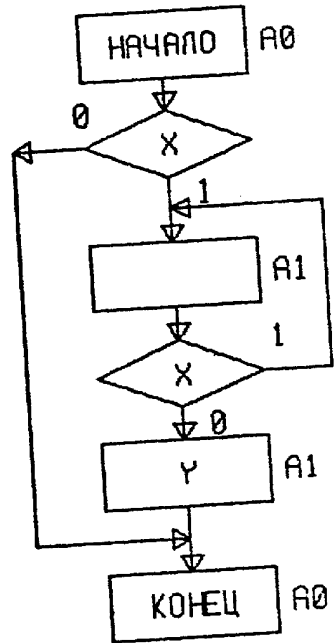
М
е

- 22 -

№ 9300 8820/24



Фиг 3.



Фиг 4.