



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2020-0082499
(43) 공개일자 2020년07월08일

(51) 국제특허분류(Int. Cl.)
G09G 3/20 (2006.01)

(52) CPC특허분류
G09G 3/20 (2013.01)
G09G 2300/0408 (2013.01)

(21) 출원번호 10-2018-0173132

(22) 출원일자 2018년12월28일
심사청구일자 없음

(71) 출원인

엘지디스플레이 주식회사

서울특별시 영등포구 여의대로 128(여의도동)

(72) 발명자

김현곤

경기도 파주시 월롱면 엘지로 245

유덕근

경기도 파주시 월롱면 엘지로 245

(74) 대리인

특허법인(유한)유일하이스트

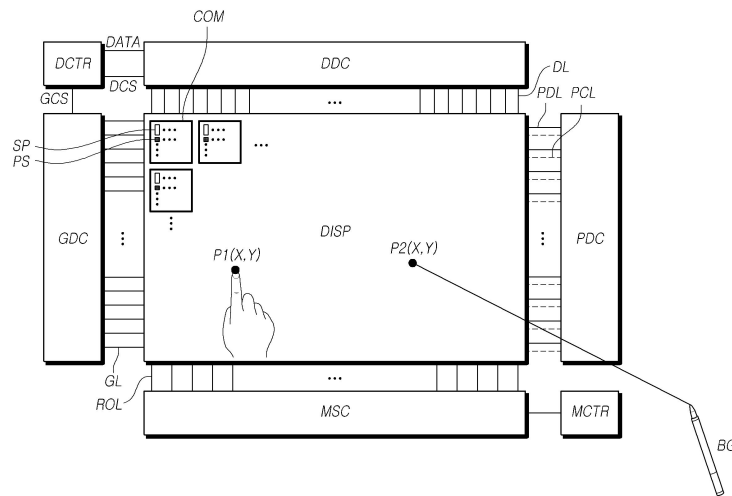
전체 청구항 수 : 총 20 항

(54) 발명의 명칭 구동 회로, 디스플레이 패널 및 디스플레이 장치

(57) 요약

본 발명의 실시예들은, 구동 회로, 디스플레이 패널 및 장치에 관한 것으로서, 분리되어 배치된 공통 전극 각각과 전기적으로 연결된 리드아웃 라인을 통해 해당 공통 전극과 대응되는 영역에 배치된 포토 트랜지스터의 출력 신호를 검출함으로써, 공용화된 리드아웃 라인을 통해 터치 센싱과 포토 센싱을 수행할 수 있도록 한다. 또한, 포토 트랜지스터가 공통 전극과 연결되어 리드아웃 라인과 전기적으로 연결되도록 함으로써, 비개구부의 증가를 최소화하며 하나의 리드아웃 라인을 통해 검출되는 포토 트랜지스터의 출력신호의 크기를 증가시켜 포토 센싱의 성능을 향상시킬 수 있도록 한다.

대표도



(52) CPC특허분류

G09G 2300/0426 (2013.01)

G09G 2300/0465 (2013.01)

G09G 2310/06 (2013.01)

G09G 2310/08 (2013.01)

G09G 2330/028 (2013.01)

G09G 2354/00 (2013.01)

G09G 2360/144 (2013.01)

명세서

청구범위

청구항 1

다수의 공통 전극들;

상기 다수의 공통 전극들 각각과 대응되는 영역에 둘 이상 배치된 다수의 포토 트랜지스터들;

상기 다수의 포토 트랜지스터들 중 적어도 하나의 포토 트랜지스터의 게이트 전극과 전기적으로 연결된 다수의 포토 제어 라인들;

상기 다수의 포토 트랜지스터들 중 적어도 하나의 포토 트랜지스터의 제1 전극과 전기적으로 연결된 다수의 포토 구동 라인들; 및

상기 다수의 공통 전극들 중 하나의 공통 전극과 전기적으로 연결되고, 상기 전기적으로 연결된 공통 전극과 대응되는 영역에 배치된 모든 포토 트랜지스터의 제2 전극과 전기적으로 연결된 다수의 리드아웃 라인들

을 포함하는 디스플레이 패널.

청구항 2

제1항에 있어서,

상기 공통 전극과 대응되는 영역에 배치된 모든 포토 트랜지스터 중 적어도 하나의 포토 트랜지스터의 제2 전극은 상기 공통 전극과 연결되어 상기 리드아웃 라인과 전기적으로 연결되는 디스플레이 패널.

청구항 3

제1항에 있어서,

상기 공통 전극과 대응되는 영역에 배치된 모든 포토 트랜지스터 중 적어도 하나의 포토 트랜지스터의 제2 전극은 상기 포토 제어 라인 및 상기 포토 구동 라인 중 적어도 하나와 동일한 방향으로 배치된 연결 라인과 연결되어 상기 리드아웃 라인과 전기적으로 연결된 디스플레이 패널.

청구항 4

제1항에 있어서,

상기 공통 전극과 대응되는 영역에 배치된 모든 포토 트랜지스터 중 적어도 하나의 포토 트랜지스터의 제2 전극은 상기 리드아웃 라인과 직접 연결되는 디스플레이 패널.

청구항 5

제1항에 있어서,

상기 포토 구동 라인과 상기 포토 트랜지스터의 제1 전극은 상기 포토 구동 라인과 다른 층에 배치된 연결 패턴에 의해 전기적으로 연결된 디스플레이 패널.

청구항 6

제5항에 있어서,

상기 다수의 리드아웃 라인들 중 두 개의 리드아웃 라인들의 사이마다 하나씩 배치된 다수의 데이터 라인들을 더 포함하고,

상기 연결 패턴의 일부분은 상기 데이터 라인의 일부분과 중첩된 디스플레이 패널.

청구항 7

제1항에 있어서,

상기 다수의 공통 전극들 각각과 대응되는 영역에 둘 이상 배치된 다수의 구동 트랜지스터들을 더 포함하고,

상기 구동 트랜지스터의 액티브층은 상기 구동 트랜지스터의 게이트 전극의 상부 또는 하부에 위치하고, 상기 포토 트랜지스터의 액티브층은 상기 포토 트랜지스터의 게이트 전극의 하부 또는 상부에 위치하는 디스플레이 패널.

청구항 8

제7항에 있어서,

상기 포토 트랜지스터의 제1 전극과 제2 전극은 상기 포토 트랜지스터의 액티브층과 게이트 전극의 사이에 배치된 디스플레이 패널.

청구항 9

제7항에 있어서,

상기 구동 트랜지스터의 게이트 전극의 하부에 배치되고, 상기 포토 트랜지스터의 액티브층과 동일한 물질로 이루어진 반도체 물질층을 더 포함하는 디스플레이 패널.

청구항 10

제1항에 있어서,

상기 다수의 리드아웃 라인들 중 두 개의 리드아웃 라인들의 사이마다 하나씩 배치된 다수의 데이터 라인들을 더 포함하고,

상기 다수의 공통 전극들 각각은 서로 다른 층에 배치된 메인 공통 전극과 보조 공통 전극으로 이루어지며,

상기 메인 공통 전극의 일부분은 상기 데이터 라인의 일부분과 중첩되고, 상기 보조 공통 전극은 상기 데이터 라인이 배치된 영역을 제외한 영역에 배치된 디스플레이 패널.

청구항 11

제1항에 있어서,

상기 다수의 공통 전극들 중 적어도 하나의 공통 전극으로 터치 구동 신호가 인가되는 기간 동안,

상기 다수의 포토 제어 라인들 중 적어도 하나의 포토 제어 라인으로 상기 터치 구동 신호와 대응되는 포토 제어 신호가 인가되고, 상기 다수의 포토 구동 라인들 중 적어도 하나의 포토 구동 라인으로 상기 터치 구동 신호와 대응되는 포토 구동 신호가 인가되는 디스플레이 패널.

청구항 12

제11항에 있어서,

상기 포토 제어 신호 및 상기 포토 구동 신호 각각은 상기 터치 구동 신호의 위상 및 진폭과 동일한 위상 및 진폭을 갖고, 상기 터치 구동 신호의 전압 레벨과 상이한 전압 레벨을 갖는 디스플레이 패널.

청구항 13

제11항에 있어서,

상기 포토 제어 신호는 상기 포토 트랜지스터를 턴-오프 시키는 레벨의 신호인 디스플레이 패널.

청구항 14

다수의 공통 전극들;

상기 다수의 공통 전극들 각각과 대응되는 영역에 둘 이상 배치되고, 데이터 라인과 픽셀 전극 사이에 전기적으로 연결된 다수의 구동 트랜지스터들; 및

상기 다수의 공통 전극들 각각과 대응되는 영역에 둘 이상 배치되고, 포토 구동 라인과 리드아웃 라인 사이에 전기적으로 연결된 다수의 포토 트랜지스터들을 포함하고,

상기 다수의 포토 트랜지스터들 중 하나의 공통 전극과 대응되는 영역에 배치된 모든 포토 트랜지스터는 상기 하나의 공통 전극과 전기적으로 연결된 리드아웃 라인과 전기적으로 연결된 디스플레이 패널.

청구항 15

제14항에 있어서,

상기 하나의 공통 전극과 대응되는 영역에 배치된 모든 포토 트랜지스터 중 적어도 하나의 포토 트랜지스터는 상기 하나의 공통 전극과 연결되어 상기 리드아웃 라인과 전기적으로 연결된 디스플레이 패널.

청구항 16

제14항에 있어서,

상기 다수의 구동 트랜지스터들 중 적어도 하나의 구동 트랜지스터의 게이트 전극으로 턴-온 레벨의 스캔 신호가 인가되는 기간에 상기 다수의 포토 트랜지스터들의 게이트 전극으로 턴-오프 레벨의 정전압이 인가되고,

상기 다수의 구동 트랜지스터들의 게이트 전극으로 턴-오프 레벨의 제1 펄스 신호가 인가되는 기간에 상기 다수의 포토 트랜지스터들의 게이트 전극으로 상기 제1 펄스 신호와 대응되는 턴-오프 레벨의 제2 펄스 신호가 인가되는 디스플레이 패널.

청구항 17

제16항에 있어서,

상기 제1 펄스 신호와 상기 제2 펄스 신호는 동일한 신호인 디스플레이 패널.

청구항 18

제16항에 있어서,

상기 제1 펄스 신호와 상기 제2 펄스 신호는 상기 공통 전극으로 인가되는 터치 구동 신호와 대응되는 신호인 디스플레이 패널.

청구항 19

다수의 공통 전극들이 배치된 디스플레이 패널;

상기 다수의 공통 전극들 각각과 대응되는 영역에 둘 이상 배치된 다수의 포토 트랜지스터들;

상기 다수의 포토 트랜지스터들 중 적어도 하나의 포토 트랜지스터의 게이트 전극과 전기적으로 연결된 다수의 포토 제어 라인들;

상기 다수의 포토 트랜지스터들 중 적어도 하나의 포토 트랜지스터의 제1 전극과 전기적으로 연결된 다수의 포토 구동 라인들; 및

상기 다수의 공통 전극들 중 하나의 공통 전극과 전기적으로 연결되고, 상기 전기적으로 연결된 공통 전극과 대응되는 영역에 배치된 모든 포토 트랜지스터의 제2 전극과 전기적으로 연결된 다수의 리드아웃 라인들

을 포함하는 디스플레이 장치.

청구항 20

디스플레이 패널에 배치된 다수의 터치 라인들로 터치 구동 신호를 출력하는 멀티 센싱 회로; 및

상기 멀티 센싱 회로가 상기 터치 구동 신호를 출력하는 기간 중 적어도 일부 기간에 상기 디스플레이 패널에 배치된 다수의 포토 제어 라인들로 상기 터치 구동 신호와 위상 및 진폭이 동일하고 전압 레벨이 상이한 포토 제어 신호를 출력하고, 상기 디스플레이 패널에 배치된 다수의 포토 구동 라인들로 상기 터치 구동 신호와 위상 및 진폭이 동일하고 전압 레벨이 상이한 포토 구동 신호를 출력하는 포토 구동 회로

를 포함하는 구동 회로.

발명의 설명

기술 분야

[0001] 본 발명의 실시예들은, 구동 회로, 디스플레이 패널 및 디스플레이 장치에 관한 것이다.

배경 기술

[0003] 정보화 사회가 발전함에 따라 화상을 표시하는 디스플레이 장치에 대한 요구가 증가하고 있으며, 액정 디스플레이 장치, 유기발광 디스플레이 장치 등과 같은 다양한 유형의 디스플레이 장치가 활용되고 있다.

[0004] 이러한 디스플레이 장치는 사용자에게 보다 다양한 기능을 제공하기 위하여, 디스플레이 패널에 대한 사용자의 터치나 외부 광을 인식하고 인식된 터치 등에 기반하여 입력 처리를 수행하는 기능을 제공하고 있다.

[0005] 그러나, 디스플레이 패널에는 디스플레이 구동을 위한 각종 전극과 신호 라인 등이 배치되어 있어, 디스플레이 패널의 성능을 유지하며 터치나 외부 광의 인식 기능을 구현하기 어려운 문제점이 존재한다.

발명의 내용

해결하려는 과제

[0007] 본 발명의 실시예들의 목적은, 디스플레이 패널에 대한 사용자의 터치를 센싱하는 기능과 외부로부터 조사되는

광을 센싱하는 기능을 효율적으로 구현할 수 있는 구동 회로, 디스플레이 패널 및 장치를 제공하는 데 있다.

[0008] 본 발명의 실시예들의 목적은, 디스플레이 패널의 외부로부터 조사되는 광을 센싱하는 성능을 향상시키면서 디스플레이 패널의 액티브 영역에서 비개구부의 비율을 감소시킬 수 있는 디스플레이 패널 및 장치를 제공하는 데 있다.

[0009] 본 발명의 실시예들의 목적은, 디스플레이 패널이 영상을 표시하는 방향에 따라 외부로부터 조사되는 광을 센싱하는 성능을 개선할 수 있는 디스플레이 패널 및 장치를 제공하는 데 있다.

과제의 해결 수단

[0011] 일 측면에서, 본 발명의 실시예들은, 다수의 공통 전극들과, 다수의 공통 전극들 각각과 대응되는 영역에 둘 이상 배치된 다수의 포토 트랜지스터들과, 다수의 포토 트랜지스터들 중 적어도 하나의 포토 트랜지스터의 게이트 전극과 전기적으로 연결된 다수의 포토 제어 라인들과, 다수의 포토 트랜지스터들 중 적어도 하나의 포토 트랜지스터의 제1 전극과 전기적으로 연결된 다수의 포토 구동 라인들과, 다수의 공통 전극들 중 하나의 공통 전극과 전기적으로 연결되고 전기적으로 연결된 공통 전극과 대응되는 영역에 배치된 모든 포토 트랜지스터의 제2 전극과 전기적으로 연결된 다수의 리드아웃 라인들을 포함하는 디스플레이 패널을 제공한다.

[0012] 이러한 디스플레이 패널에서, 공통 전극과 대응되는 영역에 배치된 모든 포토 트랜지스터 중 적어도 하나의 포토 트랜지스터의 제2 전극은 공통 전극과 연결되어 리드아웃 라인과 전기적으로 연결될 수 있다.

[0013] 또는, 공통 전극과 대응되는 영역에 배치된 모든 포토 트랜지스터 중 적어도 하나의 포토 트랜지스터의 제2 전극은 포토 제어 라인 및 포토 구동 라인 중 적어도 하나와 동일한 방향으로 배치된 연결 라인과 연결되어 리드아웃 라인과 전기적으로 연결될 수도 있다.

[0014] 또한, 공통 전극과 대응되는 영역에 배치된 모든 포토 트랜지스터 중 적어도 하나의 포토 트랜지스터의 제2 전극은 리드아웃 라인과 직접 연결될 수 있다.

[0015] 이러한 디스플레이 패널은, 다수의 공통 전극들 각각과 대응되는 영역에 둘 이상 배치된 다수의 구동 트랜지스터들을 더 포함할 수 있으며, 구동 트랜지스터의 액티브층은 구동 트랜지스터의 게이트 전극의 상부 또는 하부에 위치하고, 포토 트랜지스터의 액티브층은 포토 트랜지스터의 게이트 전극의 하부 또는 상부에 위치할 수 있다.

[0016] 다른 측면에서, 본 발명의 실시예들은, 다수의 공통 전극들과, 다수의 공통 전극들 각각과 대응되는 영역에 둘 이상 배치되고 데이터 라인과 픽셀 전극 사이에 전기적으로 연결된 다수의 구동 트랜지스터들과, 다수의 공통 전극들 각각과 대응되는 영역에 둘 이상 배치되고 포토 구동 라인과 리드아웃 라인 사이에 전기적으로 연결된 다수의 포토 트랜지스터들을 포함하고, 다수의 포토 트랜지스터들 중 하나의 공통 전극과 대응되는 영역에 배치된 모든 포토 트랜지스터는 하나의 공통 전극과 전기적으로 연결된 리드아웃 라인과 전기적으로 연결된 디스플레이 패널을 제공한다.

[0017] 이러한 디스플레이 패널에서, 다수의 구동 트랜지스터들 중 적어도 하나의 구동 트랜지스터의 게이트 전극으로 턴-온 레벨의 스캔 신호가 인가되는 기간에 다수의 포토 트랜지스터들의 게이트 전극으로 턴-오프 레벨의 정전압이 인가될 수 있다.

[0018] 그리고, 다수의 구동 트랜지스터들의 게이트 전극으로 턴-오프 레벨의 제1 펄스 신호가 인가되는 기간에 다수의 포토 트랜지스터들의 게이트 전극으로 제1 펄스 신호와 대응되는 턴-오프 레벨의 제2 펄스 신호가 인가될 수 있다.

[0019] 여기서, 제1 펄스 신호와 제2 펄스 신호는 공통 전극으로 인가되는 터치 구동 신호와 대응되는 신호일 수 있다. 또한, 제1 펄스 신호와 제2 펄스 신호는 서로 동일한 신호일 수 있다.

[0020] 다른 측면에서, 본 발명의 실시예들은, 다수의 공통 전극들이 배치된 디스플레이 패널과, 다수의 공통 전극들 각각과 대응되는 영역에 둘 이상 배치된 다수의 포토 트랜지스터들과, 다수의 포토 트랜지스터들 중 적어도 하나의 포토 트랜지스터의 게이트 전극과 전기적으로 연결된 다수의 포토 제어 라인들과, 다수의 포토 트랜지스터들 중 적어도 하나의 포토 트랜지스터의 제1 전극과 전기적으로 연결된 다수의 포토 구동 라인들과, 다수의 공통 전극들 중 하나의 공통 전극과 전기적으로 연결되고 전기적으로 연결된 공통 전극과 대응되는 영역에 배치된 모든 포토 트랜지스터의 제2 전극과 전기적으로 연결된 다수의 리드아웃 라인들을 포함하는 디스플레이 장치를

제공한다.

[0021] 다른 측면에서, 본 발명의 실시예들은, 디스플레이 패널에 배치된 다수의 터치 라인들로 터치 구동 신호를 출력하는 멀티 센싱 회로와, 멀티 센싱 회로가 터치 구동 신호를 출력하는 기간 중 적어도 일부 기간에 디스플레이 패널에 배치된 다수의 포토 제어 라인들로 터치 구동 신호와 위상 및 진폭이 동일하고 전압 레벨이 상이한 포토 제어 신호를 출력하고, 디스플레이 패널에 배치된 다수의 포토 구동 라인들로 터치 구동 신호와 위상 및 진폭이 동일하고 전압 레벨이 상이한 포토 구동 신호를 출력하는 포토 구동 회로를 포함하는 구동 회로를 제공한다.

발명의 효과

[0023] 본 발명의 실시예들에 의하면, 디스플레이 패널에서 터치 전극으로 이용되는 공통 전극과 전기적으로 연결된 리드아웃 라인을 통해 공통 전극과 대응되는 영역에 배치된 포토 트랜지스터의 출력 신호를 검출함으로써, 디스플레이 패널에 배선을 추가하지 않고 터치 센싱과 포토 센싱을 수행할 수 있도록 한다.

[0024] 또한, 하나의 공통 전극과 대응되는 영역에 배치된 모든 포토 트랜지스터의 출력 신호를 하나의 리드아웃 라인을 통해 검출함으로써, 포토 트랜지스터의 출력 신호의 크기를 증가시켜 포토 센싱의 성능을 향상시킬 수 있다.

[0025] 또한, 하나의 공통 전극과 대응되는 영역에 배치된 포토 트랜지스터 중 적어도 일부 포토 트랜지스터는 공통 전극과 연결되어 리드아웃 라인과 전기적으로 연결되도록 함으로써, 비개구부의 비율을 증가시키지 않으면서 포토 트랜지스터가 리드아웃 라인에 전기적으로 연결될 수 있도록 한다.

[0026] 또한, 디스플레이 패널이 영상을 표시하는 방향에 따라, 구동 트랜지스터와 포토 트랜지스터의 구조를 상이하게 형성함으로써, 외부 광에 의한 구동 트랜지스터의 오프 전류를 방지하면서 포토 트랜지스터의 센싱 성능을 개선할 수 있도록 한다.

도면의 간단한 설명

[0028] 도 1은 본 발명의 실시예들에 따른 디스플레이 장치의 시스템 구성도이다.
 도 2는 본 발명의 실시예들에 따른 디스플레이 패널의 기본 멀티 센서 구성을 나타낸 도면이다.
 도 3 및 도 4는 본 발명의 실시예들에 따른 디스플레이 패널의 기본 구조를 나타낸 평면도들이다.
 도 5는 본 발명의 실시예들에 따른 멀티 센싱 시스템을 나타낸 도면이다.
 도 6은 본 발명의 실시예들에 따른 디스플레이 장치의 광 조사 유무에 따른 포토 트랜지스터의 출력 신호를 나타낸 그래프이다.
 도 7은 본 발명의 실시예들에 따른 디스플레이 장치의 구동 타이밍 다이어그램이다.
 도 8은 본 발명의 실시예들에 따른 디스플레이 패널에 배치된 픽셀의 회로 구조의 예시를 나타낸 도면이다.
 도 9는 본 발명의 실시예들에 따른 디스플레이 패널에 배치된 픽셀의 평면 구조의 예시를 나타낸 도면이다.
 도 10은 본 발명의 실시예들에 따른 디스플레이 패널에 배치된 픽셀의 평면 구조의 다른 예시를 나타낸 도면이다.
 도 11은 본 발명의 실시예들에 따른 디스플레이 패널에서 서로 다른 공통 전극과 대응되는 영역에 배치된 픽셀의 평면 구조의 예시를 나타낸 도면이다.
 도 12a와 도 12b는 본 발명의 실시예들에 따른 디스플레이 패널에 배치된 포토 트랜지스터의 연결 구조의 단면을 예시적으로 나타낸 도면이다.
 도 13은 본 발명의 실시예들에 따른 디스플레이 패널에 배치된 구동 트랜지스터와 포토 트랜지스터의 단면 구조의 예시를 나타낸 도면이다.
 도 14는 본 발명의 실시예들에 따른 디스플레이 패널에 배치된 구동 트랜지스터와 포토 트랜지스터의 단면 구조의 다른 예시를 나타낸 도면이다.

도 15는 도 14에 도시된 구동 트랜지스터와 포토 트랜지스터를 형성하는 공정의 예시를 나타낸 도면이다.

도 16은 본 발명의 실시예들에 따른 디스플레이 패널에 배치된 구동 트랜지스터와 포토 트랜지스터의 단면 구조의 또 다른 예시를 나타낸 도면이다.

도 17은 도 16에 도시된 구동 트랜지스터와 포토 트랜지스터를 형성하는 공정의 예시를 나타낸 도면이다.

도 18은 본 발명의 실시예들에 따른 디스플레이 패널에 배치된 공통 전극의 구조의 예시를 나타낸 도면이다.

도 19는 본 발명의 실시예들에 따른 디스플레이 패널에 배치된 공통 전극의 구조의 다른 예시를 나타낸 도면이다.

도 20은 본 발명의 실시예들에 따른 디스플레이 패널에 배치된 공통 전극의 구조의 또 다른 예시를 나타낸 도면이다.

도 21 내지 도 24는 본 발명의 실시예들에 따른 디스플레이 장치가 제공하는 다양한 종류의 광 기반 입력 환경을 설명하기 위한 도면이다.

발명을 실시하기 위한 구체적인 내용

- [0029] 이하, 본 발명의 일부 실시예들을 예시적인 도면을 참조하여 상세하게 설명한다. 각 도면의 구성요소들에 참조 부호를 부가함에 있어서, 동일한 구성요소들에 대해서는 비록 다른 도면상에 표시되더라도 가능한 한 동일한 부호를 가질 수 있다. 또한, 본 발명을 설명함에 있어, 관련된 공지 구성 또는 기능에 대한 구체적인 설명이 본 발명의 요지를 흐릴 수 있다고 판단되는 경우에는 그 상세한 설명은 생략할 수 있다.
- [0030] 또한, 본 발명의 구성요소를 설명하는 데 있어서, 제1, 제2, A, B, (a), (b) 등의 용어를 사용할 수 있다. 이러한 용어는 그 구성요소를 다른 구성요소와 구별하기 위한 것일 뿐, 그 용어에 의해 해당 구성요소의 본질, 차례, 순서 또는 개수 등이 한정되지 않는다. 어떤 구성요소가 다른 구성요소에 "연결", "결합" 또는 "접속"된다고 기재된 경우, 그 구성요소는 그 다른 구성요소에 직접적으로 연결되거나 또는 접속될 수 있지만, 각 구성요소 사이에 다른 구성요소가 "개재"되거나, 각 구성요소가 다른 구성요소를 통해 "연결", "결합" 또는 "접속"될 수도 있다고 이해되어야 할 것이다.
- [0031] 도 1은 본 발명의 실시예들에 따른 디스플레이 장치의 시스템 구성도이다. 도 2는 본 발명의 실시예들에 따른 디스플레이 패널(DISP)의 기본 멀티 센서 구성을 나타낸 도면이다.
- [0032] 도 1을 참조하면, 본 발명의 실시예들에 따른 디스플레이 장치는 기본적인 디스플레이 기능 이외에, 터치 센싱 기능 및 포토 센싱 기능 등을 포함하는 멀티 센싱 기능을 제공할 수 있다.
- [0033] 사용자가 손가락이나 펜 등을 통해 디스플레이 패널(DISP) 상의 어떠한 지점(P1(X,Y))을 접촉 방식 또는 비 접촉 방식으로 터치하는 경우, 디스플레이 장치는, 터치 센싱 기능을 통해, 해당 지점(P1(X,Y))의 터치를 센싱하고, 센싱결과에 따른 프로세스(예: 입력, 선택, 응용프로그램 실행 등)를 실행할 수 있다.
- [0034] 사용자가 빔 발생기(BG)를 이용하여 디스플레이 패널(DISP) 상의 어떠한 지점(P2(X,Y))에 광을 조사하는 경우, 디스플레이 장치는, 포토 센싱 기능을 통해, 해당 지점(P2(X,Y))에서의 광 조사를 센싱하고, 센싱결과에 따른 프로세스(예: 입력, 선택, 응용프로그램 실행 등)를 실행할 수 있다.
- [0035] 빔 발생기(BG)는, 일 예로, 레이저 포인터, 리모컨 등에 포함될 수 있다. 빔 발생기(BG)는 직진성이 강한 광을 출력할 수 있다. 예를 들어, 빔 발생기(BG)는 레이저 광을 출력할 수 있다. 여기서, 일 예로, 빔 발생기(BG)에서 출사되는 레이저 광 등은 다양한 파장을 가질 수 있고, 다양한 색상을 띌 수도 있다.
- [0036] 디스플레이 장치는 디스플레이 기능을 제공하기 위하여, 디스플레이 패널(DISP), 데이터 구동 회로(DDC), 게이트 구동 회로(GDC), 디스플레이 컨트롤러(DCTR) 등을 포함할 수 있다.
- [0037] 디스플레이 장치는, 터치 센싱 기능 및 포토 센싱 기능을 포함하는 멀티 센싱 기능을 제공하기 위하여, 디스플레이 패널(DISP), 포토 구동 회로(PDC), 멀티 센싱 회로(MSC), 멀티 컨트롤러(MCTR) 등을 포함할 수 있다.
- [0038] 도 1을 참조하면, 디스플레이 패널(DISP)은, 디스플레이 기능을 위하여, 다수의 데이터 라인(DL), 다수의 게이트 라인(GL) 및 다수의 서브픽셀(SP)이 배치될 수 있다.
- [0039] 다수의 데이터 라인(DL)과 다수의 게이트 라인(GL)은 서로 다른 방향으로 배치되어 서로 교차할 수 있다. 다수의 데이터 라인(DL)은 열 방향 또는 행 방향으로 배치될 수 있으며, 다수의 게이트 라인(GL)은 행 방향 또는 열

방향으로 배치될 수 있다. 아래에서는, 다수의 데이터 라인(DL)은 열 방향(세로 방향)으로 배치되고, 다수의 게이트 라인(GL)은 행 방향(가로 방향)으로 배치되는 것으로 가정한다.

- [0040] 다수의 서브픽셀(SP) 각각은 구동 트랜지스터 및 픽셀 전극을 포함할 수 있다. 구동 트랜지스터는 게이트 라인(GL)을 통해 게이트 전극에 인가된 스캔 신호(SCAN)에 의해 턴-온 되어, 데이터 라인(DL)에서 공급된 데이터 신호(Vdata)를 픽셀 전극에 인가해줄 수 있다.
- [0041] 디스플레이 패널(DISP)은, 멀티 센싱 기능을 위하여, 다수의 공통 전극(COM), 다수의 리드아웃 라인(ROL), 다수의 포토센서(PS), 다수의 포토 구동 라인(PDL) 및 다수의 포토 제어 라인(PCL) 등을 포함할 수 있다.
- [0042] 디스플레이 장치가 갖는 터치 센싱 구성은 터치센서의 역할을 하는 다수의 공통 전극(COM)을 포함할 수 있다. 터치 센싱 구성은, 다수의 공통 전극(COM)과 함께, 다수의 공통 전극(COM)과 전기적으로 연결된 리드아웃 라인(ROL)을 더 포함할 수 있다.
- [0043] 디스플레이 장치는 셀프-캐패시턴스(Self-capacitance)에 기반하여 터치를 센싱할 수도 있고, 뮤추얼-캐패시턴스(Mutual-capacitance)에 기반하여 터치를 센싱할 수도 있다. 아래에서는, 설명의 편의를 위하여, 셀프-캐패시턴스에 기반하여 터치를 센싱하는 것으로 가정한다.
- [0044] 한편, 예를 들어, 각 공통 전극(COM)은 개구부가 없는 판 형상의 전극이거나, 개구부들이 있는 메쉬 형태의 전극이거나, 하나 이상의 지점에서 꺾어진 형태의 전극 등일 수 있다.
- [0045] 디스플레이 장치가 갖는 포토 센싱 구성은 다수의 포토센서(PS)를 포함할 수 있다. 다수의 포토센서(PS) 각각은 포토 트랜지스터(PHT)를 포함할 수 있다. 경우에 따라서, 다수의 포토센서(PS) 각각은 포토 캐패시터(Cs)를 더 포함할 수 있다.
- [0046] 포토 센싱 구성은, 다수의 포토센서(PS)와 함께, 다수의 포토 트랜지스터(PHT)로 포토 구동 신호(Vdrv) 및 포토 제어 신호(Vsto)를 전달하는 다수의 포토 구동 라인(PDL) 및 다수의 포토 제어 라인(PCL)을 더 포함할 수도 있으며, 경우에 따라서, 공통 전극(COM)과 리드아웃 라인(ROL)을 더 포함할 수도 있다.
- [0047] 다수의 포토 트랜지스터(PHT) 각각은, 포토 제어 신호(Vsto)가 인가되는 게이트 전극(PG)과, 포토 구동 신호(Vdrv)가 인가되는 제1 전극(PE1)과, 신호 출력 노드인 제2 전극(PE2) 등을 포함할 수 있다.
- [0048] 포토 캐패시터(Cs)는 포토 트랜지스터(PHT)의 제2 전극(PE2)과 게이트 전극(PG) 사이에 전기적으로 연결될 수 있다. 이러한 포토 캐패시터(Cs)는 포토센서(PS)마다 존재할 수도 있고, 존재하지 않을 수도 있다.
- [0049] 포토 제어 신호(Vsto)는 포토 제어 라인(PCL)을 통해 포토 트랜지스터(PHT)의 게이트 전극(PG)에 인가될 수 있다. 포토 구동 신호(Vdrv)는 포토 구동 라인(PDL)을 통해 포토 트랜지스터(PHT)의 제1 전극(PE1)에 인가될 수 있다. 다수의 포토 트랜지스터(PHT) 각각은, 조사된 광에 반응하여 신호(Vs)를 제2 전극(PE2)으로 출력할 수 있다.
- [0050] 다수의 공통 전극(COM) 각각의 영역에는, 둘 이상의 포토 트랜지스터(PHT)가 배치될 수 있다.
- [0051] 다수의 공통 전극(COM) 각각의 영역에 배치된 둘 이상의 포토 트랜지스터(PHT) 각각의 제2 전극(PE2)은 해당 공통 전극(COM)과 전기적으로 연결된 리드아웃 라인(ROL)과 전기적으로 연결될 수 있다.
- [0052] 따라서, 다수의 포토 트랜지스터(PHT) 각각이 조사된 광에 반응하여 제2 전극(PE2)으로 출력하는 신호(Vs)는 해당 리드아웃 라인(ROL)을 통해 검출될 수 있다.
- [0053] 이러한 멀티 센싱 기능과 관련된 디스플레이 패널(DISP) 내 구성요소들을 터치 센싱 기능과 포토 센싱 기능 각각에 대하여 분류해보면, 다수의 포토 트랜지스터(PHT), 다수의 포토 구동 라인(PDL) 및 다수의 포토 제어 라인(PCL)은 포토 센싱 기능에만 관련된 구성요소들이고, 다수의 공통 전극(COM) 및 다수의 리드아웃 라인(ROL)은, 기본적으로는, 터치 센싱 기능과 관련된 구성요소들이지만, 포토 센싱 기능을 위한 필수적인 구성요소들이기도 한다.
- [0054] 디스플레이 기능 및 멀티 센싱 기능을 구동 회로들에 대하여 살펴본다.
- [0055] 먼저, 디스플레이 기능을 위한 디스플레이 구동 회로들은, 다수의 데이터 라인(DL)을 구동하는 데이터 구동 회로(DDC)와, 다수의 게이트 라인(GL)을 구동하는 게이트 구동 회로(GDC)와, 데이터 구동 회로(DDC) 및 게이트 구동 회로(GDC)의 동작을 제어하는 디스플레이 컨트롤러(DCTR) 등을 포함할 수 있으며, 다수의 공통 전극(COM)을 구동하는 멀티 센싱 회로(MSC)를 더 포함할 수도 있다.

- [0056] 디스플레이 컨트롤러(DCTR)는 데이터 구동 회로(DDC) 및 게이트 구동 회로(GDC)로 각종 제어신호(DCS, GCS)를 공급하여, 데이터 구동 회로(DDC) 및 게이트 구동 회로(GDC)를 제어한다.
- [0057] 디스플레이 컨트롤러(DCTR)는, 각 프레임에서 구현하는 타이밍에 따라 스캔을 시작하고, 외부에서 입력되는 입력 영상 데이터를 데이터 구동 회로(DDC)에서 사용하는 데이터 신호 형식에 맞게 전환하여 전환된 디지털 영상 데이터(DATA)를 출력하고, 스캔에 맞춰 적당한 시간에 데이터 구동을 통제한다.
- [0058] 게이트 구동 회로(GDC)는, 디스플레이 컨트롤러(DCTR)의 제어에 따라, 온(On) 전압 또는 오프(Off) 전압의 게이트 신호를 다수의 게이트 라인(GL)으로 순차적으로 공급한다.
- [0059] 데이터 구동 회로(DDC)는, 게이트 구동 회로(GDC)에 의해 특정 게이트 라인(GL)이 열리면, 디스플레이 컨트롤러(DCTR)로부터 수신한 영상 데이터 신호를 영상 아날로그 신호로 변환하여 이에 대응되는 데이터 신호(Vdata)를 다수의 데이터 라인(DL)으로 공급한다.
- [0060] 디스플레이 컨트롤러(DCTR)는 통상의 디스플레이 기술에서 이용되는 타이밍 컨트롤러(Timing Controller)이거나, 타이밍 컨트롤러(Timing Controller)를 포함하여 다른 제어 기능도 더 수행하는 제어장치일 수 있으며, 타이밍 컨트롤러와 다른 제어장치일 수도 있다.
- [0061] 디스플레이 컨트롤러(DCTR)는, 데이터 구동 회로(DDC)와 별도의 부품으로 구현될 수도 있고, 데이터 구동 회로(DDC)와 함께 집적회로로 구현될 수 있다.
- [0062] 데이터 구동 회로(DDC)는, 다수의 데이터 라인(DL)으로 데이터 신호(Vdata)를 공급함으로써, 다수의 데이터 라인(DL)을 구동한다. 여기서, 데이터 구동 회로(DDC)는 '소스 드라이버'라고도 한다.
- [0063] 이러한 데이터 구동 회로(DDC)는, 적어도 하나의 소스 드라이버 집적회로(SDIC: Source Driver Integrated Circuit)를 포함할 수 있다. 각 소스 드라이버 집적회로(SDIC)는, 쉬프트 레지스터(Shift Register), 래치 회로(Latch Circuit), 디지털-아날로그 컨버터(DAC: Digital to Analog Converter), 출력 버퍼회로(Output Buffer Circuit) 등을 포함할 수 있다. 각 소스 드라이버 집적회로(SDIC)는, 경우에 따라서, 아날로그-디지털 컨버터(ADC: Analog to Digital Converter)를 더 포함할 수 있다.
- [0064] 각 소스 드라이버 집적회로(SDIC)는, TAB (Tape Automated Bonding) 방식, COG (Chip On Glass) 방식, 또는 COF (Chip On Film) 방식 등으로 디스플레이 패널(DISPLAY)에 연결될 수 있다.
- [0065] 게이트 구동 회로(GDC)는, 다수의 게이트 라인(GL)으로 스캔 신호(SCAN)를 순차적으로 공급함으로써, 다수의 게이트 라인(GL)을 순차적으로 구동한다. 여기서, 게이트 구동 회로(GDC)는 '스캔 드라이버'라고도 한다.
- [0066] 여기서, 스캔 신호(SCAN)는 해당 게이트 라인(GL)을 닫히게 하는 오프-레벨 게이트 전압과 해당 게이트 라인(GL)을 열리게 하는 온-레벨 게이트 전압을 구성된다.
- [0067] 게이트 구동 회로(GDC)는, 적어도 하나의 게이트 드라이버 집적회로(GDIC: Gate Driver Integrated Circuit)를 포함할 수 있다. 각 게이트 드라이버 집적회로(GDIC)는 쉬프트 레지스터(Shift Register), 레벨 쉬프터(Level Shifter) 등을 포함할 수 있다.
- [0068] 각 게이트 드라이버 집적회로(GDIC)는, COG (Chip On Glass) 방식, 또는 COF (Chip On Film) 방식 등으로 디스플레이 패널(DISPLAY)에 연결될 수 있으며, GIP (Gate In Panel) 타입으로 구현되어 디스플레이 패널(DISPLAY)에 내장될 수도 있다.
- [0069] 데이터 구동 회로(DDC)는, 도 1에서와 같이, 디스플레이 패널(DISPLAY)의 일 측(예: 상측 또는 하측 등)에만 위치할 수도 있고, 경우에 따라서는, 구동 방식, 패널 설계 방식 등에 따라 디스플레이 패널(DISPLAY)의 양측(예: 상측과 하측 등)에 모두 위치할 수도 있다.
- [0070] 게이트 구동 회로(GDC)는, 도 1에서와 같이, 디스플레이 패널(DISPLAY)의 일 측(예: 좌측 또는 우측 등)에만 위치할 수도 있고, 경우에 따라서는, 구동 방식, 패널 설계 방식 등에 따라 디스플레이 패널(DISPLAY)의 양측(예: 좌측과 우측 등)에 모두 위치할 수도 있다.
- [0071] 본 발명의 실시예들에 따른 디스플레이 장치는 액정 디스플레이 장치, 유기 발광 디스플레이 장치, 또는 퀀텀닷 디스플레이 장치 등의 다양한 타입의 표시장치일 수 있다. 본 발명의 실시예들에 따른 디스플레이 패널(DISPLAY)도 액정 디스플레이 패널, 유기 발광 디스플레이 패널, 또는 퀀텀닷 디스플레이 패널 등의 다양한 타입의 표시 패널일 수 있다.

- [0072] 디스플레이 패널(DISP)에 배치된 각 서브픽셀(SP)은 하나 이상의 회로소자(예: 트랜지스터, 캐패시터 등)를 포함하여 구성될 수 있다.
- [0073] 예를 들어, 디스플레이 패널(DISP)이 액정 디스플레이 패널인 경우, 각 서브픽셀(SP)에는 픽셀 전극이 배치되고, 픽셀 전극과 데이터 라인(DL) 사이에 구동 트랜지스터가 전기적으로 연결될 수 있다. 구동 트랜지스터는 게이트 라인(GL)을 통해 게이트 전극에 공급되는 스캔 신호(SCAN)에 의해 턴-온 될 수 있으며, 턴-온 시, 데이터 라인(DL)을 통해 소스 전극(또는 드레인 전극)에 공급된 데이터 신호(Vdata)를 드레인 전극(또는 소스 전극)으로 출력하여, 드레인 전극(또는 소스 전극)에 전기적으로 연결된 픽셀 전극으로 데이터 신호(Vdata)를 인가해줄 수 있다. 데이터 신호(Vdata)가 인가된 픽셀 전극과 공통 전압(Vcom)이 인가된 공통 전극(COM) 사이에는 전계가 형성되고, 픽셀 전극과 공통 전극(COM) 사이에 캐패시턴스가 형성될 수 있다.
- [0074] 각 서브픽셀(SP)의 구조는 패널 타입, 제공 기능 및 설계 방식 등에 따라 다양하게 정해질 수 있다.
- [0075] 다음으로, 멀티 센싱 기능을 위한 멀티 구동 회로들은, 멀티 센싱 회로(MSC), 포토 구동 회로(PDC) 및 멀티 컨트롤러(MCTR) 등을 포함할 수 있다.
- [0076] 멀티 센싱 회로(MSC)는, 디스플레이 패널(DISP)에 배치된 다수의 리드아웃 라인(ROL)을 통해 디스플레이 패널(DISP)에 배치된 다수의 공통 전극(COM)과 전기적으로 연결될 수 있다.
- [0077] 포토 구동 회로(PDC)는, 다수의 디스플레이 패널(DISP)에 배치된 다수의 포토 트랜지스터(PHT)로 포토 구동 신호(Vdrv) 및 포토 제어 신호(Vsto)를 전달하는 다수의 포토 구동 라인(PDL) 및 다수의 포토 제어 라인(PCL)을 구동할 수 있다.
- [0078] 멀티 컨트롤러(MCTR)는 멀티 센싱 회로(MSC)로부터 센싱 데이터를 수신하여, 터치유무 및/또는 터치좌표를 검출하거나, 광 조사 유무 및/또는 광 조사 좌표(사용자가 광 조사를 통해 지정한 위치로서, 포토 좌표라고도 함)를 검출할 수 있다.
- [0079] 또한, 멀티 컨트롤러(MCTR)는, 멀티 센싱 회로(MSC) 및 포토 구동 회로(PDC) 각각의 구동 타이밍 등을 제어할 수도 있다.
- [0080] 멀티 센싱 회로(MSC)는, 다수의 공통 전극(COM)을 구동하고, 다수의 공통 전극(COM)을 센싱할 수 있다. 즉, 멀티 센싱 회로(MSC)는, 다수의 리드아웃 라인(ROL)을 통해 터치 구동 신호(TDS)를 다수의 공통 전극(COM)에 공급함으로써, 다수의 공통 전극(COM)을 구동할 수 있다.
- [0081] 포토 구동 회로(PDC)는 다수의 포토 구동 라인(PDL) 및 다수의 포토 제어 라인(PCL)을 구동할 수 있다. 즉, 포토 구동 회로(PDC)는 다수의 포토 제어 라인(PCL)으로 포토 제어 신호(Vsto)를 출력함으로써 다수의 포토 제어 라인(PCL)을 구동하고, 다수의 포토 구동 라인(PDL)으로 포토 구동 신호(Vdrv)를 출력함으로써 다수의 포토 구동 라인(PDL)을 구동할 수 있다.
- [0082] 이에 따라, 포토 제어 신호(Vsto)가 다수의 포토 제어 라인(PCL)을 통해 다수의 포토 트랜지스터(PHT)의 게이트 전극(PG)에 인가될 수 있다. 포토 구동 신호(Vdrv)가 다수의 포토 구동 라인(PDL)을 통해 다수의 포토 트랜지스터(PHT)의 제1 전극(PE1)에 인가될 수 있다.
- [0083] 또한, 멀티 센싱 회로(MSC)는, 다수의 리드아웃 라인(ROL)을 통해, 다수의 공통 전극(COM) 각각으로부터 신호(ROS)를 검출함으로써, 다수의 공통 전극(COM)을 센싱할 수 있다. 여기서, 리드아웃 라인(ROL)을 통해 공통 전극(COM)으로부터 검출되는 신호(ROS)는 해당 공통 전극(COM)의 전기적인 상태를 나타낸다.
- [0084] 멀티 센싱 회로(MSC)가 검출한 신호(ROS)는 사용자의 손가락 또는 펜 등의 터치에 따라 발생하는 신호일 수 있다. 이 신호는 터치유무 및/또는 터치좌표를 알아내는 필요한 신호일 수 있다.
- [0085] 또는, 멀티 센싱 회로(MSC)가 검출한 신호(ROS)는 디스플레이 패널(DISP)에 광이 조사된 경우, 광 조사 위치에 배치된 포토 트랜지스터(PHT)에서 출력되는 신호일 수 있다. 이 신호는 광 조사 유무 및/또는 광 조사 위치(광 조사를 통한 사용자 지정 위치)를 알아내는 필요한 신호일 수 있다.
- [0086] 멀티 센싱 회로(MSC)는 다수의 리드아웃 라인(ROL)을 통해 검출된 신호(ROS)를 토대로 센싱 데이터를 생성하여 멀티 컨트롤러(MCTR)로 출력할 수 있다.
- [0087] 멀티 컨트롤러(MCTR)는, 센싱 데이터에 근거하여, 디스플레이 패널(DISP)에서의 터치 유무 또는 터치 좌표를 센싱하거나, 디스플레이 패널(DISP)에서의 광 조사 유무 또는 광 조사 좌표(포토 좌표)를 센싱하여 센싱 결과 정

보를 출력할 수 있다.

- [0088] 도 2를 참조하면, 기본 멀티 센서 구성을 설명하면, 공통 전극(COM) 등은 터치센서에 해당하고, 포토 트랜지스터(PHT) 및 포토 캐패시터(Cs)는 포토센서(PS)에 해당할 수 있다.
- [0089] 도 2를 참조하면, 다수의 공통 전극(COM)은 동일한 열에 배치되는 제1 공통 전극(COM1)과 제2 공통 전극(COM2) 등을 포함할 수 있다. 또한, 다수의 리드아웃 라인(ROL)은, 제1 공통 전극(COM1)과 멀티 센싱 회로(MSC)를 전기적으로 연결해주는 제1 리드아웃 라인(ROL1)과, 제2 공통 전극(COM2)과 멀티 센싱 회로(MSC)를 전기적으로 연결해주는 제2 리드아웃 라인(ROL2) 등을 포함할 수 있다.
- [0090] 제1 공통 전극(COM1)의 영역에는 둘 이상의 포토 트랜지스터(PHT)가 배치될 수 있다. 제1 공통 전극(COM1)의 영역에 배치된 둘 이상의 포토 트랜지스터(PHT) 각각의 제2 전극(PE2)은 제1 공통 전극(COM1)과 전기적으로 연결될 수 있다.
- [0091] 이와 마찬가지로, 제2 공통 전극(COM2)의 영역에는 둘 이상의 포토 트랜지스터(PHT)가 배치될 수 있다. 제2 공통 전극(COM2)의 영역에 배치된 둘 이상의 포토 트랜지스터(PHT) 각각의 제2 전극(PE2)은 제2 공통 전극(COM2)과 전기적으로 연결될 수 있다.
- [0092] 제1 리드아웃 라인(ROL1)은 제1 공통 전극(COM1)과 제2 공통 전극(COM2)과 모두 중첩될 수 있다. 하지만, 제1 리드아웃 라인(ROL1)은 컨택홀(CNT_COM_ROL)을 통해 제1 공통 전극(COM1)과만 전기적으로 연결되고, 제2 공통 전극(COM2)과는 절연될 수 있다.
- [0093] 제2 리드아웃 라인(ROL2)은 제1 공통 전극(COM1)과 제2 공통 전극(COM2)과 모두 중첩될 수 있다. 하지만, 제2 리드아웃 라인(ROL2)은 컨택홀(CNT_COM_ROL)을 통해 제2 공통 전극(COM2)과만 전기적으로 연결되고, 제1 공통 전극(COM1)과는 절연될 수 있다.
- [0094] 제1 공통 전극(COM1) 및 제2 공통 전극(COM2)은 동일한 열에 배치되므로, 제1 공통 전극(COM1)과 중첩되는 둘 이상의 데이터 라인(DL)과, 제2 공통 전극(COM2)과 중첩되는 둘 이상의 데이터 라인(DL)은 동일할 수 있다.
- [0095] 제1 리드아웃 라인(ROL1)과 제2 리드아웃 라인(ROL2) 각각은 둘 이상의 데이터 라인(DL)과 동일한 방향으로 배치될 수 있다.
- [0096] 도 3 및 도 4는 본 발명의 실시예들에 따른 디스플레이 패널(DISP)의 기본 구조를 나타낸 평면도들이다.
- [0097] 도 3 및 도 4를 참조하면, 디스플레이 패널(DISP)은 표시 영역에 해당하는 액티브 영역(A/A)과, 액티브 영역(A/A)의 외곽 영역이고 비 표시 영역인 넌-액티브 영역(N/A)을 포함한다.
- [0098] 도 3 및 도 4는 디스플레이 패널(DISP)에서, 액티브 영역(A/A)의 일부와 넌-액티브 영역(N/A)의 일부가 있는 좌상측 영역에 대한 평면도들이다. 좌상측 영역은 데이터 구동 회로(DDC) 및 인쇄회로기판 등을 통해 각종 신호들(데이터 신호, 게이트 구동 관련 전압, 공통 전압, 포토 구동 신호, 포토 제어 신호 등)이 공급되는 영역이다.
- [0099] 도 3 및 도 4를 참조하면, 디스플레이 패널(DISP)에는, 다수의 데이터 라인(DL) 및 다수의 리드아웃 라인(ROL)이 열 방향(세로 방향)으로 배치되고, 다수의 게이트 라인(GL), 다수의 포토 구동 라인(PDL) 및 다수의 포토 제어 라인(PCL)이 행 방향(가로 방향)으로 배치될 수 있다.
- [0100] 도 3 및 도 4를 참조하면, 액티브 영역(A/A)에는 다수의 서브픽셀(SP)이 매트릭스 타입으로 배열된다. 다수의 서브픽셀(SP) 각각은 픽셀 전극(PXL)과 구동 트랜지스터(DRT)를 포함할 수 있다. 구동 트랜지스터(DRT)는 게이트 라인(GL)을 통해 게이트 전극에 인가된 스캔 신호(SCAN)에 의해 턴-온 되어, 데이터 라인(DL)에서 공급된 데이터 신호(Vdata)를 픽셀 전극(PXL)에 인가해줄 수 있다.
- [0101] 또한, 액티브 영역(A/A)에는, 다수의 포토 트랜지스터(PHT)가 배치될 수 있다.
- [0102] 포토 트랜지스터(PHT)는 1개의 서브픽셀(SP) 당 1개씩 할당될 수도 있고, 2개 이상의 서브픽셀(SP) 당 1개씩 할당될 수 있다.
- [0103] 이에 따르면, 포토 구동 라인(PDL)이 1개의 서브픽셀(SP) 당 1개씩 할당될 수도 있고, 2개 이상의 서브픽셀(SP) 당 1개씩 할당될 수 있다. 포토 제어 라인(PCL)이 1개의 서브픽셀(SP) 당 1개씩 할당될 수도 있고, 2개 이상의 서브픽셀(SP) 당 1개씩 할당될 수 있다.
- [0104] 예를 들어, 도 3 및 도 4에 도시된 바와 같이, 1개의 서브픽셀 행마다 포토 트랜지스터들(PHT)이 1행 이상으로 배열될 수 있다. 즉, 2개의 서브픽셀 행의 사이마다 포토 트랜지스터들(PHT)이 1행 이상으로 배열될 수 있다.

이 경우, 2개의 서브픽셀 행 사이마다 1개 이상의 포토 구동 라인(PDL)과 1개 이상의 포토 제어 라인(PCL)이 배치될 수 있다.

- [0105] 다른 예를 들어, 2개의 서브픽셀 행마다 포토 트랜지스터들(PHT)이 1행 또는 2행으로 배열될 수 있다. 가령, 제 1 서브픽셀 행, 제 2 서브픽셀 행, 제 3 서브픽셀 행 및 제 4 서브픽셀 행이 순서대로 있는 경우, 제 1 서브픽셀 행과 제 2 서브픽셀 행 사이에는 1행 이상의 포토 트랜지스터들(PHT)이 배열되고, 제 2 서브픽셀 행과 제 3 서브픽셀 행 사이에는 포토 트랜지스터들(PHT)이 배열되지 않고, 제 3 서브픽셀 행과 제 4 서브픽셀 행 사이에는 1행 이상의 포토 트랜지스터들(PHT)이 배열될 수 있다. 이 경우, 제 1 서브픽셀 행과 제 2 서브픽셀 행 사이에는 1개 이상의 포토 구동 라인(PDL)과 1개 이상의 포토 제어 라인(PCL)이 배치되고, 제 2 서브픽셀 행과 제 3 서브픽셀 행 사이에는 포토 구동 라인(PDL)과 포토 제어 라인(PCL)이 배치되지 않고, 제 3 서브픽셀 행과 제 4 서브픽셀 행 사이에는 1개 이상의 포토 구동 라인(PDL)과 1개 이상의 포토 제어 라인(PCL)이 배치될 수 있다.
- [0106] 도 3 및 도 4를 참조하면, 2개의 게이트 라인(GL) 사이에, 포토 트랜지스터들(PHT), 1개 이상의 포토 구동 라인(PDL) 및 1개 이상의 포토 제어 라인(PCL)이 배치될 수 있다.
- [0107] 한편, 도 3 및 도 4를 참조하면, 넌-액티브 영역(N/A)은 하나 이상의 더미 서브픽셀 행이 배치되는 더미 픽셀 영역(D/A)을 포함할 수 있다.
- [0108] 더미 픽셀 영역(D/A)은 액티브 영역(A/A)의 일 측 또는 양 측에만 있을 수도 있으며, 액티브 영역(A/A)의 모든 외곽에 존재할 수도 있다.
- [0109] 하나 이상의 더미 서브픽셀 행에 포함되는 다수의 더미 서브픽셀(DMY_SP) 각각은 더미 픽셀 전극(DMY_PXL)을 포함할 수 있다. 또한, 다수의 더미 서브픽셀(DMY_SP) 각각은 구동 트랜지스터(DRT)를 더 포함할 수 있다.
- [0110] 하나 이상의 더미 서브픽셀 행은 액티브 영역(A/A)에서의 서브픽셀 행과 동일하게 설계된다. 즉, 더미 게이트 라인(DMY_GL), 더미 픽셀 전극(DMY_PXL)이 배치되고, 경우에 따라서, 더미 데이터 라인(DMY_DL)이 배치될 수 있다.
- [0111] 여기서, 더미 데이터 라인(DMY_DL)은 데이터 라인(DL) 및/또는 공통 전극(COM)과 동일 물질로 구성될 수 있다. 더미 게이트 라인(DMY_GL)은 게이트 라인(GL) 등과 동일 물질로 구성될 수 있다.
- [0112] 다수의 더미 서브픽셀(DMY_SP) 각각에 배치된 구동 트랜지스터(DRT)에서, 게이트 전극은 더미 게이트 라인(DMY_GL)과 연결되고, 소스 전극(또는 드레인 전극)은 더미 데이터 라인(DMY_DL)과 연결되고, 드레인 전극(또는 소스 전극)은 더미 픽셀 전극(DMY_PXL)과 연결될 수 있다. 다수의 더미 서브픽셀(DMY_SP) 각각에 배치된 구동 트랜지스터(DRT)는 온-오프 동작을 할 수도 있고, 항상 오프 상태일 수도 있다. 더미 게이트 라인(DMY_GL)은 액티브 영역(A/A)에 인가되는 스캔 신호(SCAN)와 동일한 형태의 신호가 인가될 수도 있고, 플로팅 상태일 수도 있고, 항상 턴-오프 레벨 전압(예: 로우 레벨 전압)이 인가될 수도 있다.
- [0113] 액티브 영역(A/A)의 외곽에 더미 픽셀 영역(D/A)을 둬으로써, 빛샘 유발 방지, 정전기 방지, 러빙(Rubbing) 얼룩 방지 등의 효과를 기대할 수 있다.
- [0114] 한편, 넌-액티브 영역(N/A) 내 더미 픽셀 영역(D/A)에도, 더미 포토 트랜지스터들(DMY_PHT)이 배치될 수 있으며, 더미 포토 구동 라인(DMY_PDL) 및 더미 포토 제어 라인(DMY_PCL)이 배치될 수 있다.
- [0115] 즉, 더미 픽셀 전극들(DMY_PXL) 또는 더미 게이트 라인(DMY_GL)과, 액티브 영역(A/A) 사이에, 더미 포토 트랜지스터들(DMY_PHT), 더미 포토 구동 라인(DMY_PDL) 및 더미 포토 제어 라인(DMY_PCL)이 배치될 수 있다.
- [0116] 한편, 도 3을 참조하면, 신호 공급 위치를 고려할 때, 디스플레이 패널(DISPLAY)로 유입되는 포토 구동 신호(Vdrv) 및 포토 제어 신호(Vsto)가 행 방향(가로 방향)으로 배치된 다수의 포토 구동 라인(PDL)과 다수의 포토 제어 라인(PCL)으로 전달되기 위해서는, 디스플레이 패널(DISPLAY)로 유입되는 포토 구동 신호(Vdrv) 및 포토 제어 신호(Vsto)를 행 방향(가로 방향)으로 배치된 다수의 포토 구동 라인(PDL)과 다수의 포토 제어 라인(PCL)으로 전달해 주기 위한 열 방향(세로 방향)의 메인 포토 구동 라인(MPDL)과 메인 포토 제어 라인(MPCL)이 넌-액티브 영역(N/A)에 배치되어야 한다.
- [0117] 넌-액티브 영역(N/A)에 배치된 메인 포토 구동 라인(MPDL)은 다수의 컨택홀(CNT_DRV)을 통해 행 방향(가로 방향)으로 배치된 포토 구동 라인들(PDL)과 연결된다. 넌-액티브 영역(N/A)에 배치된 메인 포토 제어 라인(MPCL)은 다수의 컨택홀(CNT_STO)을 통해 행 방향(가로 방향)으로 배치된 포토 제어 라인들(PCL)과 연결된다.
- [0118] 도 3을 참조하면, 넌-액티브 영역(N/A) 내에서 더미 픽셀 전극들(DMY_PXL)을 포함하는 더미 서브픽셀들(DMY_S

P)이 액티브 영역(A/A)과 가장 인접하게는 배치되므로, 메인 포토 구동 라인(MPDL)과 메인 포토 제어 라인(MPCL)은 더미 서브픽셀들(DMY_SP) 또는 더미 데이터 라인(DMY_DL) 등보다 더 외곽에 배치되어야 한다. 이로 인해, 넌-액티브 영역(N/A)의 폭이 커질 수밖에 없다. 즉, 더미 픽셀 영역(D/A)이 존재하는 경우, 액티브 영역(A/A)에 포토 센싱 구성이 배치되는 경우, 메인 포토 구동 라인(MPDL)과 메인 포토 제어 라인(MPCL)이 더미 픽셀 영역(D/A)의 외곽에 배치될 수밖에 없어서 베젤 사이즈가 증가할 수밖에 없다.

- [0119] 도 4를 참조하면, 넌-액티브 영역(N/A) 내 더미 픽셀 영역(D/A)이 존재하는 경우, 더미 서브픽셀들(DMY_SP) 각각의 구동 트랜지스터(DRT)의 소스 전극(또는 드레인 전극)에 연결된 더미 데이터 라인들(DMY_DL)을 메인 포토 구동 라인(MPDL)과 메인 포토 제어 라인(MPCL)으로 활용함으로써, 포토 구동 신호(Vdrv) 및 포토 제어 신호(Vsto)의 전달을 위한 열 방향 배선들을 넌-액티브 영역(N/A)에 추가로 배치할 필요가 없다. 따라서, 메인 포토 구동 라인(MPDL)과 메인 포토 제어 라인(MPCL)에 의한 베젤 사이즈의 증가를 방지할 수 있다.
- [0120] 이러한 경우, 메인 포토 구동 라인(MPDL) 및 메인 포토 제어 라인(MPCL) 중 적어도 하나는 다수의 더미 서브픽셀(DMY_SP)과 연결될 수 있다. 즉, 메인 포토 구동 라인(MPDL) 및 메인 포토 제어 라인(MPCL) 중 적어도 하나는 다수의 더미 서브픽셀(DMY_SP) 각각에 포함되는 구동 트랜지스터(DRT)의 소스 전극(또는 드레인 전극)과 연결될 수 있다.
- [0121] 또한, 이러한 경우, 메인 포토 구동 라인(MPDL) 및 메인 포토 제어 라인(MPCL)은 데이터 라인(DL)과 동일한 물질일 수 있다.
- [0122] 도 4를 참조하면, 포토 구동 라인(PDL) 및 포토 제어 라인(PCL)은 게이트 라인(GL)과 동일한 방향으로 배치된다. 메인 포토 구동 라인(MPDL) 및 메인 포토 제어 라인(MPCL)은 게이트 라인(GL)과 교차하는 데이터 라인(DL)과 동일한 방향으로 배치될 수 있다.
- [0123] 한편, 도 3 및 도 4에서는, 설명의 편의를 위하여, 리드아웃 라인들(ROL)과 전기적으로 연결되는 공통 전극들(COM)은 생략되었다. 각 공통 전극(COM)의 영역의 크기는 2개의 서브픽셀(SP)이 차지하는 영역의 크기 이상일 수 있다. 공통 전극(COM)의 구조는 뒤에서 더욱 상세하게 설명한다.
- [0124] 한편, 본 발명의 실시예들에 따른 디스플레이 장치는, 데이터 구동 회로(DDC)의 채널 수를 줄일 수 있는 더블 레이트 구동(DRD: Double Rate Driving)을 수행하는 경우, 도 3 및 도 4에 도시된 바와 같이, 디스플레이 패널(DISP)은 서브픽셀 행의 상하에 게이트 라인(GL)이 1개씩 배치되고, 1개의 데이터 라인(DL)을 2개의 서브픽셀 열이 공유하는 구조를 갖는다.
- [0125] 한편, 본 발명의 실시예들에 따른 디스플레이 패널(DISP)에 배치된 다수의 서브픽셀(SP)은 적색 서브픽셀, 녹색 서브픽셀, 청색 서브픽셀 등으로 구성될 수 있다. 본 발명의 실시예들에서, 다수의 서브픽셀(SP) 각각에는 해당 색상을 구현하기 위해 필요한 적색 컬러필터(안료), 녹색 컬러필터(안료), 청색 컬러필터(안료) 등이 각각 배치될 수 있다. 이때, 적색 컬러필터(안료), 녹색 컬러필터(안료), 청색 컬러필터(안료)는 컬러필터 기판에 배치될 수도 있으며, 박막 트랜지스터 어레이 기판에 배치될 수 있다.
- [0126] 이때, 각각의 적색 컬러필터(안료), 녹색 컬러필터(안료), 청색 컬러필터(안료)가 배치된 영역에 포토 트랜지스터(PHT)가 중첩되어 배치될 수 있다. 이하에서는, 빔 발생기(BG)에서 출사된 레이저 등의 광이 포토 트랜지스터(PHT)보다 각각의 컬러필터에 먼저 입사되는 경우에 대해 설명하고자 한다.
- [0127] 빔 발생기(BG)에서 출사되는 광이 특정 색상을 갖는 경우, 빔 발생기(BG)에서 출사된 광의 색상과 동일하거나 유사한 색상의 컬러필터와 중첩되어 배치되는 포토 트랜지스터(PHT)가 광에 주로 반응하여 포토 센싱에 활용된다.
- [0128] 예를 들면, 빔 발생기(BG)에서 출사된 광이 적색 파장대의 광인 경우, 빔 발생기(BG)에서 출사된 광은 각각의 적색 컬러필터(안료), 녹색 컬러필터(안료), 청색 컬러필터(안료)를 통과하여, 적색 컬러필터(안료), 녹색 컬러필터(안료), 청색 컬러필터(안료) 각각에 중첩되는 포토 트랜지스터(PHT)에 입사될 수 있다. 이때, 적색 컬러필터와 중첩되어 배치된 적색 포토 트랜지스터(PHT)가 광에 주로 반응하여 누설전류를 발생시킨다. 하지만, 녹색 컬러필터 및 청색 컬러필터와 중첩되어 배치된 포토 트랜지스터는 광 반응성이 떨어져서 상대적으로 적은 누설전류를 발생시킨다. 왜냐하면, 적색 파장대의 광은 상대적으로 녹색 컬러필터 및 청색 컬러필터를 잘 통과하지 못하기 때문이다. 따라서, 표시패널에 포인팅 되는 영역에 입사되는 광이 적색 파장대의 광인 경우, 적색 컬러필터와 중첩되어 배치된 하나 이상의 포토 트랜지스터(PHT)가 주로 광 반응하여 누설전류를 발생시키고, 포토 센싱과 이에 기초한 광 조사 위치를 파악하는데 이용될 수 있다.

- [0129] 도 5는 본 발명의 실시예들에 따른 멀티 센싱 시스템을 나타낸 도면이고, 도 6은 본 발명의 실시예들에 따른 디스플레이 장치의 광 조사 유무에 따른 포토 트랜지스터(PHT)의 출력신호(V_s)를 나타낸 그래프이다.
- [0130] 도 5를 참조하면, 본 발명의 실시예들에 따른 멀티 센싱 시스템은, 포토 트랜지스터(PHT) 등을 포함하는 포토 센서(PS)와, 터치센서의 역할을 하는 공통 전극(COM)과, 포토센서(PS) 및 공통 전극(COM)을 센싱하는 멀티 센싱 회로(MSC) 등을 포함할 수 있다.
- [0131] 포토센서(PS)는 공통 전극(COM)에 연결되고, 공통 전극(COM)은 리드아웃 라인(ROL)을 통해 멀티 센싱 회로(MSC)와 연결된다. 따라서, 리드아웃 라인(ROL)은 멀티 센싱 회로(MSC)가 포토센서(PS) 및 공통 전극(COM)을 센싱하기 위한 공용화된 배선이다.
- [0132] 멀티 센싱 회로(MSC)는, 다수의 센싱유닛(SU)과, 하나 이상의 아날로그 디지털 컨버터(ADC)를 포함할 수 있다.
- [0133] 다수의 센싱유닛(SU) 각각은 전하 증폭기(CAMP)와, 전하 증폭기(CAMP)의 출력신호(V_{out})를 적분하여 적분값을 출력하는 적분기(INTG)와, 적분기(INTG)의 적분값을 저장하는 샘플 앤 홀드 회로(SHA) 등을 포함할 수 있다.
- [0134] 전하 증폭기(CAMP)는, 입력 신호(V_{in})로서 터치 구동 신호(TDS)가 입력되는 제1 입력단(IN1), 제1 멀티플렉서와 연결되는 제2 입력단(IN2)과, 출력신호(V_{out})를 출력하는 출력단(OUT)을 갖는 연산증폭기(OP-AMP)와, 제2 입력단(IN2)과 출력단(OUT) 사이에 연결된 피드백 캐패시터(C_{fb}) 등을 포함할 수 있다. 제1 입력단(IN1)은 비반전 입력단이고, 제2 입력단(IN2)은 반전 입력단일 수 있다.
- [0135] 멀티 센싱 회로(MSC)는, 다수의 공통 전극(COM) 중 일부를 선택적으로 다수의 센싱유닛(SU)에 연결해주는 제1 멀티플렉서와, 다수의 센싱유닛(SU) 중 일부를 선택적으로 아날로그 디지털 컨버터(ADC)와 연결해주는 제2 멀티플렉서 등을 더 포함할 수 있다.
- [0136] 먼저, 터치 센싱에 대하여 설명한다. 멀티 센싱 회로(MSC)는, 터치 발생 시, 각 공통 전극(COM)의 핑거 캐패시턴스(C_f)의 변화를 센싱하여 터치유무 및/또는 터치좌표를 검출할 수 있다.
- [0137] 멀티 센싱 회로(MSC)는, 터치 전후, 핑거 캐패시턴스(C_f)에 의한 로드 증가량(C_f 증가량)을 터치센서(터치전극)의 역할을 하는 공통 전극(COM)에 인가되는 터치 구동 신호(TDS)와 전하 증폭기(CAMP)의 출력신호(V_{out})의 전압차이($V_{out}-V_{in}$)를 통해 센싱할 수 있다.
- [0138] 멀티 센싱 회로(MSC)는, 터치 센싱 시간 내 적분기(INTG)를 이용하여 누적된 전압 차이($V_{out}-V_{in}$)를 아날로그 디지털 컨버터(ADC)를 이용하여 디지털 값에 해당한 센싱값으로 변환하여 센싱 데이터를 생성하여 출력한다. 멀티 컨트롤러(MCTR)는 센싱 데이터를 이용하여 터치를 센싱할 수 있다.
- [0139] 다음으로, 포토 센싱에 대하여 설명한다.
- [0140] 본 발명의 실시예들에 따른 포토 센싱은, 포토 트랜지스터(PHT)를 턴-오프 시켜 놓은 상태에서, 포토 트랜지스터(PHT)에 광이 조사된 경우, 포토 트랜지스터(PHT)의 광 반응에 의해 포토 트랜지스터(PHT)에서 누설전류(또는 오프 전류)가 발생하면, 누설전류의 발생 및 증가에 의해 포토 캐패시터(C_s)에 충전된 전하를 공통 전극(COM)에 인가되는 터치 구동 신호(TDS)와 전하 증폭기(CAMP)의 출력신호(V_{out})의 전압차이($V_{out}-V_{in}$)를 통해 센싱할 수 있다. 여기서, 포토 캐패시터(C_s)는 없을 수도 있다. 포토 캐패시터(C_s)가 없더라도, 포토 트랜지스터(PHT)의 제2 전극(PE2)이 갖는 캐패시턴스 성분에 의해 전하 충전이 될 수 있다.
- [0141] 포토 센싱을 위하여, 포토 트랜지스터(PHT)는 턴-오프 상태에 있어야 한다. 따라서, 포토 트랜지스터(PHT)의 게이트 전극(PG)에 인가되는 포토 제어 신호(V_{sto})는, 포토 트랜지스터(PHT)를 턴-오프 시킬 수 있는 턴-오프 레벨 전압을 갖는다.
- [0142] 터치 센싱 및 포토 센싱 모두는 공통 전극(COM) 및 리드아웃 라인(ROL)이 공통으로 이용된다. 또한, 멀티 센싱 회로(MSC)가 리드아웃 라인(ROL)을 통해 공통 전극(COM)의 전기적인 상태(전하, 캐패시턴스)를 검출하여 터치 센싱 및 포토 센싱을 수행한다. 리드아웃 라인(ROL)은 터치 센싱 및 포토 센싱을 위한 공용화된 신호 배선이다.
- [0143] 포토 센싱 시, 포토 트랜지스터(PHT)의 출력신호(V_s)이 기준 전압(펄스형태)과 합산되어, 포토 센싱에 필요한 전압차이($V_{out}-V_{in}$)가 발생한다. 여기서, 기준 전압은 터치 및 포토 트랜지스터(PHT)에 의한 변화가 없는 상태의 펄스 전압으로서, 터치 구동 신호(TDS)에 해당하는 입력신호(V_{in}) 및 전하 증폭기(CAMP)의 출력값(V_{out})과 동일하다(전압 차이=0).
- [0144] 도 6은 예를 들어, 1개의 공통 전극(COM)에 약 70개 정도의 포토 트랜지스터(PHT)의 제2 전극(PE2)이 연결된 환

경 하에서, 조사 광을 레이저(Laser)로 사용한 센싱 시뮬레이션 결과이다.

- [0145] 도 6을 참조하면, 레이저 센싱(Laser Sensing)의 경우, 레이저의 온-오프에 따라 전하 증폭기(CAMP)의 출력신호(Vout)의 중심 치가 아래로 이동한다.
- [0146] 레이저 조사에 의해 포토 트랜지스터(PHT)에서 누설전류(오프 전류, off current)가 발생하면, 전하가 센싱유닛(SU) 내 연산 증폭기(OP-AMP)의 제2 입력단(IN2)으로 유입되어 피드백 캐패시터(Cfb)에 의해 축적이 되면서, 전위가 상승한다. 그런데 제2 입력단(IN2)은 연산 증폭기(OP-AMP)의 관점에서 봤을 때 반전 입력단이 된다. 즉, 누설전류(오프전류)에 의해 전위가 상승하면, 도 6에 도시된 바와 같이, 결과적으로 출력신호(Vout)의 값 전체가 감소할 수 있다.
- [0147] 따라서, 도 6에 도시된 바와 같이, 광이 조사된 경우의 출력신호(Vout)는 광이 조사되지 않는 경우의 출력신호(Vout)보다 전압 레벨이 $\Delta V_{on/off}$ 만큼 낮아진다.
- [0148] 하지만, 광이 조사된 경우의 출력신호(Vout)는, 터치 센싱을 위한 핑거 캐패시턴스(Cf)처럼 연산 증폭기(OP-AMP)의 게인(gain)에 영향을 주지 않기 때문에, 출력신호(Vout)의 진폭은 그대로 유지한 채, 중심치만 아래로 이동한다.
- [0149] 따라서, 광이 조사된 경우의 출력신호(Vout)와 광이 조사되지 않는 경우의 출력신호(Vout)는 신호 파형(주파수, 위상, 진폭)이 동일하거나 유사하다. 광이 조사된 경우의 출력신호(Vout)와 광이 조사되지 않는 경우의 출력신호(Vout)는 터치구동신호(TDS)와 동일한 신호 파형을 갖는다.
- [0150] 한편, 도 5를 참조하면, 멀티 센싱을 위한 구동 기간 동안, 공통 전극(COM)에 터치 구동 신호(TDS)가 인가될 때, 공통 전극(COM)은 디스플레이 패널(DISPLAY) 내 데이터 라인(DL), 게이트 라인(GL) 및 다른 공통 전극(Other COM) 등과 기생 캐패시턴스(Cdc, Cgc, Ccc)를 형성할 수 있다. 이러한 기생 캐패시턴스(Cdc, Cgc, Ccc)는 터치 감도를 떨어뜨리는 요인이 된다.
- [0151] 따라서, 본 발명의 실시예들에 따른 디스플레이 장치는, 공통 전극(COM)에 터치 구동 신호(TDS)가 인가될 때, 공통 전극(COM)과 디스플레이 패널(DISPLAY) 내 다른 패턴들(DL, GL Other COM) 간의 기생 캐패시턴스(Cdc, Cgc, Ccc)의 형성을 방지해주는 로드 프리 구동(LFD: Load Free Driving)을 수행할 수 있다.
- [0152] LFD 구동 시, 공통 전극(COM)에 인가되는 터치 구동 신호(TDS)와 동일하거나 유사한 LFD 신호를 디스플레이 패널(DISPLAY) 내 다른 패턴들(DL, GL Other COM)에 인가해줄 수 있다. LFD 신호는 터치 구동 신호(TDS)의 주파수, 위상 및 진폭(ΔV) 등 중 하나 이상과 대응된다. 이에 따라, 공통 전극(COM)과 디스플레이 패널(DISPLAY) 내 다른 패턴들(DL, GL Other COM) 간의 전위차가 없어져 기생 캐패시턴스(Cdc, Cgc, Ccc)가 방지될 수 있다.
- [0153] 도 7은 본 발명의 실시예들에 따른 디스플레이 장치의 구동 타이밍 다이어그램이다.
- [0154] 도 7을 참조하면, 본 발명의 실시예들에 따른 디스플레이 장치는 디스플레이와 멀티 센싱(터치 센싱, 포토 센싱)을 서로 다른 시간대에 진행할 수 있다.
- [0155] 예를 들어, 한 프레임 시간 내 액티브 시간 동안 디스플레이 구동을 진행하고, 블랭크(Blank) 시간 동안 멀티 센싱을 진행할 수 있다. 블랭크 시간 동안, 터치 센싱과 포토 센싱은 동시에 진행된다.
- [0156] 도 7을 참조하면, 디스플레이 구동 기간 동안, 데이터 라인(DL)에는 데이터 신호(Vdata)가 인가되고, 게이트 라인(GL)에는 스캔 신호(SCAN)가 인가되고, 모든 공통 전극(COM)에는 공통 전압(Vcom)이 인가될 수 있다.
- [0157] 또한, 디스플레이 구동 기간 동안, 포토 구동 라인(PDL) 및 포토 제어 라인(PCL)은, 플로팅 상태이거나, 공통 전압(Vcom), 그라운드 전압, 또는 디스플레이 구동 관련 배선들이나 전극들에 영향을 끼치지 않는 전압이 인가될 수 있다.
- [0158] 다시 말해, 디스플레이 구동 기간 동안, 멀티 센싱 회로(MSC)는 일정한 전압 레벨을 갖는 공통 전압(Vcom)을 다수의 리드아웃 라인(ROL)을 통해 다수의 공통 전극(COM)으로 출력한다. 포토 구동 회로(PDC)는 포토 구동 라인(PDL) 및 포토 제어 라인(PCL)을 플로팅 시키거나, 일정한 전압 레벨을 갖는 포토 구동 신호(Vdrv) 및 포토 제어 신호(Vsto)를 포토 구동 라인(PDL) 및 포토 제어 라인(PCL)으로 출력한다. 여기서, 디스플레이 구동 기간 동안, 일정한 전압 레벨을 갖는 포토 구동 신호(Vdrv) 및 포토 제어 신호(Vsto)는, 일 예로, DC 전압 형태의 공통 전압(Vcom)과 동일할 수 있다.
- [0159] 도 7을 참조하면, 디스플레이 구동 기간 이후 블랭크 기간 동안, 터치 센싱을 위한 터치 구동과 포토 센싱을 위

한 포토 구동이 동시에 진행된다.

- [0160] 블랭크 기간 동안, 멀티 센싱 회로(MSC)는 터치 센싱을 위하여 전압 레벨이 스윙 되는 터치 구동 신호(TDS)를 다수의 리드아웃 라인(ROL)을 통해 다수의 공통 전극(COM)으로 출력한다.
- [0161] 블랭크 기간 동안, 포토 구동 회로(PDC)는 포토 센싱을 위하여 전압 레벨이 스윙 되는 포토 구동 신호(Vdrv) 및 포토 제어 신호(Vsto)를 포토 구동 라인(PDL) 및 포토 제어 라인(PCL)으로 출력한다.
- [0162] 블랭크 기간 동안, 포토 구동 신호(Vdrv) 및 포토 제어 신호(Vsto)는, 터치 구동 신호(TDS)와 주파수, 위상 및 진폭(ΔV) 중 적어도 하나가 대응될 수 있다.
- [0163] 이러한 신호 특성의 유사성으로 인해, 포토 구동 신호(Vdrv) 및 포토 제어 신호(Vsto)는 일종의 LFD 신호의 역할도 한다. 즉, 포토 구동 라인(PDL) 및 포토 제어 라인(PCL)은 공통 전극(COM)과 불필요한 기생 캐패시턴스를 형성하지 않을 수 있다.
- [0164] 포토 센싱은, 포토 트랜지스터(PHT)가 턴-오프 된 상태에서, 광 조사에 따라 포토 트랜지스터(PHT)에서 발생하는 누설전류를 이용하기 때문에, 블랭크 기간 동안, 포토 제어 신호(Vsto)는 전압 레벨이 스윙 하더라도 최대로 높은 전압 레벨이 포토 트랜지스터(PHT)를 턴-온 시키는 수준까지 높아지면 안 된다.
- [0165] 따라서, 블랭크 기간 동안, 포토 제어 신호(Vsto)는 포토 트랜지스터(PHT)를 턴-오프 시키는 턴-오프 전압 범위 내에서 스윙 할 수 있다.
- [0166] 여기서, 전압 레벨이 가변 되는 터치 구동 신호(TDS), 포토 구동 신호(Vdrv) 및 포토 제어 신호(Vsto)는 AC 신호, 변조 신호 또는 펄스 신호 등이라고 할 수 있다.
- [0167] 한편, 블랭크 기간 동안, 데이터 라인(DL)에 대한 LFD를 위해, 데이터 라인(DL)에는 터치 구동 신호(TDS)와 주파수, 위상 및 진폭(ΔV) 등 중 적어도 하나가 대응되는 LFD 신호(D_LFDS)가 인가될 수 있다.
- [0168] 또한, 블랭크 기간 동안, 게이트 라인(GL)에 대한 LFD를 위해, 게이트 라인(GL)에는 터치 구동 신호(TDS)와 주파수, 위상 및 진폭(ΔV) 등 중 적어도 하나가 대응되는 LFD 신호(G_LFDS)가 인가될 수 있다.
- [0169] 또한, 블랭크 기간 동안, 공통 전극(COM)에 대한 LFD를 위해, 센싱 대상인 되는 공통 전극(COM)에 인가되는 터치 구동 신호(TDS)와 주파수, 위상 및 진폭(ΔV) 등 중 적어도 하나가 대응되는 LFD 신호(C_LFDS)가 비 센싱 대상인 공통 전극(Other COM)에 인가될 수 있다.
- [0170] 도 8은 본 발명의 실시예들에 따른 디스플레이 패널(DISPLAY)에 배치된 픽셀의 회로 구조의 예시를 나타낸 도면이다.
- [0171] 도 8을 참조하면, 디스플레이 패널(DISPLAY)에 배치된 픽셀은, 디스플레이 구동을 위한 서브픽셀 행(SPR)과 포토 센싱을 위한 포토센서 행(PSR)을 포함할 수 있다. 그리고, 디스플레이 구동 및 포토 센싱을 위한 각종 회로 소자와 신호 라인이 배치될 수 있다. 또한, 터치 전극(TE)의 기능을 제공하는 공통 전극(COM)이 다수의 픽셀과 대응되도록 배치될 수 있다.
- [0172] 여기서, 공통 전극(COM)과 대응된다는 것은 공통 전극(COM)에 의해 디스플레이 구동이나 터치 센싱이 이루어지는 영역과 대응된다는 것을 의미하므로, 공통 전극(COM)과 반드시 중첩된 영역을 의미하는 것은 아니다. 즉, 공통 전극(COM)과 대응되는 영역은 분리되어 배치된 공통 전극(COM)에 의해 정의되는 '터치 블록'을 의미할 수 있다.
- [0173] 신호 라인의 예로서, 일 방향으로 디스플레이 구동을 위한 다수의 게이트 라인(GL)과, 포토 센싱을 위한 포토 제어 라인(PCL) 및 포토 구동 라인(PDL)이 배치될 수 있다. 그리고, 게이트 라인(GL)과 교차하는 방향으로, 디스플레이 구동을 위한 다수의 데이터 라인(DL)과, 터치 센싱 및 포토 센싱을 위한 다수의 리드아웃 라인(ROL)을 포함할 수 있다.
- [0174] 도 8에 도시된 픽셀의 구조는 디스플레이 구동이 DRD(Double Rate Driving) 방식으로 수행되는 경우를 예시로 나타낸 것으로서, 게이트 라인(GL)은 하나의 서브픽셀 행(SPR)마다 두 개씩 배치될 수 있다. 즉, 제1 서브픽셀 행(SPR1)을 구동하기 위해 두 개의 제1 게이트 라인(GL1a, GL1b)가 배치되고, 제2 서브픽셀 행(SPR2)을 구동하기 위해 두 개의 제2 게이트 라인(GL2a, GL2b)이 배치될 수 있다. 그리고, 데이터 라인(DL)은 두 개의 서브픽셀 열마다 한 개씩 배치될 수 있다.
- [0175] 이러한 픽셀 구조에서, 포토 제어 라인(PCL)과 포토 구동 라인(PDL)은, 서브픽셀 행(SPR)의 사이에서 게이트 라

인(GL)의 사이에 배치될 수 있다. 일 예로, 제1 게이트 라인(GL1b)과 제2 게이트 라인(GL2a) 사이에 제1 포토 제어 라인(PCL1)과 제1 포토 구동 라인(PDL1)이 배치될 수 있다. 그리고, 리드아웃 라인(ROL)은, 서브픽셀 열의 사이에서 데이터 라인(DL)이 배치되지 않은 영역에 배치될 수 있다. 즉, 데이터 라인(DL)과 리드아웃 라인(ROL)은, 서로 교번하여 배치될 수 있다.

- [0176] 그리고, 각각의 서브픽셀 행(SPR)에는 디스플레이 구동을 제어하기 위한 구동 트랜지스터(DRT)가 배치될 수 있다.
- [0177] 이러한 구동 트랜지스터(DRT)는, 게이트 라인(GL)과 전기적으로 연결된 게이트 전극(DG)과, 데이터 라인(DL)과 전기적으로 연결된 제1 전극(DE1)과, 픽셀 전극(PXL)과 전기적으로 연결된 제2 전극(DE2)을 포함할 수 있다. 여기서, 구동 트랜지스터(DRT)의 유형에 따라, 제1 전극(DE1)은 소스 전극 또는 드레인 전극일 수 있다. 또한, 제2 전극(DE2)은 드레인 전극 또는 소스 전극일 수 있다.
- [0178] 또한, 서브픽셀 행(SPR)에는 픽셀 전극(PXL)에 인가된 데이터 신호(Vdata)와 공통 전극(COM)에 인가된 공통 전압(Vcom)에 의해 스토리지 캐패시턴스(Cst)가 형성될 수 있다. 그리고, 액정층에 의해, 픽셀 전극(PXL)과 공통 전극(COM) 사이에는 액정 캐패시턴스(Clc)가 형성될 수 있다.
- [0179] 각각의 포토센서 행(PSR)에는 포토 센싱을 위한 포토 트랜지스터(PHT)가 배치될 수 있다.
- [0180] 이러한 포토 트랜지스터(PHT)는, 포토 제어 라인(PCL)과 전기적으로 연결된 게이트 전극(PG)과, 포토 구동 라인(PDL)과 전기적으로 연결된 제1 전극(PE1)과, 리드아웃 라인(ROL)과 전기적으로 연결된 제2 전극(PE2)을 포함할 수 있다. 여기서, 포토 트랜지스터(PHT)의 유형에 따라, 제1 전극(PE1)은 소스 전극 또는 드레인 전극일 수 있다. 또한, 제2 전극(PE2)은 드레인 전극 또는 소스 전극일 수 있다.
- [0181] 또한, 포토센서 영역(PSR)에는 포토 센싱에 의한 오프 전류에 따른 전하를 축적하기 위한 포토 캐패시터(Cs)가 배치될 수 있다. 이러한 포토 캐패시터(Cs)는, 별도의 전극으로 배치된 캐패시터일 수도 있고, 기생 캐패시턴스에 의한 캐패시터를 의미할 수도 있다.
- [0182] 포토 트랜지스터(PHT)는, 포토 제어 라인(PCL)으로 포토 트랜지스터(PHT)를 턴-오프 시키는 레벨의 포토 제어 신호(Vsto)가 인가되고, 포토 구동 라인(PDL)으로 포토 구동 신호(Vdrv)가 인가된 상태에서, 외부 광에 반응하여 오프 전류를 출력할 수 있다. 그리고, 포토 트랜지스터(PHT)와 전기적으로 연결된 리드아웃 라인(ROL)을 통해 포토 센싱에 따른 신호를 검출할 수 있다.
- [0183] 여기서, 리드아웃 라인(ROL)은, 터치 센싱의 기능을 제공하는 공통 전극(COM) 각각과 전기적으로 연결될 수 있다. 또한, 리드아웃 라인(ROL)은, 리드아웃 라인(ROL)과 전기적으로 연결된 공통 전극(COM)과 대응되는 영역에 배치된 모든 포토 트랜지스터(PHT)와 전기적으로 연결될 수 있다.
- [0184] 즉, 공통 전극(COM)에 의해 터치 센싱이 이루어지는 영역에 배치된 모든 포토 트랜지스터(PHT)가 출력하는 신호를 해당 공통 전극(COM)과 전기적으로 연결된 하나의 리드아웃 라인(ROL)을 통해 검출할 수 있다.
- [0185] 도 8에 도시된 회로 구조가 하나의 공통 전극(COM)과 대응되는 영역이라고 가정할 때, 일 예로, 제2 리드아웃 라인(ROL2)이 도 8에 도시된 영역과 대응하는 공통 전극(COM)과 전기적으로 연결될 수 있다. 그리고, 제1 리드아웃 라인(ROL1)과 제3 리드아웃 라인(ROL3)은, 다른 공통 전극(COM)과 전기적으로 연결될 수 있다.
- [0186] 또한, 도 8에 도시된 모든 포토 트랜지스터(PHT)의 제2 전극(PE2)은, 제2 리드아웃 라인(ROL2)과 전기적으로 연결될 수 있다.
- [0187] 따라서, 제2 리드아웃 라인(ROL2)을 통해 해당 영역에서 검출되는 신호에 따라 터치 센싱과 포토 센싱을 수행할 수 있다.
- [0188] 그리고, 해당 영역에 배치된 모든 포토 트랜지스터(PHT)로부터 출력되는 신호를 하나의 리드아웃 라인(ROL)을 통해 검출하므로, 포토 트랜지스터(PHT)로부터 출력되는 신호의 크기를 증가시켜 포토 센싱의 성능을 향상시킬 수 있다.
- [0189] 여기서, 하나의 공통 전극(COM)과 대응되는 영역에 배치된 모든 포토 트랜지스터(PHT) 중 적어도 하나는 리드아웃 라인(ROL)과 직접 연결될 수 있다.
- [0190] 또는, 하나의 공통 전극(COM)과 대응되는 영역에 배치된 모든 포토 트랜지스터(PHT) 중 적어도 하나는 별도로 배치된 신호 라인이나 전극 등을 통해, 또는 이미 배치된 신호 라인이나 전극 등을 통해 리드아웃 라인(ROL)과

전기적으로 연결될 수도 있다.

- [0191] 도 9는 본 발명의 실시예들에 따른 디스플레이 패널(DISPLAY)에 배치된 픽셀의 평면 구조의 예시를 나타낸 도면으로서, 도 8에 도시된 제1 서브픽셀 행(STR1)과 제1 포토센서 행(PSR1)에 해당하는 영역을 예시적으로 나타낸다.
- [0192] 도 9를 참조하면, 리드아웃 라인(ROL)과 데이터 라인(DL) 사이의 영역마다 하나의 픽셀 전극(PXL)이 배치될 수 있다. 그리고, 이러한 픽셀 전극(PXL)과 전계를 형성하는 공통 전극(COM)이 픽셀 전극(PXL)과 대응하는 영역에 전체적으로 배치될 수 있다. 이러한 픽셀 전극(PXL)과 공통 전극(COM)은, 일 예로, 동일한 층에 배치되고 동일한 물질로 이루어질 수 있다.
- [0193] 픽셀 전극(PXL)은, 제1 컨택홀(CNT1)을 통해 구동 트랜지스터(DRT)의 제2 전극(DE2)과 연결될 수 있다.
- [0194] 공통 전극(COM)은, 경우에 따라, 서로 다른 층에 배치된 물질로 이루어진 메인 공통 전극(COMm)과 보조 공통 전극(COMs)을 포함할 수 있다. 일 예로, 메인 공통 전극(COMm)은 픽셀 전극(PXL)과 동일한 물질로 이루어지고, 보조 공통 전극(COMs)은 게이트 라인(GL)과 동일한 물질로 이루어질 수 있다. 그리고, 메인 공통 전극(COMm)과 보조 공통 전극(COMs)은, 제2 컨택홀(CNT2)을 통해 서로 연결될 수 있다.
- [0195] 또한, 공통 전극(COM)은, 터치 센서의 기능을 제공하므로 해당 영역에 배치된 다수의 리드아웃 라인(ROL) 중 하나의 리드아웃 라인(ROL)과 전기적으로 연결될 수 있다. 일 예로, 공통 전극(COM)은, 제3 컨택홀(CNT3)을 통해 제2 리드아웃 라인(ROL2)과 연결될 수 있다.
- [0196] 그리고, 리드아웃 라인(ROL)과 데이터 라인(DL) 사이의 영역에는, 구동 트랜지스터(DRT)와 포토 트랜지스터(PHT)가 배치될 수 있다.
- [0197] 여기서, 포토 트랜지스터(PHT)는, 리드아웃 라인(ROL)과 데이터 라인(DL) 사이의 영역마다 배치될 수도 있고, 두 개의 리드아웃 라인(ROL)의 사이마다 하나씩 배치될 수도 있다.
- [0198] 일 예로, 도 9에 도시된 예시와 같이, 제1 리드아웃 라인(ROL1)과 제1 데이터 라인(DL1) 사이에 포토 트랜지스터(PHT)가 배치될 수 있다. 또한, 제2 리드아웃 라인(ROL2)과 제2 데이터 라인(DL2) 사이에 포토 트랜지스터(PHT)가 배치될 수 있다.
- [0199] 그리고, 포토 트랜지스터(PHT)가 배치되지 않은 제1 데이터 라인(DL1)과 제2 리드아웃 라인(ROL2) 사이의 영역과 제2 데이터 라인(DL2)과 제3 리드아웃 라인(ROL3) 사이의 영역에는 포토 캐패시터(Cs)가 배치될 수 있다. 또한, 경우에 따라, 포토 캐패시터(Cs)는 별도의 전극으로 배치되지 않을 수도 있다. 즉, 포토 캐패시터(Cs)는, 기생 캐패시턴스에 의해 형성되는 캐패시턴스를 의미할 수도 있다.
- [0200] 포토 트랜지스터(PHT)의 제1 전극(PE1)은 제1 포토 구동 라인(PDL1)과 전기적으로 연결될 수 있다.
- [0201] 여기서, 포토 트랜지스터(PHT)의 제1 전극(PE1)과 제1 포토 구동 라인(PDL1)은 서로 다른 층에 배치될 수 있으며, 컨택홀을 통해 직접 연결되거나 연결 패턴을 통해 서로 연결될 수도 있다.
- [0202] 일 예로, 제1 포토 구동 라인(PDL1)은, 게이트 라인(GL)과 동일한 층에 배치되고, 포토 트랜지스터(PHT)의 제1 전극(PE1)은, 데이터 라인(DL)과 동일한 층에 배치될 수 있다. 그리고, 제1 연결 패턴(CP1)과 두 개의 제4 컨택홀(CNT4a, CNT4b)을 통해 포토 트랜지스터(PHT)의 제1 전극(PE1)과 제1 포토 구동 라인(PDL1)이 전기적으로 연결될 수 있다. 이때, 제1 연결 패턴(CP1)은 공통 전극(COM)과 동일한 물질로 이루어질 수 있다.
- [0203] 포토 트랜지스터(PHT)의 제2 전극(PE2)은 제2 리드아웃 라인(ROL2)과 전기적으로 연결될 수 있다.
- [0204] 여기서, 포토 트랜지스터(PHT) 중 적어도 하나의 포토 트랜지스터(PHT)의 제2 전극(PE2)은, 제1 포토 제어 라인(PCL1), 제1 포토 구동 라인(PDL1)과 동일한 방향으로 배치된 연결 라인(CL)에 의해 제2 리드아웃 라인(ROL2)과 전기적으로 연결될 수 있다.
- [0205] 일 예로, 제1 리드아웃 라인(ROL1)과 제1 데이터 라인(DL1) 사이에 배치된 포토 트랜지스터(PHT)의 제2 전극(PE2)은, 공통 전극(COM)과 동일한 물질로 이루어진 제2 연결 패턴(CP2)과 제5 컨택홀(CNT5)에 의해 포토 캐패시터(Cs)와 전기적으로 연결된다. 여기서, 포토 캐패시터(Cs)의 상부 플레이트가 제2 리드아웃 라인(ROL2)과 일체로 형성되어 있으므로, 포토 트랜지스터(PHT)의 제2 전극(PE2)이 제2 리드아웃 라인(ROL2)과 전기적으로 연결될 수 있다.
- [0206] 반면, 제2 리드아웃 라인(ROL2)과 제2 데이터 라인(DL2) 사이에 배치된 포토 트랜지스터(PHT)의 제2 전극(PE2)은, 포토 캐패시터(Cs)의 상부 플레이트와 전기적으로 연결된다. 그리고, 포토 캐패시터(Cs)의 상부 플레이트가

연결 라인(CL)과 전기적으로 연결된다. 여기서, 포토 캐패시터(Cs)의 상부 플레이트와 연결 라인(CL)은, 제3 연결 패턴(CP3)과 두 개의 제6 컨택홀(CNT6a, CNT6b)에 의해 서로 전기적으로 연결될 수 있다. 그리고, 연결 라인(CL)이 제2 리드아웃 라인(ROL2)과 전기적으로 연결됨으로써, 제2 리드아웃 라인(ROL2)과 제2 데이터 라인(DL2) 사이에 배치된 포토 트랜지스터(PHT)의 제2 전극(PE2)이 제2 리드아웃 라인(ROL2)에 전기적으로 연결될 수 있다.

[0207] 이와 같이, 제2 리드아웃 라인(ROL2)과 전기적으로 연결된 공통 전극(COM)과 대응되는 영역에 배치된 모든 포토 트랜지스터(PHT)의 제2 전극(PE2)이 제2 리드아웃 라인(ROL2)과 전기적으로 연결되도록 할 수 있다. 그리고, 포토 센싱에 따라 제2 리드아웃 라인(ROL2)을 통해 검출되는 신호의 크기를 증가시켜 포토 센싱의 성능을 향상시킬 수 있다.

[0208] 또한, 본 발명의 실시예들은, 연결 라인(CL)을 추가로 배치하지 않고 포토 트랜지스터(PHT)와 리드아웃 라인(ROL)이 전기적으로 연결될 수 있도록 함으로써, 포토 센싱의 성능을 향상시키면서 비개구부의 비율을 감소시킬 수 있는 방안을 제공한다.

[0209] 도 10은 본 발명의 실시예들에 따른 디스플레이 패널(DISP)에 배치된 픽셀의 평면 구조의 다른 예시를 나타낸 도면으로서, 도 9에 도시된 제2 리드아웃 라인(ROL2)과 제3 리드아웃 라인(ROL3) 사이에 배치된 회로 소자 및 신호 라인의 변경 구조를 예시적으로 나타낸다.

[0210] 도 10을 참조하면, 리드아웃 라인(ROL)과 데이터 라인(DL)의 사이마다 픽셀 전극(PXL)이 배치되고, 픽셀 전극(PXL)과 대응하는 영역에 전체적으로 공통 전극(COM)이 배치될 수 있다. 여기서, 공통 전극(COM)은, 도 9에 도시된 예시와 같이, 제2 리드아웃 라인(ROL2)과 전기적으로 연결될 수 있다.

[0211] 그리고, 제2 데이터 라인(DL2)과 제3 리드아웃 라인(ROL3) 사이에 포토 트랜지스터(PHT)가 배치될 수 있다.

[0212] 포토 트랜지스터(PHT)의 제1 전극(PE1)은, 제1 포토 구동 라인(PDL1)과 전기적으로 연결된다. 그리고, 포토 트랜지스터(PHT)의 제2 전극(PE2)은, 제5 컨택홀(CNT5)을 통해 공통 전극(COM)과 전기적으로 연결된다.

[0213] 즉, 포토 트랜지스터(PHT)의 제2 전극(PE2) 상에 형성된 제5 컨택홀(CNT5)을 통해, 포토 트랜지스터(PHT)의 제2 전극(PE2)이 공통 전극(COM)과 직접 연결될 수 있다. 또한, 공통 전극(COM)과 대응되는 영역에 배치된 모든 포토 트랜지스터(PHT)의 제2 전극(PE2)이 공통 전극(COM)과 직접 연결될 수 있다. 또는, 경우에 따라, 일부 포토 트랜지스터(PHT)의 제2 전극(PE2)은, 제2 리드아웃 라인(ROL2)과 직접 연결될 수도 있다.

[0214] 여기서, 공통 전극(COM)은, 제2 리드아웃 라인(ROL2)과 전기적으로 연결되어 있으므로, 포토 트랜지스터(PHT)의 제2 전극(PE2)과 공통 전극(COM)의 연결에 의해 공통 전극(COM)과 대응되는 영역에 배치된 모든 포토 트랜지스터(PHT)의 제2 전극(PE2)이 제2 리드아웃 라인(ROL2)과 전기적으로 연결될 수 있다.

[0215] 따라서, 별도의 연결 라인(CL)을 배치하지 않고, 공통 전극(COM)과 대응되는 영역에 배치된 모든 포토 트랜지스터(PHT)의 제2 전극(PE2)이 제2 리드아웃 라인(ROL2)에 전기적으로 연결되도록 할 수 있다.

[0216] 그리고, 연결 라인(CL)이 배치되지 않도록 함으로써, 비개구부의 비율을 감소시키면서 포토 트랜지스터(PHT)의 포토 센싱 성능을 향상시킬 수 있도록 한다.

[0217] 또한, 포토 트랜지스터(PHT)의 제1 포토 구동 라인(PDL1)의 전기적인 연결을 위한 컨택홀의 배치를 통해 비개구부의 비율을 더욱 감소시켜줄 수 있다.

[0218] 일 예로, 포토 트랜지스터(PHT)의 제1 전극(PE1)과 제1 포토 구동 라인(PDL1)은, 제1 연결 패턴(CP1)과 두 개의 제4 컨택홀(CNT4a, CNT4b)에 의해 전기적으로 연결될 수 있다.

[0219] 이때, 두 개의 제4 컨택홀(CNT4a, CNT4b) 중 제4 컨택홀(CNT4a)은 제2 리드아웃 라인(ROL2)과 제2 데이터 라인(DL2) 사이에 배치될 수 있다. 그리고, 제4 컨택홀(CNT4b)은 제2 데이터 라인(DL2)과 제3 리드아웃 라인(ROL3) 사이에 배치될 수 있다. 따라서, 제1 연결 패턴(CP1)의 일부분은 제2 데이터 라인(DL2)의 일부분과 중첩될 수 있다.

[0220] 이와 같이, 포토 트랜지스터(PHT)의 제1 전극(PE1)과 제1 포토 구동 라인(PDL1)의 전기적인 연결을 위한 두 개의 제4 컨택홀(CNT4a, CNT4b)이 제2 데이터 라인(DL2)의 양측에 배치되도록 함으로써, 포토 트랜지스터(PHT)의 배치와 포토 트랜지스터(PHT)의 연결 구조에 따라 비개구부가 증가하는 것을 최소화할 수 있다.

[0221] 도 11은 본 발명의 실시예들에 따른 디스플레이 패널(DISP)에서 서로 다른 공통 전극(COM)과 대응되는 영역에

배치된 픽셀의 평면 구조의 예시를 나타낸 도면이다.

- [0222] 도 11을 참조하면, 제1 공통 전극(COM1)은, 제1 리드아웃 라인(ROL1)과 전기적으로 연결될 수 있다. 그리고, 제2 공통 전극(COM2)은, 제2 리드아웃 라인(ROL2)과 전기적으로 연결될 수 있다.
- [0223] 여기서, 제1 공통 전극(COM1)과 대응되는 영역에 배치된 포토 트랜지스터(PHT) 중 제1 리드아웃 라인(ROL1)과 인접하게 배치된 포토 트랜지스터(PHT)의 제2 전극(PE2)은 제1 리드아웃 라인(ROL1)과 직접 연결될 수 있다. 또한, 제1 리드아웃 라인(ROL1)과 직접 연결된 포토 트랜지스터(PHT)의 제2 전극(PE2)은 제5 컨택홀(CNT5)을 통해 제1 공통 전극(COM1)과 연결될 수도 있다.
- [0224] 그리고, 제1 공통 전극(COM1)과 대응되는 영역에 배치된 나머지 포토 트랜지스터(PHT)의 제2 전극(PE2)은 제5 컨택홀(CNT5)을 통해 제1 공통 전극(COM1)과 연결될 수 있다.
- [0225] 따라서, 제1 공통 전극(COM1)과 대응되는 영역에 배치된 모든 포토 트랜지스터(PHT)의 제2 전극(PE2)은, 직접 또는 제1 공통 전극(COM1)에 의해 제1 리드아웃 라인(ROL1)과 전기적으로 연결될 수 있다.
- [0226] 여기서, 제1 공통 전극(COM1)과 대응되는 영역에 배치된 제2 리드아웃 라인(ROL2)과 제3 리드아웃 라인(ROL3)은, 다른 공통 전극(COM)과 연결되므로 제1 공통 전극(COM1)과 대응되는 영역에 배치된 포토 트랜지스터(PHT)와 연결되지 않는다. 그리고, 포토 트랜지스터(PHT)가 배치된 영역을 우회하는 구조로 배치될 수 있다.
- [0227] 제2 공통 전극(COM2)과 대응되는 영역에 배치된 포토 트랜지스터(PHT) 중 제2 리드아웃 라인(ROL2)과 인접하게 배치된 포토 트랜지스터(PHT)는 제2 리드아웃 라인(ROL2)과 직접 연결될 수 있다. 그리고, 나머지 포토 트랜지스터(PHT)의 제2 전극(PE2)은, 제2 공통 전극(COM2)과 연결됨으로써, 제2 리드아웃 라인(ROL2)과 전기적으로 연결될 수 있다.
- [0228] 마찬가지로, 제2 공통 전극(COM2)과 대응되는 영역에 배치된 제1 리드아웃 라인(ROL1)과 제3 리드아웃 라인(ROL3)은, 포토 트랜지스터(PHT)가 배치된 영역을 우회하는 구조로 배치될 수 있다.
- [0229] 여기서, 제2 공통 전극(COM2)과 대응되는 영역에 배치된 제1 리드아웃 라인(ROL1)은, 경우에 따라, 제1 공통 전극(COM1)과 대응되는 영역에 배치된 제1 리드아웃 라인(ROL1)과 분리된 형태로 배치될 수 있다. 이와 같이, 제2 공통 전극(COM2)과 대응되는 영역에 분리되어 배치된 제1 리드아웃 라인(ROL1)은, "더미 패턴"이라 할 수도 있다. 그리고, 제2 공통 전극(COM2)과 대응되는 영역에 분리되어 배치된 더미 패턴은, 경우에 따라, 제2 공통 전극(COM2)과 연결되어 공통 전극(COM)의 기능을 할 수도 있다.
- [0230] 이와 같이, 동일한 영역에서의 터치 센싱과 포토 센싱을 하나의 리드아웃 라인(ROL)을 통해 수행함으로써, 디스플레이 패널(DISP)에서 터치 센싱 기능과 포토 센싱 기능을 효율적으로 구현할 수 있도록 한다.
- [0231] 또한, 공통 전극(COM)에 의해 해당 공통 전극(COM)과 대응되는 영역에 배치된 포토 트랜지스터(PHT)가 하나의 리드아웃 라인(ROL)과 전기적으로 연결되도록 함으로써, 비개구부의 비율을 감소시키면서 포토 센싱의 성능을 향상시킬 수 있도록 한다.
- [0232] 도 12a와 도 12b는 본 발명의 실시예들에 따른 디스플레이 패널(DISP)에 배치된 포토 트랜지스터(PHT)의 연결 구조의 단면을 예시적으로 나타낸 도면으로서, 공통 전극(COM)을 통해 연결된 포토 트랜지스터(PHT)의 출력신호(Vs)가 전달되는 경로를 예시적으로 나타낸 도면이다.
- [0233] 도 12a를 참조하면, 제1 리드아웃 라인(ROL1)에 의해 센싱이 이루어지는 공통 전극(COM)과 대응되는 영역을 예시적으로 나타낸 것으로서, 리드아웃 라인(ROL)과 데이터 라인(DL)의 사이마다 포토 트랜지스터(PHT)가 배치될 수 있다.
- [0234] 이때, 제1 리드아웃 라인(ROL1)과 인접하게 배치된 포토 트랜지스터(PHT)의 제2 전극(PE2)은 제1 리드아웃 라인(ROL1)과 직접 연결될 수도 있다.
- [0235] 또한, 도 12b에 도시된 예시와 같이, 제1 리드아웃 라인(ROL1)의 양측에 배치된 두 개의 포토 트랜지스터(PHT)의 제2 전극(PE2)이 제1 리드아웃 라인(ROL1)과 직접 연결될 수도 있다.
- [0236] 그리고, 센싱 기간에 포토 제어 라인(PCL)으로 포토 트랜지스터(PHT)를 턴-오프 시키는 레벨의 포토 제어 신호(Vsto)가 인가되고, 포토 트랜지스터(PHT)의 제1 전극(PE1)으로 포토 구동 신호(Vdrv)가 인가된다.
- [0237] 여기서, 디스플레이 패널(DISP)의 외부로부터 광이 조사되어 포토 트랜지스터(PHT)의 액티브층(PACT)에 도달하

면, 포토 트랜지스터(PHT)의 오프 전류가 발생할 수 있다. 그리고, 각각의 포토 트랜지스터(PHT)에서 출력되는 출력신호(V_s)는 공통 전극(COM)을 통해 제1 리드아웃 라인(ROL1)으로 전달될 수 있다.

- [0238] 따라서, 제1 리드아웃 라인(ROL1)에 의해 구동되는 공통 전극(COM)과 대응되는 영역에 배치된 모든 포토 트랜지스터(PHT)의 출력신호(V_s)가 합쳐져서 제1 리드아웃 라인(ROL1)을 통해 검출될 수 있다. 그리고, 포토 센싱에 따라, 각각의 리드아웃 라인(ROL)에 의해 검출되는 신호의 크기를 증가시켜줌으로써, 포토 센싱의 성능을 향상 시켜줄 수 있다.
- [0239] 한편, 본 발명의 실시예들에 따른 디스플레이 장치는, 디스플레이 장치의 유형에 따라 포토 트랜지스터(PHT)가 배치된 기관의 전면으로 영상을 표시할 수도 있고, 포토 트랜지스터(PHT)가 배치된 기관의 배면으로 영상을 표시할 수 있다. 그리고, 포토 센싱은 영상이 표시되는 면으로 조사되는 광에 대해 이루어지므로, 디스플레이 장치가 영상을 표시하는 면에 따라 포토 트랜지스터(PHT)의 배치 구조가 달라질 수 있다.
- [0240] 도 13은 본 발명의 실시예들에 따른 포토 트랜지스터(PHT)가 배치된 기관의 전면으로 영상이 표시되는 경우, 포토 트랜지스터(PHT)의 구조의 예시를 나타낸 도면이다. 즉, 포토 트랜지스터(PHT)가 배치된 기관의 배면으로 백라이트에서 출사된 광(B/L)이 조사되는 경우를 예시로 나타낸다.
- [0241] 도 13을 참조하면, 기관(SUB) 상에 구동 트랜지스터(DRT)의 게이트 전극(DG)과 포토 트랜지스터(PHT)의 게이트 전극(PG)이 배치된다. 그리고, 게이트 절연층(GI)이 배치된다.
- [0242] 게이트 절연층(GI) 상에 구동 트랜지스터(DRT)의 액티브층(DACT)과 포토 트랜지스터(PHT)의 액티브층(PACT)이 배치된다. 그리고, 구동 트랜지스터(DRT)의 제1 전극(DE1)과 제2 전극(DE2)이 배치되고, 포토 트랜지스터(PHT)의 제1 전극(PE1)과 제2 전극(PE2)이 배치된다.
- [0243] 즉, 포토 트랜지스터(PHT)는 구동 트랜지스터(DRT)를 형성하는 공정과 동일한 공정에 의해 형성될 수 있다.
- [0244] 구동 트랜지스터(DRT)와 포토 트랜지스터(PHT) 상에 하나 이상의 절연층이 배치될 수 있으며, 일 예로, 제1 절연층(INS1), 제2 절연층(INS2) 및 제3 절연층(INS3)이 배치될 수 있다. 이러한 절연층의 배치 구조는 하나의 예시이므로, 이보다 적거나 많은 절연층이 배치될 수도 있다.
- [0245] 제3 절연층(INS3) 상에 픽셀 전극(PXL)과 공통 전극(COM)이 배치될 수 있다.
- [0246] 여기서, 픽셀 전극(PXL)은 절연층에 형성된 컨택홀을 통해 구동 트랜지스터(DRT)의 제2 전극(DE2)과 전기적으로 연결될 수 있다. 또한, 공통 전극(COM)은 절연층에 형성된 컨택홀을 통해 포토 트랜지스터(PHT)의 제2 전극(PE2)과 전기적으로 연결될 수 있다.
- [0247] 따라서, 구동 트랜지스터(DRT)는 데이터 라인(DL)을 통해 구동 트랜지스터(DRT)의 제1 전극(DE1)으로 인가되는 데이터 신호(V_{data})가 픽셀 전극(PXL)에 인가되도록 할 수 있다.
- [0248] 그리고, 포토 트랜지스터(PHT)는 포토 트랜지스터(PHT)의 게이트 전극(PG)에 포토 제어 신호(V_{sto})가 인가되고 포토 트랜지스터(PHT)의 제1 전극(PE1)에 포토 구동 전압(V_{drv})이 인가된 상태에서, 포토 센싱에 따라 공통 전극(COM)과 전기적으로 연결된 리드아웃 라인(ROL)으로 출력신호(V_s)가 출력되도록 할 수 있다.
- [0249] 이와 같이, 디스플레이 장치가 포토 트랜지스터(PHT)가 배치된 기관의 전면으로 영상을 표시하는 경우, 구동 트랜지스터(DRT)를 형성하는 공정을 통해 포토 트랜지스터(PHT)를 용이하게 형성할 수 있다.
- [0250] 반면, 디스플레이 장치가 포토 트랜지스터(PHT)가 배치된 기관의 배면으로 영상을 표시하는 경우에는, 포토 트랜지스터(PHT)의 액티브층(PACT)이 외부 광에 노출되지 않을 수 있어 포토 센싱이 이루어지지 않을 수 있다.
- [0251] 본 발명의 실시예들은, 디스플레이 장치가 포토 트랜지스터(PHT)가 배치된 기관의 배면으로 영상을 표시하는 경우, 포토 센싱의 성능을 개선할 수 있는 포토 트랜지스터(PHT)의 구조를 제공한다.
- [0252] 도 14는 본 발명의 실시예들에 따른 포토 트랜지스터(PHT)가 배치된 기관의 배면으로 영상이 표시되는 경우, 포토 트랜지스터(PHT)의 구조의 예시를 나타낸 도면이다. 즉, 포토 트랜지스터(PHT)가 배치된 기관의 전면으로 백라이트에서 출사된 광(B/L)이 조사되는 경우를 예시로 나타낸다.
- [0253] 도 14를 참조하면, 기관(SUB) 상에 구동 트랜지스터(DRT)의 게이트 전극(DG)이 배치된다. 그리고, 기관(SUB) 상에 포토 트랜지스터(PHT)의 제1 전극(PE1)과 제2 전극(PE2)이 배치될 수 있다.
- [0254] 여기서, 포토 트랜지스터(PHT)의 제1 전극(PE1)과 제2 전극(PE2)은 구동 트랜지스터(DRT)의 게이트 전극(DG)과 동일한 물질로 이루어질 수 있다. 즉, 포토 트랜지스터(PHT)의 제1 전극(PE1)과 제2 전극(PE2)은 구동 트랜지스

터(DRT)의 게이트 전극(DG)을 형성하는 공정에 의해 형성될 수 있다.

- [0255] 그리고, 포토 트랜지스터(PHT)의 제1 전극(PE1)과 제2 전극(PE2) 상에 포토 트랜지스터(PHT)의 액티브층(PACT)이 배치될 수 있다.
- [0256] 구동 트랜지스터(DRT)의 게이트 전극(DG)과 포토 트랜지스터(PHT)의 액티브층(PACT) 상에 게이트 절연층(GI)이 배치된다.
- [0257] 게이트 절연층(GI) 상에 구동 트랜지스터(DRT)의 액티브층(DACT)이 배치되고, 구동 트랜지스터(DRT)의 액티브층(DACT) 상에 구동 트랜지스터(DRT)의 제1 전극(DE1)과 제2 전극(DE2)이 배치된다. 또한, 게이트 절연층(GI) 상에 포토 트랜지스터(PHT)의 게이트 전극(PG)이 배치된다.
- [0258] 여기서, 포토 트랜지스터(PHT)의 게이트 전극(PG)은 구동 트랜지스터(DRT)의 제1 전극(DE1) 및 제2 전극(DE2)과 동일한 물질로 이루어질 수 있다. 즉, 포토 트랜지스터(PHT)의 게이트 전극(PG)은 구동 트랜지스터(DRT)의 제1 전극(DE1)과 제2 전극(DE2)을 형성하는 공정에 의해 형성될 수 있다.
- [0259] 구동 트랜지스터(DRT)의 제1 전극(DE1), 제2 전극(DE2)과 포토 트랜지스터(PHT)의 게이트 전극(PG) 상에 제1 절연층(INS1), 제2 절연층(INS2) 및 제3 절연층(INS3)이 배치될 수 있다.
- [0260] 그리고, 구동 트랜지스터(DRT)의 제2 전극(PE2)은 절연층에 형성된 콘택홀에 의해 픽셀 전극(PXL)과 전기적으로 연결될 수 있다.
- [0261] 또한, 포토 트랜지스터(PHT)의 제2 전극(PE2)은 절연층에 형성된 콘택홀에 의해 공통 전극(COM)과 전기적으로 연결될 수 있다. 여기서, 포토 트랜지스터(PHT)의 제2 전극(PE2)과 공통 전극(COM)의 연결을 위한 콘택홀은 게이트 절연층(GI)까지 형성될 수 있다.
- [0262] 이와 같이, 포토 트랜지스터(PHT)의 액티브층(PACT)이 포토 트랜지스터(PHT)의 게이트 전극(PG)의 하부에 배치되도록 함으로써, 영상이 표시되는 면으로 조사되는 광에 반응하여 포토 센싱이 이루어지도록 할 수 있다.
- [0263] 그리고, 백라이트에서 출사된 광(B/L)이 기관(SUB)의 전면으로 입사됨에 따라, 백라이트에서 출사된 광(B/L)에 의한 구동 트랜지스터(DRT)나 포토 트랜지스터(PHT)의 오프 전류 방지를 위한 구조가 추가될 수 있다.
- [0264] 일 예로, X 부분에 도시된 예시와 같이, 픽셀 전극(PXL)의 일부분이 구동 트랜지스터(DRT)의 액티브층(DACT)과 중첩되도록 배치될 수 있다. 또한, X' 부분에 도시된 예시와 같이, 공통 전극(COM)의 일부분이 포토 트랜지스터(PHT)의 액티브층(PACT)과 중첩되도록 배치될 수 있다.
- [0265] 즉, 백라이트에서 출사된 광(B/L)이 입사되는 방향에 위치한 픽셀 전극(PXL)이나 공통 전극(COM)의 일부분이 구동 트랜지스터(DRT)나 포토 트랜지스터(PHT)와 중첩되도록 함으로써, 백라이트에서 출사된 광(B/L)에 의한 구동 트랜지스터(DRT)나 포토 트랜지스터(PHT)의 오프 전류가 발생하는 것을 방지할 수 있다.
- [0266] 도 15는 도 14에 도시된 포토 트랜지스터(PHT)를 형성하는 공정의 예시를 나타낸 도면이다.
- [0267] 도 15를 참조하면, 기관(SUB) 상에 동일한 물질로 구동 트랜지스터(DRT)의 게이트 전극(DG)과 포토 트랜지스터(PHT)의 제1 전극(PE1) 및 제2 전극(PE2)을 형성한다. 그리고, 포토 트랜지스터(PHT)의 제1 전극(PE1)과 제2 전극(PE2)의 일부 면에 n+(또는 p+) 도핑을 수행한다.
- [0268] 포토 트랜지스터(PHT)의 제1 전극(PE1)과 제2 전극(PE2) 상에 n+(또는 p+) 도핑이 이루어진 면과 중첩되도록 포토 트랜지스터(PHT)의 액티브층(PACT)을 형성한다. 이후, 게이트 절연층(GI)을 증착한다.
- [0269] 게이트 절연층(GI) 상에 구동 트랜지스터(DRT)의 액티브층(DACT)을 형성하고, 구동 트랜지스터(DRT)의 액티브층(DACT) 상에 n+(또는 p+) 도핑을 수행한다.
- [0270] 그리고, 구동 트랜지스터(DRT)의 액티브층(DACT) 상에 구동 트랜지스터(DRT)의 제1 전극(DE1)과 제2 전극(DE2)을 형성한다. 또한, 구동 트랜지스터(DRT)의 제1 전극(DE1) 및 제2 전극(DE2)과 동일한 물질로 포토 트랜지스터(PHT)의 게이트 전극(PG)을 형성한다.
- [0271] 이와 같이, 포토 트랜지스터(PHT)의 전극을 형성하는 순서를 변경함으로써, 구동 트랜지스터(DRT)를 형성하는 공정을 통해 포토 트랜지스터(PHT)를 용이하게 배치하며, 포토 트랜지스터(PHT)가 배치된 기관의 배면으로 입사되는 외부 광을 센싱할 수 있도록 한다.
- [0272] 또한, 본 발명의 실시예들은, 포토 트랜지스터(PHT)가 배치된 기관의 배면에서 포토 센싱이 이루어지는 경우,

포토 센싱의 성능을 더욱 개선하기 위하여, 포토 트랜지스터(PHT)의 액티브층(PACT)이 포토 트랜지스터(PHT)의 최하부에 배치될 수도 있다.

- [0273] 도 16은 본 발명의 실시예들에 따른 포토 트랜지스터(PHT)가 배치된 기관의 배면으로 영상이 표시되는 경우, 포토 트랜지스터(PHT)의 구조의 다른 예시를 나타낸 도면이다.
- [0274] 도 16을 참조하면, 기관(SUB)에 반도체 물질층(SEMI)과 포토 트랜지스터(PHT)의 액티브층(PACT)이 배치될 수 있다. 그리고, 반도체 물질층(SEMI) 상에 구동 트랜지스터(DRT)의 게이트 전극(PG)이 배치된다. 또한, 포토 트랜지스터(PHT)의 액티브층(PACT) 상에 포토 트랜지스터(PHT)의 제1 전극(PE1)과 제2 전극(PE2)이 배치될 수 있다.
- [0275] 여기서, 반도체 물질층(SEMI)은 포토 트랜지스터(PHT)의 액티브층(PACT)을 배치하는 과정에서 배치될 수 있다. 그리고, 포토 트랜지스터(PHT)의 제1 전극(PE1)과 제2 전극(PE2)은 구동 트랜지스터(DRT)의 게이트 전극(DG)과 동일한 물질로 이루어질 수 있다.
- [0276] 구동 트랜지스터(DRT)의 게이트 전극(DG)과 포토 트랜지스터(PHT)의 제1 전극(PE1) 및 제2 전극(PE2) 상에 게이트 절연층(GI)이 배치될 수 있다.
- [0277] 그리고, 게이트 절연층(GI) 상에 구동 트랜지스터(DRT)의 액티브층(DACT)이 배치되고, 구동 트랜지스터(DRT)의 액티브층(DACT) 상에 구동 트랜지스터(DRT)의 제1 전극(DE1)과 제2 전극(DE2)이 배치될 수 있다.
- [0278] 또한, 게이트 절연층(GI) 상에 포토 트랜지스터(PHT)의 게이트 전극(PG)이 배치될 수 있다. 즉, 포토 트랜지스터(PHT)의 제1 전극(PE1)과 제2 전극(PE2)은, 포토 트랜지스터(PHT)의 액티브층(PACT)과 게이트 전극(PG) 사이에 배치될 수 있다.
- [0279] 여기서, 포토 트랜지스터(PHT)의 게이트 전극(PG)은 구동 트랜지스터(DRT)의 제1 전극(DE1) 및 제2 전극(DE2)과 동일한 물질로 이루어질 수 있다.
- [0280] 구동 트랜지스터(DRT)와 포토 트랜지스터(PHT) 상에 제1 절연층(INS1), 제2 절연층(INS2) 및 제3 절연층(INS3)이 배치될 수 있다. 그리고, 구동 트랜지스터(DRT)의 제2 전극(DE2)은 절연층에 형성된 컨택홀을 통해 픽셀 전극(PXL)과 전기적으로 연결되고, 포토 트랜지스터(PHT)의 제2 전극(PE2)은 절연층에 형성된 홀을 통해 공통 전극(COM)과 전기적으로 연결될 수 있다.
- [0281] 따라서, 포토 트랜지스터(PHT)의 액티브층(PACT)이 포토 트랜지스터(PHT)의 최하부에 배치되도록 함으로써, 포토 트랜지스터(PHT)의 액티브층(PACT)이 영상이 표시되는 면으로 조사되는 광에 쉽게 반응할 수 있도록 한다. 이에 따라, 디스플레이 패널(DISPL)이 포토 트랜지스터(PHT)가 배치된 기관의 배면으로 영상을 표시하는 구조에서, 포토 센싱의 성능을 더욱 향상시켜줄 수 있다.
- [0282] 도 17은 도 16에 도시된 포토 트랜지스터(PHT)를 형성하는 공정의 예시를 나타낸 도면이다.
- [0283] 도 17을 참조하면, 기관(SUB) 상에 포토 트랜지스터(PHT)의 액티브층(PACT)을 구성하기 위한 물질을 배치하고 n+(또는 p+) 도핑을 수행한다.
- [0284] 그리고, 구동 트랜지스터(DRT)의 게이트 전극(DG)을 구성하는 물질을 배치하고 하프 톤 마스크를 적용하여, 구동 트랜지스터(DRT)의 게이트 전극(DG)과 포토 트랜지스터(PHT)의 액티브층(PACT), 제1 전극(PE1) 및 제2 전극(PE2)을 형성할 수 있다.
- [0285] 즉, 하프 톤 마스크를 적용하여 포토 트랜지스터(PHT)의 액티브층(PACT)을 형성함에 따라, 구동 트랜지스터(DRT)의 게이트 전극(DG)의 하부에 반도체 물질층(SEMI)이 배치될 수 있다.
- [0286] 이후, 게이트 절연층(GI)을 증착하고, 게이트 절연층(GI) 상에 구동 트랜지스터(DRT)의 액티브층(DACT)을 형성한다. 그리고, 구동 트랜지스터(DRT)의 액티브층(DACT)에 n+(또는 p+) 도핑을 수행한다.
- [0287] 구동 트랜지스터(DRT)의 액티브층(DACT) 상에 구동 트랜지스터(DRT)의 제1 전극(DE1)과 제2 전극(DE2)을 형성하고, 동시에 포토 트랜지스터(PHT)의 게이트 전극(PG)을 형성한다. 즉, 구동 트랜지스터(DRT)의 제1 전극(DE1) 및 제2 전극(DE2)과 동일한 물질로 포토 트랜지스터(PHT)의 게이트 전극(PG)을 형성할 수 있다.
- [0288] 이와 같이, 포토 트랜지스터(PHT)의 액티브층(PACT)을 형성하는 공정을 먼저 수행함으로써, 포토 트랜지스터(PHT)의 액티브층(PACT)이 포토 트랜지스터(PHT)의 최하부에 배치되도록 한다.
- [0289] 따라서, 포토 트랜지스터(PHT)가 배치된 기관의 배면으로 영상이 표시되는 구조에서, 영상이 표시되는 면으로

조사되는 광에 대한 포토 트랜지스터(PHT)의 오프 전류를 높여 포토 센싱의 성능을 향상시켜줄 수 있다.

- [0290] 한편, 전술한 예시와 같이, 공통 전극(COM)과 픽셀 전극(PXL)이 동일한 층에 배치되는 경우, 공통 전극(COM)과 구동 트랜지스터(DRT)의 제2 전극(DE2) 사이에 캐패시턴스를 형성해줄 면적이 부족할 수 있다. 따라서, 본 발명의 실시예들은, 공통 전극(COM) 및 픽셀 전극(PXL)과 다른 층에 배치되는 물질을 이용하여 공통 전극(COM)을 추가로 구성함으로써, 데이터 신호(Vdata)가 인가되는 구동 트랜지스터(DRT)의 제2 전극(DE2)과 공통 전극(COM) 사이에 캐패시턴스를 형성해줄 수 있는 방안을 제공한다.
- [0291] 도 18은 본 발명의 실시예들에 따른 디스플레이 패널(DISPLAY)에 배치된 공통 전극(COM)의 구조의 예시를 나타낸 도면이다.
- [0292] 도 18을 참조하면, 하나의 공통 전극(COM)과 대응되는 영역, 즉, 하나의 터치 블록을 예시로 나타낸 것으로서, 터치 블록에 배치된 공통 전극(COM)이 제2 리드아웃 라인(ROL2)과 제3 컨택홀(CNT3)을 통해 전기적으로 연결된 구조를 예시로 나타낸다.
- [0293] 이러한 터치 블록에서, 일 방향으로 게이트 라인(GL), 포토 제어 라인(PCL) 및 포토 구동 라인(PDL)이 배치될 수 있다. 이러한 게이트 라인(GL), 포토 제어 라인(PCL) 및 포토 구동 라인(PDL)은 동일한 층에 배치되며 동일한 물질로 이루어질 수 있다.
- [0294] 그리고, 게이트 라인(GL)과 교차하는 방향으로 데이터 라인(DL)과 리드아웃 라인(ROL)이 배치될 수 있다. 이러한 데이터 라인(DL)과 리드아웃 라인(ROL)은 동일한 층에 배치되며 동일한 물질로 이루어질 수 있다.
- [0295] 각각의 서브픽셀(SP)마다 픽셀 전극(PXL)이 배치되며, 픽셀 전극(PXL)과 동일한 층에 공통 전극(COM)이 배치될 수 있다. 이러한 픽셀 전극(PXL)은, 구동 트랜지스터(DRT)의 제2 전극(DE2)과 제1 컨택홀(CNT1)을 통해 전기적으로 연결될 수 있다.
- [0296] 그리고, 터치 블록에 배치된 둘 이상의 포토 트랜지스터(PHT)의 제1 전극(PE1)은 제4 컨택홀(CNT4a, CNT4b)을 통해 포토 구동 라인(PDL)과 전기적으로 연결되고, 포토 트랜지스터(PHT)의 제2 전극(PE2)은 제5 컨택홀(CNT5)을 통해 공통 전극(COM)과 전기적으로 연결될 수 있다.
- [0297] 여기서, 공통 전극(COM)은, 픽셀 전극(PXL)과 동일한 층에 배치되는 메인 공통 전극(COMm)과, 픽셀 전극(PXL)과 다른 층에 배치되는 보조 공통 전극(COMs)을 포함할 수 있다. 그리고, 보조 공통 전극(COMs)은, 일 예로, 게이트 라인(GL)이 배치되는 층에 배치될 수 있으며, 게이트 라인(GL)과 동일한 물질로 이루어질 수 있다.
- [0298] 이러한 보조 공통 전극(COMs)은, 일 예로, 각각의 서브픽셀(SP)에 사각형 형태로 배치되고, 동일한 터치 블록 내에서 인접한 서브픽셀(SP)에 배치된 보조 공통 전극(COMs)이 서로 연결될 수 있다.
- [0299] 또한, 보조 공통 전극(COMs)은, 제2 컨택홀(CNT2)을 통해 메인 공통 전극(COMm)과 전기적으로 연결될 수 있다.
- [0300] 그리고, 보조 공통 전극(COMs)은, 일부분이 구동 트랜지스터(DRT)의 제2 전극(DE2)과 중첩되도록 배치될 수 있다.
- [0301] 즉, 보조 공통 전극(COMs)이 데이터 신호(Vdata)가 인가되는 구동 트랜지스터(DRT)의 제2 전극(DE2)과 중첩되도록 배치됨에 따라, 공통 전극(COM)과 구동 트랜지스터(DRT)의 제2 전극(DE2) 사이에 캐패시턴스가 형성되도록 할 수 있다.
- [0302] 이와 같이, 메인 공통 전극(COMm)과 다른 층에 보조 공통 전극(COMs)을 배치함으로써, 메인 공통 전극(COMm)이 픽셀 전극(PXL)과 동일한 층에 배치되는 경우에도 공통 전극(COM)과 구동 트랜지스터(DRT)의 제2 전극(DE2) 사이에 캐패시턴스가 형성되는 면적을 확보해줄 수 있도록 한다.
- [0303] 이때, 인접한 서브픽셀(SP)에 배치된 보조 공통 전극(COMs)이 서로 연결되어 배치됨에 따라, Y 부분에 도시된 예시와 같이, 보조 공통 전극(COMs)의 일부분이 데이터 라인(DL)과 중첩되어 기생 캐패시턴스가 형성될 수 있다. 그리고, 기생 캐패시턴스로 인해 데이터 라인(DL)으로 인가되는 데이터 신호(Vdata)가 지연되거나, 공통 전극(COM)을 통해 검출되는 신호의 민감도가 저하될 수 있다.
- [0304] 본 발명의 실시예들은, 보조 공통 전극(COMs)과 데이터 라인(DL) 사이에 형성되는 기생 캐패시턴스를 최소화함으로써, 데이터 신호(Vdata)의 지연과 센싱 민감도 저하를 방지할 수 있는 방안을 제공한다.
- [0305] 도 19는 본 발명의 실시예들에 따른 디스플레이 패널(DISPLAY)에 배치된 공통 전극(COM)의 구조의 다른 예시를 나타낸 도면이다.

- [0306] 도 19를 참조하면, 하나의 공통 전극(COM)과 대응되는 영역을 예시로 나타낸 것으로서, 일 방향으로 게이트 라인(GL), 포토 제어 라인(PCL) 및 포토 구동 라인(PDL)이 배치되고, 이와 교차하는 방향으로 데이터 라인(DL)과 리드아웃 라인(ROL)이 배치될 수 있다.
- [0307] 그리고, 픽셀 전극(PXL)과 메인 공통 전극(COMm)이 동일한 층에 배치되고, 게이트 라인(GL)이 배치되는 층에 보조 공통 전극(COMs)이 배치될 수 있다. 메인 공통 전극(COMm)과 보조 공통 전극(COMs)은, 제2 컨택홀(CNT2)을 통해 서로 전기적으로 연결될 수 있다.
- [0308] 이러한 보조 공통 전극(COMs)은, 일 예로, 리드아웃 라인(ROL)을 중심으로 배치된 두 개의 서브픽셀(SP)에 사각형 형태로 배치될 수 있다.
- [0309] 여기서, 터치 블록의 경계에 해당하는 서브픽셀(SP)에 배치된 보조 공통 전극(COMs)은, 도시된 예시와 같이, "ㄷ" 형태로 배치될 수도 있으나, 경우에 따라, 하나의 서브픽셀(SP)에 사각형 형태로 배치될 수도 있다.
- [0310] 그리고, 인접한 서브픽셀(SP)에 배치된 보조 공통 전극(COMs)은, 서로 연결될 수 있다.
- [0311] 이때, 인접한 서브픽셀(SP)에 배치된 보조 공통 전극(COMs)은, Y' 부분에 도시된 예시와 같이, 하나의 연결부에 의해 연결될 수 있다. 즉, 인접한 서브픽셀(SP)에 배치된 보조 공통 전극(COMs)의 연결을 위한 부분을 최소화함으로써, 보조 공통 전극(COMs)과 데이터 라인(DL) 사이에 형성되는 기생 캐패시턴스를 최소화할 수 있다.
- [0312] 또한, 리드아웃 라인(ROL)의 양측에는, 리드아웃 라인(ROL)이 배치된 방향과 동일한 방향으로 배치되는 보조 공통 전극(COMs)이 배치되지 않을 수 있다. 즉, 인접한 서브픽셀(SP)에서 서로 반대편에 위치하는 구동 트랜지스터(DRT)의 제2 전극(PE2)과 중첩되는 부분을 연결하기 위한 보조 공통 전극(COMs)의 부분을 최소화함으로써, 서브픽셀(SP)의 투과율을 높여줄 수 있다.
- [0313] 이와 같이, 인접한 서브픽셀(SP)에 배치되는 보조 공통 전극(COMs)의 연결을 위한 부분을 최소화함으로써, 공통 전극(COM)과 데이터 라인(DL) 간의 기생 캐패시턴스를 저감시키며 서브픽셀(SP)의 투과율을 높여줄 수 있다.
- [0314] 또한, 본 발명의 실시예들은, 보조 공통 전극(COMs)이 데이터 라인(DL)과 중첩되지 않게 배치되도록 함으로써, 공통 전극(COM)과 데이터 라인(DL) 간의 기생 캐패시턴스를 더욱 저감시켜줄 수 있도록 한다.
- [0315] 도 20은 본 발명의 실시예들에 따른 디스플레이 패널(DISP)에 배치된 공통 전극(COM)의 구조의 다른 예시를 나타낸 도면이다.
- [0316] 도 20을 참조하면, 하나의 공통 전극(COM)과 대응되는 영역에서, 게이트 라인(GL), 포토 제어 라인(PCL) 및 포토 구동 라인(PDL)이 일 방향으로 배치되고, 게이트 라인(GL)과 교차하는 방향으로 데이터 라인(DL) 및 리드아웃 라인(ROL)이 배치된다.
- [0317] 그리고, 픽셀 전극(PXL)과 메인 공통 전극(COMm)이 동일한 층에 배치되고, 메인 공통 전극(COMm)과 전기적으로 연결되는 보조 공통 전극(COMs)이 게이트 라인(GL)과 동일한 층에 배치될 수 있다.
- [0318] 이러한 보조 공통 전극(COMs)은, 두 개의 서브픽셀(SP)에 사각형 형태로 배치될 수 있다. 또한, 터치 블록의 경계에 해당하는 서브픽셀(SP)에서, 보조 공통 전극(COMs)은, 도시된 예시와 같이, "ㄷ" 형태로 배치될 수 있다. 또는, 경우에 따라, 터치 블록의 경계에서, 보조 공통 전극(COMs)은, 하나의 서브픽셀(SP)에 사각형 형태로 배치될 수도 있다.
- [0319] 여기서, 데이터 라인(DL)을 기준으로 인접한 서브픽셀(SP)에 배치된 보조 공통 전극(COMs)은 서로 분리된 구조로 배치될 수 있다. 즉, Y" 부분에 도시된 예시와 같이, 보조 공통 전극(COMs)이 데이터 라인(DL)과 중첩되지 않게 배치될 수 있다.
- [0320] 그리고, 사각형 단위로 분리되어 배치된 보조 공통 전극(COMs)은, 제2 컨택홀(CNT2)을 통해 메인 공통 전극(COMm)과 전기적으로 연결될 수 있다.
- [0321] 따라서, 하나의 터치 블록에 배치된 보조 공통 전극(COMs)이 메인 공통 전극(COMm)과 전기적으로 연결되며, 보조 공통 전극(COMs)과 데이터 라인(DL)이 중첩되지 않도록 함으로써, 보조 공통 전극(COMs)과 데이터 라인(DL) 간에 기생 캐패시턴스가 형성되는 것을 방지해줄 수 있다.
- [0322] 또한, 리드아웃 라인(ROL)의 양측에는, 리드아웃 라인(ROL)이 배치된 방향과 동일한 방향으로 배치되는 보조 공통 전극(COMs)이 배치되지 않도록 함으로써, 서브픽셀(SP)의 투과율을 높여줄 수 있다.

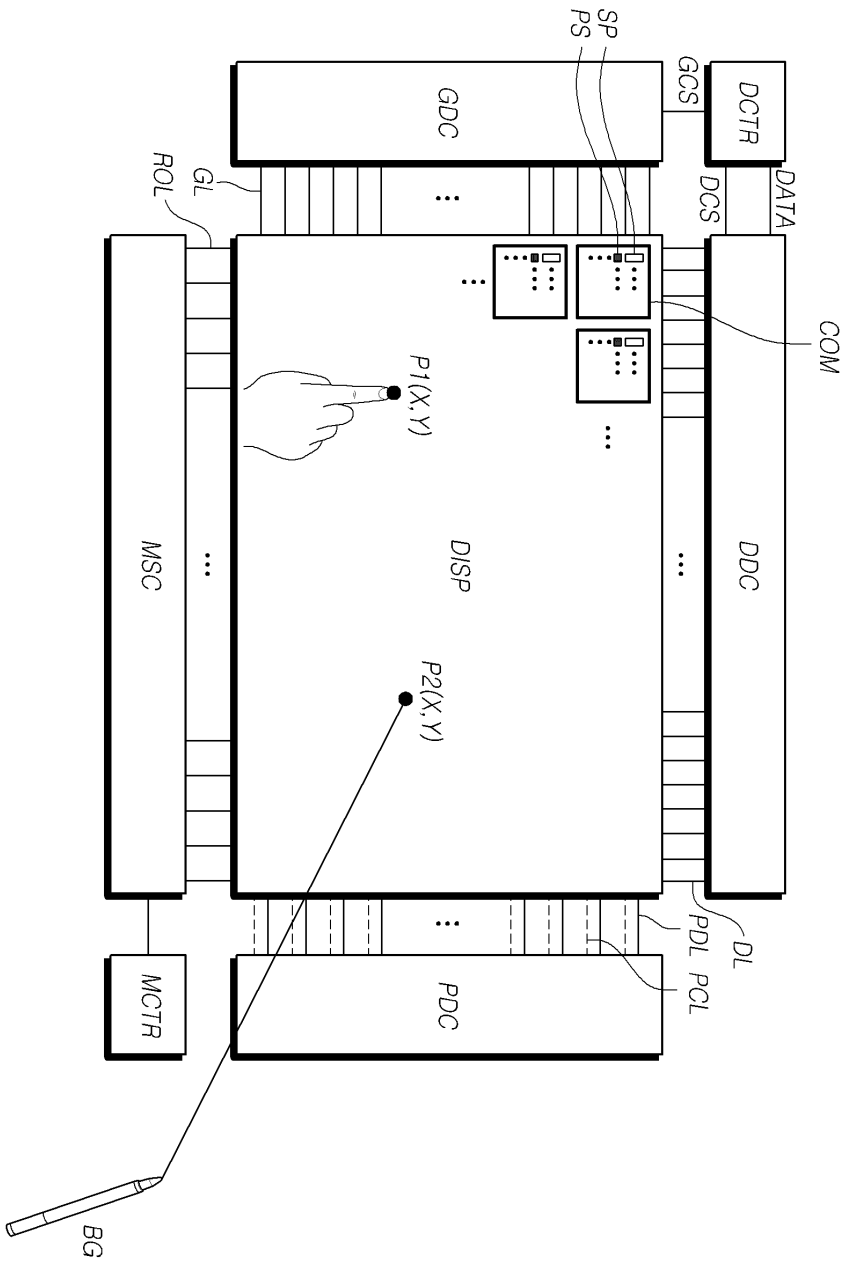
- [0323] 이와 같이, 터치 블록에 배치된 보조 공통 전극(COMs)과 데이터 라인(DL) 간의 기생 캐패시턴스를 최소화함으로써, 기생 캐패시턴스로 인한 데이터 신호(Vdata)의 지연을 방지하면서, 공통 전극(COM)을 이용한 센싱의 민감도를 개선해줄 수 있도록 한다.
- [0324] 도 21 내지 도 24는 본 발명의 실시예들에 따른 디스플레이 장치가 제공하는 다양한 종류의 광 기반 입력 환경을 설명하기 위한 도면이다.
- [0325] 본 발명의 실시예들에 따른 디스플레이 장치는, 사용자가 손가락이나 펜 등을 이용하여 다양한 종류의 터치 입력 환경을 제공해줄 수 있다.
- [0326] 여기서, 다양한 종류의 터치 입력은, 예를 들어, 사용자가 한 지점을 짧게 한번 클릭하여 인식되는 원 클릭, 사용자가 한 지점을 두 번 연속으로 짧게 클릭하여 인식되는 더블 클릭, 사용자가 한 지점을 길게 눌러서 인식되는 홀딩 터치(홀딩 입력) 및 사용자가 두 지점 사이를 이어서 터치하는 드래그 등을 포함할 수 있다.
- [0327] 본 발명의 실시예들에 따른 디스플레이 장치는 다양한 종류의 터치 입력 환경의 제공에 따라 다양한 종류의 터치 입력에 맞는 다양한 응용 처리를 제공할 수 있다. 여기서, 예를 들어, 다양한 응용 처리는, 화면 상에서 해당 지점에서의 오브젝트(예: 아이콘, 버튼, 텍스트, 이미지, 콘텐츠, URL 주소, 키보드 버튼 등)를 선택하는 선택 처리를 포함하거나, 필기하거나 드로잉 하는 처리를 포함할 수 있으며, 터치 입력이 된 지점과 링크되는 응용 프로그램(애플리케이션) 등의 실행 처리를 포함할 수 있다.
- [0328] 한편, 본 발명의 실시예들에 따른 디스플레이 장치는, 다양한 종류의 터치 입력 환경과 대응되는 다양한 종류의 광 기반 입력 환경을 동일하게 제공해줄 수 있다. 또한, 본 발명의 실시예들에 따른 디스플레이 장치는, 다양한 종류의 터치 입력에 따른 다양한 응용 처리를 제공한 것과 마찬가지로, 다양한 종류의 광 기반 입력에 따른 다양한 응용 처리를 동일하게 제공해줄 수 있다.
- [0329] 사용자는 빔 발생기(BG)의 버튼을 눌러서 디스플레이 패널(DISPLAY) 상의 원하는 지점에 광을 조사할 수 있다.
- [0330] 사용자는 빔 발생기(BG)의 버튼을 누르는 횟수를 조절하여 광 조사 횟수를 조절하거나, 빔 발생기(BG)의 버튼을 길게 누르고 짧게 누르는 시간(홀딩 시간)을 조절하여 광을 지속적으로 조사하는 시간을 조절하거나, 빔 발생기(BG)의 버튼을 누르고 있는 상태에서 빔 발생기(BG)를 움직여서 광이 조사되는 위치를 이동시킬 수 있다. 이와 같이, 사용자는 빔 발생기(BG)의 조작을 다변화하여 광 기반 입력의 종류를 다변화할 수 있다.
- [0331] 이에 따라, 광 조사된 위치의 포토 트랜지스터(PHT)의 광 반응 횟수, 광 반응 시간 등이 달라짐에 따라, 포토 트랜지스터(PHT)에서 흐르는 누설 전류(오프 전류)의 전류량이 달라지거나, 포토 트랜지스터(PHT)에서 누설 전류(오프 전류)가 지속적으로 흐르는 횟수나 시간이 달라지거나, 광 반응을 하는 포토 트랜지스터(PHT)가 이동함으로써, 멀티 센싱 회로(MSC)에서의 센싱 값(Vout)의 패턴이 변할 수 있다. 멀티 컨트롤러(MCTR)는 멀티 센싱 회로(MSC)에서의 센싱 값(Vout)의 패턴 변화를 감지하여 광 기반 입력의 종류를 구분할 수 있다.
- [0332] 본 발명의 실시예들에 따른 디스플레이 장치의 멀티 센싱 회로(MSC)는, 조사 광에 반응한 포토 트랜지스터들(PHT)로부터 출력된 신호(Vs)를 공통 전극들(COM)로부터 센싱 신호(ROS)로서 검출하여 센싱 데이터를 생성한다. 멀티 컨트롤러(MCTR)는 멀티 센싱 회로(MSC)에서 출력된 센싱 데이터를 토대로, 디스플레이 패널(DISPLAY)에서의 광 조사 좌표(포토 좌표)를 검출할 수 있다.
- [0333] 또한, 멀티 컨트롤러(MCTR)는, 멀티 센싱 회로(MSC)에서 출력된 센싱 데이터를 토대로, 광 조사 좌표(포토 좌표)의 검출과 함께, 광 기반 입력의 검출 시점을 인식할 수 있으며, 이를 토대로, 동일한 광 조사 좌표(포토 좌표)가 지속적으로 검출되는 시간을 검출 지속 시간(CST)으로 산출할 수 있다.
- [0334] 여기서, 광 기반 입력의 검출 시점은 검출 시작 시점(Ts)과 검출 종료 시점(Te)을 포함할 수 있다. 검출 시작 시점(Ts)과 검출 종료 시점(Te)은, 광 조사 좌표(포토 좌표)가 지속적으로 검출되는 검출 지속 시간(CST)의 시작과 끝의 시점이다. 검출 지속 시간(CST)은 사용자가 빔 발생기(BG)를 이용하여 동일한 지점에 광을 지속적으로 조사한 시간과 대응된다.
- [0335] 아래에서는, 다양한 종류의 터치 입력(원 클릭, 더블 클릭, 홀딩 터치, 드래그 등)과 대응되는 다양한 종류의 광 기반 입력과 그 인식 방법을 설명한다.
- [0336] 도 21을 참조하면, 사용자는, Ts1 시점에 빔 발생기(BG)의 버튼을 짧게 한 번 눌러서 디스플레이 패널(DISPLAY) 상의 P1 지점에 광을 짧게 한번 조사하는 광 조사 액션을 취함으로써, 사용자는 원 클릭 타입의 제1 광 기반 입력(PIN1)을 해줄 수 있다.

- [0337] 이후, 사용자는, Ts2 시점에 빔 발생기(BG)의 버튼을 한번 더 짧게 눌러서 디스플레이 패널(DISPLAY) 상의 P1 지점에 광을 다시 짧게 한번 조사하는 광 조사 액션을 취함으로써, 사용자는 원 클릭 타입의 제2 광 기반 입력(PIN2)을 해줄 수 있다.
- [0338] 멀티 컨트롤러(MCTR)는, 센싱 데이터를 토대로, Ts1 시점(시작 시점)에 P1 지점을 광 조사 좌표로서 검출하여 제1 광 기반 입력(PIN1)을 인식하고, Ts1 시점(시작 시점)으로부터 일정 시간(INT1) 후의 Ts2 시점에 P1 지점(또는 다른 지점)을 광 조사 좌표로서 검출하여 제2 광 기반 입력(PIN2)를 인식한다.
- [0339] 이러한 1차적인 인식 결과에 더하여, 광 기반 입력 종류를 구분하기 위하여, 멀티 컨트롤러(MCTR)는, Ts1 시점과 Ts2 시점의 간격(INT1)을 미리 정해진 간격 임계값(INT_TH)과 비교하고, 제1 광 기반 입력(PIN1)의 검출 지속 시간(CST1)과 제2 광 기반 입력(PIN2)의 검출 지속 시간(CST2) 각각을 임계 검출 지속 시간(CST_TH)과 비교한다. 단, 도 21의 예시에서는, 제1 광 기반 입력(PIN1)의 검출 지속 시간(CST1)의 시작 시점(Ts1)과 종료 시점(Te1)은 거의 동일하다고 간주한다. 제2 광 기반 입력(PIN2)의 검출 지속 시간(CST2)의 시작 시점(Ts2)과 종료 시점(Te2)은 거의 동일하다고 간주한다.
- [0340] 도 21에 예시된 사용자의 광 조사 액션에 따르면, Ts1 시점과 Ts2 시점의 간격(INT1)이 간격 임계값(INT_TH)보다 길다. 그리고, 제1 광 기반 입력(PIN1)의 검출 지속 시간(CST1)과 제2 광 기반 입력(PIN2)의 검출 지속 시간(CST2) 각각이 임계 검출 지속 시간(CST_TH)보다 짧다.
- [0341] 따라서, 멀티 컨트롤러(MCTR)는, 제1 광 기반 입력(PIN1)과 제2 광 기반 입력(PIN2) 각각을 서로 구별되는 원 클릭(One Click) 타입의 광 기반 입력으로 구분하여 인식한다.
- [0342] 도 22를 참조하면, 사용자는, 빔 발생기(BG)의 버튼을 빠른 속도로 2차례 짧게 눌러서 디스플레이 패널(DISPLAY) 상의 P1 지점에 광을 짧게 두 번 연속으로 조사하는 광 조사 액션을 취함으로써, 사용자는 더블 클릭 타입의 광 기반 입력을 해줄 수 있다.
- [0343] 멀티 컨트롤러(MCTR)는, 센싱 데이터를 토대로, Ts1 시점에 P1 지점을 광 조사 좌표로서 검출하여 제1 광 기반 입력(PIN1)을 인식하고, Ts1 시점으로부터 일정 시간(INT2) 후의 Ts2 시점에 P1 지점을 광 조사 좌표로서 검출하여 제2 광 기반 입력(PIN2)를 인식한다.
- [0344] 이러한 1차적인 인식 결과에 더하여, 광 기반 입력 종류를 구분하기 위하여, 멀티 컨트롤러(MCTR)는, Ts1 시점과 Ts2 시점의 간격(INT2)을 미리 정해진 간격 임계값(INT_TH)과 비교하고, 제1 광 기반 입력(PIN1)의 검출 지속 시간(CST1)과 제2 광 기반 입력(PIN2)의 검출 지속 시간(CST2) 각각을 임계 검출 지속 시간(CST_TH)과 비교한다. 단, 도 22의 예시에서는, 제1 광 기반 입력(PIN1)의 검출 지속 시간(CST1)의 시작 시점(Ts1)과 종료 시점(Te1)은 거의 동일하다고 간주한다. 제2 광 기반 입력(PIN2)의 검출 지속 시간(CST2)의 시작 시점(Ts2)과 종료 시점(Te2)은 거의 동일하다고 간주한다.
- [0345] 도 22에 예시된 사용자의 광 조사 액션에 따르면, Ts1 시점과 Ts2 시점의 간격(INT2)이 간격 임계값(INT_TH)이하이다. 그리고, 제1 광 기반 입력(PIN1)의 검출 지속 시간(CST1)과 제2 광 기반 입력(PIN2)의 검출 지속 시간(CST2) 각각이 임계 검출 지속 시간(CST_TH)보다 짧다.
- [0346] 따라서, 멀티 컨트롤러(MCTR)는, 제1 광 기반 입력(PIN1)과 제2 광 기반 입력(PIN2)을 포함하여, 더블 클릭(Double Click) 타입에 해당하는 하나의 광 기반 입력으로 인식한다.
- [0347] 도 23을 참조하면, 사용자는, 빔 발생기(BG)의 버튼을 길게 쭉 눌러서 디스플레이 패널(DISPLAY) 상의 P1 지점에 광을 일정 시간 이상 동안 조사하는 광 조사 액션을 취함으로써, 사용자는 홀드 터치 타입의 광 기반 입력을 해줄 수 있다.
- [0348] 멀티 컨트롤러(MCTR)는, 센싱 데이터를 토대로, Ts1 시점에서 Te1 시점까지의 검출 지속 시간(CST1) 동안, P1 지점을 광 조사 좌표로서 지속적으로 검출하여 제1 광 기반 입력(PIN1)을 인식한다.
- [0349] 이러한 1차적인 인식 결과에 더하여, 광 기반 입력 종류를 구분하기 위하여, 멀티 컨트롤러(MCTR)는, 제1 광 기반 입력(PIN1)의 검출 지속 시간(CST1)과 임계 검출 지속 시간(CST_TH)과 비교한다.
- [0350] 도 23에 예시된 사용자의 광 조사 액션에 따르면, 제1 광 기반 입력(PIN1)의 검출 지속 시간(CST1)이 임계 검출 지속 시간(CST_TH)보다 길다.
- [0351] 따라서, 멀티 컨트롤러(MCTR)는, 제1 광 기반 입력(PIN1)을 홀딩 터치(Holding Touch) 타입의 광 기반 입력으로

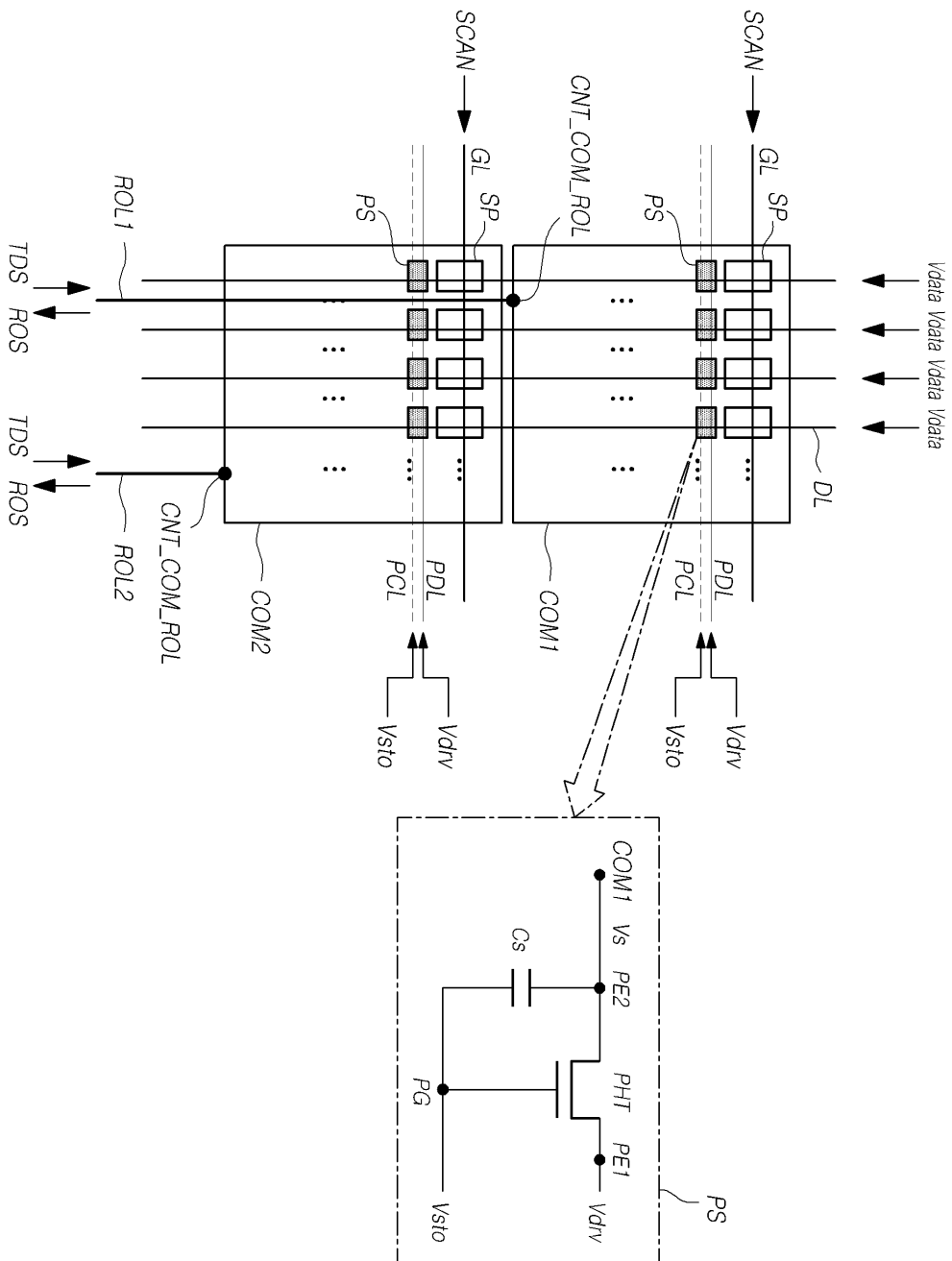
인식한다.

- [0352] 도 24를 참조하면, 사용자는, 빔 발생기(BG)의 버튼을 길게 쪽 누르면서 디스플레이 패널(DISPLAY) 상의 P1 지점에서 P2 지점까지의 궤적에 광을 조사하는 광 조사 액션을 취함으로써, 사용자는 P1 지점에서 P2 지점까지 드래그 하는 드래그 타입의 광 기반 입력을 해줄 수 있다.
- [0353] 멀티 컨트롤러(MCTR)는, 센싱 데이터를 토대로, Ts1 시점에서 Te1 시점까지의 검출 지속 시간(CST1) 동안, P1 지점에서 P2 지점까지의 궤적 상의 지점들을 광 조사 좌표로서 지속적으로 검출함으로써, 드래그 타입의 제1 광 기반 입력(PIN1)을 인식한다.
- [0354] 본 발명의 실시예들에 따른 디스플레이 장치는, 전술한 원 클릭 타입, 더블 클릭 타입, 홀딩 터치 타입 및 드래그 타입의 광 기반 입력 방식뿐만 아니라, 이들을 변형 또는 조합하여, 멀티 터치 타입의 광 기반 입력, 멀티 드래그 타입의 광 기반 입력 등의 더욱 다양한 광 기반 입력 환경을 제공해줄 수 있다.
- [0355] 전술한 본 발명의 실시예들에 의하면, 하나의 터치 블록에 배치된 공통 전극(COM)과 연결된 리드아웃 라인(ROL)을 통해 포토 트랜지스터(PHT)의 출력신호(Vs)를 검출함으로써, 공용화된 리드아웃 라인(ROL)을 이용하여 터치 센싱과 포토 센싱을 수행할 수 있도록 한다.
- [0356] 또한, 하나의 터치 블록에 배치된 포토 트랜지스터(PHT)가 하나의 리드아웃 라인(ROL)과 전기적으로 연결되도록 함으로써, 리드아웃 라인(ROL)을 통해 검출되는 출력신호(Vs)의 크기를 증가시켜 포토 센싱의 성능을 개선할 수 있도록 한다.
- [0357] 또한, 하나의 터치 블록에 배치된 포토 트랜지스터(PHT)가 공통 전극(COM)과 연결되는 방식에 의해 하나의 리드아웃 라인(ROL)에 전기적으로 연결되도록 함으로써, 비개구부의 증가를 최소화하며 포토 트랜지스터(PHT)와 리드아웃 라인(ROL) 간에 전기적인 연결이 이루어질 수 있도록 한다.
- [0358] 또한, 디스플레이 패널(DISPLAY)이 영상을 표시하는 방향에 따라, 포토 트랜지스터(PHT)의 액티브층(PACT)의 위치를 다르게 구성함으로써, 디스플레이 패널(DISPLAY)이 포토 트랜지스터(PHT)가 배치된 기관의 배면으로 영상을 표시하는 경우에도 포토 센싱의 성능을 향상시킬 수 있도록 한다.
- [0359] 이상의 설명은 본 발명의 기술 사상을 예시적으로 설명한 것에 불과한 것으로서, 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자라면 본 발명의 본질적인 특성에서 벗어나지 않는 범위에서 다양한 수정 및 변형이 가능할 것이다. 또한, 본 발명에 개시된 실시예들은 본 발명의 기술 사상을 한정하기 위한 것이 아니라 설명하기 위한 것이므로 이러한 실시예에 의하여 본 발명의 기술 사상의 범위가 한정되는 것은 아니다. 본 발명의 보호 범위는 아래의 청구범위에 의하여 해석되어야 하며, 그와 동등한 범위 내에 있는 모든 기술 사상은 본 발명의 권리 범위에 포함되는 것으로 해석되어야 할 것이다.

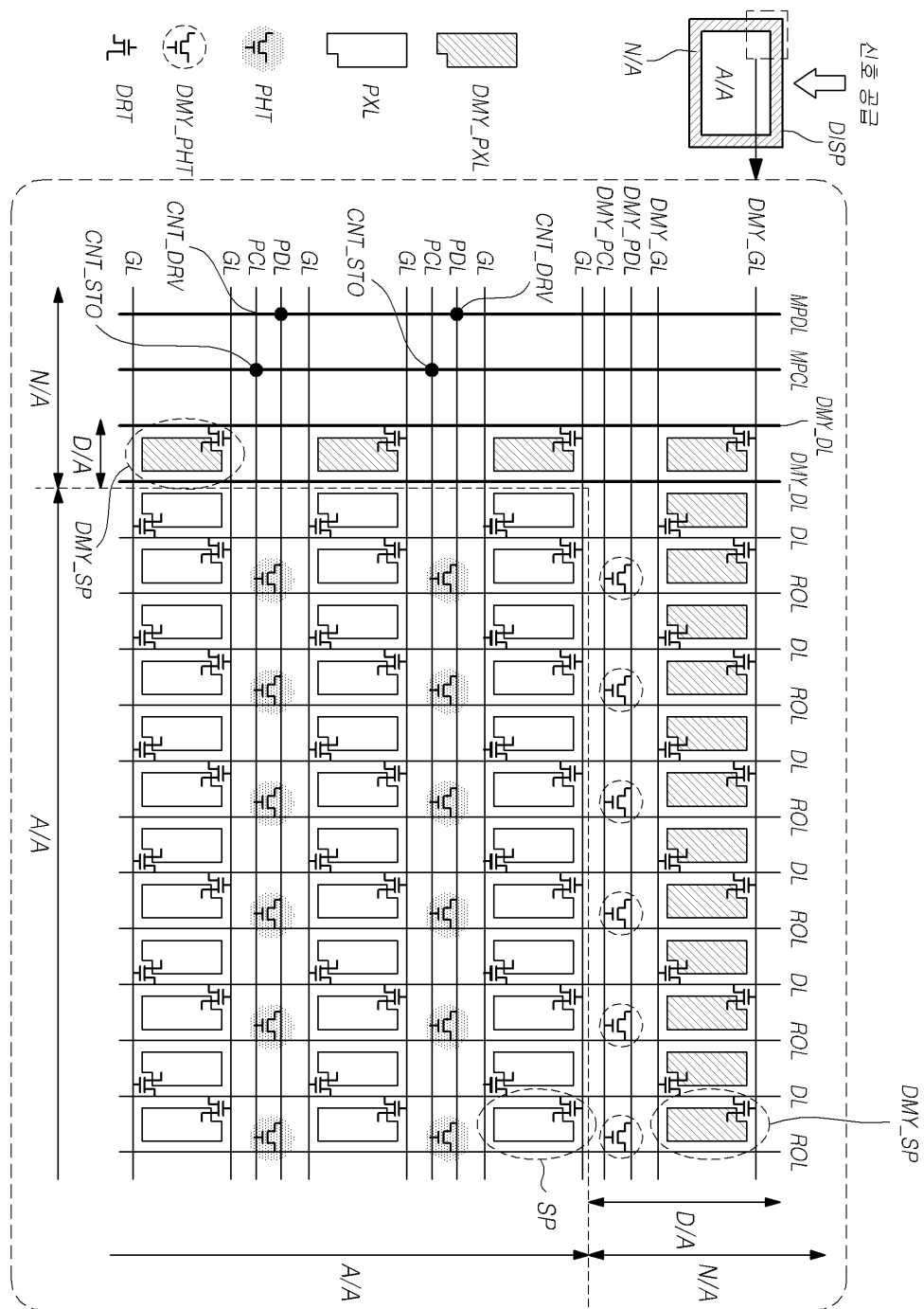
도면
도면1



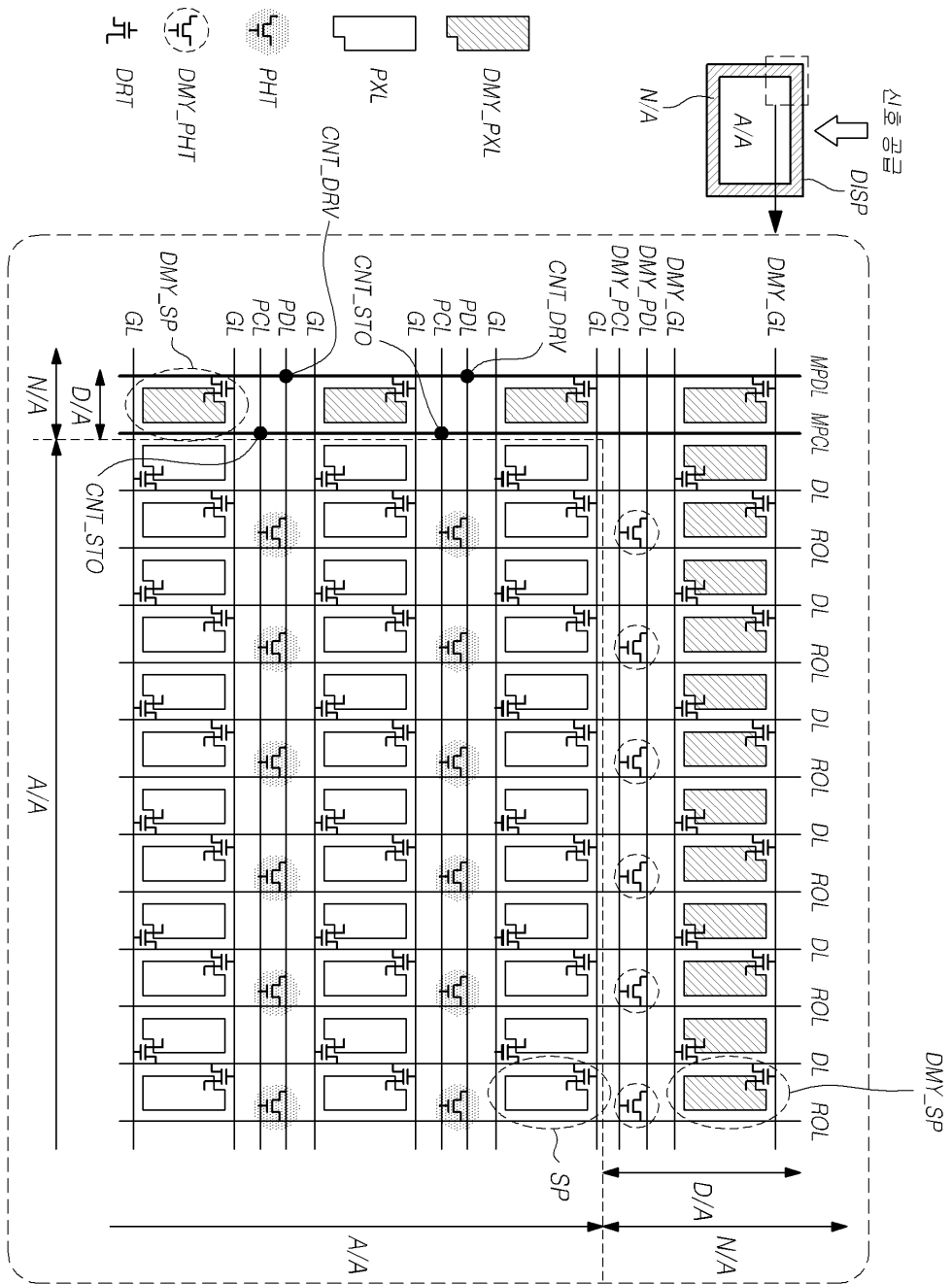
도면2



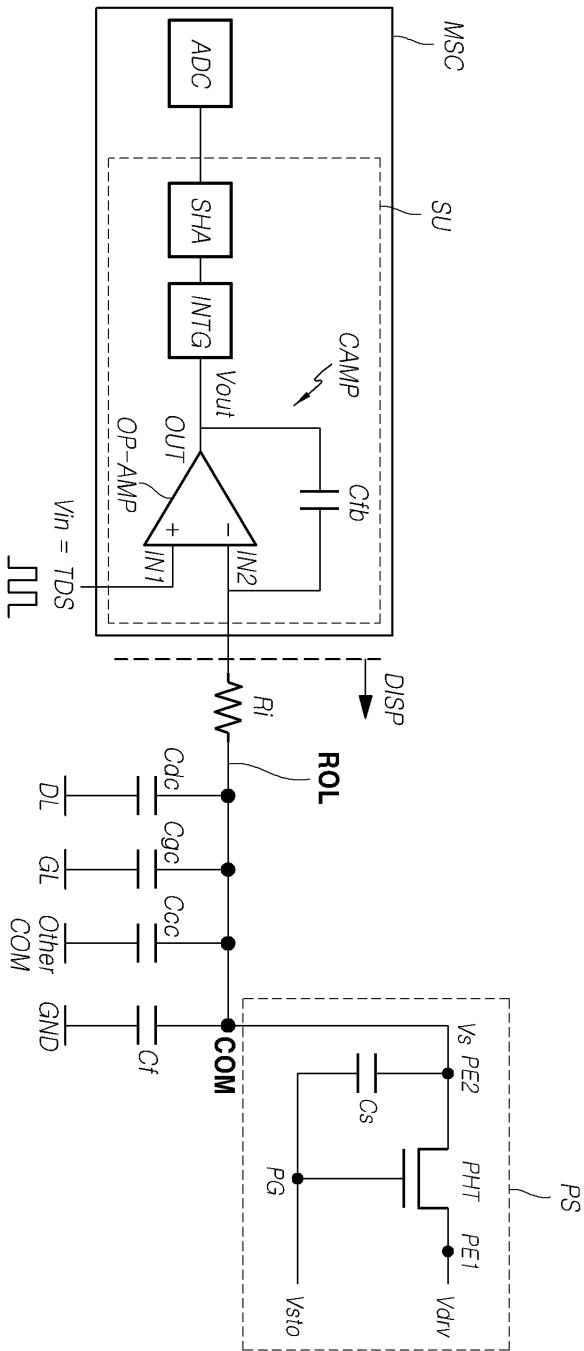
도면3



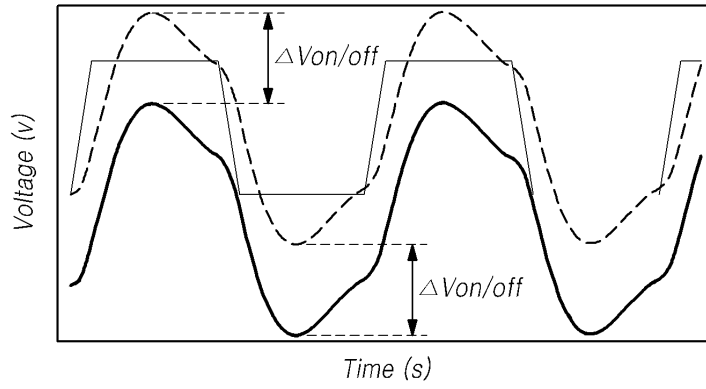
도면4



도면5

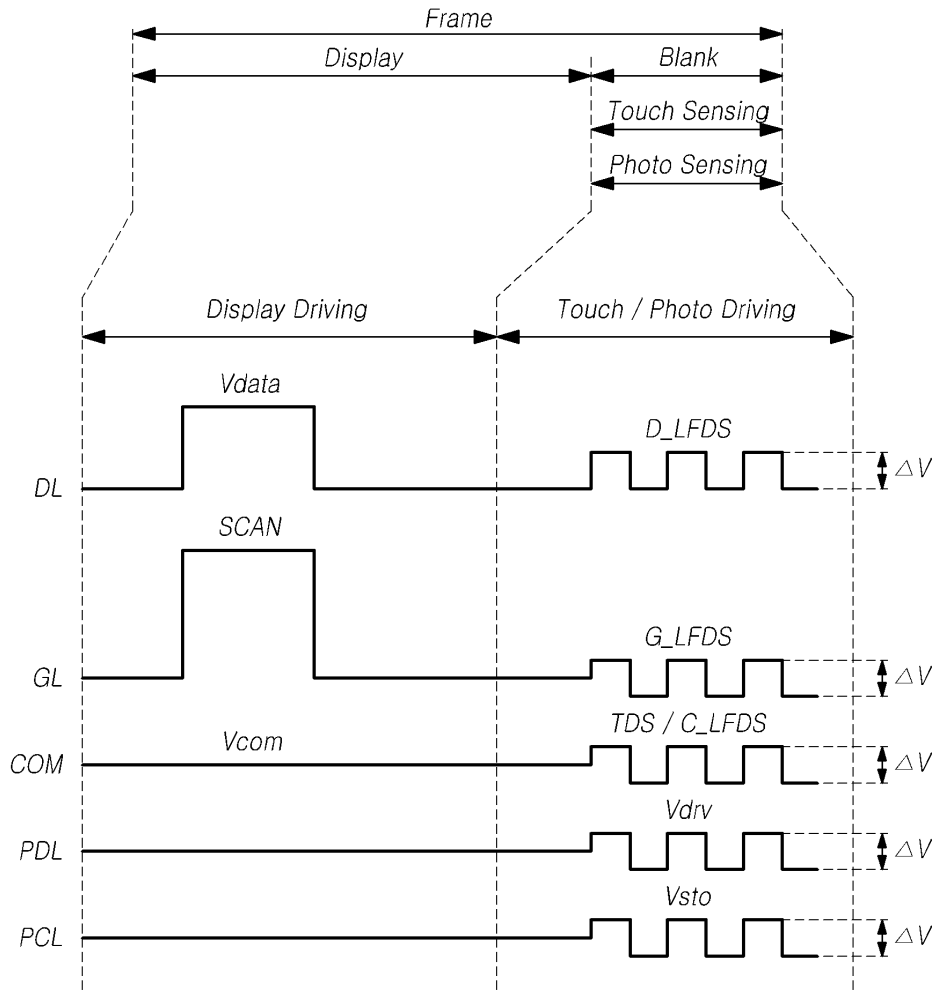


도면6

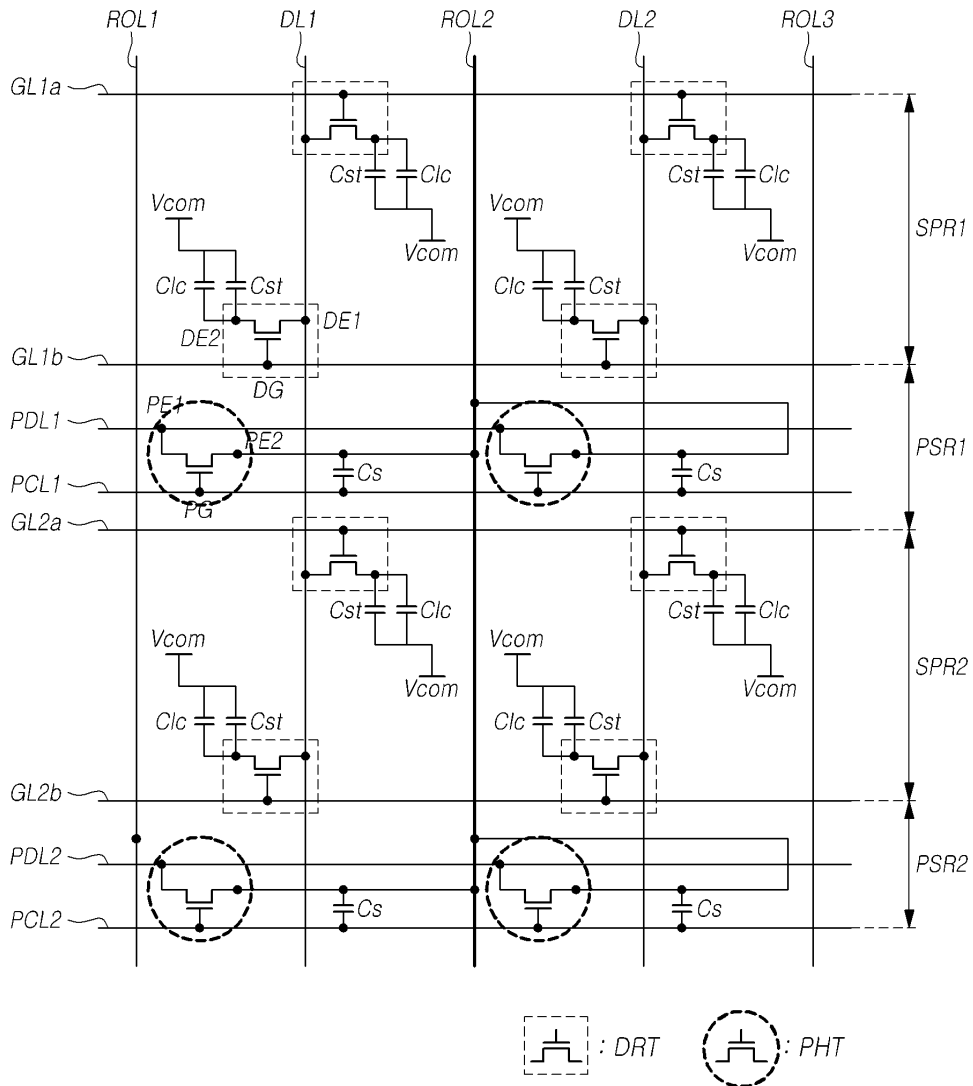


- TDS
- Vout (Laser OFF)
- Vout (Laser ON)

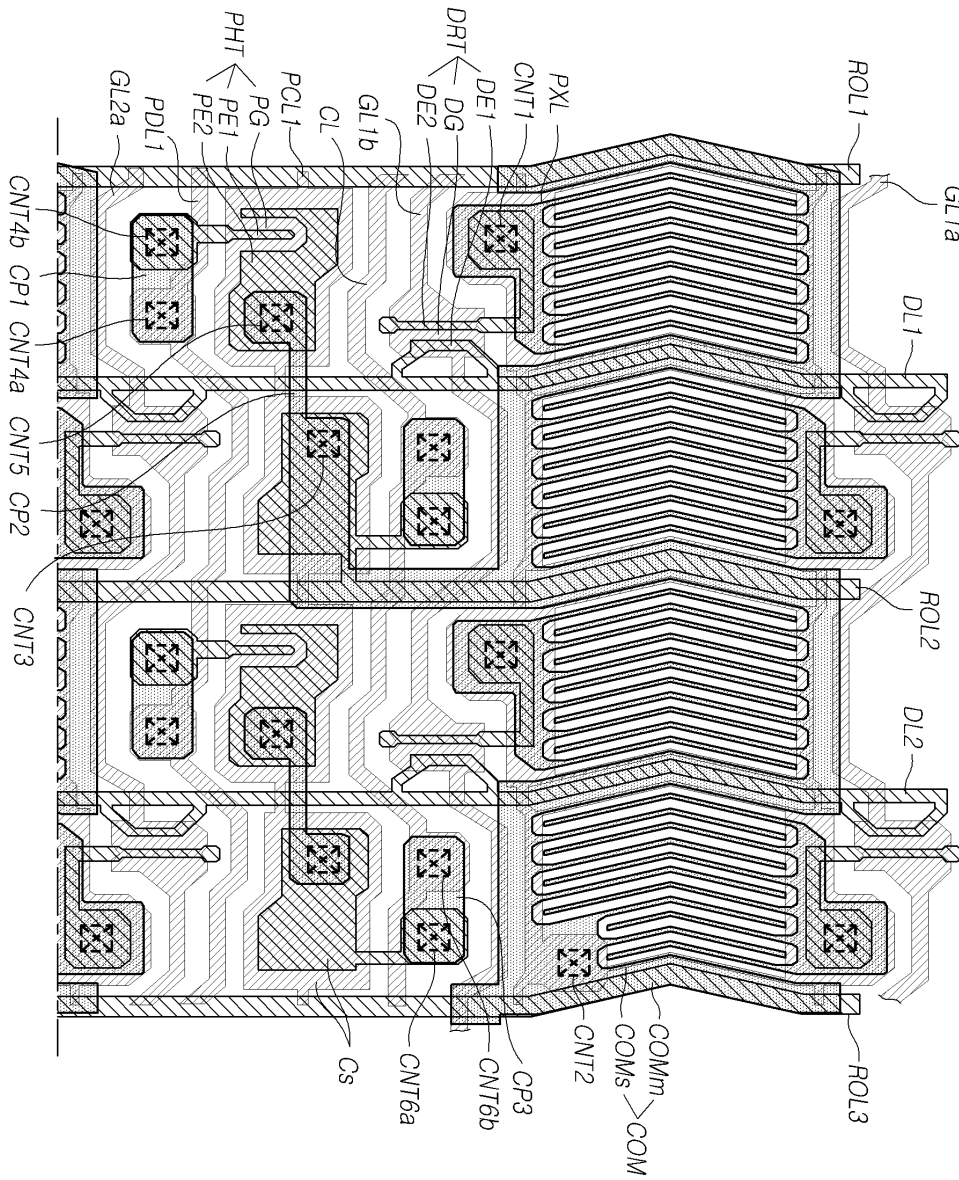
도면7



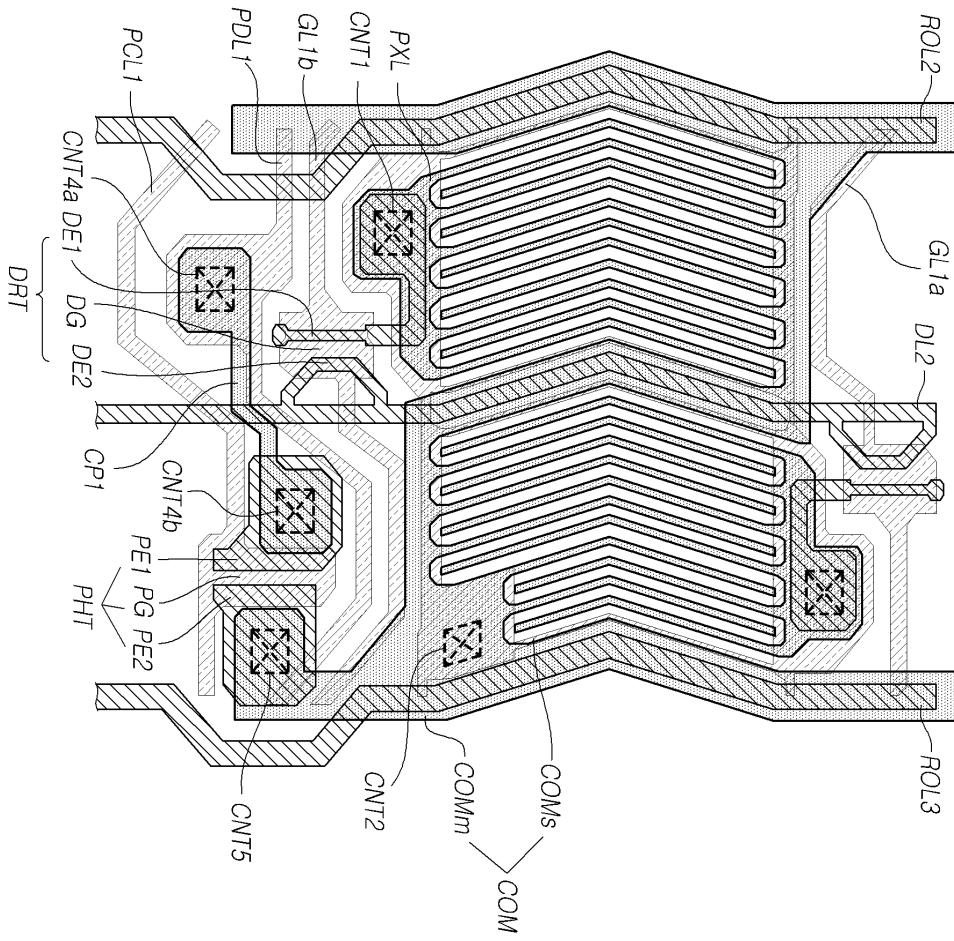
도면8



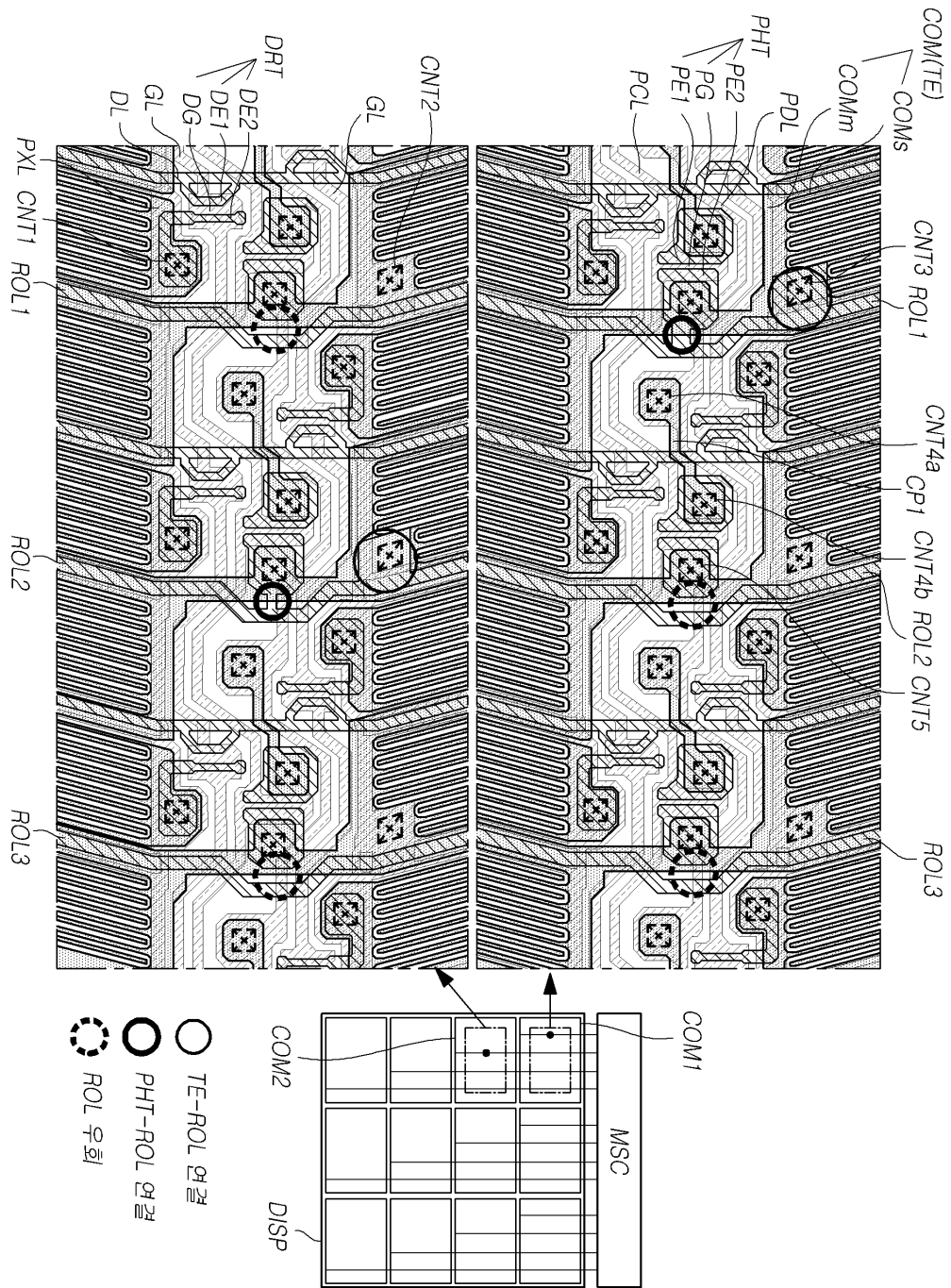
도면9



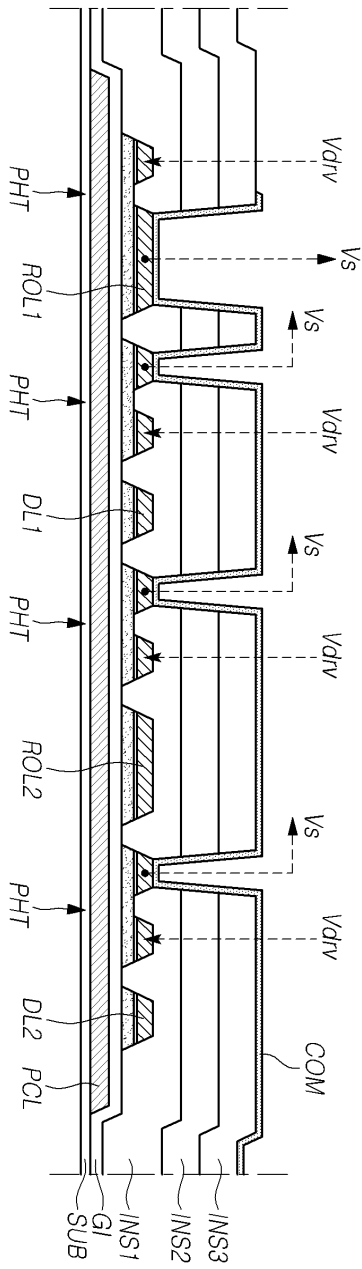
도면10



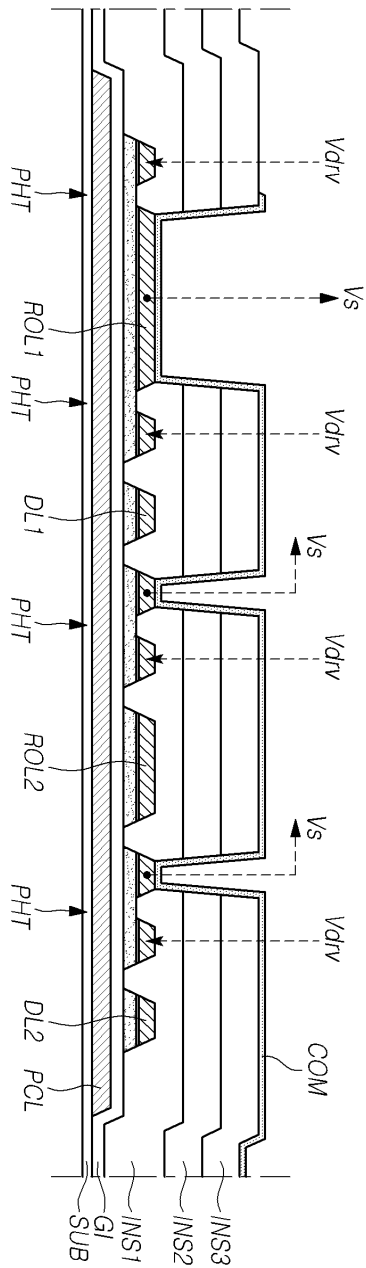
도면11



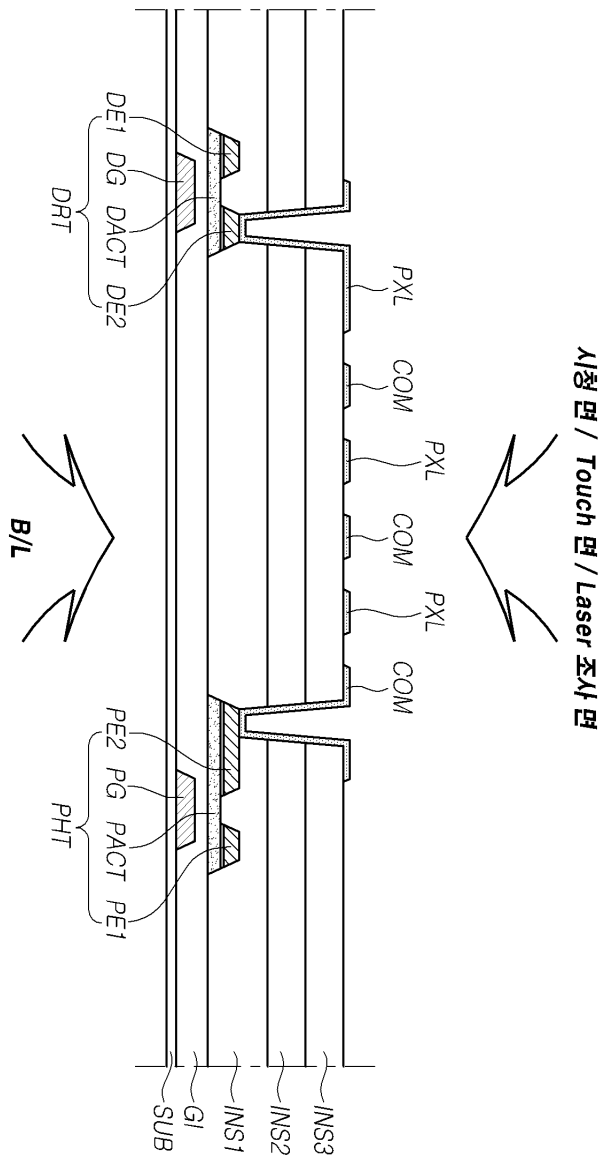
도면12a



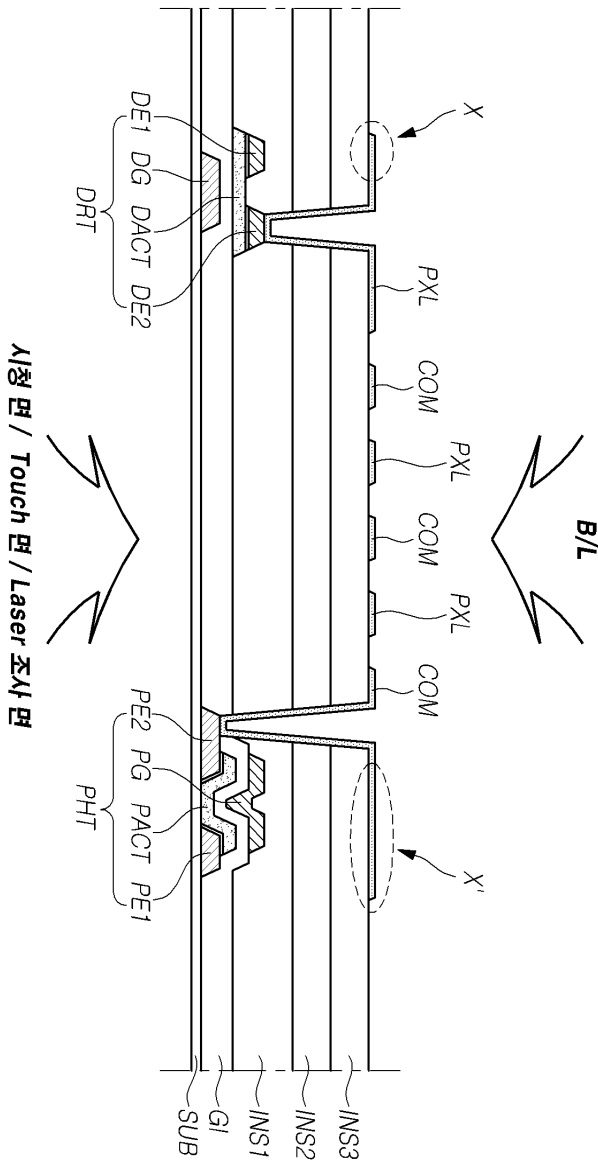
도면12b



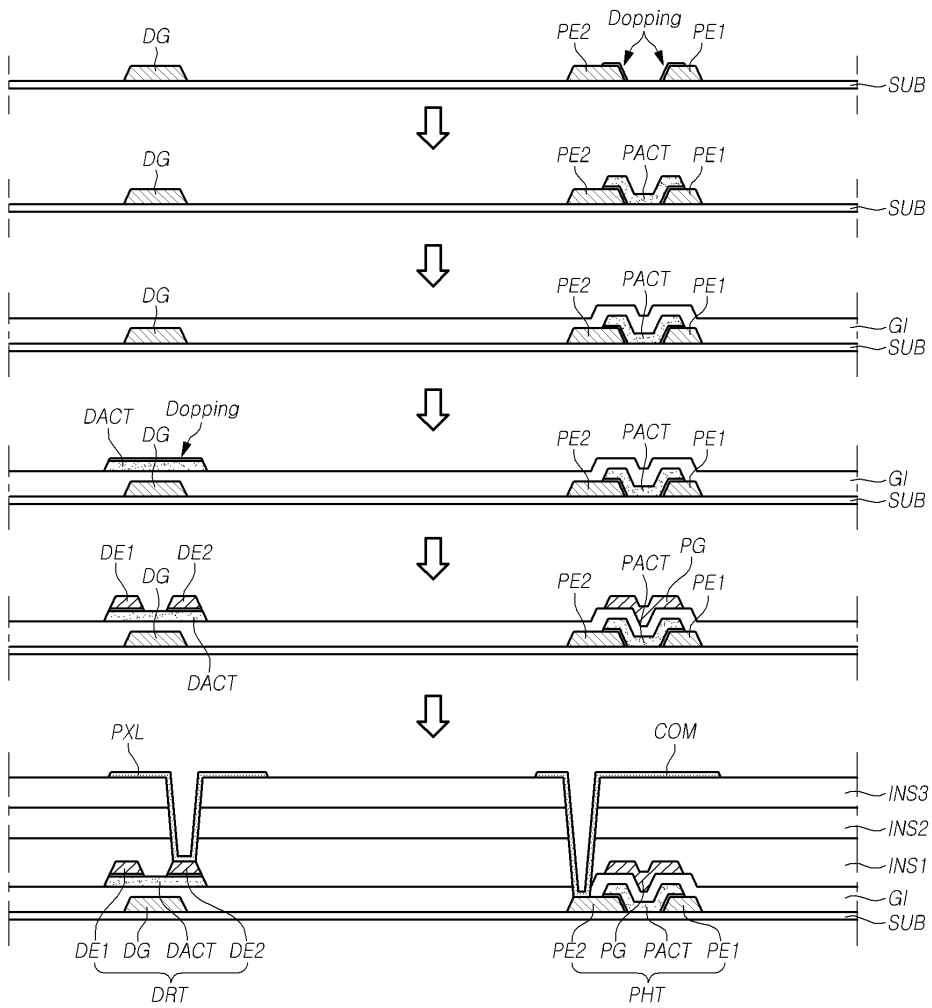
도면13



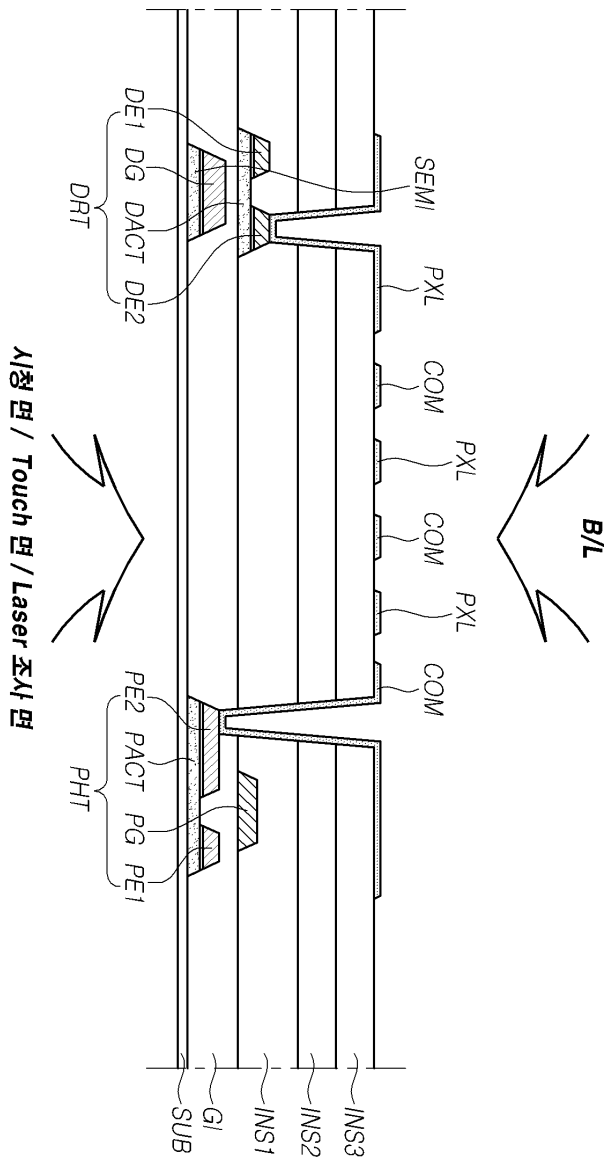
도면14



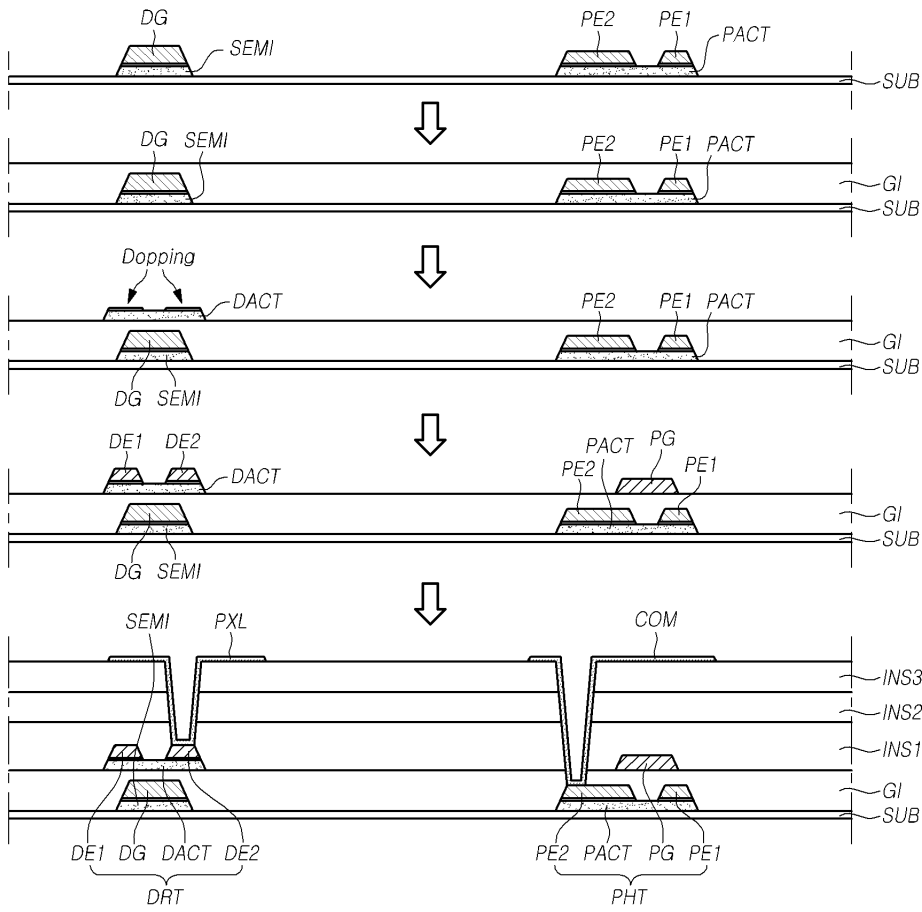
도면15



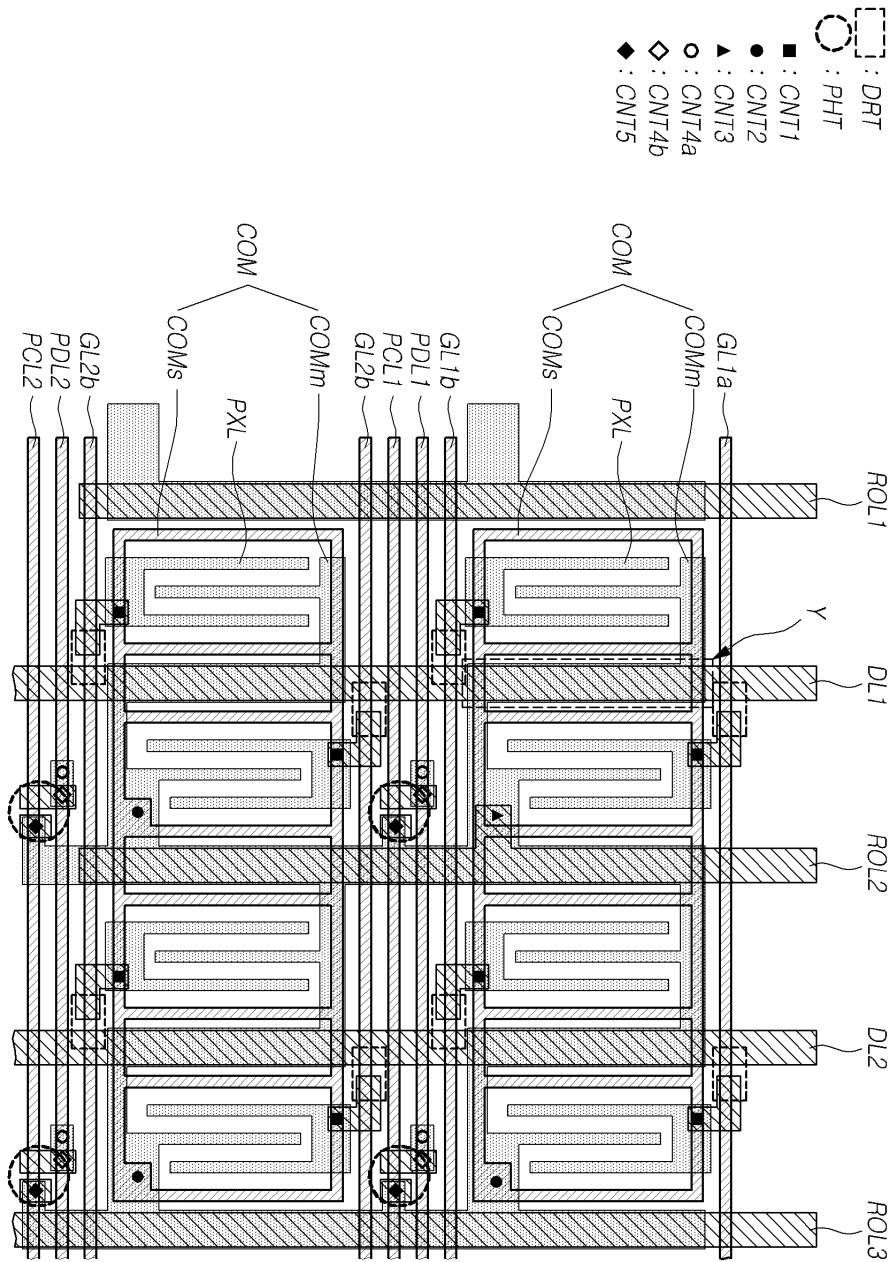
도면16



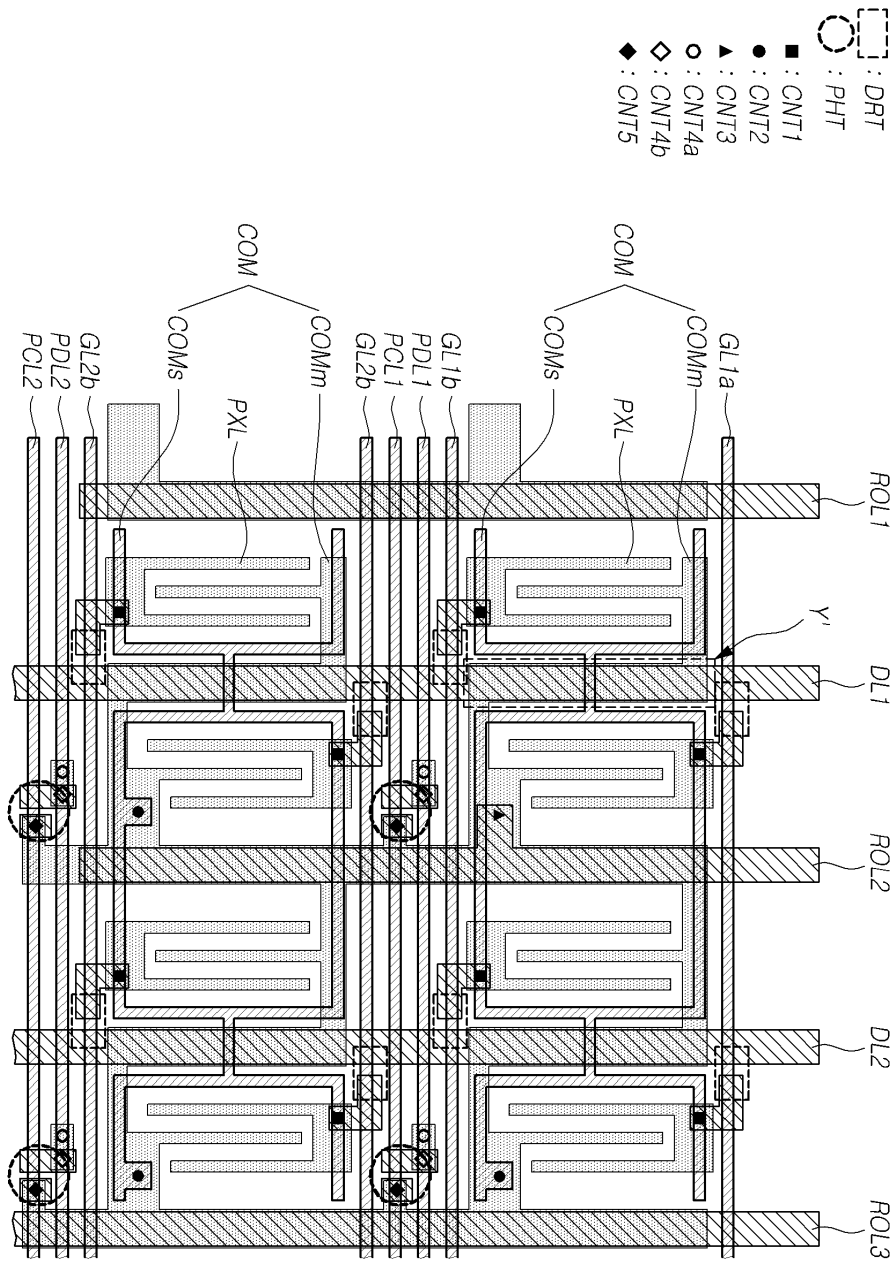
도면17



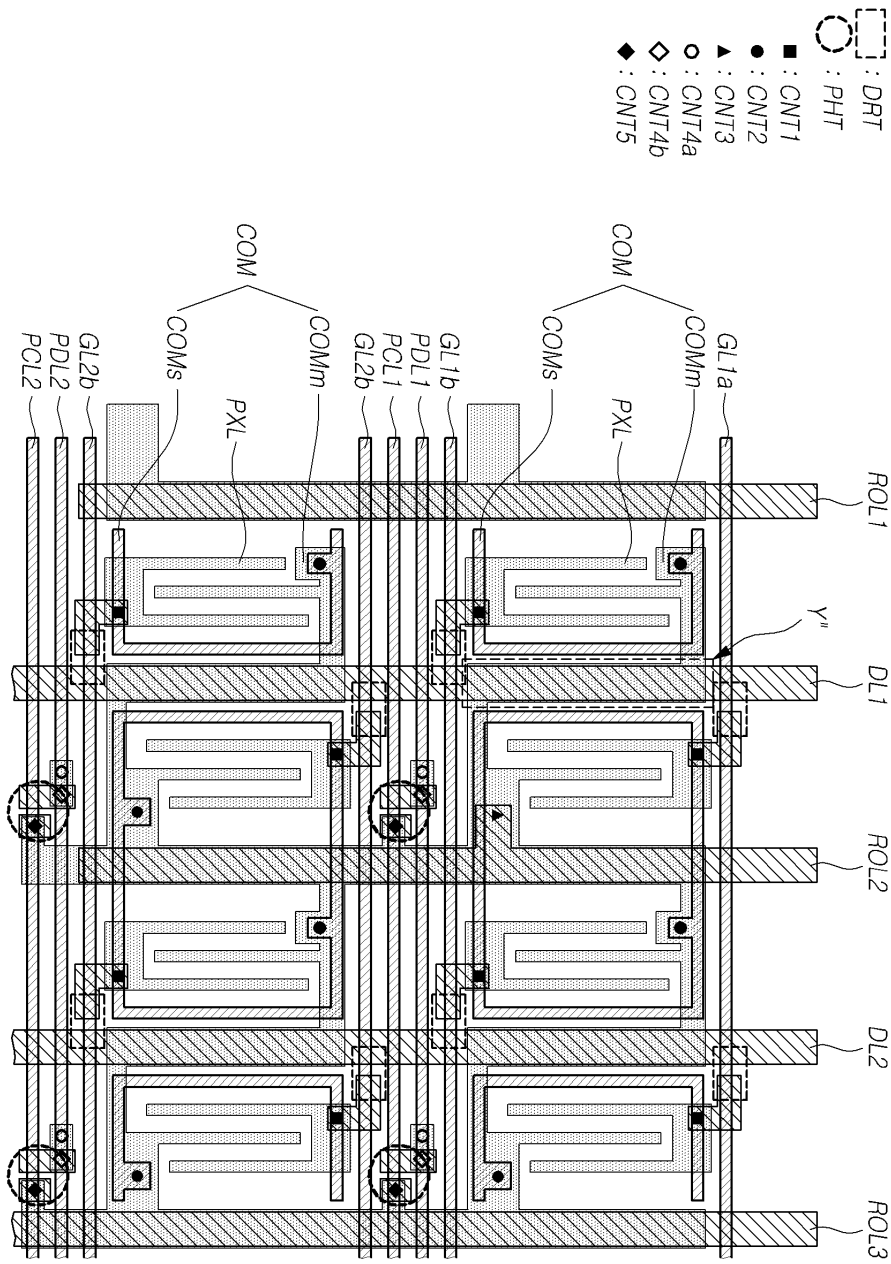
도면18



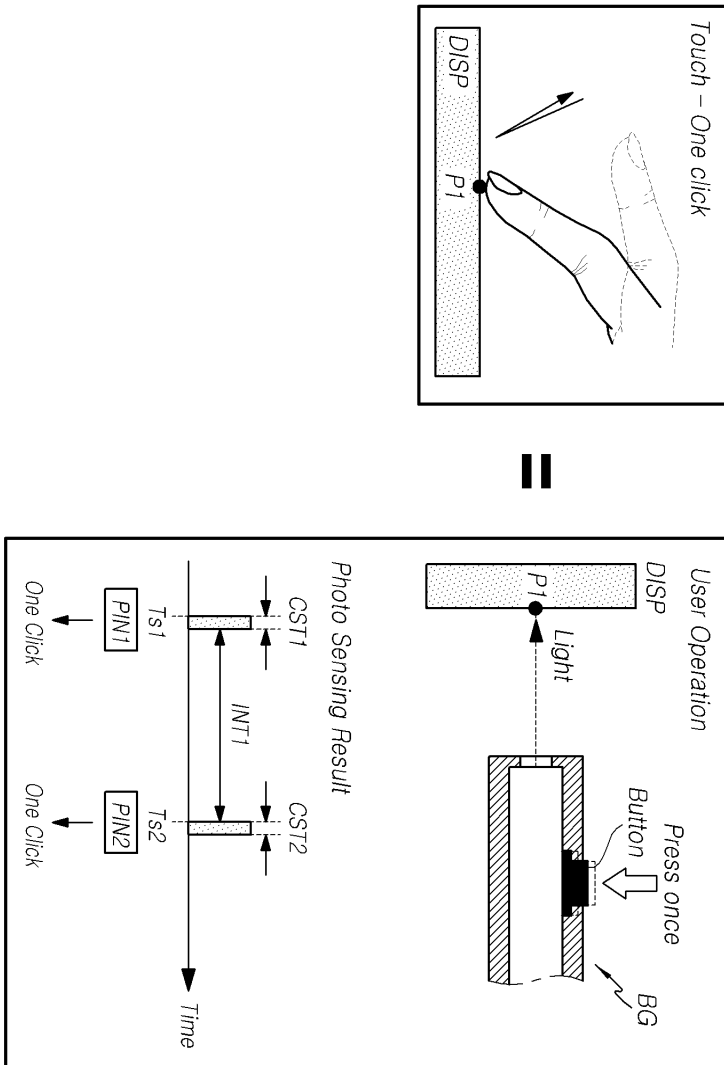
도면19



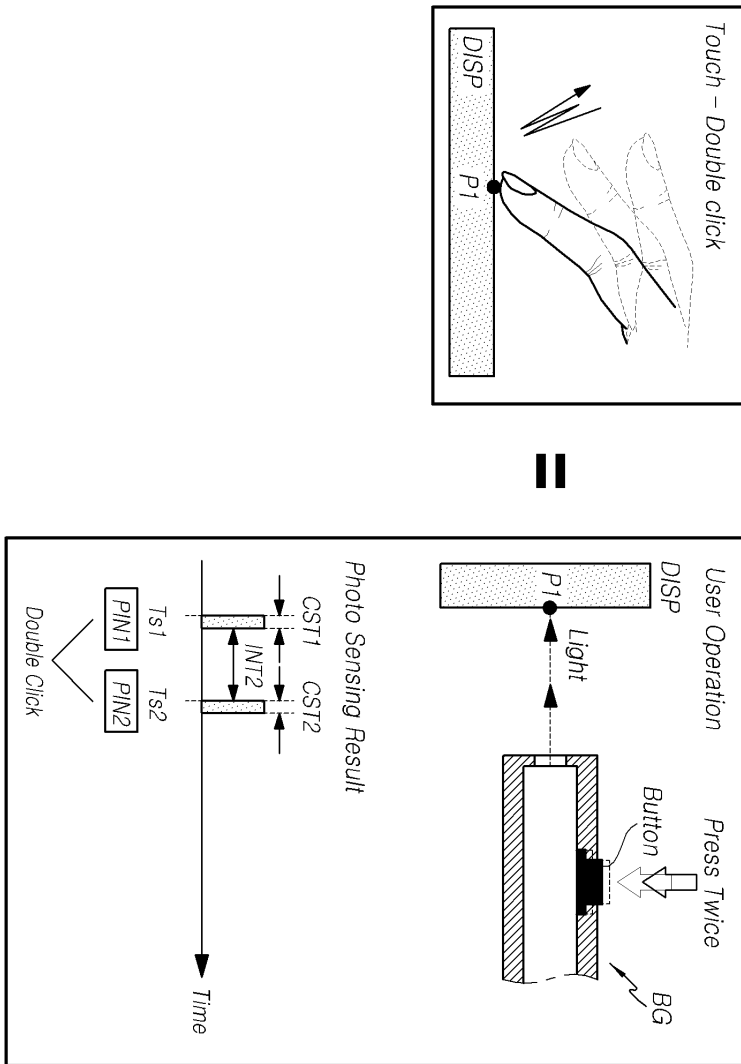
도면20



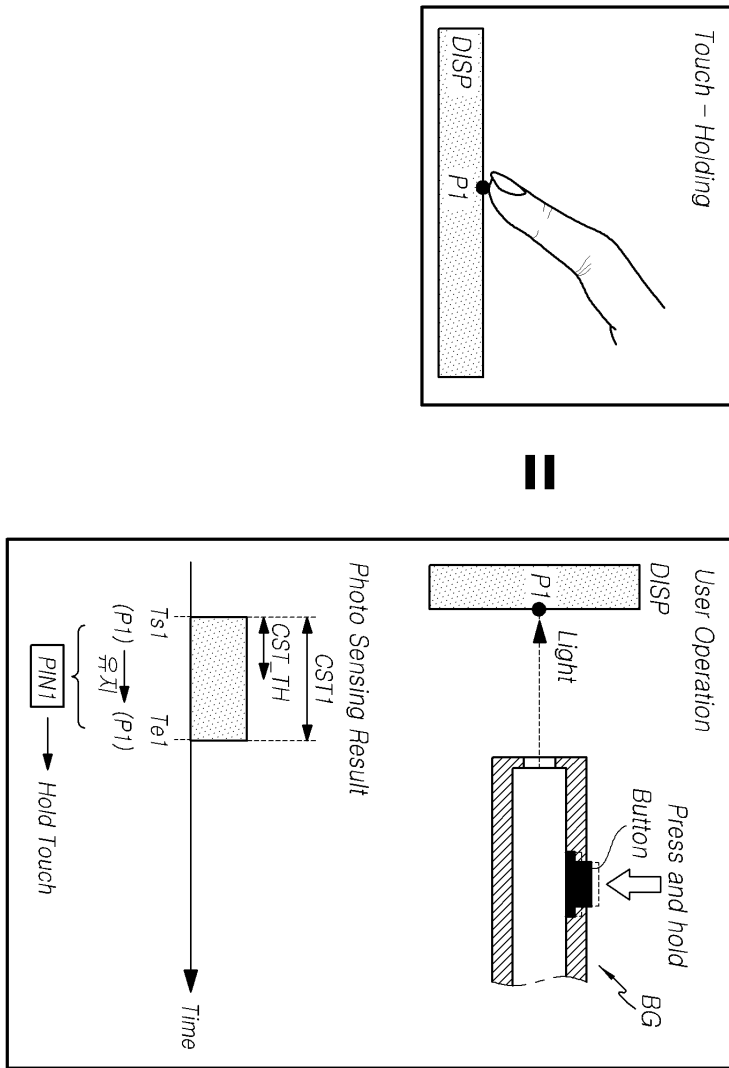
도면21



도면22



도면23



도면24

