



(12) Ausschließungspatent

(11) DD 293 234 A5

Erteilt gemäß § 17 Absatz 1
Patentgesetz der DDR
vom 27.10.1983
in Übereinstimmung mit den entsprechenden
Festlegungen im Einigungsvertrag

5(51) H 03 F 3/38

DEUTSCHES PATENTAMT

In der vom Anmelder eingereichten Fassung veröffentlicht

(21) DD H 03 F / 339 117 5 (22) 28.03.90 (44) 22.08.91

(71) siehe (73)

(72) Weber, Helmut, DE

(73) Institut „Prüffeld für elektrische Hochleistungstechnik“, Leninallee 376, O - 1140 Berlin, DE

(54) Schaltungsanordnung zur Impedanzwandlung

(55) Schaltung, elektrisch; Impedanzwandlung;
Eingangswiderstand; Ausgangswiderstand;
Verstärkerschaltung; Breitbandverstärker,
gleichspannungsgekoppelt

(57) Die Erfindung betrifft eine Schaltungsanordnung zur Impedanzwandlung, die insbesondere bei gleichspannungsgekoppelten Breitbandverstärkern eingesetzt werden kann. Erfindungsgemäß wird der Emitterwiderstand eines Emitterfolgers vollständig durch den Eingangswiderstand der nachfolgenden Verstärkerstufe ersetzt. Dadurch wird ein möglichst großes Verhältnis der Eingangsimpedanz zur Ausgangsimpedanz bei geringem Aufwand der Anpassungsschaltung realisiert. Fig. 1

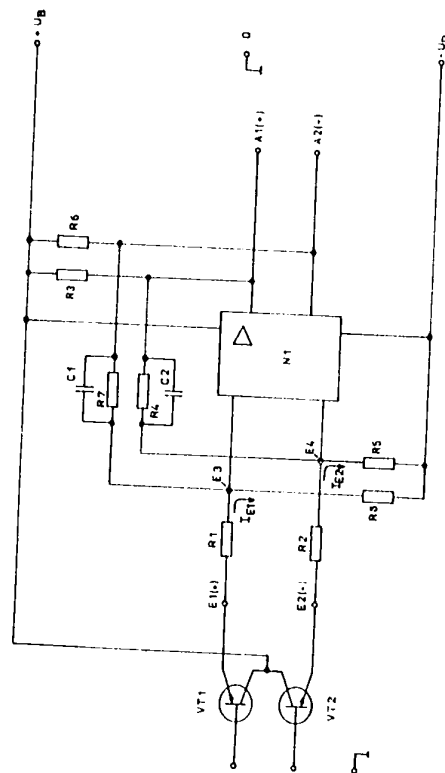


Fig. 1

Patentanspruch:

Schaltungsanordnung zur Impedanzwandlung unter Verwendung eines Emitterfolgers, gekennzeichnet dadurch,

- daß der Emitter eines ersten Transistors (VT1) über einen ersten Widerstand (R1) mit dem nicht invertierenden Eingang eines Operationsverstärkers (N1) und der Emitter eines zweiten Transistors (VT2) über einen zweiten Widerstand (R2) mit dem invertierenden Eingang des Operationsverstärkers (N1) verbunden ist, wobei die Kollektoren der Transistoren (VT1) und (VT2) zusammengeschlossen sind und an positiver Betriebsspannung liegen,
- daß der nichtinvertierende Ausgang des Operationsverstärkers (N1) über einen dritten Widerstand (R3) an positiver Betriebsspannung anliegt und über einen Widerstand (R4) mit dem invertierenden Eingang des Operationsverstärkers (N1) verbunden ist, wobei der invertierende Eingang über einen fünften Widerstand (R5) an negativer Betriebsspannung anliegt,
- daß der invertierende Ausgang des Operationsverstärkers (N1) über einen sechsten Widerstand (R6) an positiver Betriebsspannung anliegt und über einen siebenten Widerstand (R7) mit dem nichtinvertierenden Eingang des Operationsverstärkers (N1) verbunden ist und über einen achten Widerstand (R8) an negativer Betriebsspannung anliegt.

Hierzu 1 Seite Zeichnung

Anwendungsgebiet der Erfindung

Die Erfindung betrifft eine Schaltungsanordnung zur Impedanzwandlung, die insbesondere bei gleichspannungsgekoppelten Breitbandverstärkern eingesetzt werden kann.

Darstellung des bekannten Standes der Technik

Es ist bekannt, Impedanzwandlerstufen, bei denen ein hoher Eingangswiderstand und ein niederohmiger Ausgangswiderstand benötigt werden, durch Emitterfolger zu realisieren. Diese bestehen üblicherweise aus einem Transistor und einem Widerstand im Emitteranschluß, dem Emitterwiderstand (Seifert, Analoge Schaltungen, VEB Verlag Technik Berlin, 1987, S. 85). Bei einem derartigen Emitterfolger, unter Verwendung eines bipolaren Transistors, ist der Eingangswiderstand stark von der Größe des Emitterwiderstandes und von dem am Ausgang angeschlossenen Lastwiderstand abhängig. Andererseits ist der Ausgangswiderstand vom Innenwiderstand des speisenden Generators abhängig. Daraus folgt, daß bei einem Emitterfolger mit einem bipolaren Transistor das Verhältnis zwischen dem Eingangswiderstand und dem Ausgangswiderstand nicht beliebig groß werden kann. Wenn ein einzelner Emitterfolger bei hochohmiger Speisung keinen genügend niederohmigen Ausgangswiderstand aufweist, werden zwei oder drei Emitterfolger in Kaskadenschaltung eingesetzt (Schröder, Feldmann, Rommel; Elektrische Nachrichtentechnik, Bd. III, S. 193-198; Verlag für Radio-Foto-Kinotechnik GmbH Berlin-Borsigwalde, 1972). Jeder Transistor verringert den eingangsseitigen Generatorwiderstand zum Ausgang hin etwa um den Stromverstärkungsfaktor. Sehr niederohmige Ausgangswiderstände erfordern andererseits große Ruhestrome, so daß hier schnell die maximal zulässigen Ströme der eingesetzten Transistoren erreicht werden.

Ziel der Erfindung

Ziel der Erfindung ist es, eine Schaltung zur Anpassung großer Impedanzunterschiede mit geringem Bauelementeaufwand zu realisieren.

Darlegung des Wesens der Erfindung

Der Erfindung liegt die Aufgabe zugrunde, eine Schaltungsanordnung zur Impedanzwandlung für gleichspannungsgekoppelte Breitbandverstärker zu entwickeln, die ein großes Verhältnis der Eingangsimpedanz zur Ausgangsimpedanz gewährleistet und damit die Anpassung eines niederohmigen Eingangs eines gleichspannungsgekoppelten Breitbandverstärkers an eine hochohmige Spannungsquelle ermöglicht.

Erfindungsgemäß wird die Aufgabe unter Verwendung eines Emitterfolgers dadurch gelöst, daß der Emitter eines ersten Transistors über einen ersten Widerstand mit dem nichtinvertierenden Eingang eines Operationsverstärkers und der Emitter eines zweiten Transistors über einen zweiten Widerstand mit dem invertierenden Eingang des Operationsverstärkers verbunden sind, wobei die Kollektoren der Transistoren zusammengeschlossen sind und an positiver Betriebsspannung liegen. Der nichtinvertierende Ausgang des Operationsverstärkers liegt über einen dritten Widerstand an positiver Betriebsspannung an und ist über einen vierten Widerstand mit dem invertierenden Eingang des Operationsverstärkers verbunden, wobei der invertierende Eingang über einen fünften Widerstand an negativer Betriebsspannung anliegt. Der invertierende Ausgang des Operationsverstärkers liegt über einen sechsten Widerstand an positiver Betriebsspannung und ist über einen siebenten Widerstand mit dem nichtinvertierenden Eingang des Operationsverstärkers verbunden und liegt über einen achten Widerstand

an negativer Betriebsspannung. Die erfindungsgemäße Schaltung ermöglicht ein großes Verhältnis der Eingangsimpedanz zur Ausgangsimpedanz. Dadurch kann der niederohmige Eingang eines gleichspannungsgekoppelten Breitbandverstärkers an eine hochohmige Spannungsquelle angepaßt werden.

Ausführungsbeispiel

Die Erfindung soll nachfolgend an einem Ausführungsbeispiel näher erläutert werden.
Die beiliegende Zeichnung zeigt

Fig. 1: Schaltungsanordnung zur Impedanzwandlung.

Die Beschaltung des Operationsverstärkers N1 besteht aus den Widerständen R1 bis R8 und den Kondensatoren C1 und C2. Die Transistoren VT1 und VT2 dienen als Impedanzwandler. Sie sind mit ihren Emitttern an den nichtinvertierenden Eingang E1 bzw. an den invertierenden Eingang E2 angeschlossen. Die Widerstände R1 und R2 bestimmen bei dieser Art Operationsverstärkerschaltung in erster Näherung den Eingangswiderstand. Die Punkte E2 und E4 werden als virtuelle Massepunkte bezeichnet, da bei einem idealen Operationsverstärker die offene Spannungsverstärkung unendlich ist und somit die Potentiale dieser Punkte trotz Aussteuerung über die Gegenkopplung mittels R7 und R4 annähernd konstant gehalten werden. Die beiden Eingangswiderstände R1 und R2 der Operationsverstärkerschaltung wirken somit gleichzeitig als Emitterwiderstände für die Transistoren VT1 und VT2. Die Ruhestrome I_{E1} und I_{E2} der beiden Transistoren VT1 bzw. VT2 fließen über die Widerstände R1 und R8 bzw. R2 und R5 zur negativen Betriebsspannung. Die beiden Widerstände R5 und R8 wirken aufgrund der zuvor beschriebenen Gegenkopplung des Operationsverstärkers N1 nicht als Emitterwiderstände. Sie dienen lediglich zur richtigen Einstellung der Ruhepotentiale an den Eingängen des Operationsverstärkers N1.

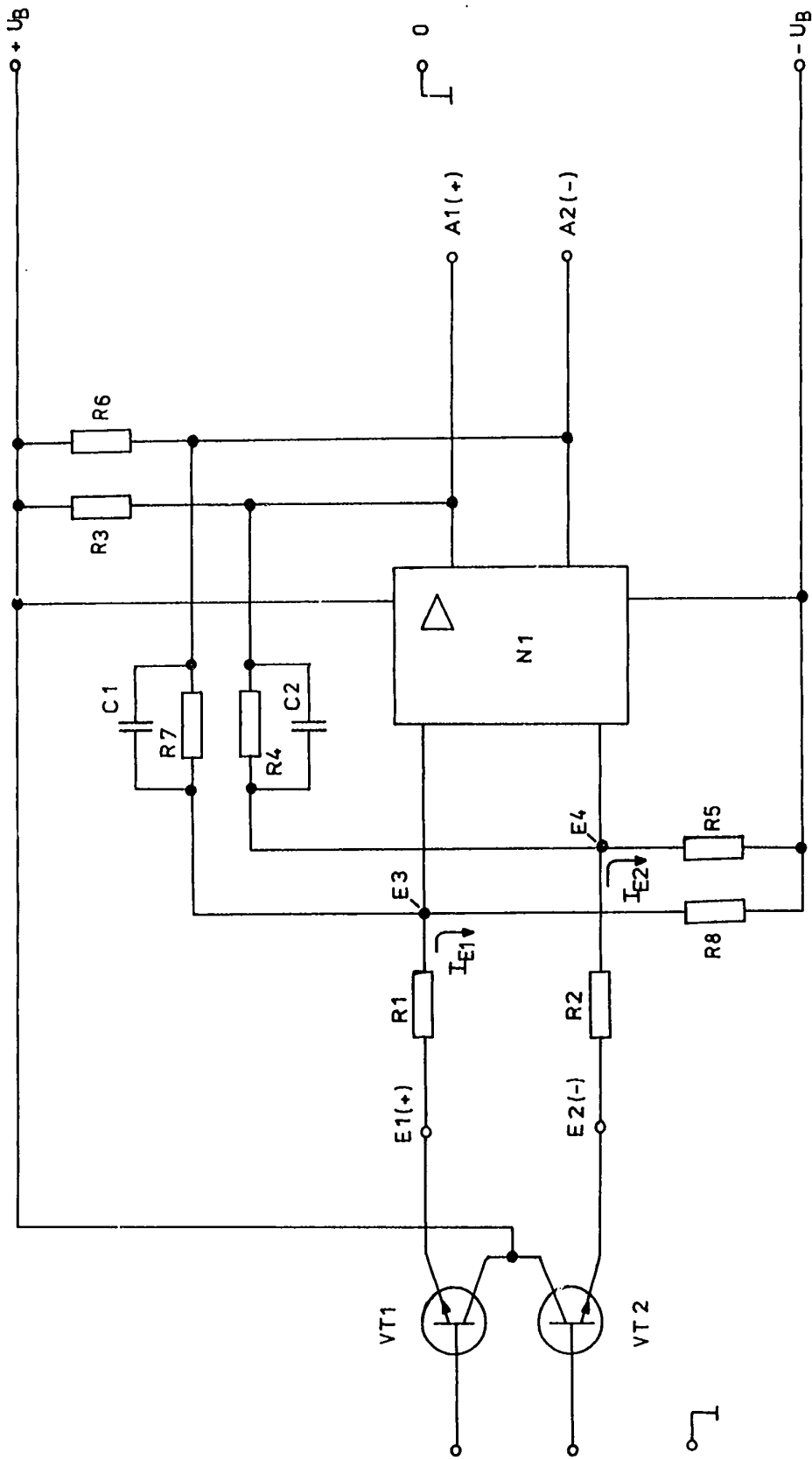


Fig. 1