



(10) **DE 10 2009 039 677 A1** 2011.03.17

(12) **Offenlegungsschrift**

(21) Aktenzeichen: **10 2009 039 677.2**
(22) Anmeldetag: **02.09.2009**
(43) Offenlegungstag: **17.03.2011**

(51) Int Cl.⁸: **G06F 1/26** (2006.01)
G11C 5/14 (2006.01)
G05F 1/10 (2006.01)
H02J 1/00 (2006.01)
H01L 23/58 (2006.01)

(71) Anmelder:
**Eberhard-Karls-Universität Tübingen, 72074
Tübingen, DE**

(56) Für die Beurteilung der Patentfähigkeit in Betracht
gezogene Druckschriften:
DE 20 2005 020771 U1

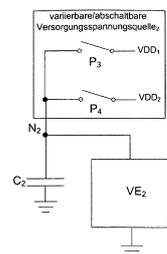
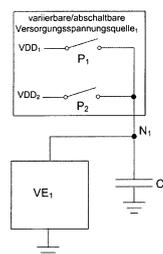
(72) Erfinder:
Schweizer, Thomas, 72149 Neustetten, DE;
Sommer, Jürgen, 73240 Wendlingen, DE;
Rosenstiel, Wolfgang, 72119 Ammerbuch, DE

Die folgenden Angaben sind den vom Anmelder eingereichten Unterlagen entnommen

Prüfungsantrag gemäß § 44 PatG ist gestellt.

(54) Bezeichnung: **Verfahren und Vorrichtung zur Unterstützung von Green-IT und energieautarker Systeme**

(57) Zusammenfassung: Die Erfindung betrifft ein Verfahren und eine Vorrichtung zur Unterstützung von Green-IT und energieautarker Systeme durch Ausschöpfung vorhandener Energieeinsparpotentiale. Dabei werden auf einem integrierten Schaltkreis (IC), einem eingebetteten System (ES) oder einem mikroelektromechanischen System (MEMS) befindliche, durch kapazitive Ladung vorhandene Potentialunterschiede durch eine intelligente Steuerung gezielt ausgeglichen. Im einfachsten Falle führt dies zu einer Energieeinsparung bei den Versorgungsspannungsquellen, welche teilweise über variierbare und/oder abschaltbare Spannungsquellen oder entsprechend ergänzte Schalter verfügen sollten. Gleichzeitig eröffnet die Erfindung Raum für andere oder mehrdimensionale Optimierungsziele: Adaptive Anpassung der Schaltung an die verfügbare Energie (Batterie, Solarzellen, Wärmegeneratoren etc.), schnellere Verarbeitung bei gleichem Energieverbrauch, Einhalten kritischer Echtzeitanforderungen, Verringerung der lokalen Feldstärken auf einem Schaltkreis, Erhöhung der Integrationsdichte, Optimierung der lokalen oder globalen Wärmeverteilung und damit Verlängerung der Lebensdauer eines Schaltkreises.



Beschreibung

[0001] Die vorliegende Erfindung betrifft ein Verfahren und eine Vorrichtung zur Reduzierung des Stromverbrauchs und Senkung der Betriebstemperatur in integrierten Schaltungen (ICs), eingebetteten Systemen (ES) und mikroelektromechanischen Systemen (MEMS).

[0002] In den letzten Jahren ist der Anteil der Informationstechnologie am globalen Energieverbrauch stetig gestiegen. Der Stromverbrauch von Servern und Rechenzentren mittlerweile ein bedeutender Kostenfaktor geworden. Energieagenturen rechneten im vergangenen Jahr vor, dass mehr als sieben Prozent des deutschen Elektroenergiebedarfs in die Bereiche der Informations- und Kommunikationstechnologie fließen. Insgesamt ist daher eine Trendumkehr durch weitere Anstrengungen zur Energieeinsparung wünschenswert.

[0003] Andererseits werden sich unter den Stichworten Ubiquitous Computing, Pervasive Computing und Cloud Computing in den nächsten Jahren eine Vielzahl sogenannter smarter Devices nahezu unsichtbar in unsere Umgebung einfügen. Sollte der Energieverbrauch dieser Geräte unter eine kritische Schwelle gebracht werden können, würden regenerative Energiequellen wie Wärmegeneratoren, Schall- und Erschütterungsgeneratoren, Radiofrequenz- und Solartechnologien eine energieautarke Versorgung ermöglichen.

[0004] Bekannte Ansätze zum Verringern der Leistungsaufnahme sehen beispielsweise eine Verringerung der Versorgungsspannung vor. Die Verringerung der Versorgungsspannung beeinträchtigt jedoch die Leistungsfähigkeit einer digitalen Schaltung in negativer Weise. Um Einbußen bei der Leistungsfähigkeit einer digitalen Schaltung bei gleichzeitiger Verringerung der Leistungsaufnahme zu vermeiden, ist es erforderlich, zwei oder mehrere Versorgungsspannungen (Multispannungsversorgung, dynamische Versorgungsspannungsanpassung, engl. „dynamic voltage scaling“) einer digitalen Schaltung zu verwenden.

[0005] Die Aufgabe der vorliegenden Erfindung ist es daher, die Nachteile der auf dynamischer Versorgungsspannungsanpassung beruhenden Verfahren zu minimieren und ein kostengünstiges und mit relativ geringem Mehraufwand verbundenes Verfahren zur weiteren Senkung des Energieverbrauchs und der Wärmeentwicklung auf modernen integrierten Schaltkreisen vorzustellen.

[0006] Diese Aufgabe wird durch ein Verfahren gemäß Anspruch 1 gelöst. Bevorzugte Ausführungen und Weiterbildungen dieses Verfahrens und deren

Verwendungen sind in den Ansprüchen 2 bis 29 beschrieben.

[0007] Bei dem erfindungsgemäßen Verfahren werden Versorgungsspannungsnetzwerke bestehend aus Versorgungsspannungsquellen, Versorgungsspannungsknoten, Potentialausgleichsleitungen und Potentialausgleichsschaltern gebildet, wobei die Konnektivität der Potentialausgleichsleitungen und die Aktivität der Potentialausgleichsschalter sowie die Topologie aus Versorgungsspannungsknoten und Versorgungsspannungsquellen der Optimierung des kurzfristigen bis langfristigen Energieverbrauchs und/oder Wärmeentwicklung und/oder -verteilung auf dem integrierten Schaltkreis und/oder der Leistungsoptimierung dienen und/oder den verfügbaren Energieressourcen geschuldet sind.

[0008] Bekannte Verfahren zur dynamischen Spannungsanpassung (z. B. DE 103 57 284 A1) sparen Energie, indem einzelne oder mehrere Verarbeitungseinheiten auslastungsabhängig über einzelne variierbare Versorgungsspannungsquellen und/oder mehrere auswählbare Versorgungsspannungsquellen unterschiedlicher Höhe versorgt werden. Dabei wird für jede Verarbeitungseinheit typischerweise diejenige minimale Versorgungsspannung zur Verfügung gestellt, bei der die jeweilige Datenverarbeitung in dem vorgegebenen Zeitintervall gerade noch möglich ist. [Abb. 1](#) zeigt eine einfache Variante mit zwei Versorgungsspannungsquellen, welche vermittelt der Schalter P_1 oder P_2 respektive P_3 oder P_4 die Versorgungsspannungsknoten N_1 respektive N_2 und damit die Verarbeitungseinheiten VE_1 respektive VE_2 unabhängig voneinander mit den diskreten, unterschiedlichen Spannungen VDD_1 , VDD_2 versorgen können. Ferner besteht die Möglichkeit die Versorgungsspannung an den Versorgungsspannungsknoten N_1 respektive N_2 und damit die Verarbeitungseinheiten VE_1 respektive VE_2 abzuschalten. Als großer Nachteil des Verfahrens erweist sich, dass aufgrund parasitärer und anderer Kapazitäten, welche in den Kondensatoren C_1 respektive C_2 als Ersatzschaltbild zusammengefasst sind, jeglicher Versorgungsspannungswechsel an den Versorgungsspannungsknoten N_1 respektive N_2 über die Versorgungsspannungsquellen Versorgungsspannungsquelle₁ respektive Versorgungsspannungsquelle₂ ebenfalls Energie kostet. Somit macht der Wechsel einen Teil der Ersparnis durch dynamische Multispannungsversorgung wieder zunichte.

[0009] Bei dem erfindungsgemäßen Verfahren werden Verarbeitungseinheiten, welche mit ihren Versorgungsspannungsknoten mit variierbaren und/oder abschaltbaren Spannungen betrieben werden können, um Potentialausgleichsleitungen und Potentialausgleichsschaltern ergänzt, die geeignet sind für einen gesteuerten/schaltbaren Potentialausgleich

durch Verschiebung kapazitiv gespeicherter Ladungsträger zwischen zwei oder mehreren voneinander verschiedenen Versorgungsspannungsknoten.

[0010] In einer einfachen Illustration der Erfindung werden Schaltungen mit Multispannungsversorgung daher wie beispielsweise in [Abb. 1](#) um Potentialausgleichsleitungen (hier PAL_1 und PAL_2) und Potentialausgleichsschaltern (hier PAS) zwischen mindestens zwei Versorgungsspannungsknoten (hier N_1 und N_2) mit jeweils mindestens einer Verarbeitungseinheit (hier je VE_1 und VE_2) ergänzt (siehe [Abb. 2](#)).

[0011] In einer bevorzugten Ausführung der Erfindung wird die Schaltung auf CMOS-Technologie abgebildet und die Schalter als p-Kanal- und/oder n-Kanal-Transistoren und/oder als Transfer-Gatter (TG) implementiert.

[0012] In einer weiteren Ausführung findet eine Abbildung auf organische Halbleiter-Technologie statt. Aufgrund derzeit relativ schlecht leitender Materialien und geringer Güte elektrische Leitungen könnte sich gerade lokal verfügbare, kapazitiv gespeicherte Energie als vorteilhaft erweisen. In einer weiteren Ausführung erfolgt eine Abbildung der Schaltung auf Kohlenstoffnanoröhren-Technologie.

[0013] In einer weiteren Ausführung erfolgt eine Abbildung der Schaltung auf Bipolar-Technologie.

[0014] In einer weiteren Ausführung erfolgt eine Abbildung der Schaltung auf hybride Technologien, z. B. BiCMOS.

[0015] In einer weiteren Ausführung werden die Potentialausgleichsschalter als mechanische Schalter (Aktoren) in mikroelektromechanischen Systemen (MEMS) realisiert. Dies betrifft gegebenenfalls auch andere Schalter zu den Versorgungsspannungsknoten oder in den Verarbeitungseinheiten.

[0016] Bei den Verarbeitungseinheiten kann es sich bei jeder einzelnen prinzipiell bezüglich Funktion, Komplexität und Technologie um sehr unterschiedliche Datenverarbeitungseinheiten und/oder Datenspeicherungseinheiten und/oder Kommunikationseinheiten und/oder andere Einheiten handeln. Speziell kann es sich beispielsweise um Transistoren, Gatter, Multiplexer, arithmetisch logische Einheiten, CPUs, GPUs, rekonfigurierbare Logikblöcke, ASICs, Mikrocontroller, Multi-/Manycore-Prozessoren, Aktoren/Motoren, Sensoren, Solid-State-Speicher, Speicherblöcke, Register und Busse handeln.

[0017] In einer beispielhaft komplexeren Illustration der Erfindung sei in [Abb. 3](#) ein Feld von m Verarbeitungseinheiten vorgestellt. Im vorliegenden Beispiel verfügt jede Verarbeitungseinheit über einen eigenen Versorgungsspannungsknoten, welche jeweils ver-

mittelt n Schaltern mit n verschiedenen diskreten Versorgungsspannungen VDD_1 bis VDD_n versorgt werden können. Zeitgleich können im vorliegenden Beispiel über einen Bus von $m/2$ Potentialausgleichsleitungen $m/2$ Ausgleiche mit jeweils maximal m Knoten vollzogen werden.

[0018] Bei dem erfindungsgemäßen Verfahren ist die Steuerung der Potentialausgleichsschalter von zentraler Bedeutung. Einerseits dürfen sie den Betrieb der Verarbeitungseinheiten und die notwendige Versorgung über Versorgungsspannungsknoten und Versorgungsspannungsquellen (z. B. durch Kurzschluss) nicht beeinträchtigen. Andererseits sollen gerade die Versorgungsspannungsquellen insgesamt entlastet und gegebenenfalls teilweise sogar obsolet werden. Infolge dessen ist eine Koordinierung der Aktivitäten und Konfigurationen der Verarbeitungseinheiten, der zumindest teilweise steuerbaren (variierbaren/abschaltbaren) Versorgungsspannungsquellen und der Aktivitäten der Potentialausgleichsschalter erforderlich. Insgesamt gesehen ist eine Anpassung der Aktivitäten (Steuerung) der Potentialausgleichsschalter an eine bereits vorhandene energiesparende Multispannungsversorgung suboptimal. Die erfindungsgemäße Steuerung schöpft ihr volles Potential aus, wenn insgesamt Daten- und Steuerfluss und gegebenenfalls Möglichkeiten der (Re-)Konfiguration der Architektur ausgenutzt werden.

[0019] In einer bevorzugten Ausführung der Erfindung können beispielsweise durch Rekonfiguration der Datenpfade zur Laufzeit Daten lokal zu denjenigen Verarbeitungseinheiten geleitet werden, welche sich in einem vorhandenen Netzwerk aus Potentialausgleichsleitungen und Potentialausgleichsschaltern unter Berücksichtigung der Versorgungsspannungsquellen besonders vorteilhaft (z. B. schnell, energiearm) auf die erforderliche, auslastungsabhängige Versorgungsspannungshöhe anpassen lassen.

[0020] Weitere Vorteile, Merkmale und Anwendungsmöglichkeiten der Erfindung werden nachstehend anhand der Ausführungsbeispiele mit Bezug auf die Zeichnungen beschrieben. In den Zeichnungen zeigen:

[0021] [Abb. 1](#): eine schematische Darstellung eines Schaltkreises mit Multispannungsversorgung nach dem Stand der Technik,

[0022] [Abb. 2](#): eine schematische Darstellung einer erfindungsgemäßen Schaltung,

[0023] [Abb. 3](#): eine detaillierte Darstellung einer erfindungsgemäßen Schaltung bei Anwendung der Schaltung auf ein Feld von Verarbeitungseinheiten,

[0024] [Abb. 4](#): die Spannungsverläufe an den Versorgungsspannungsknoten beim Versorgungsspannungswechsel bei Anwendung des erfindungsgemäßen Verfahrens auf zwei 30-bit Addierer,

[0025] [Abb. 5](#): eine detaillierte Darstellung der Schaltung der [Abb. 2](#).

Ausführungsbeispiel

[0026] Die Erfindung wird im Folgenden nur beispielsweise an Hand der Zeichnung beschrieben. In dieser ist gezeigt durch:

[Abb. 5](#) eine Halbleitervorrichtung mit zwei Potentialausgleichsleitungen PAL_1 , PAL_2 , einem Potentialausgleichsschalter PAS zum schaltenden Ausgleich von Spannungspotentialen zwischen den Versorgungsspannungsknoten N_1 und N_2 . Weiterhin sind dargestellt zwei Verarbeitungseinheiten (beispielsweise Prozessoren, DSPs, rekonfigurierbare Logikblöcke, ASICs, arithmetisch logische Einheiten, Funktionseinheiten, Register, Multiplexer, Speicher, Verknüpfungsglieder, Busse usw.) VE_1 , VE_2 , wobei Verarbeitungseinheit VE_1 über die p-Kanal Schalter P_1 , P_2 mit den alternativ auswählbaren Versorgungsspannungen VDD_1 oder VDD_2 betrieben wird oder durch Ausschalten der p-Kanal Schalter P_1 und P_2 von den Versorgungsspannungen VDD_1 und VDD_2 getrennt wird, und wobei Verarbeitungseinheit VE_2 über die p-Kanal Schalter P_3 , P_4 mit den alternativ auswählbaren Versorgungsspannungen VDD_1 oder VDD_2 betrieben wird oder durch Ausschalten der p-Kanal Schalter P_3 und P_4 von den Versorgungsspannungen VDD_1 und VDD_2 getrennt wird. Die Kapazität der Potentialausgleichsleitung PAL_1 , Teile der Kapazität des Potentialausgleichsschalters PAS und die Kapazität der Verarbeitungseinheit VE_1 sind durch die Ersatzkapazität des Kondensators C_1 zusammengefasst. Die Kapazität der Potentialausgleichsleitung PAL_2 , Teile der Kapazität des Potentialausgleichsschalters PAS und die Kapazität der Verarbeitungseinheit VE_2 sind durch die Ersatzkapazität des Kondensators C_2 zusammengefasst.

[0027] Die Schaltung wird wie folgt betrieben: Gemäß [Abb. 5](#) werden zwei Verarbeitungseinheiten VE_1 und VE_2 und die zwei Betriebsspannungen VDD_1 , VDD_2 mit $VDD_2 < VDD_1$, mit den zugehörigen p-Kanal Schaltern P_1 , P_2 , P_3 und P_4 und dem Potentialausgleichsschalter PAS und die Ersatzkapazitäten C_1 und C_2 betrachtet. Die Potentialausgleichsleitung PAL_1 der Verarbeitungseinheit VE_1 und die Potentialausgleichsleitung PAL_2 der Verarbeitungseinheit VE_2 sind durch den Spannungsausgleichsschalter PAS miteinander verbunden. Die Kontrollbits zur Ansteuerung der Transistoreingänge V_{G1} , V_{G2} , V_{G3} , V_{G4} und V_S können zur Kompilierzeit bestimmt und beispielsweise in Registern gespeichert werden. Zunächst liegt an dem Transistoreingang V_{G1} eine logische „0“ und der Schalter ist durchgeschaltet. Zum

gleichen Zeitpunkt liegt an dem Transistoreingang V_{G4} ebenfalls eine logische „0“ und der Schalter ist ebenfalls durchgeschaltet. An den Transistoreingängen V_{G2} und V_{G3} liegt eine logische „1“ zu diesem Zeitpunkt an. Somit liegt an dem Versorgungsspannungsknoten N_1 ein Spannungspegel von V_{DD1} an und an dem Versorgungsspannungsknoten N_2 ein Spannungspegel von V_{DD2} an. Zum selben Zeitpunkt liegt an den Transistoreingang V_S eine logische „1“. Somit ist der Schalter PAS geöffnet und es besteht zu diesem Zeitpunkt keine geschaltete (elektrische) Verbindung zwischen den Versorgungsspannungsknoten N_1 und N_2 . Es wird nun angenommen, dass Verarbeitungseinheit VE_1 auf V_{DD2} Spannungspegel wechseln wird und für Verarbeitungseinheit VE_2 wird angenommen, dass sie auf V_{DD1} Spannungspegel wechseln wird. Bevor nun diese Versorgungsspannungswechsel stattfinden, kann auf Grund der Potentialdifferenz zwischen dem Versorgungsspannungsknoten N_1 von Verarbeitungseinheit VE_1 und dem Versorgungsspannungsknoten N_2 von Verarbeitungseinheit VE_2 ein Teil der Ladung, die in der Ersatzkapazität C_1 gespeichert ist zur Erhöhung der Spannung von Versorgungsspannungsknoten N_2 verwendet werden. Um die Erhöhung der Spannung von Versorgungsspannungsknoten N_2 zu erreichen müssen die Versorgungsspannungsknoten N_1 und N_2 von den realen Versorgungsspannungsquellen getrennt werden, und es muss eine leitende Verbindung zwischen den Versorgungsspannungsknoten N_1 und N_2 hergestellt werden. Um die Trennung von den realen Versorgungsspannungen herbeizuführen wird eine logische „1“ an die Transistoreingänge V_{G1} und V_{G4} gelegt. Um die leitende Verbindung zwischen den Versorgungsspannungsknoten N_1 und N_2 herzustellen wird an dem Transistoreingang V_S eine logische „0“ angelegt. Damit fließt Ladung zwischen den Versorgungsspannungsknoten bis die Potentialdifferenz ausgeglichen ist und sich ein Spannungspegel von $V_{Ausgleich}$ an den Versorgungsspannungsknoten N_1 und N_2 einstellt. Damit muss die Spannung am Versorgungsspannungsknoten N_1 nicht mehr um den gesamten Potentialunterschied $VDD_1 - VDD_2$ erhöht werden, sondern nur noch um den Potentialunterschied von $VDD_1 - V_{Ausgleich}$ was eine Verkleinerung des Spannungshubs um $V_{Ausgleich} - VDD_2$ zur Folge hat und somit zur Erniedrigung des Energieverbrauchs beim Versorgungsspannungswechsel führt. Nachdem die Spannungsdifferenz zwischen den Versorgungsspannungsknoten N_1 und N_2 ausgeglichen ist wird der Versorgungsspannungswechsel ausgeführt. Dazu wird zuerst die Verbindung zwischen den Potentialausgleichsleitungen PAL_1 und PAL_2 getrennt. Dies wird durch das Anlegen einer logischen „1“ an den Transistoreingang V_S erreicht. Dann wird eine logische „0“ an die Transistoreingänge V_{G2} und V_{G3} angelegt. Damit wird die Spannung an dem Versorgungsspannungsknoten N_1 von Verarbeitungseinheit VE_1 von $V_{Ausgleich}$ auf V_{DD2} abgesenkt und die Spannung an dem Versorgungsspannungsknoten N_2

von Verarbeitungseinheit VE_2 von $V_{\text{Ausgleich}}$ auf VDD_1 erhöht.

[0028] In [Abb. 4](#) ist der Spannungsverlauf an den Versorgungsspannungsknoten N_1 und N_2 beim Versorgungsspannungswechsel mit Ladungswiederverwendung dargestellt. Als Verarbeitungseinheiten wurden zwei 30-bit Addierer verwendet. Der Spannungspegel von VDD_1 wurde auf 1,2 V gesetzt und der Spannungspegel von VDD_2 wurde auf 0,6 V gesetzt. Mit diesen Parametereinstellungen ergibt sich ein Spannungspegel $V_{\text{Ausgleich}}$ von 0,9 V. Die Energieersparnis im Vergleich zum Versorgungsspannungswechsel ohne Ladungswiederverwendung beläuft sich auf 33.2% bei einer zusätzlichen Verzögerung von ins für den Spannungsausgleich.

ZITATE ENTHALTEN IN DER BESCHREIBUNG

Diese Liste der vom Anmelder aufgeführten Dokumente wurde automatisiert erzeugt und ist ausschließlich zur besseren Information des Lesers aufgenommen. Die Liste ist nicht Bestandteil der deutschen Patent- bzw. Gebrauchsmusteranmeldung. Das DPMA übernimmt keinerlei Haftung für etwaige Fehler oder Auslassungen.

Zitierte Patentliteratur

- DE 10357284 A1 [[0008](#)]

Patentansprüche

1. Verfahren zur dynamischen Versorgungsspannungsanpassung ein oder mehrerer Verarbeitungseinheiten auf einem integrierten Schaltkreis (IC), gekennzeichnet durch folgende Schritte:

Bildung von definierten Potentialausgleichsleitungen und Potentialausgleichsschaltern zwischen mindestens zwei Versorgungsspannungsknoten mit jeweils mindestens einer Verarbeitungseinheit, die geeignet sind für einen gesteuerten/schaltbaren Potentialausgleich durch Verschiebung kapazitiv gespeicherter Ladungsträger zwischen zwei oder mehreren Versorgungsspannungsknoten, von denen mindestens einer über eine oder mehrere variierbare und/oder abschaltbare Versorgungsspannungsquelle verfügt, Steuerung des Potentialausgleichs zwischen den Versorgungsspannungsknoten durch gezieltes und individuelles Öffnen und Schließen von ein oder mehreren Potentialausgleichsschaltern zu beliebigen Zeitpunkten ein oder mehrerer synchroner oder asynchroner Verarbeitungszyklen, Optimierung und/oder Absenkung des Energieverbrauchs oder Optimierung der Wärmeverteilung durch ein oder mehrmaliges gezieltes Schließen ein oder mehrerer Potentialausgleichsschaltern zu geeigneten Zeitpunkten, wobei für mindestens einen der beteiligten Versorgungsspannungsknoten zu einem zukünftigen Zeitpunkt eine Versorgungsspannungsanpassung in Richtung der sich durch Schließen der Potentialausgleichsschaltern ergebenden Versorgungsspannungsverschiebung vorgesehen ist.

2. Verfahren nach Anspruch 1, dadurch gekennzeichnet, dass die Versorgungsspannungsanpassung der Verarbeitungseinheiten nicht primär dem Ziel der Energieeinsparung oder der Optimierung der Wärmeverteilung dient sondern der Reduzierung elektrischer Feldstärken.

3. Verfahren nach einem der vorangehenden Ansprüche, dadurch gekennzeichnet, dass mehrere Versorgungsspannungsquellen mit einem Versorgungsspannungsknoten verbunden sein können.

4. Verfahren nach einem der vorangehenden Ansprüche, dadurch gekennzeichnet, dass einzelne Versorgungsspannungsknoten über keine eigene Versorgungsspannungsquelle verfügen und infolge ausschließlich über Potentialausgleichsleitungen zu anderen Versorgungsspannungsknoten versorgt werden.

5. Verfahren nach einem der vorangehenden Ansprüche, dadurch gekennzeichnet, dass ein unerwünschter Potentialausgleich zwischen Versorgungsspannungsquellen und Versorgungsspannungsknoten insbesondere zu Zeitpunkten des Potentialausgleichs über Potentialausgleichsleitungen und Potentialausgleichsschalter durch geeignete

Maßnahmen wie beispielsweise durch Schalter, Pass-Transistoren, Dioden, etc. unterbunden werden.

6. Verfahren nach einem der vorangehenden Ansprüche, dadurch gekennzeichnet, dass anstelle oder in Kombination einiger oder aller Verarbeitungseinheiten auch physikalische, chemische oder biologische Sensoren treten können.

7. Verfahren nach einem der vorangehenden Ansprüche, dadurch gekennzeichnet, dass anstelle oder in Kombination einiger oder aller Verarbeitungseinheiten auch Aktuatoren treten können.

8. Verfahren nach einem der vorangehenden Ansprüche, dadurch gekennzeichnet, dass das erfindungsgemäße Verfahren auf mikroelektromechanischen Systemen (MEMS) zum Einsatz kommt.

9. Verfahren nach einem der vorangehenden Ansprüche, dadurch gekennzeichnet, dass die Höhe der Versorgungsspannung an den Versorgungsspannungsknoten nicht von der geplanten oder tatsächlichen Auslastung der an den Versorgungsspannungsknoten befindlichen Verarbeitungseinheiten abhängt sondern von denjenigen Verarbeitungseinheiten, die unmittelbar oder mittelbar ausgangsseitig über Datenleitungen und gegebenenfalls Spannungswandlern verbunden sind.

10. Verfahren nach einem der vorangehenden Ansprüche, dadurch gekennzeichnet, dass die Höhe der Versorgungsspannung an den Versorgungsspannungsknoten nicht von der geplanten oder tatsächlichen Auslastung der an den Versorgungsspannungsknoten befindlichen Verarbeitungseinheiten abhängt sondern von denjenigen Verarbeitungseinheiten, die unmittelbar oder mittelbar eingangsseitig über Datenleitungen und gegebenenfalls Spannungswandlern verbunden sind.

11. Verfahren nach einem der vorangehenden Ansprüche, dadurch gekennzeichnet, dass die Schaltung auf CMOS-Technologie abgebildet und die Schalter als p-Kanal- und/oder n-Kanal-Transistoren und/oder als Transfer-Gatter (TG) implementiert werden.

12. Verfahren nach einem der vorangehenden Ansprüche, dadurch gekennzeichnet, dass die Schaltung auf organische Halbleiter-Technologie abgebildet wird.

13. Verfahren nach einem der vorangehenden Ansprüche, dadurch gekennzeichnet, dass die Schaltung auf Kohlenstoffnanoröhren-Technologie abgebildet wird.

14. Verfahren nach einem der vorangehenden Ansprüche, dadurch gekennzeichnet, dass die Schaltung auf Bipolar-Technologie abgebildet wird.

15. Verfahren nach einem der vorangehenden Ansprüche, dadurch gekennzeichnet, dass die Schaltung auf hybride Technologie abgebildet wird.

16. Verfahren nach einem der vorangehenden Ansprüche, dadurch gekennzeichnet, dass die Schaltung auf einem mikroelektromechanischem System (MEMS) realisiert wird, wobei die Potentialausgleichsschalter als mechanische Schalter (Aktoren) realisiert sein können.

17. Computerprogrammprodukt mit Programmiermitteln, die auf einem computerlesbaren Datenträger gespeichert sind, um ein Verfahren nach einem der Ansprüche 1 bis 16 durchzuführen, wenn das Computerprogrammprodukt auf einem Computer ausgeführt wird.

18. Verwendung des Verfahrens gemäß der vorangehenden Ansprüche in eingebetteten Systemen wie beispielsweise Sensornetzen, Automotive, Aviation, Robotik und/oder im Bereich pervasive/ubiquitous computing.

19. Verwendung des Verfahrens gemäß der Ansprüche 1–16 in Großrechnern, Servern, Rechnerfarmen, Datenbanken, Grid Computing.

20. Halbleitervorrichtung zur dynamischen Versorgungsspannungsanpassung ein oder mehrerer Verarbeitungseinheiten auf einem integrierten Schaltkreis (IC), gekennzeichnet durch Potentialausgleichsleitungen und Potentialausgleichsschaltern zwischen mindestens zwei Versorgungsspannungsknoten mit jeweils mindestens einer Verarbeitungseinheit, die geeignet sind für einen gesteuerten/schaltbaren Potentialausgleich durch Verschiebung kapazitiv gespeicherter Ladungsträger zwischen zwei oder mehreren Versorgungsspannungsknoten, von denen mindestens einer über eine oder mehrere variierbare und/oder abschaltbare Versorgungsspannungsquelle verfügt.

21. Halbleitervorrichtung nach Anspruch 20, dadurch gekennzeichnet, dass mehrere Versorgungsspannungsquellen mit einem Versorgungsspannungsknoten verbunden sein können.

22. Halbleitervorrichtung nach einem der vorangehenden Ansprüche, dadurch gekennzeichnet, dass einzelne Versorgungsspannungsknoten über keine eigene Versorgungsspannungsquelle verfügen und infolge ausschließlich über Potentialausgleichsleitungen zu anderen Versorgungsspannungsknoten versorgt werden.

23. Halbleitervorrichtung nach einem der vorangehenden Ansprüche, dadurch gekennzeichnet, dass ein unerwünschter Potentialausgleich zwischen Versorgungsspannungsquellen und Versorgungsspannungsknoten insbesondere zu Zeitpunkten des Potentialausgleichs über Potentialausgleichsleitungen und Potentialausgleichsschalter durch geeignete Maßnahmen wie beispielsweise durch Schalter, Pass-Transistoren, Dioden, etc. unterbunden werden.

24. Halbleitervorrichtung nach einem der vorangehenden Ansprüche, dadurch gekennzeichnet, dass anstelle oder in Kombination einiger oder aller Verarbeitungseinheiten auch physikalische, chemische oder biologische Sensoren treten können.

25. Halbleitervorrichtung nach einem der vorangehenden Ansprüche, gekennzeichnet dadurch, dass die Schaltung auf CMOS-Technologie abgebildet und die Schalter als p-Kanal- und/oder n-Kanal-Transistoren und/oder als Transfer-Gatter (TG) implementiert werden.

26. Halbleitervorrichtung nach einem der vorangehenden Ansprüche, dadurch gekennzeichnet, dass die Schaltung auf organische Halbleiter-Technologie abgebildet wird.

27. Halbleitervorrichtung nach einem der vorangehenden Ansprüche, dadurch gekennzeichnet, dass die Schaltung auf Kohlenstoffnanoröhren-Technologie abgebildet wird.

28. Halbleitervorrichtung nach einem der vorangehenden Ansprüche, dadurch gekennzeichnet, dass die Schaltung auf Bipolar-Technologie abgebildet wird.

29. Halbleitervorrichtung nach einem der vorangehenden Ansprüche, dadurch gekennzeichnet, dass die Schaltung auf hybride Technologie abgebildet wird.

Es folgen 3 Blatt Zeichnungen

Anhängende Zeichnungen

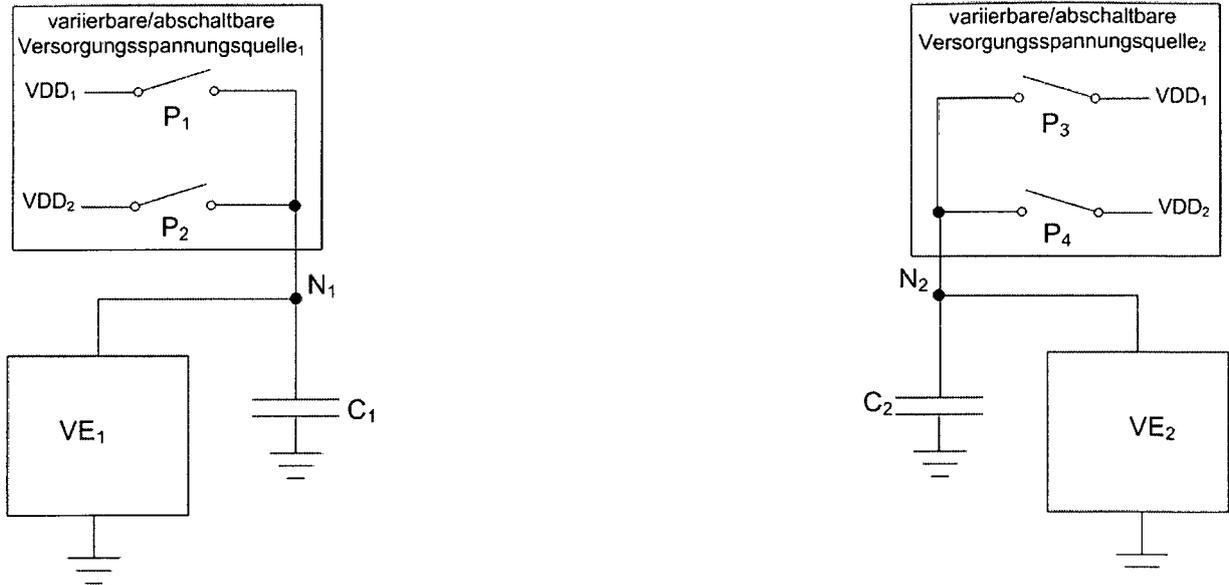


Abb. 1

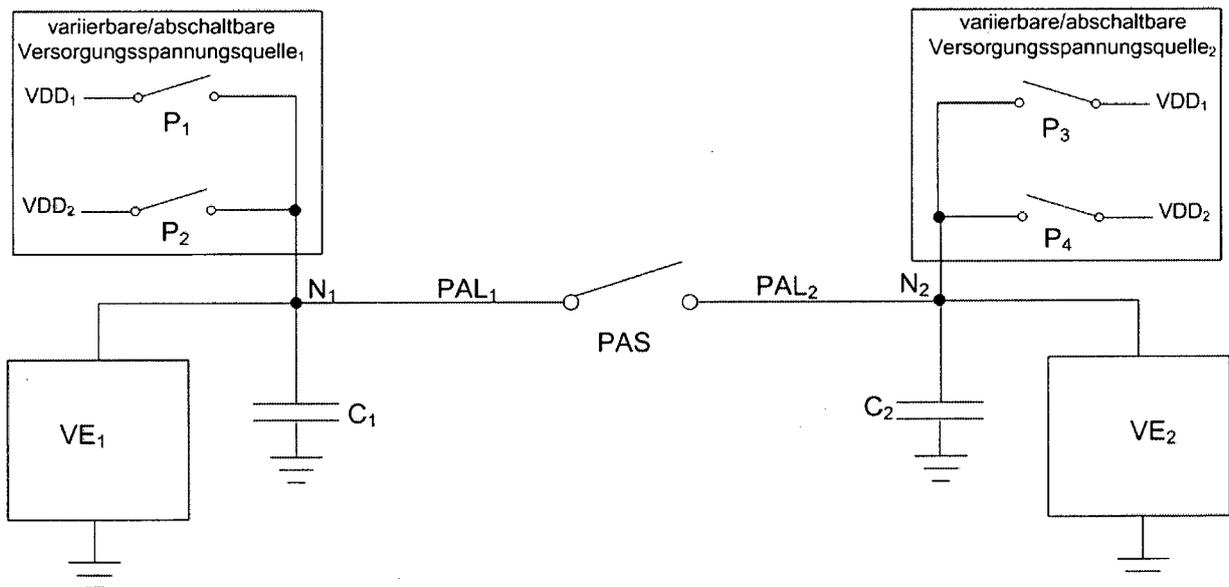


Abb. 2

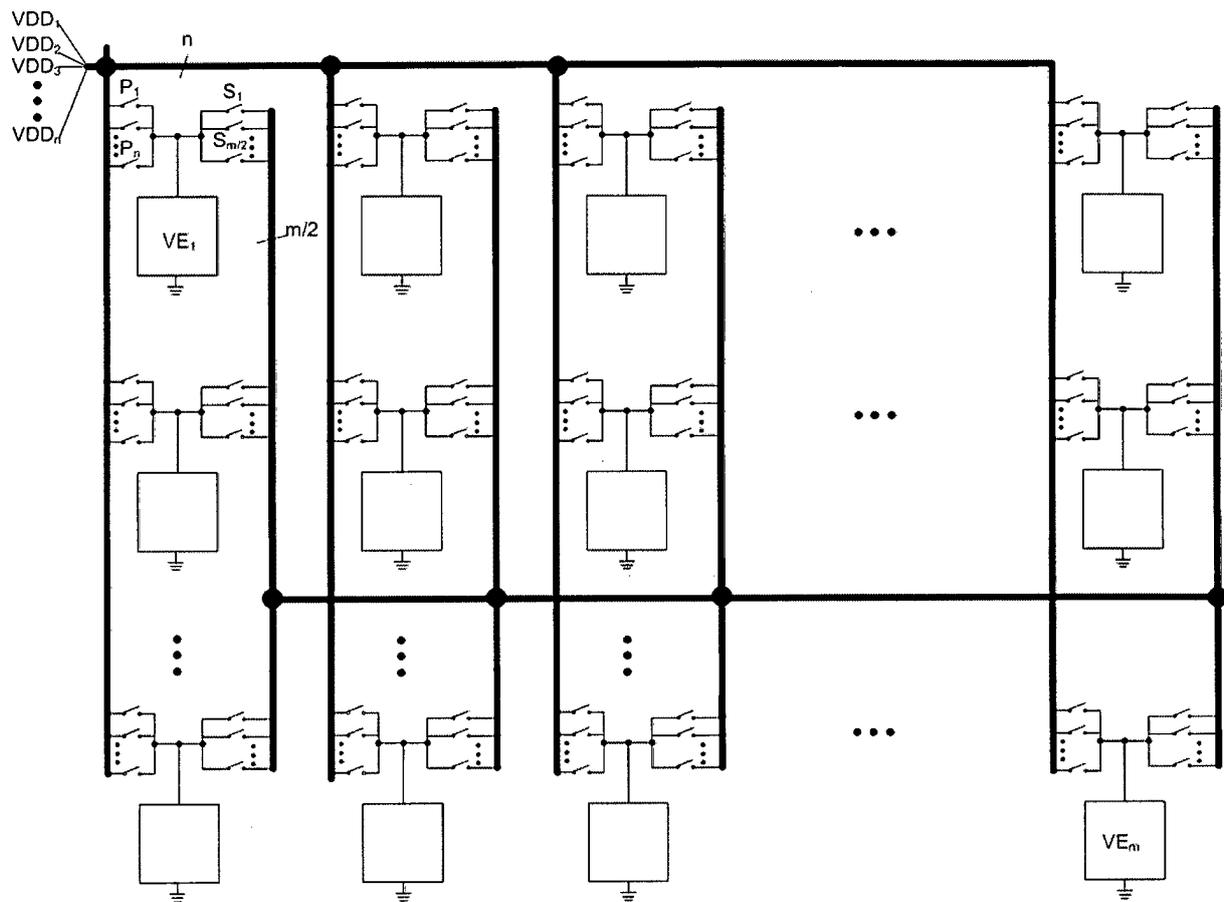


Abb. 3

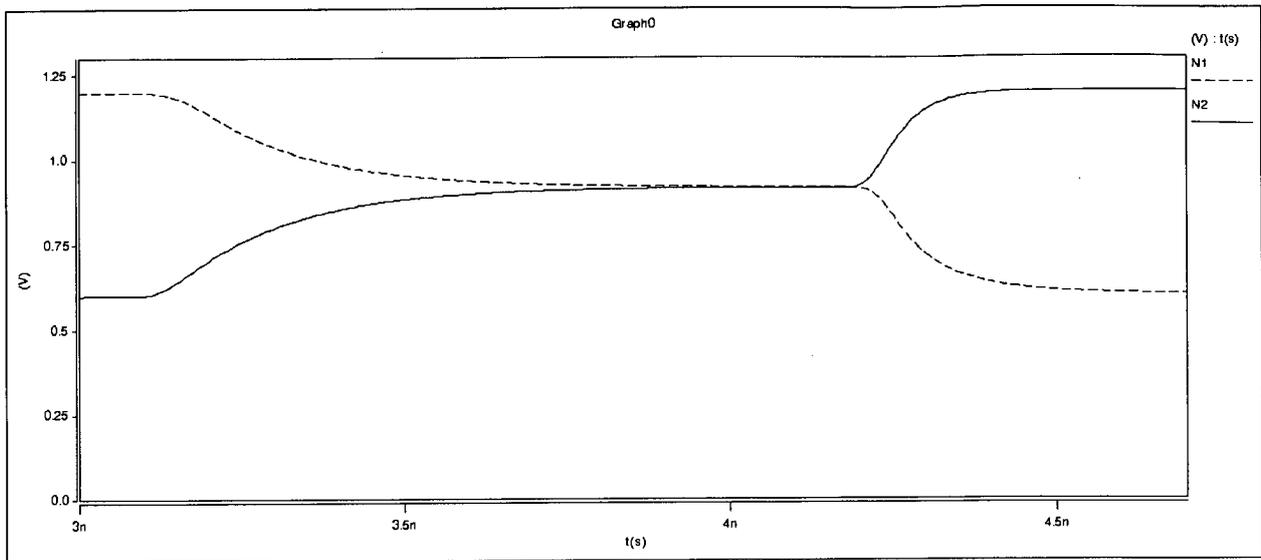


Abb. 4

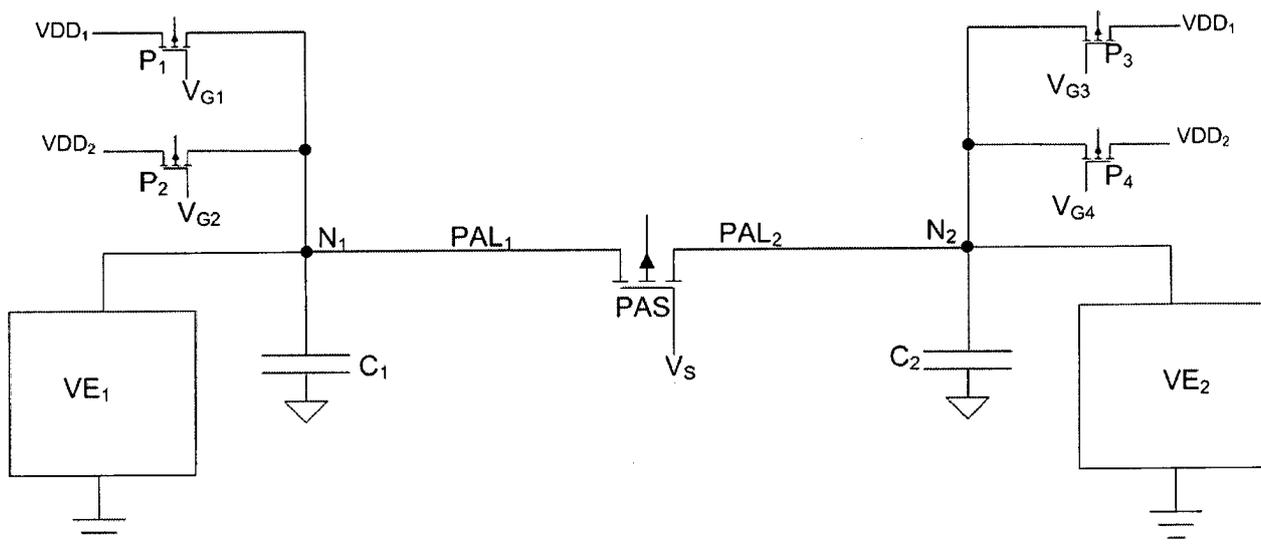


Abb. 5