

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4890661号
(P4890661)

(45) 発行日 平成24年3月7日(2012.3.7)

(24) 登録日 平成23年12月22日(2011.12.22)

(51) Int.Cl. F I
H03H 5/02 (2006.01) H03H 5/02

請求項の数 3 (全 17 頁)

<p>(21) 出願番号 特願2011-513262 (P2011-513262)</p> <p>(86) (22) 出願日 平成22年2月3日(2010.2.3)</p> <p>(86) 国際出願番号 PCT/JP2010/051478</p> <p>(87) 国際公開番号 W02010/131497</p> <p>(87) 国際公開日 平成22年11月18日(2010.11.18)</p> <p>審査請求日 平成23年4月27日(2011.4.27)</p> <p>(31) 優先権主張番号 特願2009-118568 (P2009-118568)</p> <p>(32) 優先日 平成21年5月15日(2009.5.15)</p> <p>(33) 優先権主張国 日本国(JP)</p> <p>早期審査対象出願</p>	<p>(73) 特許権者 509108320 マークデバイシス株式会社 神奈川県平塚市八重咲町19番23-306号</p> <p>(74) 代理人 110001025 特許業務法人藤村合同特許事務所</p> <p>(72) 発明者 平間 宏一 神奈川県平塚市八重咲町19番23-306号</p> <p>審査官 野元 久道</p> <p>(56) 参考文献 特開2002-521948(JP, A)</p> <p style="text-align: right;">最終頁に続く</p>
---	---

(54) 【発明の名称】 擬似共振型複合共振回路

(57) 【特許請求の範囲】

【請求項1】

入力端子と、

第1及び第2ポートを有しこれらのポートの各々に供給される交流信号にตอบสนองして共振する共振ユニットと、

前記入力端子に供給された交流信号に対して互いに異なる位相シフトを施し、当該位相シフト後の第1及び第2シフト信号の各々を前記第1ポート及び第2ポートに供給する位相シフト回路と、を含む複合共振回路であって、

前記共振ユニットは、前記第1及び第2ポートを形成する少なくとも4つの入力端子を有して、前記第1及び第2ポートを経て到来する前記第1及び第2シフト信号にตอบสนองして非ゼロリアクタンス下で擬似共振ピーク電流を生ずるインピーダンス回路であり、

前記インピーダンス回路は、環状に接続された複数のインピーダンス素子からなるループ回路であって前記複数のインピーダンス素子の少なくとも一つを各々が挟む複数の入力端子対である複数の入力ポートを有し、多相入力を受け入れる環状多相入力回路であることを特徴とする複合共振回路。

【請求項2】

入力端子と、

第1及び第2ポートを有しこれらのポートの各々に供給される交流信号にตอบสนองして共振する共振ユニットと、

前記入力端子に供給された交流信号に対して互いに異なる位相シフトを施し、当該位相

シフト後の第1及び第2シフト信号の各々を前記第1ポート及び第2ポートに供給する位相シフト回路と、を含む複合共振回路であって、

前記共振ユニットは、前記第1及び第2ポートを形成する少なくとも4つの入力端子を有して、前記第1及び第2ポートを経て到来する前記第1及び第2シフト信号にตอบสนองして非ゼロリアクタンス下で擬似共振ピーク電流を生ずるインピーダンス回路であり、

前記インピーダンス回路は、複数のインピーダンス素子の各々の一端が共通の基準端子に接続され且つ他端が複数の入力端子対である複数の入力ポートのそれぞれに接続され、多相入力を受け入れる放射状多相入力回路であることを特徴とする複合共振回路。

【請求項3】

入力端子と、

第1及び第2ポートを有しこれらのポートの各々に供給される交流信号にตอบสนองして共振する共振ユニットと、

前記入力端子に供給された交流信号に対して互いに異なる位相シフトを施し、当該位相シフト後の第1及び第2シフト信号の各々を前記第1ポート及び第2ポートに供給する位相シフト回路と、を含む複合共振回路であって、

前記共振ユニットは、前記第1及び第2ポートを形成する少なくとも4つの入力端子を有して、前記第1及び第2ポートを経て到来する前記第1及び第2シフト信号にตอบสนองして非ゼロリアクタンス下で擬似共振ピーク電流を生ずるインピーダンス回路であり、

前記インピーダンス回路は、

環状に接続された複数のインピーダンス素子からなるループ回路であって前記複数のインピーダンス素子の少なくとも一つを各々が挟む複数の入力端子対である複数の入力ポートを有し、多相入力を受け入れる環状多相入力回路と、

複数のインピーダンス素子の各々の一端が共通の基準端子に接続され且つ他端が前記複数の入力ポートのそれぞれに接続され、多相入力を受け入れる放射状多相入力回路と、を含み、

前記環状多相入力回路及び放射状多相入力回路は前記入力ポートを共通にすることを特徴とする複合共振回路。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、複合共振回路に関し、特に共振周波数を有する共振素子を用いなくとも、擬似共振ピーク電流が生じ且つ共振周波数が可変である複合共振回路に関する。

【背景技術】

【0002】

固有共振周波数を有する圧電振動子等の電子部品においては、その零位相周波数、すなわち共振周波数を変える手段として、直列LC共振回路や並列LC共振回路等の共振回路にリアクタンス素子を接続する方法が知られている。このように、共振回路の回路定数を変えない限り、共振周波数の範囲を任意に変化せしめることはできない。一方、特許文献1において、90°の位相差を持った4相の信号を入力するための4個の入力端子と、4相の信号を出力するための回路からなるRCポリフェーズ・フィルタが開示されている。このフィルタは、直列LC回路等の共振素子を用いずに、非共振素子を用いて、擬似共振ピーク電圧を生ずるものの、共振ピーク電圧自体を周波数に依存して変化させることはできない。

【0003】

すなわち、このような複合共振回路においては、共振素子又は非共振素子の回路定数を変えない限り、共振周波数の範囲を変化せしめることはできない。

【先行技術文献】

【特許文献】

【0004】

【特許文献1】特開2006-319115

10

20

30

40

50

【発明の概要】

【発明が解決しようとする課題】

【0005】

本発明は、共振周波数を有しない非共振素子を用い且つこの非共振素子の回路定数を変えなくとも、共振周波数が可変である複合共振回路を提供することを目的とする。

【課題を解決するための手段】

【0006】

本発明に係る複合共振回路は、入力端子と、第1及び第2ポートを有しこれらのポートの各々に供給される交流信号にตอบสนองして共振する共振ユニットと、前記入力端子に供給された交流信号に対して互いに異なる位相シフトを施し、当該位相シフト後の第1及び第2シフト信号の各々を前記第1ポート及び第2ポートに供給する位相シフト回路と、を含む複合共振回路であって、前記共振ユニットは、前記第1及び第2ポートを形成する少なくとも4つの入力端子を有して、前記第1及び第2ポートを経て到来する前記第1及び第2シフト信号にตอบสนองして非ゼロリアクタンス下で擬似共振ピーク電流を生ずるインピーダンス回路であることを特徴とする。

10

【0007】

かかる複合共振回路によれば、インピーダンス回路は第1及び第2シフト信号の位相シフト量に応じて擬似共振ピーク電流を生じ且つ擬似共振ピーク電流の共振周波数は交流信号の周波数に依存して広い周波数範囲にわたって可変である。したがって、共振周波数を有しない非共振素子の回路定数を変えなくとも、共振周波数を可変となすことができる。

20

【図面の簡単な説明】

【0008】

【図1】図1は、本発明の第1実施例の複合共振回路の回路図である。

【図2】図2は、図1に示した複合共振回路のシミュレーション結果のグラフである。

【図3】図3は、本発明の第2実施例の複合共振回路の回路図である。

【図4】図4は、図2に示した複合共振回路のシミュレーション結果のグラフである。

【図5】図5は、本発明の第3実施例の複合共振回路の回路図である。

【図6】図6は、図3に示した複合共振回路のシミュレーション結果のグラフである。

【図7】図7は、本発明の実施例1から3に係る環状多相入力回路の回路図である。

【図8】図8は、本発明の第4実施例の複合共振回路の回路図である。

30

【図9】図9は、図8に示した複合共振回路のシミュレーション結果のグラフである。

【図10】図10は、本発明の第5実施例の複合共振回路の回路図である。

【図11】図11は、図10に示した複合共振回路のシミュレーション結果のグラフである。

【符号の説明】

【0009】

1 複合共振回路

3 入力端子

4 第1位相制御回路

5 第2位相制御回路

6 共振回路

40

【発明を実施するための形態】

【0010】

【実施例1】

【0011】

図1に本発明の複合共振回路に係る実施例1を示す。図1に示すように、複合共振回路1は、入力端子3と、第1及び第2ポートの入力端子TR11、TR12端子及び入力端子TR21、TR22を有しこれらのポートの各々に供給される交流信号にตอบสนองして共振する共振回路6と、入力端子3に供給された交流信号に対して互いに異なる位相シフトを施し、当該位相シフト後の第1及び第2シフト信号の各々を第1ポートの端子及び第2ポートの端子に供

50

給する第1及び第2の位相制御回路4及び5と、を含む。前記共振回路6は、前記第1及び第2ポートを形成する4つの入力端子TR11及びTR12とTR21及びTR22を有して、前記第1及び第2ポートを経て到来する前記第1及び第2シフト信号に応答して非ゼロリアクタンス下で疑似共振ピーク電流を生ずるインピーダンス回路である。

【0012】

図1に示した複合共振回路1の各構成要素についてさらに詳細に説明する。図1の複合共振回路1の入力端子3は、標準信号発生器SG(図示せず)に接続されており、出力が一定に維持され且つ周波数 f が連続的に掃引される入力信号が複合共振回路1の入力端子3に印加される。入力信号は第1の位相制御回路4の入力端子T1及び第2の位相制御回路5の入力端子T2にそれぞれ供給される。

10

【0013】

第1の位相制御回路4は、入力端子T1及び位相制御出力端子TD11、TD12を有する。入力端子T1は入力端子3に接続され、位相制御出力端子TD11は共振回路6のTR11に接続され、位相制御出力端子TD12は共振回路6のTR12に接続されている。

【0014】

第1の位相制御回路4は、入力端子T1から入力信号を入力する。第1の位相制御回路4は、入力端子T1に印加される入力信号の位相を θ_1 だけシフトさせ、且つ θ_1 だけ位相がシフトされた信号を位相制御出力端子TD11からTR11に出力する。第1の位相制御回路4は、入力端子T1に印加される入力信号の位相を $\theta_1 + 180^\circ$ だけシフトさせ、且つ $\theta_1 + 180^\circ$ だけ位相がシフトされた信号を位相制御出力端子TD12からTR12に出力する。

20

【0015】

第2の位相制御回路5は、入力端子T2及び位相制御出力端子TD21、TD22を有する。入力端子T2は入力端子3に接続され、位相制御出力端子TD21は共振回路6のTR21に接続され、位相制御出力端子TD22は共振回路6のTR22に接続されている。

第2の位相制御回路5は、入力端子T2から入力信号を入力する。第2の位相制御回路5は、入力端子T2に印加される入力信号の位相を θ_2 だけシフトさせ、且つ θ_2 だけ位相がシフトされた信号を位相制御出力端子TD21からTR21に出力する。第2の位相制御回路5は、入力端子T2に印加される入力信号の位相を $\theta_2 + 180^\circ$ だけシフトさせ、且つ $\theta_2 + 180^\circ$ だけ位相がシフトされた信号を位相制御出力端子TD22からTR22に出力する。

30

【0016】

ここで、第1の位相制御回路4及び第2の位相制御回路5の位相シフトについて説明する。第1の位相制御回路4は、標準信号発生器SGから発せられる周波数 f の入力信号の位相に対して、2つの位相制御端子における位相差が等しくなるように θ_1 なる位相をシフトさせる。従って、位相制御出力端子TD11から出力される信号の位相は、入力信号に対して θ_1 だけ位相シフトされており、位相制御出力端子TD12から出力される信号の位相は、入力信号に対して $\theta_1 + 180^\circ$ だけ位相シフトされる。第2の位相制御回路5は、標準信号発生器SGから発せられる周波数 f の入力信号の位相に対して、2つの位相制御端子における位相差が等しくなるように θ_2 なる位相をシフトさせる。従って、位相制御出力端子TD21から出力される信号の位相は、入力信号に対して θ_2 だけ位相シフトされており、位相制御出力端子TD22から出力される信号の位相は、入力信号に対して $\theta_2 + 180^\circ$ だけ位相シフトされる。

40

【0017】

一方、共振回路6の第1のポートの端子TR11には入力信号に対して θ_1 だけ位相シフトされた信号が印加され、第2のポートの端子TR21には入力信号に対して θ_2 だけ位相シフトされた信号が印加される。両者の位相差は、 $(\theta_1 - \theta_2)$ となる。共振回路6の第1のポートの端子TR12には入力信号に対して $\theta_1 + 180^\circ$ だけ位相シフトさ

50

れた信号が印加され、第2のポートの端子TR22には入力信号に対して $\theta_2 + 180^\circ$ だけ位相シフトされた信号が印加される。両者の位相差は、 $(\theta_1 - \theta_2)$ となる。このように、共振回路6の第1のポートの端子TR11及び第2のポートの端子TR12に供給される信号の位相差と、第1のポートの端子TR12及び第2のポートの端子TR22に供給される信号の位相差とは、共に $(\theta_1 - \theta_2)$ となる。この位相差 $(\theta_1 - \theta_2)$ について、第1のポートの位相 θ_1 を基準にとった位相差 $(\theta_2 - \theta_1)$ を制御位相量と呼び、 $(\theta_2 - \theta_1)$ 、或いは θ で表す。

【0018】

次に、図1に示す共振回路6について説明する。共振回路6は、第1のポートの端子TR11及びTR12と、第2のポートの端子TR21及びTR22と、を有する。共振回路6は、端子TR11と端子TR21との間に接続されたZ21（コンデンサ）と、端子TR12と端子TR22との間に接続されたZ22（コンデンサ）と、端子TR11と端子TR22との間に接続されたZ31（抵抗器）と、端子TR12と端子TR21との間に接続されたZ32（抵抗器）と、を含む。共振回路6は、端子TR11から入力信号に対して θ_1 だけ位相シフトされた信号を入力し、端子TR12から入力信号に対して $\theta_1 + 180^\circ$ だけ位相シフトされた信号を入力し、端子TR21から入力信号に対して θ_2 だけ位相シフトされた信号を入力し、端子TR22から入力信号に対して $\theta_2 + 180^\circ$ だけ位相シフトされた信号を入力する。共振回路6は、これら第1ポート及び第2ポートを介して供給されるシフト信号にตอบสนองして、非ゼロリアクタンス下で擬似共振ピーク電流を生ずる。

【0019】

次に実施例1に係る複合共振回路1の効果について、図2に示すシミュレーション結果を用いて説明する。図2に示すシミュレーションは、Z21（コンデンサ）の容量値を15.91549431（pF）と、Z22（コンデンサ）の容量値を15.91549431（pF）と、Z31（抵抗器）の抵抗値を1000（ Ω ）と、Z32（抵抗器）の抵抗値を1000（ Ω ）と設定して行った。また、共振回路6に接続されている第1のポート側の第1の位相制御回路4の内部抵抗R1を1000（ Ω ）と、第2のポート側の第2の位相制御回路5の内部抵抗R2を1000（ Ω ）と設定して行なった。

【0020】

図2は図1に示した複合共振回路の数値シミュレーション結果を示している。横軸は入力信号の周波数（Hz）であり、範囲は100kHzから1GHzまでであり、目盛は対数目盛となっている。縦軸は、共振回路6の第1のポートの端子TR11に流れ込む電流の絶対値 $|I|$ である。この端子TR11に流れ込む電流の絶対値が最大値を示す。この最大値を示す周波数をピーク周波数（ f_m ）と称する。このピーク周波数における周波数を共振周波数と称し、且つこの共振周波数において流れる電流を擬似共振ピーク電流と称する。

【0021】

図2に示すように、 $(\theta_2 - \theta_1)$ が 0° の場合は、 $|I|$ は周波数に依存せずにはほぼ一定であるものの、 $(\theta_2 - \theta_1)$ が増大するにつれて $|I|$ は周波数依存性が增大しているのが分かる。周波数100kHzにおいては、 $(\theta_2 - \theta_1)$ が増大するにつれて、電流値 $|I|$ の立ち上がりが減少しているものの、周波数100MHz付近においては $(\theta_2 - \theta_1)$ が増大するにつれて、電流値 $|I|$ が増大していることが分かる。すなわち、 $(\theta_2 - \theta_1)$ が増大するにつれて周波数に対する $|I|$ の対称性が低減されるものの、 $|I|$ のピーク値が増大し且つ $|I|$ のピーク値が高周波数側にシフトすることが分かる。このことは、複合共振回路1に含まれる共振回路6が共振素子を有しなくとも、 $(\theta_2 - \theta_1)$ を変化させることによって、擬似共振ピーク電流を生成することができること、及び擬似共振ピーク電流を広い周波数にわたって変化させることができることが分かる。すなわち、共振周波数を変化させることができる。

【実施例2】

【0022】

次に本発明に係る複合共振回路について図3及び図4を用いて説明する。図3に示した

複合共振回路 1 の各構成要素についてさらに詳細に説明する。図 3 の複合共振回路 1 の入力端子 3 は、図 1 と同様に標準信号発生器 S G (図示せず) に接続されており、出力が一定に維持され且つ周波数 f が連続的に掃引される入力信号が複合共振回路 1 の入力端子 3 に印加される。入力信号は第 1 の位相制御回路 4 の入力端子 T 1 及び第 2 の位相制御回路 5 の入力端子 T 2 にそれぞれ供給される。

【 0 0 2 3 】

第 1 の位相制御回路 4 は、入力端子 T 1 及び位相制御出力端子 T D 1 1、T D 1 2、T D 1 3、T D 1 4 を有する。入力端子 T 1 は入力端子 3 に接続され、位相制御出力端子 T D 1 1 は共振回路 6 の T R 1 1 に接続され、位相制御出力端子 T D 1 2 は共振回路 6 の T R 1 2 に接続され、位相制御出力端子 T D 1 3 は共振回路 6 の T R 1 3 に接続され、位相制御出力端子 T D 1 4 は共振回路 6 の T R 1 4 に接続されている。第 1 の位相制御回路 4 は、入力端子 T 1 から入力信号を入力する。第 1 の位相制御回路 4 は、入力端子 T 1 に印加される入力信号の位相を θ_1 だけシフトさせ、且つ θ_1 だけ位相がシフトされた信号を位相制御出力端子 T D 1 1 から T R 1 1 に出力する。第 1 の位相制御回路 4 は、入力端子 T 1 に印加される入力信号の位相を $\theta_1 + 90^\circ$ だけシフトさせ、且つ $\theta_1 + 90^\circ$ だけ位相がシフトされた信号を位相制御出力端子 T D 1 2 から T R 1 2 に出力する。第 1 の位相制御回路 4 は、入力端子 T 1 に印加される入力信号の位相を $\theta_1 + 180^\circ$ だけシフトさせ、且つ $\theta_1 + 180^\circ$ だけ位相がシフトされた信号を位相制御出力端子 T D 1 3 から T R 1 3 に出力する。第 1 の位相制御回路 4 は、入力端子 T 1 に印加される入力信号の位相を $\theta_1 + 270^\circ$ だけシフトさせ、且つ $\theta_1 + 270^\circ$ だけ位相がシフトされた信号を位相制御出力端子 T D 1 4 から T R 1 4 に出力する。

【 0 0 2 4 】

第 2 の位相制御回路 5 は、入力端子 T 2 及び位相制御出力端子 T D 2 1、T D 2 2、T D 2 3 及び T D 2 4 を有する。入力端子 T 2 は入力端子 3 に接続され、位相制御出力端子 T D 2 1 は共振回路 6 の T R 2 1 に接続され、位相制御出力端子 T D 2 2 は共振回路 6 の T R 2 2 に接続され、位相制御出力端子 T D 2 3 は共振回路 6 の T R 2 3 に接続され、位相制御出力端子 T D 2 4 は共振回路 6 の T R 2 4 に接続されている。

【 0 0 2 5 】

第 2 の位相制御回路 5 は、入力端子 T 2 から入力信号を入力する。第 2 の位相制御回路 5 は、入力端子 T 2 に印加される入力信号の位相を θ_2 だけシフトさせ、且つ θ_2 だけ位相がシフトされた信号を位相制御出力端子 T D 2 1 から T R 2 1 に出力する。第 2 の位相制御回路 5 は、入力端子 T 2 に印加される入力信号の位相を $\theta_2 + 90^\circ$ だけシフトさせ、且つ $\theta_2 + 90^\circ$ だけ位相がシフトされた信号を位相制御出力端子 T D 2 2 から T R 2 2 に出力する。第 2 の位相制御回路 5 は、入力端子 T 2 に印加される入力信号の位相を $\theta_2 + 180^\circ$ だけシフトさせ、且つ $\theta_2 + 180^\circ$ だけ位相がシフトされた信号を位相制御出力端子 T D 2 3 から T R 2 3 に出力する。第 2 の位相制御回路 5 は、入力端子 T 2 に印加される入力信号の位相を $\theta_2 + 270^\circ$ だけシフトさせ、且つ $\theta_2 + 270^\circ$ だけ位相がシフトされた信号を位相制御出力端子 T D 2 4 から T R 2 4 に出力する。

【 0 0 2 6 】

ここで、第 1 の位相制御回路 4 及び第 2 の位相制御回路 5 の位相シフト量について説明する。第 1 の位相制御回路 4 は、標準信号発生器 S G から発せられる周波数 f の入力信号の位相に対して、4 つの位相制御端子における位相差が互いに等しくなるように θ_1 なる位相をシフトさせる。従って、位相制御出力端子 T D 1 1 から出力される信号の位相は、入力信号に対して θ_1 だけ位相シフトされ、位相制御出力端子 T D 1 2 から出力される信号の位相は、入力信号に対して $\theta_1 + 90^\circ$ だけ位相シフトされ、位相制御出力端子 T D 1 3 から出力される信号の位相は、入力信号に対して $\theta_1 + 180^\circ$ だけ位相シフトされ、位相制御出力端子 T D 1 4 から出力される信号の位相は、入力信号に対して $\theta_1 + 270^\circ$ だけ位相シフトされている。第 2 の位相制御回路 5 は、標準信号発生器 S G から発せられる周波数 f の入力信号の位相に対して、4 つの位相制御端子における位相差が互いに等しくなるように θ_2 なる位相をシフトさせる。従って、位相制御出力端子 T D 2 1 から

10

20

30

40

50

出力される信号の位相は、入力信号に対して θ_2 だけ位相シフトされており、位相制御出力端子 T D 2 2 から出力される信号の位相は、入力信号に対して $\theta_2 + 90^\circ$ だけ位相シフトされており、位相制御出力端子 T D 2 3 から出力される信号の位相は、入力信号に対して $\theta_2 + 180^\circ$ だけ位相シフトされており、位相制御出力端子 T D 2 4 から出力される信号の位相は、入力信号に対して $\theta_2 + 270^\circ$ だけ位相シフトされている。

【 0 0 2 7 】

一方、共振回路 6 の第 1 のポートの端子 T R 1 1 には入力信号に対して θ_1 だけ位相シフトされた信号が印加され、第 2 のポートの端子 T R 2 1 には入力信号に対して θ_2 だけ位相シフトされた信号が印加される。両者の位相差は、 $(\theta_1 - \theta_2)$ となる。共振回路 6 の第 1 のポートの端子 T R 1 2 には入力信号に対して $\theta_1 + 90^\circ$ だけ位相シフトされた信号が印加され、第 2 のポートの端子 T R 2 2 には入力信号に対して $\theta_2 + 90^\circ$ だけ位相シフトされた信号が印加される。両者の位相差は、 $(\theta_1 - \theta_2)$ となる。共振回路 6 の第 1 のポートの端子 T R 1 3 には入力信号に対して $\theta_1 + 180^\circ$ だけ位相シフトされた信号が印加され、第 2 のポートの端子 T R 2 3 には入力信号に対して $\theta_2 + 180^\circ$ だけ位相シフトされた信号が印加される。両者の位相差は、 $(\theta_1 - \theta_2)$ となる。共振回路 6 の第 1 のポートの端子 T R 1 4 には入力信号に対して $\theta_1 + 270^\circ$ だけ位相シフトされた信号が印加され、第 2 のポートの端子 T R 2 4 には入力信号に対して $\theta_2 + 270^\circ$ だけ位相シフトされた信号が印加される。両者の位相差は、 $(\theta_1 - \theta_2)$ となる。

【 0 0 2 8 】

このように、共振回路 6 の第 1 のポートの端子 T R 1 1 及び第 2 のポートの端子 T R 2 1 に供給される信号の位相差と、第 1 のポートの端子 T R 1 2 及び第 2 のポートの端子 T R 2 2 に供給される信号の位相差と、第 1 のポートの端子 T R 1 3 及び第 2 のポートの端子 T R 2 3 に供給される信号の位相差と、第 1 のポートの端子 T R 1 4 及び第 2 のポートの端子 T R 2 4 に供給される信号の位相差と、は共に $(\theta_1 - \theta_2)$ である。この位相差 $(\theta_1 - \theta_2)$ について、第 1 のポートの位相 θ_1 を基準にとった位相差 $(\theta_2 - \theta_1)$ は、既に述べたように制御位相量と呼び、 θ で表す。

【 0 0 2 9 】

次に、図 3 に示す共振回路 6 について説明する。共振回路 6 は、第 1 のポートの端子 T R 1 1、T R 1 2、T R 1 3、及び T R 1 4 と、第 2 のポートの端子 T R 2 1、T R 2 2、T R 2 3、及び T R 2 4 と、を有する。共振回路 6 は、端子 T R 1 1 と端子 T R 2 1 との間に接続された Z 3 1 (コンデンサ) と、端子 T R 1 2 と端子 T R 2 2 との間に接続された Z 3 2 (コンデンサ) と、端子 T R 1 3 と端子 T R 2 3 との間に接続された Z 3 3 (コンデンサ) と、端子 T R 1 4 と端子 T R 2 4 との間に接続された Z 3 4 (コンデンサ) と、端子 T R 2 1 と端子 T R 1 2 との間に接続された Z 4 1 (抵抗器) と、端子 T R 2 2 と端子 T R 1 3 との間に接続された Z 4 2 (抵抗器) と、端子 T R 2 3 と端子 T R 1 4 との間に接続された Z 4 3 (抵抗器) と、端子 T R 2 4 と端子 T R 1 1 との間に接続された Z 4 4 (抵抗器) と、を含む。

【 0 0 3 0 】

共振回路 6 は、端子 T R 1 1 から入力信号に対して θ_1 だけ位相シフトされた信号を入力し、端子 T R 1 2 から入力信号に対して $\theta_1 + 90^\circ$ だけ位相シフトされた信号を入力し、端子 T R 1 3 から入力信号に対して $\theta_1 + 180^\circ$ だけ位相シフトされた信号を入力し、端子 T R 1 4 から入力信号に対して $\theta_1 + 270^\circ$ だけ位相シフトされた信号を入力し、端子 T R 2 1 から入力信号に対して θ_2 だけ位相シフトされた信号を入力し、端子 T R 2 2 から入力信号に対して $\theta_2 + 90^\circ$ だけ位相シフトされた信号を入力する。端子 T R 2 3 から入力信号に対して $\theta_2 + 180^\circ$ だけ位相シフトされた信号を入力し、端子 T R 2 4 から入力信号に対して $\theta_2 + 270^\circ$ だけ位相シフトされた信号を入力する。共振回路 6 は、これら第 1 ポート及び第 2 ポートを介して供給される位相シフトされた信号に応答して、非ゼロリアクタンス下で擬似共振ピーク電圧を生ずる。

【 0 0 3 1 】

次に実施例 2 に係る複合共振回路 1 の効果について、図 4 に示すシミュレーション結果

10

20

30

40

50

を用いて説明する。図4に示すシミュレーションは、Z31(コンデンサ)の容量値を15.91549431(pF)と、Z32(コンデンサ)の容量値を15.91549431(pF)と、Z33(コンデンサ)の容量値を15.91549431(pF)と、Z34(コンデンサ)の容量値を15.91549431(pF)と、Z41(抵抗器)の抵抗値を1000()と、Z42(抵抗器)の抵抗値を1000()とZ43(抵抗器)の抵抗値を1000()と、Z44(抵抗器)の抵抗値を1000()と設定して行った。また、共振回路6に接続されている第1のポート側の第1の位相制御回路4の内部抵抗R1を707.1()と、第2のポート側の第2の位相制御回路5の内部抵抗R2を707.1()と設定して行なった。

【0032】

図4は図3に示した複合共振回路の数値シミュレーション結果を示している。横軸は入力信号の周波数(Hz)であり、範囲は100kHzから1GHzまでであり、目盛は対数目盛となっている。縦軸は、共振回路6の第1のポートの端子TR11に流れ込む電流の絶対値 $|I|$ である。端子TR11に流れ込む電流の絶対値が最大値を示す。

【0033】

図4に示すように、 $(\theta_2 - \theta_1)$ が 0° の場合は、 $|I|$ は10MHz付近に対して対称的なピークとなっていることが分かる。 $(\theta_2 - \theta_1)$ が増大するにつれて、 $|I|$ のピーク値は増大し且つ低周波数側にシフトしていることが分かる。また、 $(\theta_2 - \theta_1)$ が増大するにつれて、 $|I|$ のピークの半値幅が増大して、ピークの立ち上がり値が増大していることが分かる。このことは、複合共振回路1に含まれる共振回路6が共振素子等を有しなくとも、擬似共振ピーク電流を生成することができ、 $(\theta_2 - \theta_1)$ を変化させることによって、擬似共振ピーク電流を広い周波数範囲にわたって変化させることができることが分かる。

【実施例3】

【0034】

図5に示した複合共振回路1の各構成要素についてさらに詳細に説明する。図5の複合共振回路1の入力端子3は、図1と同様に標準信号発生器SG(図示せず)に接続されており、出力が一定に維持され且つ周波数 f が連続的に掃引される入力信号が複合共振回路1の入力端子3に印加される。入力信号は第1の位相制御回路4の入力端子T1及び第2の位相制御回路5の入力端子T2にそれぞれ供給される。

【0035】

図5に示した実施例3に係る第1の位相制御回路4及び第2の位相制御回路5の機能等は、図4に示す実施例に係るものと同様であり、図5に示す共振回路6の第1のポートと第2のポートに供給される位相シフトされた信号の位相関係も同様であるので、詳細な説明は省略する。

【0036】

次に、図5に示す共振回路6について説明する。共振回路6は、第1のポートの端子TR11、TR12、TR13、及びTR14と、第2のポートの端子TR21、TR22、TR23、及びTR24と、を有する。共振回路6は、端子TR11と端子TR21との間に接続されたZ31(コンデンサ)と、端子TR12と端子TR22との間に接続されたZ32(コンデンサ)と、端子TR13と端子TR23との間に接続されたZ33(コンデンサ)と、端子TR14と端子TR24との間に接続されたZ34(コンデンサ)と、端子TR21と端子TR12との間に接続されたZ41(コイル)と、端子TR22と端子TR13との間に接続されたZ42(コイル)と、端子TR23と端子TR14との間に接続されたZ43(コイル)と、端子TR24と端子TR11との間に接続されたZ44(コイル)と、を含む。

【0037】

共振回路6は、端子TR11から入力信号に対して θ_1 だけ位相シフトされた信号を入力し、端子TR12から入力信号に対して $\theta_1 + 90^\circ$ だけ位相シフトされた信号を入力し、端子TR13から入力信号に対して $\theta_1 + 180^\circ$ だけ位相シフトされた信号を入力

10

20

30

40

50

し、端子TR14から入力信号に対して $\theta_1 + 270^\circ$ だけ位相シフトされた信号を入力し、端子TR21から入力信号に対して θ_2 だけ位相シフトされた信号を入力し、端子TR22から入力信号に対して $\theta_2 + 90^\circ$ だけ位相シフトされた信号を入力する。端子TR23から入力信号に対して $\theta_2 + 180^\circ$ だけ位相シフトされた信号を入力し、端子TR24から入力信号に対して $\theta_2 + 270^\circ$ だけ位相シフトされた信号を入力する。共振回路6は、これら第1ポート及び第2ポートを介して供給されるシフト信号にตอบสนองして、非ゼロリアクタンス下で擬似共振ピーク電圧を生ずる。

【0038】

次に実施例3に係る複合共振回路1の効果について、図6に示すシミュレーション結果を用いて説明する。図6に示すシミュレーションは、Z31(コンデンサ)の容量値を15.91549431(pF)と、Z32(コンデンサ)の容量値を15.91549431(pF)と、Z33(コンデンサ)の容量値を15.91549431(pF)と、Z34(コンデンサ)の容量値を15.91549431(pF)と、Z41(コイル)のインダクタンス値を15.91549431(μ H)と、Z42(コイル)のインダクタンス値を15.91549431(μ H)と、Z43(コイル)のインダクタンス値を15.91549431(μ H)と、Z44(コイル)のインダクタンス値を15.91549431(μ H)と設定して行った。また、共振回路6に接続されている第1のポート側の第1の位相制御回路4の内部抵抗R1を1000(Ω)と、第2のポート側の第2の位相制御回路5の内部抵抗R2を1000(Ω)と設定して行なった。

【0039】

図6は図5に示した複合共振回路の数値シミュレーション結果を示している。横軸は入力信号の周波数(Hz)であり、その範囲は100kHzから1GHzまでであり、その目盛は対数目盛となっている。縦軸は、共振回路6の第1のポートの端子TR11及び、第2のポートの端子TR21に流れ込む電流の絶対値 $|I|$ である。図6中の太線は、共振回路6の第1のポートの端子TR11に流れ込む電流の絶対値 $|I|$ である。第1のポートの端子TR11に流れ込む電流の絶対値が最大値を示す。

【0040】

図6に示すように、 $(\theta_2 - \theta_1)$ が 0° の場合は、 $|I|$ は10MHz付近に対して対称的なピークとなっていることが分かる。 $(\theta_2 - \theta_1)$ が増大するにつれて、 $|I|$ のピーク値が高周波数側にシフトしていることが分かる。このことは、複合共振回路1に含まれる共振回路6が共振素子等を有しなくとも、擬似共振ピーク電流を生成することができ、 $(\theta_2 - \theta_1)$ を変化させることによって、擬似共振ピーク電流を広い範囲にわたって変化させることができることが分かる。

【0041】

実施例1から3に係る複合共振回路内の共振回路が、環状多相入力回路であることを、図7を用いて説明する。図7に示す回路図は、図3に示した実施例2にかかる共振回路6及び図5に示した実施例3にかかる共振回路6の展開図を示している。共振回路6に着目すると、Z31 Z41 Z32 Z42 Z33 Z43 Z34 Z44 Z31と非共振2端子回路Z3n及びZ4n(n=1から4)が環状に接続されているので、共振回路6は環状のインピーダンス回路である。

【0042】

共振回路6は環状多相入力回路である。ここで、環状多相入力回路とは、環状に接続された複数のインピーダンス素子からなるループ回路であって、複数のインピーダンス素子の少なくとも一つを各々が挟む複数の入力端子対である複数の入力ポートを有し、多相入力を受け入れ可能な回路である。

【0043】

第1のポートの4つの端子TR11、TR12、TR13、TR14に供給される信号について説明すると、TR11とTR12間、TR12とTR13間、TR13とTR14間、TR14とTR11間の位相差は、ともに、 $360^\circ/m$ となっている。mは相数であり、図7に示した場合は、 $m=4$ である。したがって、第1のポートの隣接する4つ

10

20

30

40

50

の端子間の位相差は、 90° である。第2のポートの隣接する4つの端子間の位相差も、ともに 90° である。

【0044】

ここで、非共振2端子回路 Z_{3n} 及び Z_{4n} ($n=1$ から 4)を第1及び第2のポートからの信号の位相差に応じて分類する。

【0045】

第1のポート端子 TR_{11} に供給される信号の位相は、入力信号に対して θ_1 であり、第2のポート端子 TR_{21} に供給される信号の位相は θ_2 である。両端子の位相差は $(\theta_1 - \theta_2)$ である。同様に、 TR_{12} と TR_{22} 、 TR_{13} と TR_{23} 、 TR_{14} と TR_{24} に供給される信号の位相差は $(\theta_1 - \theta_2)$ となっている。このように、第1のポート端子と第2のポート端子間の位相差が $(\theta_1 - \theta_2)$ である TR_{11} と TR_{21} との間、 TR_{12} と TR_{22} との間、 TR_{13} と TR_{23} との間、 TR_{14} と TR_{24} との間と、に接続されている2端子回路 Z_{31} 、 Z_{32} 、 Z_{33} 、 Z_{34} を非共振相内2端子回路と称する。

10

【0046】

一方、 TR_{11} と TR_{24} との間の位相差は、 $\theta_1 - \theta_2 + 90^\circ$ 、 TR_{12} と TR_{21} との間の位相差は、 $\theta_1 - \theta_2 + 90^\circ$ 、 TR_{13} と TR_{22} との間の位相差は、 $\theta_1 - \theta_2 + 90^\circ$ 、 TR_{14} と TR_{23} との間の位相差は、 $\theta_1 - \theta_2 + 90^\circ$ 、 TR_{11} と TR_{24} との間の位相差は、 $\theta_1 - \theta_2 + 90^\circ$ となっている。このように、第1のポート端子と第2のポート端子間の位相差 $(\theta_1 - \theta_2 + 90^\circ)$ である TR_{12} と TR_{21} との間、 TR_{13} と TR_{22} との間、 TR_{14} と TR_{23} との間、 TR_{11} と TR_{24} との間に接続されている2端子回路 Z_{31} 、 Z_{32} 、 Z_{33} 、 Z_{34} を非共振相間2端子回路と称する。

20

【0047】

この位相差 $(\theta_1 - \theta_2)$ について、第1のポートの位相 θ_1 を基準にとった位相差 $(\theta_2 - \theta_1)$ は、既に述べたように制御位相量である。

【0048】

図7に示すように、非共振相内2端子回路 Z_{3n} ($n=4$)と、非共振相間2端子回路 Z_{4n} ($n=4$)とは、交互に且つ巡回するように接続されており、環状多相型の回路構造を示していることが分かる。非共振相間2端子回路及び非共振相内2端子回路の各素子は、所望の周波数範囲、即ち、本発明が目的とする周波数範囲において、共振周波数を有さない素子、抵抗器、コンデンサ、コイル等である。

30

【0049】

図1、図3、図5、図7を用いて説明した共振回路6 (以降、環状多相入力回路とも呼ぶ)の変形例について説明する。図7に示すように相間2端子回路 Z_{4n} ($n=4$)は自身に最近接の相内2端子回路 Z_{3n} ($n=4$)に接続されていたが、これに限定されない。例えば、相間2端子回路 Z_{4n} ($n=4$)は、最近接の相内2端子回路 Z_{3n} ($n=4$)を飛び越えて次近接の相内2端子回路 Z_{3n} ($n=4$)に接続されてもよい。この場合、図7の Z_{41} は TR_{13} と TR_{21} 間に接続され、 Z_{43} は TR_{11} と TR_{23} 間に接続される。かかる回路構成においては、 Z_{31} Z_{41} Z_{33} Z_{43} Z_{31} の環状ループ (第1の環状ループとも呼ぶ) からなり且つ相間2端子回路 Z_{41} 及び Z_{43} がそれぞれ次近接の相内2端子回路 Z_{33} 及び Z_{31} に接続された環状多相入力回路が形成される。第1の環状ループに加えて、さらに、 Z_{32} Z_{42} Z_{34} Z_{44} Z_{32} からなる第2の環状ループを配した巡回型の接続によって、環状多相入力回路が形成され得る。このような次近接接続された第1及び第2の環状ループを有する複合共振回路において、最近接接続に比べて2つの環状ループを構成する故に耐外部雑音特性が向上する。

40

【0050】

更に別の変形例について説明する。図7に示すように第1及び第2ポートの間には、単一の環状多相入力回路6が接続されているが、これに限定されない。例えば、第1及び第2ポートの間に、複数の環状多相入力回路を直列に又は/及び並列に接続した回路構成と

50

することができる。すなわち、複数の環状多相入力回路 $6m$ ($m =$ 正の整数) が第 1 及び第 2 ポートの間で直列に接続されてもよく、又は複数の環状多相入力回路 $6n$ ($n =$ 正の整数) が第 1 及び第 2 ポートの間で並列に接続されてもよい。また、第 1 及び第 2 ポートの間で直列に接続された複数の環状多相入力回路 $6m$ ($m =$ 正の整数) の少なくとも一つに少なくとも一つの環状多相入力回路 $6n$ ($n =$ 正の整数) が並列に接続されてもよい。かかる変形例においては、素子数が増大するという欠点はあるものの、共振周波数範囲、擬似共振ピーク電流値等をより精密に調整できるという利点がある。

【実施例 4】

【0051】

次に、放射状多相共振ユニットを有する複合共振回路の実施例について図 8 及び図 9 を用いて説明する。図示していないが、入力端子 3 は、図 1 と同様に出力が一定に維持され且つ周波数 f が連続的に掃引される入力信号を生成する標準信号発生器 SG に接続されている。第 1 の位相制御回路 4 及び第 2 の位相制御回路 5 の機能等は、図 1 に示す実施例に係るものと同様であるので、詳細な説明は省略する。尚、図 8 に示した複合共振回路の場合は、第 1 の位相制御回路 4 及び第 2 の位相制御回路 5 は、入力信号に対して ϕ_1 及び ϕ_2 だけ位相をシフトさせ、かかる位相シフト信号を共振回路 6 にそれぞれ供給する。

【0052】

次に、図 8 に示す共振回路 6 について説明する。共振回路 6 は、第 1 のポートの端子 TR1、第 2 のポートの端子 TR2、及び端子 TC を有する。共振回路 6 は、端子 TR1 と端子 TR2 との間に接続された Z2 (コンデンサ) と、端子 TR2 と端子 TC との間に接続された Z1 (抵抗器) と、を含む。端子 TC は基準端子 2 に接続される。

【0053】

共振回路 6 は、端子 TR1 から入力信号に対して ϕ_1 だけ位相シフトされた信号を入力し、且つ端子 TR2 から入力信号に対して ϕ_2 だけ位相シフトされた信号を入力する。共振回路 6 は、これら第 1 ポート及び第 2 ポートを介して供給されるシフト信号に 응답して、非ゼロリアクタンス下で擬似共振ピーク電圧を生ずる。

【0054】

次に実施例 4 に係る複合共振回路 1 の効果について、図 9 に示すシミュレーション結果を用いて説明する。図 9 に示すシミュレーションは、Z1 (抵抗器) の抵抗値を 1000 () と、Z2 (コンデンサ) の容量値を 15.91549431 (pF) と設定して行った。又、共振回路 6 に接続されている第 1 のポート側の第 1 の位相制御回路 4 の内部抵抗 R1 を 1000 () と、第 2 のポート側の第 2 の位相制御回路 5 の内部抵抗 R2 を 1000 () と設定して行なった。

【0055】

図 9 の縦軸及び横軸は、図 2 等と同様である。図 9 に示すように、第 2 のポートの端子 TR2 に流れ込む電流の絶対値 $|I|$ は制御位相量 ($\phi_2 - \phi_1$) に依存して、ピークがシフトし且つその最大値も大きく変化していることがわかる。このことは、複合共振回路 1 に含まれる共振回路 6 が共振素子等を有しなくとも、擬似共振ピーク電流を生成することができる、($\phi_2 - \phi_1$) を変化させることによって、擬似共振ピーク電流を広い範囲にわたって変化させることができることが分かる。また、($\phi_2 - \phi_1$) の全てに対して、実施例 1 乃至 3 に示した環状多相入力回路に比べて、 $|I|$ が大きいことが分かる。このことは、実施例 1 乃至 3 に示した環状多相入力回路に比べて、耐雑音特性に対して有利であることを示している。

【0056】

放射状多相入力回路の変形例について説明する。図 8 に示し複合共振回路においては、放射状多相入力回路が単一である場合について説明したが、複数の放射状多相入力回路が含まれてもよい。すなわち、複数の放射状多相入力回路が第 1 及び第 2 ポート間において、直列及び/又は並列に接続され得る。かかる構成の場合は、非共振素子の素子数が増大するものの、共振周波数範囲、擬似共振ピーク電流値等をより精密に調整できるという利点がある。

10

20

30

40

50

【実施例 5】

【0057】

次に、環状多相入力回路及び放射状多相入力回路を有する共振ユニットを含む複合共振回路 1 について、図 10 及び図 11 を用いて説明する。

【0058】

図 10 に示す複合共振回路 1 の入力端子 3 は、図 1 と同様に出力が一定に維持され且つ周波数 f が連続的に掃引される入力信号を生成する標準信号発生器 SG に接続されている。第 1 の位相制御回路 4 及び第 2 の位相制御回路 5 の機能等は、図 1 に示す実施例 1 に係るものと同様であるので、詳細な説明は省略する。尚、図 10 に示した複合共振回路 1 の場合は、第 1 の位相制御回路 4 は入力信号に対して ϕ_1 、 $\phi_1 + 120^\circ$ 、 $\phi_1 + 240^\circ$ だけ位相をシフトさせ、かかる位相シフト信号を共振回路 6 の第 1 のポートの端子 TR 11、TR 12、TR 13 に出力する。同様に、第 2 の位相制御回路 5 は入力信号に対して ϕ_2 、 $\phi_2 + 120^\circ$ 、 $\phi_2 + 240^\circ$ だけ位相をシフトさせ、かかる位相シフト信号を共振回路 6 の第 2 のポートの端子 TR 21、TR 22、TR 23 に出力する。

10

【0059】

次に、図 10 に示す共振回路 6 について説明する。共振回路 6 は、第 1 のポートの端子 TR 11、TR 12、TR 13 と、第 2 のポートの端子 TR 21、TR 22、TR 23 と、共通端子 TC と、を有する。共振回路 6 は、端子 TR 11 と端子 TR 21 との間に接続された Z 21 (コンデンサ) と、端子 TR 12 と端子 TR 22 との間に接続された Z 22 (コンデンサ) と、端子 TR 13 と端子 TR 23 との間に接続された Z 23 (コンデンサ) と、端子 TR 21 と端子 TR 12 との間に接続された Z 31 (抵抗器) と、端子 TR 22 と端子 TR 13 との間に接続された Z 32 (抵抗器) と、端子 TR 23 と端子 TR 11 との間に接続された Z 33 (抵抗器) と、を含む。これらコンデンサ及び抵抗器によって、Z 21 Z 31 Z 22 Z 32 Z 23 Z 33 Z 21 と環状の回路が形成されており、この環状構成により、図 7 に示したような環状多相入力回路が構成されていることが分かる。

20

【0060】

共振回路 6 は、端子 TR 21 と共通端子 TC との間に接続された Z 11 (コンデンサ) と、端子 TR 22 と共通端子 TC との間に接続された Z 12 (コンデンサ) と、端子 TR 23 と共通端子 TC との間に接続された Z 13 (コンデンサ) と、をさらに含む。これらコンデンサ Z 11、Z 12、Z 13 は、一方の端子がそれぞれ共通の共通端子 TC に接続され且つ他方の端子がそれぞれ異なる位相シフトされた信号を入力する第 2 ポートの端子 TR 21、TR 22、TR 23 に接続されている。

30

【0061】

共振回路 6 は環状多相入力回路と放射状多相入力回路とを含む回路である。ここで、放射状多相入力回路とは、複数のインピーダンス素子の各々の一端が共通の共通端子に接続され且つ他端が複数の入力端子対のそれぞれに接続され、多相入力を受け入れ可能な回路である。また、図 10 に示す共振回路 6 の環状多相入力回路と放射状多相入力回路とは、共通の入力ポートの端子対 TR 11 及び TR 21、TR 12 及び TR 22、TR 13 及び TR 23 に接続されている。共通端子 TC と基準端子 2 との接続は、必ずしも要しない。

40

【0062】

共振回路 6 は、これら第 1 ポート及び第 2 ポートを介して供給されるシフト信号に応答して、非ゼロリアクタンス下で擬似共振ピーク電流を生ずることを、図 11 を用いて説明する。

【0063】

図 11 に示すシミュレーション結果は、放射状多相入力回路における Z 11 (コンデンサ) の容量値を 15.91549431 (pF) と、Z 12 (コンデンサ) の容量値を 15.91549431 (pF) と、Z 13 (コンデンサ) の容量値を 15.91549431 (pF) と設定した。また、環状多相入力回路における Z 21 (コンデンサ) の容量値を 15.91549431 (pF) と、Z 22 (コンデンサ) の容量値を 15.915

50

49431 (pF) と、Z23 (コンデンサ) の容量値を 15.91549431 (pF) と、Z31 (抵抗器) の抵抗値を 1000 () と、Z32 (抵抗器) の抵抗値を 1000 () と Z33 (抵抗器) の抵抗値を 1000 () と、と設定して行った。又、共振回路 6 に接続されている第 1 のポート側の第 1 の位相制御回路 4 の 3 つの内部抵抗、即ち、端子 TD11、端子 TD12、端子 TD13 から周辺回路を覗き込んだ抵抗を 1000 () と、第 2 のポート側の第 2 の位相制御回路 5 の 3 つの内部抵抗、即ち、端子 TD21、端子 TD22、端子 TD23 から周辺回路を覗き込んだ抵抗を 1000 () と設定して行なった。

【0064】

図 11 の縦軸及び横軸は、図 2 等と同様である。図 11 に示すように、第 2 のポートの端子 TR21 に流れ込む電流の絶対値 $|I|$ は制御位相量 $(\theta_2 - \theta_1)$ に依存して、ピークがシフトし且つその最大値も大きく変化していることがわかる。このことは、複合共振回路 1 に含まれる共振回路 6 が共振素子等を有しなくとも、擬似共振ピーク電流を生成することができ、 $(\theta_2 - \theta_1)$ を変化させることによって、擬似共振ピーク電流を広い範囲にわたって変化させることができることが分かる。また、 $(\theta_2 - \theta_1)$ の全てに対して、概ね実施例 1 乃至 3 に示した環状多相入力回路に比べて、 $|I|$ が大きいことが分かる。このことは、実施例 1 乃至 3 に示した環状多相入力回路のみを有する共振回路に比べて、耐雑音特性に対して有利であることを示している。

【0065】

図 10 に示した複合共振回路においては、環状多相入力回路と放射状多相入力回路とをそれぞれ一つ含むものとして説明したが、これに限定されず、少なくとも一つの環状多相入力回路と少なくとも一つの放射状多相入力回路とを含めばよい。例えば、2 つの従属接続された環状多相入力回路との間に一つの放射状多相入力回路が従属接続されてもよいし、逆に、2 つの従属接続された放射状多相入力回路との間に一つの環状多相入力回路が接続されてもよい。このような構成の場合は、非共振素子の素子数が増大するものの、共振周波数範囲、擬似共振ピーク電流値等をより精密に調整できるという利点がある。

【0066】

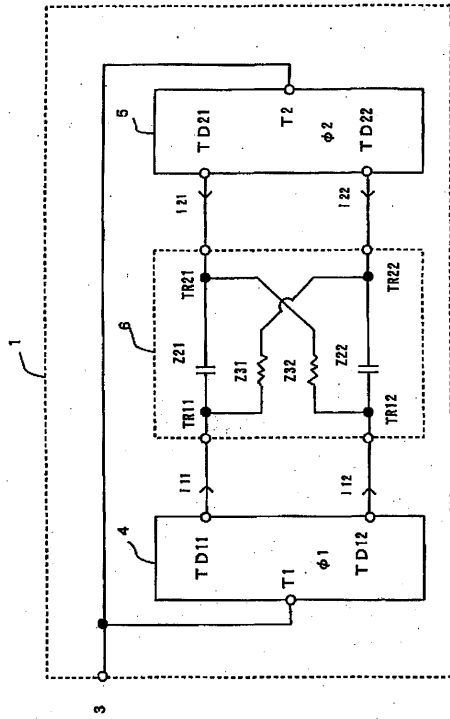
本発明に係る複合共振回路によれば、直列 LC 回路等の共振回路を用いなくとも、非共振素子を用いて擬似共振ピーク電流を生成することができる。これにより、素子数を低減することができるので、製造コストをより低減することができる。さらに、擬似共振ピーク電流の最大値が広い周波数にわたって可変である。これにより、非共振素子の素子定数を変えることなく、擬似共振周波数を広い周波数範囲にわたって変化せしめることができる。

10

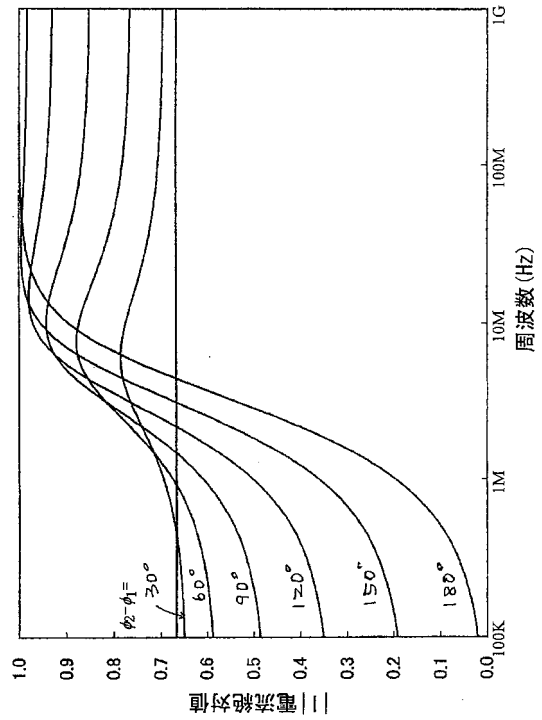
20

30

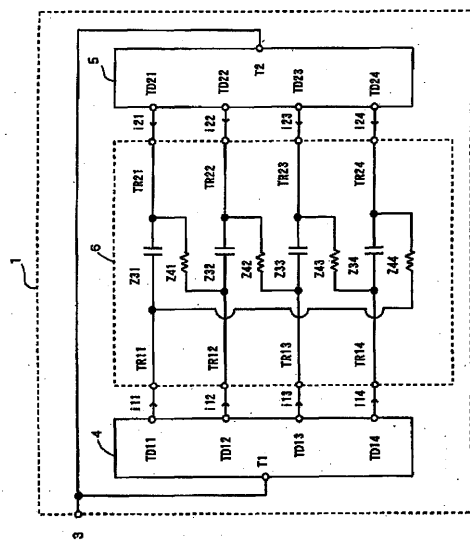
【図1】



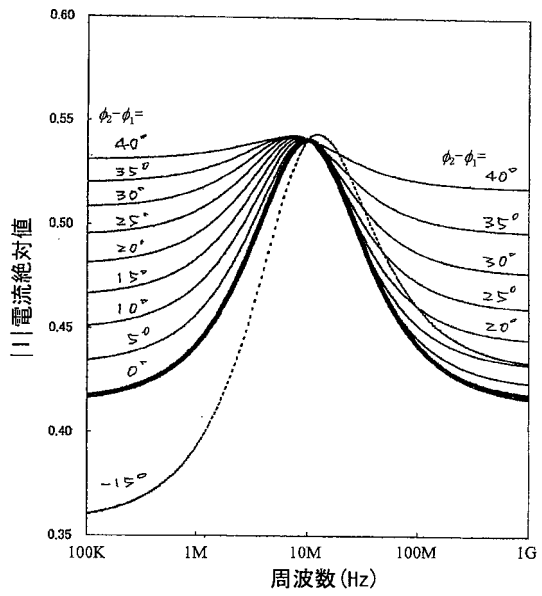
【図2】



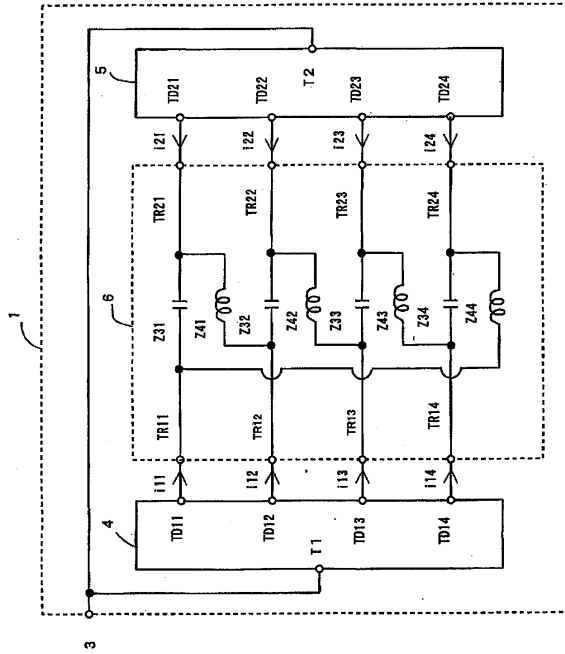
【図3】



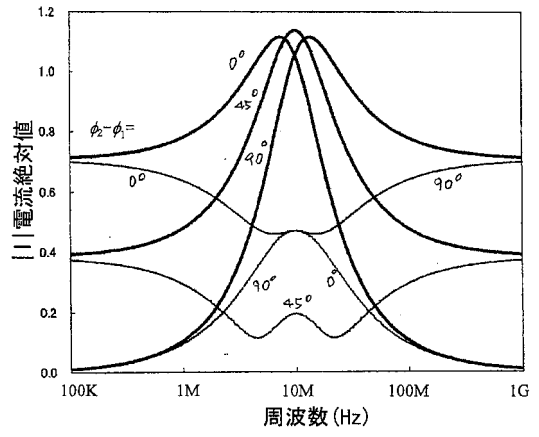
【図4】



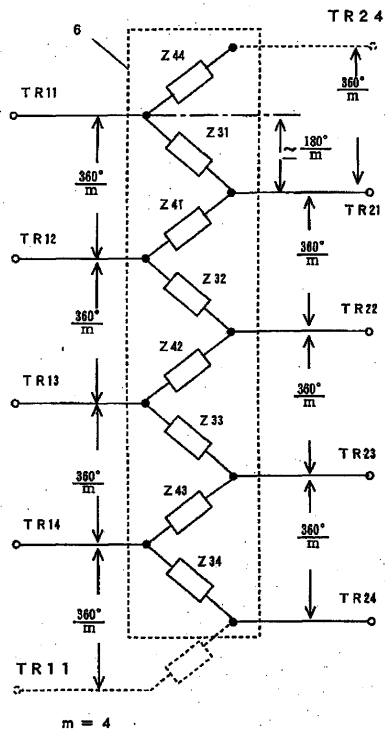
【 図 5 】



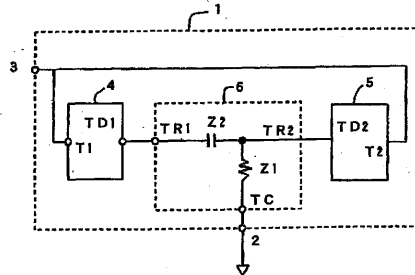
【 図 6 】



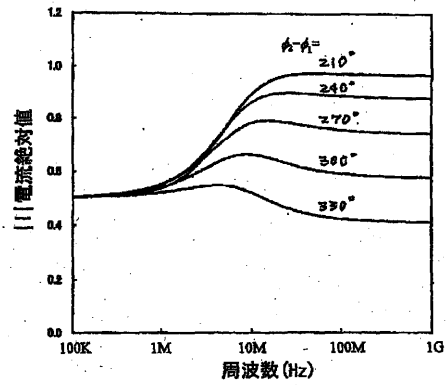
【 図 7 】



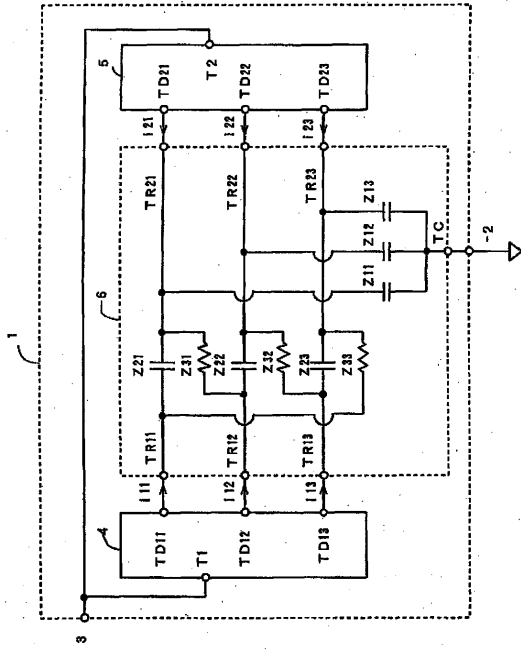
【 図 8 】



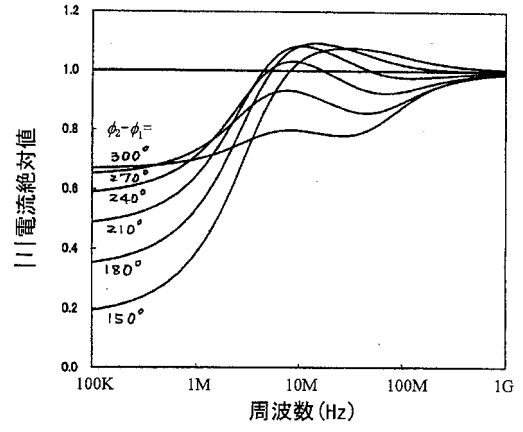
【 図 9 】



【図10】



【図11】



フロントページの続き

(58)調査した分野(Int.Cl. , D B名)

H03H 5/02