



(12) **Veröffentlichung**

der internationalen Anmeldung mit der
 (87) Veröffentlichungs-Nr.: **WO 2023/062940**
 in der deutschen Übersetzung (Art. III § 8 Abs. 2
 IntPatÜbkG)
 (21) Deutsches Aktenzeichen: **11 2022 004 941.3**
 (86) PCT-Aktenzeichen: **PCT/JP2022/031480**
 (86) PCT-Anmeldetag: **22.08.2022**
 (87) PCT-Veröffentlichungstag: **20.04.2023**
 (43) Veröffentlichungstag der PCT Anmeldung
 in deutscher Übersetzung: **14.08.2024**

(51) Int Cl.: **H04N 25/70 (2023.01)**

(30) Unionspriorität:
2021-169352 **15.10.2021** **JP**

(71) Anmelder:
**SONY SEMICONDUCTOR SOLUTIONS
 CORPORATION, Atsugi-shi, Kanagawa, JP**

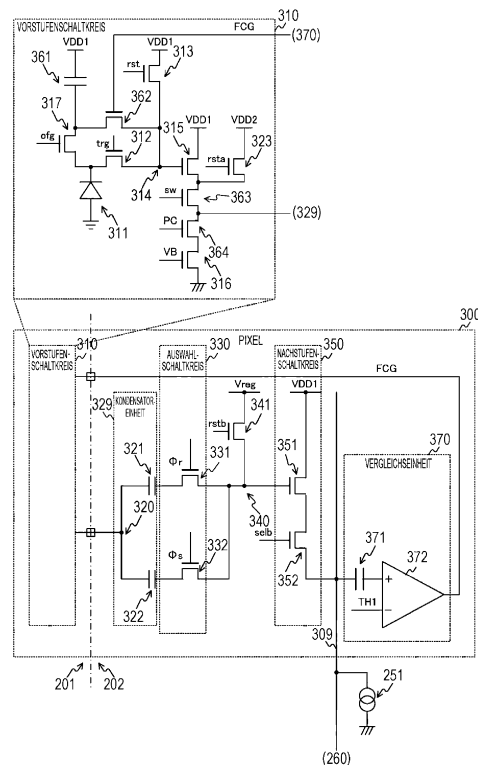
(74) Vertreter:
**MFG Patentanwälte Meyer-Wildhagen Meggle-
 Freund Gerhard PartG mbB, 80799 München, DE**

(72) Erfinder:
**Yoshita, Ryoto, Atsugi-shi, Kanagawa, JP;
 Asakura, Luonghung, Atsugi-shi, Kanagawa, JP;
 Inada, Yoshiaki, Atsugi-shi, Kanagawa, JP**

Die folgenden Angaben sind den vom Anmelder eingereichten Unterlagen entnommen.

(54) Bezeichnung: **FESTKÖRPERBILDSENSOR, BILDGEBUNGSVORRICHTUNG UND VERFAHREN ZUM STEUERN
 EINES FESTKÖRPERBILDSENSORS**

(57) Zusammenfassung: Die vorliegende Erfindung verbessert eine Bildqualität, während die Reduktion der Bildwiederholrate in einem Festkörperbildsensor unterdrückt wird, in dem alle Pixel gleichzeitig belichtet werden. Dieser Festkörperbildsensor beinhaltet eine Vergleichseinheit, einen vorderen Schaltkreis, eine kapazitive Einheit und einen hinteren Schaltkreis. Die Vergleichseinheit vergleicht einen Signalpegel, der einer Belichtung entspricht, mit einer vorbestimmten Schwelle und gibt ein Vergleichsergebnis aus. Der vordere Schaltkreis wandelt eine Ladung in eine Spannung mit einer Umwandlungseffizienz um, die aus mehreren unterschiedlichen Umwandlungseffizienzen basierend auf dem Vergleichsergebnis ausgewählt wird, und gibt die Spannung aus. Die kapazitive Einheit hält die Spannung bei. Der hintere Schaltkreis liest die beibehaltene Spannung und gibt die gelesene Spannung an eine Vertikalsignalleitung aus.



Beschreibung

TECHNISCHES GEBIET

[0001] Die vorliegende Technologie betrifft ein Festkörperbildgebungselement. Insbesondere betrifft die vorliegende Technologie ein Festkörperbildgebungselement eines Spannungsdomänensystems, eine Bildgebungsvorrichtung und ein Verfahren zum Steuern eines Festkörperbildgebungselements.

HINTERGRUND

[0002] Ein CMOS(Complementary MOS)-Bildsensor mit globalem Verschluss eines Spannungsdomänensystems, das Signalladungen in eine Spannung umwandelt und die Spannung hält, hat Aufmerksamkeit auf sich gezogen. Ein solcher Sensor wird nachfolgend als „VD.GS“ bezeichnet. Es besteht eine Möglichkeit, dass der VD.GS eine Zunahme von kTC-Rauschen erleidet, so dass eine Konfiguration, bei der ein Abtast-und-Halte-Schaltkreis einschließlich eines Paares von Kondensatorelementen für jedes Pixel bereitgestellt ist, vorgeschlagen wurde (siehe zum Beispiel Nichtpatentdokument 1).

ZITATLISTE

NICHTPATENTDOKUMENT

[0003] Nichtpatentdokument 1: Geunsook Park et al., „A 2.2um stacked back side illuminated voltage domain global shutter CMOS image sensor“, IEDM 2019.

KURZDARSTELLUNG DER ERFINDUNG

DURCH DIE ERFINDUNG ZU LÖSENDE PROBLEME

[0004] Die zuvor beschriebene bekannte Technologie veranlasst den Abtast-und-Halte-Schaltkreis zum Halten der Spannung, so dass das kTC-Rauschen in dem VD.GS reduziert wird. Es ist jedoch für das zuvor beschriebene Festkörperbildgebungselement erforderlich, falls eine Umwandlungseffizienz, mit der Ladungen in eine Spannung umgewandelt werden, auf mehreren Niveaus umgeschaltet wird, die Anzahl an Kondensatorelementen in dem Abtast-und-Halte-Schaltkreis zu erhöhen, wenn die Anzahl an Niveaus der Umwandlungseffizienz zunimmt. Falls Pixel eine einheitliche Fläche aufweisen, wird, wenn die Anzahl an Kondensatorelementen erhöht wird, der Kapazitätswert jedes der Kondensatorelemente kleiner und wird eine Bildqualität aufgrund von Dunkelstromrauschen oder einer Verschlechterung von Signal-Rausch(SN: Signal-Noise)-Charakteristiken verschlechtert. Des Weiteren ist die Anzahl an Haltevorgängen durch die Kondensatorelemente umso größer, je größer die Anzahl an Umwandlungs-

effizienz-niveaus ist, wodurch eine Abnahme einer Bildwiederholrate verursacht wird. Wie zuvor beschrieben, ist es schwierig, dass eine Bildqualität für das Festkörperbildgebungselement verbessert wird, während eine Abnahme einer Bildwiederholrate unterdrückt wird.

[0005] Die vorliegende Technologie erfolgte in Anbetracht solcher Umstände und es ist daher ein Ziel der vorliegenden Technologie, eine Bildqualität zu verbessern, während eine Abnahme einer Bildwiederholrate für ein Festkörperbildgebungselement unterdrückt wird, in dem alle Pixel gleichzeitig belichtet werden.

LÖSUNG DER PROBLEME

[0006] Die vorliegende Technologie erfolgte, um die zuvor beschriebenen Probleme zu lösen, und gemäß einem ersten Aspekt der vorliegenden Technologie sind ein Festkörperbildgebungselement und ein Verfahren zum Steuern des Festkörperbildgebungselements bereitgestellt, wobei das Festkörperbildgebungselement Folgendes beinhaltet: eine Vergleichseinheit, die zum Vergleichen eines Signalpegels, der einer Belichtungsmenge entspricht, mit einer vorbestimmten Schwelle und Ausgeben eines Vergleichsergebnisses konfiguriert ist; einen Vorstufenschaltkreis, der zum Umwandeln von Ladungen in eine Spannung mit einer Umwandlungseffizienz, die aus mehreren unterschiedlichen Umwandlungseffizienzen basierend auf dem Vergleichsergebnis ausgewählt wird, und Ausgeben der Spannung konfiguriert ist; eine Kondensatoreinheit, die zum Halten der Spannung konfiguriert ist; und einen Nachstufenschaltkreis, der zum Lesen der gehaltenen Spannung und Ausgeben der Spannung an eine Vertikal-signalleitung konfiguriert ist. Dies führt einen Effekt des Unterdrückens einer Zunahme der Anzahl an Kondensatorelementen herbei, wenn die Umwandlungseffizienz umgeschaltet wird.

[0007] Des Weiteren kann bei dem ersten Aspekt der Vorstufenschaltkreis eine einer ersten und zweiten Umwandlungseffizienz auswählen und kann die Vergleichseinheit einen Komparator beinhalten, der zum Vergleichen des Signalpegels mit der Schwelle konfiguriert ist. Dies führt einen Effekt des Steuerns der Umwandlungseffizienz auf zwei Niveaus herbei.

[0008] Des Weiteren kann bei dem ersten Aspekt der Vorstufenschaltkreis eine einer ersten, zweiten und dritten Umwandlungseffizienz auswählen, kann die Schwelle eine erste und zweite Schwelle beinhalten, die sich voneinander unterscheiden, und kann die Vergleichseinheit Folgendes beinhalten: einen ersten Komparator, der zum Vergleichen des Signalpegels mit der ersten Schwelle konfiguriert ist; und einen zweiten Komparator, der zum Vergleichen des Signalpegels mit der zweiten Schwelle konfigu-

riert ist. Dies führt einen Effekt des Steuerns der Umwandlungseffizienz auf drei Niveaus herbei.

[0009] Des Weiteren kann bei dem ersten Aspekt die Spannung entweder ein vorbestimmter Rücksetzpegel oder der Signalpegel sein und kann die Vergleichseinheit den Signalpegel, der durch die Vertikalsignalleitung ausgegeben wird, mit der Schwelle vergleichen. Dies führt einen Effekt des Vergleichens des gehaltenen Signalpegels mit der Schwelle herbei.

[0010] Des Weiteren kann bei dem ersten Aspekt die Spannung entweder ein vorbestimmter Rücksetzpegel oder der Signalpegel sein und kann die Vergleichseinheit den Signalpegel, der von dem Vorstufenschaltkreis ausgegeben wird, mit der Schwelle vergleichen. Dies führt einen Effekt des Erhöehens einer Lesegeschwindigkeit herbei.

[0011] Des Weiteren kann bei dem ersten Aspekt der Vorstufenschaltkreis Folgendes beinhalten: ein fotoelektrisches Umwandlungselement, das zum Erzeugen der Ladungen durch fotoelektrische Umwandlung konfiguriert ist; und einen Vorstufentransfertransistor, der zum Transferieren der Ladungen von dem fotoelektrischen Umwandlungselement zu einer Floating-Diffusion-Schicht konfiguriert ist. Dies führt einen Effekt des Umwandeln von Ladungen in eine Spannung herbei.

[0012] Des Weiteren kann bei dem ersten Aspekt der Vorstufenschaltkreis ferner Folgendes beinhalten: einen zusätzlichen Kondensator; und einen Umwandlungseffizienzsteuertransistor, der zum Öffnen und Schließen eines Pfades zwischen der Floating-Diffusion-Schicht und dem zusätzlichen Kondensator basierend auf dem Vergleichsergebnis konfiguriert ist. Dies führt einen Effekt des Steuerns der Umwandlungseffizienz auf zwei Niveaus herbei.

[0013] Des Weiteren kann bei dem ersten Aspekt das Vergleichsergebnis ein erstes und zweites Vergleichsergebnis beinhalten und kann der Vorstufenschaltkreis ferner Folgendes beinhalten: einen zusätzlichen Kondensator; einen zweiten Umwandlungseffizienzsteuertransistor, der zum Öffnen und Schließen eines Pfades zwischen der Floating-Diffusion-Schicht und einem vorbestimmten Knoten basierend auf dem zweiten Vergleichsergebnis konfiguriert ist; und einen ersten Umwandlungseffizienzsteuertransistor, der zum Öffnen und Schließen eines Pfades zwischen dem vorbestimmten Knoten und dem zusätzlichen Kondensator basierend auf dem ersten Vergleichsergebnis konfiguriert ist. Dies führt einen Effekt des Steuerns der Umwandlungseffizienz auf drei Niveaus herbei.

[0014] Des Weiteren kann bei dem ersten Aspekt die Kondensatoreinheit ein erstes und zweites Kon-

densatorelement beinhalten. Dies führt einen Effekt des Haltens des Rücksetzpegels und des Signalpegels herbei.

[0015] Des Weiteren können bei dem ersten Aspekt ferner ein Auswahlschaltkreis, der zum sequentiellen Durchführen einer Steuerung zum Verbinden von einem des ersten und zweiten Kondensatorelements mit einem vorbestimmten Nachstufenknoten, einer Steuerung zum Trennen sowohl des ersten als auch zweiten Kondensatorelements von dem Nachstufenknoten und einer Steuerung zum Verbinden von einem anderen des ersten und zweiten Kondensatorelements mit dem Nachstufenknoten konfiguriert ist, und ein Nachstufenrücksetztransistor, der zum Initialisieren eines Pegels des Nachstufenknotens konfiguriert ist, wenn sowohl das erste als auch zweite Kondensatorelement von dem Nachstufenknoten getrennt sind, enthalten sein, wobei der Nachstufenschaltkreis die gehaltene Spannung über den Nachstufenknoten lesen kann. Diese Konfiguration führt einen Effekt des Reduzierens von kTC-Rauschen herbei.

[0016] Des Weiteren kann bei dem ersten Aspekt der Vorstufenschaltkreis Folgendes beinhalten: ein fotoelektrisches Umwandlungselement; einen Vorstufentransfertransistor, der zum Transferieren von Ladungen von dem fotoelektrischen Umwandlungselement zu einer Floating-Diffusion-Schicht konfiguriert ist; einen ersten Rücksetztransistor, der zum Initialisieren der Floating-Diffusion-Schicht konfiguriert ist; und einen Vorstufenverstärkungstransistor, der zum Verstärken einer Spannung der Floating-Diffusion-Schicht und Ausgeben der Spannung an einen vorbestimmten Vorstufenknoten konfiguriert ist, und das erste und zweite Kondensatorelement können ihre jeweiligen einen Enden gemeinsam mit dem Vorstufenknoten verbunden aufweisen und ihre jeweiligen anderen Enden mit dem Auswahlschaltkreis verbunden aufweisen. Dies führt einen Effekt des Liefers des Signals, das dem Potential der Floating-Diffusion-Schicht entspricht, an den Vorstufenknoten herbei.

[0017] Des Weiteren kann bei dem ersten Aspekt ferner eine Schalteinheit enthalten sein, die zum Anpassen einer Source-Spannung konfiguriert ist, die an eine Source des Vorstufenverstärkungstransistors geliefert werden soll, wobei der Vorstufenschaltkreis ferner einen Stromquellentransistor beinhalten kann, der mit einem Drain des Vorstufenverstärkungstransistors verbunden ist, und der Stromquellentransistor nach einem Ende einer Belichtungsperiode von einem Ein-Zustand in einen Aus-Zustand übergehen kann. Dies führt einen Effekt herbei, dass der Vorstufen-Source-Folger zur Zeit des Lesens in den Aus-Zustand gebracht wird.

[0018] Ferner kann bei dem ersten Aspekt die Schalteinheit eine vorbestimmte Leistungsversorgungsspannung als die Source-Spannung während der Belichtungsperiode bereitstellen und eine erzeugte Spannung, die verschieden von der Leistungsversorgungsspannung ist, als die Source-Spannung nach dem Ende der Belichtungsperiode bereitstellen. Dies führt einen Effekt des Anpassens der Source-Spannung des Vorstufen-Source-Folgers herbei.

[0019] Des Weiteren kann bei dem ersten Aspekt ein Steuerschaltkreis enthalten sein, der zum Steuern einer Rücksetzleistungsversorgungsspannung des Vorstufenschaltkreises konfiguriert ist, wobei der erste Rücksetztransistor die Spannung der Floating-Diffusion-Schicht auf die Rücksetzleistungsversorgungsspannung initialisieren kann, und der Steuerschaltkreis während einer Leseperiode, in der der Rücksetzpegel und der Signalpegel gelesen werden, die Rücksetzleistungsversorgungsspannung einstellen kann, die verschieden von der Spannung während der Belichtungsperiode ist. Diese Konfiguration führt einen Effekt des Ermöglichens einer Pixelminiaturisierung herbei.

[0020] Des Weiteren kann bei dem ersten Aspekt der Vorstufenschaltkreis in einem ersten Chip bereitgestellt sein und können die Kondensatoreinheit und der Nachstufenschaltkreis in einem zweiten Chip bereitgestellt sein. Diese Konfiguration führt einen Effekt des Ermöglichens einer Pixelminiaturisierung herbei.

[0021] Des Weiteren kann bei dem ersten Aspekt ferner ein Analog-Digital-Wandler enthalten sein, der zum sequentiellen Umwandeln der durch die Vertikalsignalleitung ausgegebenen Spannung in ein digitales Signal konfiguriert ist, wobei der Analog-Digital-Wandler in dem zweiten Chip bereitgestellt sein kann. Diese Konfiguration führt einen Effekt des Ermöglichens einer Pixelminiaturisierung herbei.

[0022] Des Weiteren kann bei dem ersten Aspekt ferner ein Analog-Digital-Wandler enthalten sein, der zum sequentiellen Umwandeln der durch die Vertikalsignalleitung ausgegebenen Spannung in ein digitales Signal konfiguriert ist, wobei der Analog-Digital-Wandler in einem dritten Chip bereitgestellt sein kann. Diese Konfiguration führt einen Effekt des Ermöglichens einer Pixelminiaturisierung herbei.

[0023] Des Weiteren ist gemäß einem zweiten Aspekt der vorliegenden Technologie eine Bildgebungsvorrichtung bereitgestellt, die Folgendes beinhaltet: eine Vergleichseinheit, die zum Vergleichen eines Signalpegels, der einer Belichtungsmenge entspricht, mit einer vorbestimmten Schwelle und Ausgeben eines Vergleichsergebnisses konfiguriert ist; einen Vorstufenschaltkreis, der zum Umwandeln

von Ladungen in eine Spannung mit einer Umwandlungseffizienz, die aus mehreren unterschiedlichen Umwandlungseffizienzen basierend auf dem Vergleichsergebnis ausgewählt wird, und Ausgeben der Spannung konfiguriert ist; eine Kondensatoreinheit, die zum Halten der Spannung konfiguriert ist; einen Nachstufenschaltkreis, der zum Lesen der gehaltenen Spannung und Ausgeben der Spannung als ein Pixelsignal an eine Vertikalsignalleitung konfiguriert ist; und einen Signalverarbeitungsschaltkreis, der zum Durchführen einer vorbestimmten Signalverarbeitung an dem Pixelsignal konfiguriert ist. Dies führt einen Effekt des Unterdrückens einer Zunahme der Anzahl an Kondensatorelementen herbei, wenn die Umwandlungseffizienz in der Bildgebungsvorrichtung umgeschaltet wird.

KURZE BESCHREIBUNG DER ZEICHNUNGEN

Fig. 1 ist ein Blockdiagramm, das ein Konfigurationsbeispiel einer Bildgebungsvorrichtung gemäß einer ersten Ausführungsform der vorliegenden Technologie darstellt.

Fig. 2 ist ein Blockdiagramm, das ein Konfigurationsbeispiel eines Festkörperbildgebungselements gemäß der ersten Ausführungsform der vorliegenden Technologie darstellt.

Fig. 3 ist ein Schaltbild, das ein Konfigurationsbeispiel eines Pixels gemäß der ersten Ausführungsform der vorliegenden Technologie darstellt.

Fig. 4 ist ein Blockdiagramm, das ein Konfigurationsbeispiel eines Spaltensignalverarbeitungsschaltkreises und eines Last-MOS-Schaltkreisblocks gemäß der ersten Ausführungsform der vorliegenden Technologie darstellt.

Fig. 5 ist ein Zeitverlaufdiagramm, das ein Beispiel für eine globale Verschlussoperation gemäß der ersten Ausführungsform der vorliegenden Technologie darstellt.

Fig. 6 ist ein Zeitverlaufdiagramm, das ein Beispiel für eine Leseoperation gemäß der ersten Ausführungsform der vorliegenden Technologie darstellt.

Fig. 7 ist ein Zeitverlaufdiagramm, das ein weiteres Beispiel für die Leseoperation gemäß der ersten Ausführungsform der vorliegenden Technologie darstellt.

Fig. 8 ist ein Schaltbild, das ein Konfigurationsbeispiel eines Pixels gemäß einem ersten Vergleichsbeispiel darstellt.

Fig. 9 ist ein Diagramm, das Beispiele für Zustände des Pixels zur Zeit des Lesens eines Rücksetzpegels und zur Zeit des Initialisierens eines Nachstufenknotens gemäß der ersten

Ausführungsform der vorliegenden Technologie darstellt.

Fig. 10 ist ein Diagramm, das ein Beispiel für einen Zustand des Pixels zur Zeit des Lesens eines Signalpegels gemäß der ersten Ausführungsform der vorliegenden Technologie darstellt.

Fig. 11 ist ein Flussdiagramm, das ein Beispiel für eine Operation des Festkörperbildgebungselements gemäß der ersten Ausführungsform der vorliegenden Technologie darstellt.

Fig. 12 ist ein Schaltbild, das ein Konfigurationsbeispiel eines Pixels gemäß einem ersten Modifikationsbeispiel der ersten Ausführungsform der vorliegenden Technologie darstellt.

Fig. 13 ist ein Zeitverlaufdiagramm, das ein Beispiel für eine globale Verschlussoperation gemäß dem ersten Modifikationsbeispiel der ersten Ausführungsform der vorliegenden Technologie darstellt.

Fig. 14 ist ein Zeitverlaufdiagramm, das ein Beispiel für eine Leseoperation gemäß dem ersten Modifikationsbeispiel der ersten Ausführungsform der vorliegenden Technologie darstellt.

Fig. 15 ist ein Diagramm, das ein Beispiel für eine laminierte Struktur eines Festkörperbildgebungselements gemäß einem zweiten Modifikationsbeispiel der ersten Ausführungsform der vorliegenden Technologie darstellt.

Fig. 16 ist ein Schaltbild, das ein Konfigurationsbeispiel eines Pixels gemäß dem zweiten Modifikationsbeispiel der ersten Ausführungsform der vorliegenden Technologie darstellt.

Fig. 17 ist ein Diagramm, das ein Beispiel für eine laminierte Struktur eines Festkörperbildgebungselements gemäß einem dritten Modifikationsbeispiel der ersten Ausführungsform der vorliegenden Technologie darstellt.

Fig. 18 ist ein Schaltbild, das ein Konfigurationsbeispiel eines Pixels gemäß einer zweiten Ausführungsform der vorliegenden Technologie darstellt.

Fig. 19 ist ein Zeitverlaufdiagramm, das ein Beispiel für eine globale Verschlussoperation gemäß der zweiten Ausführungsform der vorliegenden Technologie darstellt.

Fig. 20 ist ein Schaltbild, das ein Konfigurationsbeispiel eines Pixels gemäß einer dritten Ausführungsform der vorliegenden Technologie darstellt.

Fig. 21 ist ein Diagramm zum Beschreiben einer Rücksetzungsdurchführung gemäß der dritten

Ausführungsform der vorliegenden Technologie.

Fig. 22 ist ein Diagramm zum Beschreiben von Pegelvariationen, die durch eine Rücksetzungsdurchführung verursacht werden, gemäß der dritten Ausführungsform der vorliegenden Technologie.

Fig. 23 ist ein Zeitverlaufdiagramm, das ein Beispiel für eine Spannungssteuerung gemäß der dritten Ausführungsform der vorliegenden Technologie darstellt.

Fig. 24 ist ein Zeitverlaufdiagramm, das ein Beispiel für eine globale Verschlussoperation für ungerade Einzelbilder gemäß einer vierten Ausführungsform der vorliegenden Technologie darstellt.

Fig. 25 ist ein Zeitverlaufdiagramm, das ein Beispiel für eine Leseoperation für ungerade Einzelbilder gemäß der vierten Ausführungsform der vorliegenden Technologie darstellt.

Fig. 26 ist ein Zeitverlaufdiagramm, das ein Beispiel für eine globale Verschlussoperation für gerade Einzelbilder gemäß der vierten Ausführungsform der vorliegenden Technologie darstellt.

Fig. 27 ist ein Zeitverlaufdiagramm, das ein Beispiel für eine Leseoperation für gerade Einzelbilder gemäß der vierten Ausführungsform der vorliegenden Technologie darstellt.

Fig. 28 ist ein Schaltbild, das ein Konfigurationsbeispiel eines Spaltensignalverarbeitungsschaltkreises gemäß einer fünften Ausführungsform der vorliegenden Technologie darstellt.

Fig. 29 ist ein Zeitverlaufdiagramm, das ein Beispiel für eine globale Verschlussoperation gemäß der fünften Ausführungsform der vorliegenden Technologie darstellt.

Fig. 30 ist ein Zeitverlaufdiagramm, das ein Beispiel für eine Leseoperation gemäß der fünften Ausführungsform der vorliegenden Technologie darstellt.

Fig. 31 ist ein Zeitverlaufdiagramm, das ein Beispiel für eine rollende Verschlussoperation gemäß einer sechsten Ausführungsform der vorliegenden Technologie darstellt.

Fig. 32 ist ein Blockdiagramm, das ein Konfigurationsbeispiel eines Festkörperbildgebungselements gemäß einer siebten Ausführungsform der vorliegenden Technologie darstellt.

Fig. 33 ist ein Schaltbild, das ein Konfigurationsbeispiel eines Dummy-Pixels, eines Reglers und einer Schalteinheit gemäß der siebten Ausführungsform der vorliegenden Technologie darstellt.

Fig. 34 ist ein Zeitverlaufdiagramm, das ein Beispiel dafür, wie das Dummy-Pixel und der Regler arbeiten, gemäß der siebten Ausführungsform der vorliegenden Technologie darstellt.

Fig. 35 ist ein Schaltbild, das ein Konfigurationsbeispiel eines effektiven Pixels gemäß der siebten Ausführungsform der vorliegenden Technologie darstellt.

Fig. 36 ist ein Zeitverlaufdiagramm, das ein Beispiel für eine globale Verschlussoperation gemäß der siebten Ausführungsform der vorliegenden Technologie darstellt.

Fig. 37 ist ein Zeitverlaufdiagramm, das ein Beispiel für eine Leseoperation gemäß der siebten Ausführungsform der vorliegenden Technologie darstellt.

Fig. 38 ist ein Diagramm zum Beschreiben von Effekten gemäß der siebten Ausführungsform der vorliegenden Technologie.

Fig. 39 ist ein Schaltbild, das ein Konfigurationsbeispiel eines Pixels gemäß einer achten Ausführungsform der vorliegenden Technologie darstellt.

Fig. 40 ist ein Flussdiagramm, das ein Beispiel für eine Leseoperation eines Festkörperbildungselements gemäß der achten Ausführungsform der vorliegenden Technologie darstellt.

Fig. 41 ist ein Schaltbild, das ein Konfigurationsbeispiel eines Pixels gemäß einem zweiten Vergleichsbeispiel darstellt.

Fig. 42 ist ein Schaltbild, das ein Konfigurationsbeispiel eines Pixels gemäß einer neunten Ausführungsform der vorliegenden Technologie darstellt.

Fig. 43 ist ein Flussdiagramm, das ein Beispiel für eine Leseoperation eines Festkörperbildungselements gemäß der neunten Ausführungsform der vorliegenden Technologie darstellt.

Fig. 44 ist ein Schaltbild, das ein Konfigurationsbeispiel des Pixels gemäß dem zweiten Vergleichsbeispiel mit drei Niveaus einer Umwandlungseffizienz darstellt.

Fig. 45 ist ein Graph, der ein Beispiel für SN-Charakteristiken gemäß dem zweiten Vergleichsbeispiel mit drei Niveaus einer Umwandlungseffizienz darstellt.

Fig. 46 ist ein Schaltbild, das ein Konfigurationsbeispiel eines Pixels gemäß einer zehnten Ausführungsform der vorliegenden Technologie darstellt.

Fig. 47 ist ein Flussdiagramm, das ein Beispiel für eine Leseoperation eines Festkörperbildungselements gemäß der zehnten Ausführungsform der vorliegenden Technologie darstellt.

Fig. 48 ist ein Blockdiagramm, das ein schematisches Konfigurationsbeispiel eines Fahrzeugs-Teuersystems darstellt.

Fig. 49 ist ein erklärendes Diagramm, das ein Beispiel für eine Installationsposition eines Bildgebungsabschnitts darstellt.

WEISE ZUM AUSFÜHREN DER ERFINDUNG

[0024] Weisen zum Ausführen der vorliegenden Technologie (nachfolgend als Ausführungsformen bezeichnet) werden nachfolgend beschrieben. Die Beschreibung wird in der folgenden Reihenfolge gegeben.

1. Erste Ausführungsform (Beispiel, bei dem ein erstes und zweites Kondensatorelement zum Halten eines Pixelsignals veranlasst werden)
2. Zweite Ausführungsform (Beispiel, bei dem ein Entladungstransistor hinzugefügt ist und ein erstes und zweites Kondensatorelement zum Halten eines Pixelsignals veranlasst werden)
3. Dritte Ausführungsform (Beispiel, bei dem ein erstes und zweites Kondensatorelement zum Halten eines Pixelsignals veranlasst werden und eine Rücksetzleistungsversorgungsspannung gesteuert wird)
4. Vierte Ausführungsform (Beispiel, bei dem ein erstes und zweites Kondensatorelement zum Halten eines Pixelsignals veranlasst werden und ein zu haltender Pegel für jedes Einzelbild geändert wird)
5. Fünftes Ausführungsform (Beispiel, bei dem ein erstes und zweites Kondensatorelement zum Halten eines Pixelsignals veranlasst werden und ein Black-Spot-Phänomen unterdrückt wird)
6. Sechste Ausführungsform (Beispiel, bei dem ein erstes und zweites Kondensatorelement zum Halten eines Pixelsignals veranlasst werden und eine rollende Verschlussoperation durchgeführt wird)
7. Siebte Ausführungsform (Beispiel, bei dem ein erstes und zweites Kondensatorelement zum Halten eines Pixelsignals veranlasst werden und ein Vorstufen-Source-Folger zur Zeit des Lesens in einen Aus-Zustand gebracht wird)
8. Achte Ausführungsform (Beispiel, bei dem eine Umwandlungseffizienz auf zwei Niveaus

basierend auf einem Vergleichsergebnis umgeschaltet wird)

9. Neunte Ausführungsform (Beispiel, bei dem eine Umwandlungseffizienz auf drei Niveaus basierend auf einem Vergleichsergebnis umgeschaltet wird)

10. Zehnte Ausführungsform (Beispiel, bei dem eine Umwandlungseffizienz basierend auf einem Vergleichsergebnis zwischen einem Signalpegel, bevor er gehalten wird, und einer Schwelle umgeschaltet wird)

11. Beispiel einer Anwendung auf einen mobilen Körper

<1. Erste Ausführungsform>

[Konfigurationsbeispiel der Bildgebungsvorrichtung]

[0025] Fig. 1 ist ein Blockdiagramm, das ein Konfigurationsbeispiel einer Bildgebungsvorrichtung 100 gemäß einer ersten Ausführungsform der vorliegenden Technologie darstellt. Die Bildgebungsvorrichtung 100 ist eine Vorrichtung, die Bilddaten erfasst, und beinhaltet eine Abbildungslinse 110, ein Festkörperbildgebungselement 200, eine Aufzeichnungseinheit 120 und eine Bildgebungssteuereinheit 130. Als die Bildgebungsvorrichtung 100 werden eine Digitalkamera und eine elektronische Vorrichtung (ein Smartphone, ein PC oder dergleichen) mit einer Bildgebungsfunktion angenommen.

[0026] Das Festkörperbildgebungselement 200 erfasst die Bilddaten unter Steuerung der Bildgebungssteuereinheit 130. Das Festkörperbildgebungselement 200 liefert die Bilddaten über eine Signalleitung 209 an die Aufzeichnungseinheit 120.

[0027] Die Abbildungslinse 110 bündelt Licht und leitet das Licht zu dem Festkörperbildgebungselement 200. Die Bildgebungssteuereinheit 130 steuert das Festkörperbildgebungselement 200 zum Erfassen der Bilddaten. Zum Beispiel liefert die Bildgebungssteuereinheit 130 ein Bildgebungssteuersignal einschließlich eines Vertikalsynchronisationssignals VSYNC über eine Signalleitung 139 an das Festkörperbildgebungselement 200. Die Aufzeichnungseinheit 120 zeichnet die Bilddaten auf.

[0028] Hier ist das Vertikalsynchronisationssignal VSYNC ein Signal, das ein Bildgebungstiming angibt, und ein periodisches Signal mit einer konstanten Frequenz (wie etwa 60 Hertz) wird als das Vertikalsynchronisationssignal VSYNC verwendet.

[0029] Es wird angemerkt, dass, obwohl die Bildgebungsvorrichtung 100 die Bilddaten aufzeichnet, die Bilddaten nach außerhalb der Bildgebungsvorrichtung 100 übertragen werden können. In diesem Fall ist ferner eine externe Schnittstelle zum Übertragen

der Bilddaten bereitgestellt. Alternativ dazu kann die Bildgebungsvorrichtung 100 ferner die Bilddaten anzeigen. In diesem Fall ist ferner eine Anzeigeeinheit bereitgestellt.

[Konfigurationsbeispiel des Festkörperbildgebungselements]

[0030] Fig. 2 ist ein Blockdiagramm, das ein Konfigurationsbeispiel des Festkörperbildgebungselements 200 gemäß der ersten Ausführungsform der vorliegenden Technologie darstellt. Das Festkörperbildgebungselement 200 beinhaltet einen Vertikalscanschaltkreis 211, eine Pixelarrayeinheit 220, einen Timingsteuerschaltkreis 212, einen Digital-Analog-Wandler (DAC) 213, einen Last-MOS-Schaltkreisblock 250 und einen Spaltensignalverarbeitungsschaltkreis 260. In der Pixelarrayeinheit 220 sind mehrere Pixel 300 in einem zweidimensionalen Gittermuster angeordnet. Des Weiteren ist jeder Schaltkreis in dem Festkörperbildgebungselement 200 in zum Beispiel einem einzigen Halbleiterchip bereitgestellt.

[0031] Nachfolgend wird ein Satz von Pixeln 300, die in einer horizontalen Richtung angeordnet sind, als „Zeile“ bezeichnet und wird ein Satz von Pixeln 300, die in einer Richtung senkrecht zu der Zeile angeordnet sind, als „Spalte“ bezeichnet.

[0032] Der Timingsteuerschaltkreis 212 steuert ein Operationstiming von jedem des Vertikalscanschaltkreises 211, des DAC 213 und des Spaltensignalverarbeitungsschaltkreises 260 in Synchronisation mit dem Vertikalsynchronisationssignal VSYNC von der Bildgebungssteuereinheit 130.

[0033] Der DAC 213 erzeugt ein sägezahnförmiges Rampensignal durch Digital-Analog(DA)-Umwandlung. Der DAC 213 liefert das erzeugte Rampensignal an den Spaltensignalverarbeitungsschaltkreis 260.

[0034] Der Vertikalscanschaltkreis 211 wählt sequentiell Zeilen aus und steuert diese zum Ausgeben analoger Pixelsignale an. Das Pixel 300 wandelt einfallendes Licht fotoelektrisch um, um das analoge Pixelsignal zu erzeugen. Das Pixel 300 liefert das Pixelsignal über den Last-MOS-Schaltkreisblock 250 an den Spaltensignalverarbeitungsschaltkreis 260.

[0035] In dem Last-MOS-Schaltkreisblock 250 ist ein MOS-Transistor, der einen konstanten Strom bereitstellt, für jede Spalte bereitgestellt.

[0036] Der Spaltensignalverarbeitungsschaltkreis 260 führt eine Signalverarbeitung, wie etwa eine AD-Umwandlungsverarbeitung oder CDS-Verarbeitung, an dem Pixelsignal für jede Spalte durch. Der

Spaltensignalverarbeitungsschaltkreis 260 liefert die Bilddaten einschließlich der verarbeiteten Signale an die Aufzeichnungseinheit 120. Es wird angemerkt, dass der Spaltensignalverarbeitungsschaltkreis 260 ein Beispiel für einen in den Ansprüchen beschriebenen Signalverarbeitungsschaltkreis ist.

[Konfigurationsbeispiel eines Pixels]

[0037] Fig. 3 ist ein Schaltbild, das ein Konfigurationsbeispiel des Pixels 300 gemäß der ersten Ausführungsform der vorliegenden Technologie darstellt. Das Pixel 300 beinhaltet einen Vorstufenschaltkreis 310, Kondensatorelemente 321 und 322, einen Auswahlkreis 330, einen Nachstufenrücksetztransistor 341 und einen Nachstufenschaltkreis 350.

[0038] Der Vorstufenschaltkreis 310 beinhaltet ein fotoelektrisches Umwandlungselement 311, einen Transfertransistor 312, einen Floating-Diffusion (FD)-Rücksetztransistor 313, eine FD 314, einen Vorstufenverstärkungstransistor 315 und einen Stromquellentransistor 316.

[0039] Das fotoelektrische Umwandlungselement 311 erzeugt Ladungen durch die fotoelektrische Umwandlung. Der Transfertransistor 312 transferiert die Ladungen von dem fotoelektrischen Umwandlungselement 311 zu der FD 314 gemäß einem Transfersignal trg von dem Vertikalscanschaltkreis 211.

[0040] Der FD-Rücksetztransistor 313 extrahiert die Ladungen von der FD 314 zum Initialisieren der FD 314 gemäß einem FD-Rücksetzsignal rst von dem Vertikalscanschaltkreis 211. Die FD 314 akkumuliert Ladungen und erzeugt eine Spannung, die einer Ladungsmenge entspricht. Der Vorstufenverstärkungstransistor 315 verstärkt einen Pegel einer Spannung der FD 314 und gibt die verstärkte Spannung an einen Vorstufenknoten 320 aus. Es wird angemerkt, dass der FD-Rücksetztransistor 313 ein Beispiel für einen in den Ansprüchen beschriebenen ersten Rücksetztransistor ist. Des Weiteren ist der Vorstufenverstärkungstransistor 315 ein Beispiel für einen in den Ansprüchen beschriebenen ersten Verstärkungstransistor.

[0041] Des Weiteren weisen der FD-Rücksetztransistor 313 und der Vorstufenverstärkungstransistor 315 ihre jeweiligen Sources mit einer Leistungsversorgungsspannung VDD verbunden auf. Der Stromquellentransistor 316 ist mit einem Drain des Vorstufenverstärkungstransistors 315 verbunden. Der Stromquellentransistor 316 stellt einen Strom $id1$ unter der Steuerung des Vertikalscanschaltkreises 211 bereit.

[0042] Die Kondensatorelemente 321 und 322 weisen ihre jeweiligen einen Enden gemeinsam mit dem

Vorstufenknoten 320 verbunden auf und weisen ihre jeweiligen anderen Enden mit dem Auswahlkreis 330 verbunden auf. Es wird angemerkt, dass die Kondensatorelemente 321 und 322 Beispiele für ein erstes und zweites Kondensatorelement sind, die in den Ansprüchen beschrieben sind.

[0043] Der Auswahlkreis 330 beinhaltet einen Auswahltransistor 331 und einen Auswahltransistor 332. Der Auswahltransistor 331 öffnet und schließt einen Pfad zwischen dem Kondensatorelement 321 und einem Nachstufenknoten 340 gemäß einem Auswahlsignal Φ_r von dem Vertikalscanschaltkreis 211. Der Auswahltransistor 332 öffnet und schließt einen Pfad zwischen dem Kondensatorelement 322 und dem Nachstufenknoten 340 gemäß einem Auswahlsignal Φ_s von dem Vertikalscanschaltkreis 211.

[0044] Der Nachstufenrücksetztransistor 341 initialisiert einen Pegel des Nachstufenknotens 340 auf ein vorbestimmtes Potential $Vreg$ gemäß einem Nachstufenrücksetzsignal $rstb$ von dem Vertikalscanschaltkreis 211. Ein von dem Leistungsversorgungspotential VDD verschiedenes Potential (zum Beispiel ein Potential niedriger als VDD) wird als das Potential $Vreg$ eingestellt.

[0045] Der Nachstufenschaltkreis 350 beinhaltet einen Nachstufenverstärkungstransistor 351 und einen Nachstufenauswahltransistor 352. Der Nachstufenverstärkungstransistor 351 verstärkt den Pegel des Nachstufenknotens 340. Der Nachstufenauswahltransistor 352 gibt ein Signal mit dem Pegel, der durch den Nachstufenverstärkungstransistor 351 verstärkt wird, an eine Vertikalsignalleitung 309 als ein Pixelsignal gemäß einem Nachstufenauswahlsignal $selb$ von dem Vertikalscanschaltkreis 211 aus.

[0046] Es wird angemerkt, dass zum Beispiel n-Kanal-Metall-Oxid-Halbleiter(nMOS)-Transistoren als verschiedene Transistoren (Transfertransistor 312 und dergleichen) in dem Pixel 300 verwendet werden.

[0047] Der Vertikalscanschaltkreis 211 liefert ein High-Pegel-FD-Rücksetzsignal rst und ein High-Pegel-Transfersignal trg an sämtliche Pixel beim Beginn einer Belichtung. Daher wird das fotoelektrische Umwandlungselement 311 initialisiert. Nachfolgend wird diese Steuerung als „PD-Rücksetzung“ bezeichnet.

[0048] Dann stellt der Vertikalscanschaltkreis 211 das High-Pegel-FD-Rücksetzsignal rst über eine Pulsperiode bereit, während das Nachstufenrücksetzsignal $rstb$ und das Auswahlsignal Φ_r für sämtliche Pixel unmittelbar vor dem Ende einer Belichtung auf den High-Pegel gesetzt werden. Daher wird die FD 314 initialisiert und wird ein Pegel, der

dem Pegel der FD 314 zu dieser Zeit entspricht, in dem Kondensatorelement 321 gehalten. Diese Steuerung wird nachfolgend als „FD-Rücksetzung“ bezeichnet.

[0049] Der Pegel der FD 314 zu der Zeit der FD-Rücksetzung und ein dem Pegel der FD 314 entsprechender Pegel (der in dem Kondensatorelement 321 gehaltene Pegel und der Pegel der Vertikalsignalleitung 309) werden nachfolgend gemeinsam als „P-Phase“ oder „Rücksetzpegel“ bezeichnet.

[0050] Am Ende der Belichtung stellt der Vertikalschaltkreis 211 das High-Pegel-Transfersignal trg über die Pulsperiode bereit, während das Nachstufenrücksetzsignal $rstb$ und das Auswahlsignal Φ_s für sämtliche Pixel auf den High-Pegel gesetzt werden. Daher werden Signalladungen, die einer Belichtungsmenge entsprechen, zu der FD 314 transferiert und wird ein Pegel, der dem Pegel der FD 314 zu dieser Zeit entspricht, in dem Kondensatorelement 322 gehalten.

[0051] Der Pegel der FD 314 zu der Zeit eines Signalladungstransfers und ein dem Pegel der FD 314 entsprechender Pegel (der in dem Kondensatorelement 322 gehaltene Pegel und der Pegel der Vertikalsignalleitung 309) werden nachfolgend gemeinsam als „D-Phase“ oder „Signalpegel“ bezeichnet.

[0052] Die Belichtungssteuerung des gleichzeitigen Beginns und Beendens der Belichtung für sämtliche Pixel auf diese Weise wird als ein globales Verschlussverfahren bezeichnet. Unter dieser Belichtungssteuerung erzeugen die Vorstufenschaltkreise 310 sämtlicher Pixel sequentiell den Rücksetzpegel und den Signalpegel. Der Rücksetzpegel wird in dem Kondensatorelement 321 gehalten und der Signalpegel wird in dem Kondensatorelement 322 gehalten.

[0053] Nach dem Ende der Belichtung wählt der Vertikalschaltkreis 211 sequentiell eine Zeile aus und gibt sequentiell den Rücksetzpegel und den Signalpegel der Zeile aus. Falls der Rücksetzpegel ausgegeben wird, stellt der Vertikalschaltkreis 211 das High-Pegel-Auswahlsignal Φ_r über eine vorbestimmte Periode bereit, während das FD-Rücksetzsignal rst und das Nachstufenauswahlsignal $selb$ der ausgewählten Zeile auf den High-Pegel gesetzt werden. Daher wird das Kondensatorelement 321 mit dem Nachstufenknoten 340 verbunden und wird der Rücksetzpegel gelesen.

[0054] Nach dem Lesen des Rücksetzpegels stellt der Vertikalschaltkreis 211 das High-Pegel-Nachstufenrücksetzsignal $rstb$ über die Pulsperiode bereit, während das FD-Rücksetzsignal rst und das Nachstufenauswahlsignal $selb$ der ausgewählten Zeile auf dem High-Pegel gehalten werden. Daher wird der Pegel des Nachstufenknotens 340 initial-

isiert. Zu dieser Zeit befinden sich sowohl der Auswahltransistor 331 als auch der Auswahltransistor 332 in einem geöffneten Zustand und sind die Kondensatorelemente 321 und 322 von dem Nachstufenknoten 340 getrennt.

[0055] Nach der Initialisierung des Nachstufenknotens 340 stellt der Vertikalschaltkreis 211 das High-Pegel-Auswahlsignal Φ_s über eine vorbestimmte Periode bereit, während das FD-Rücksetzsignal rst und das Nachstufenauswahlsignal $selb$ der ausgewählten Zeile auf dem High-Pegel gehalten werden. Daher wird das Kondensatorelement 322 mit dem Nachstufenknoten 340 verbunden und wird der Signalpegel gelesen.

[0056] Unter der zuvor beschriebenen Lesesteuerung führt der Auswahlschaltkreis 330 der ausgewählten Zeile sequentiell eine Steuerung zum Verbinden des Kondensatorelements 321 mit dem Nachstufenknoten 340, eine Steuerung zum Trennen der Kondensatorelemente 321 und 322 von dem Nachstufenknoten 340 und eine Steuerung zum Verbinden des Kondensatorelements 322 mit dem Nachstufenknoten 340 durch. Wenn die Kondensatorelemente 321 und 322 von dem Nachstufenknoten 340 getrennt sind, initialisiert des Weiteren der Nachstufenrücksetztransistor 341 der ausgewählten Zeile den Pegel des Nachstufenknotens 340. Des Weiteren liest der Nachstufenschaltkreis 350 der ausgewählten Zeile sequentiell den Rücksetzpegel und den Signalpegel aus den Kondensatorelementen 321 und 322 über den Nachstufenknoten 340 und gibt den Rücksetzpegel und den Signalpegel an die Vertikalsignalleitung 309 aus.

[Konfigurationsbeispiel des Spaltensignalverarbeitungsschaltkreises]

[0057] Fig. 4 ist ein Blockdiagramm, das ein Konfigurationsbeispiel des Last-MOS-Schaltkreisblocks 250 und des Spaltensignalverarbeitungsschaltkreises 260 gemäß der ersten Ausführungsform der vorliegenden Technologie darstellt.

[0058] In dem Last-MOS-Schaltkreisblock 250 ist die Vertikalsignalleitung 309 für jede Spalte verdrahtet. Falls die Anzahl an Spalten I (I ist eine ganze Zahl) ist, sind I Vertikalsignalleitungen 309 verdrahtet. Des Weiteren ist ein Last-MOS-Transistor 251, der einen konstanten Strom $id2$ bereitstellt, mit jeder der Vertikalsignalleitungen 309 verbunden.

[0059] In dem Spaltensignalverarbeitungsschaltkreis 260 sind mehrere ADCs 261 und eine Digital-signalverarbeitungseinheit 262 angeordnet. Der ADC 261 ist für jede Spalte angeordnet. Falls die Anzahl an Spalten I ist, sind I ADCs 261 angeordnet.

[0060] Der ADC 261 wandelt ein analoges Pixelsignal von der entsprechenden Spalte in ein digitales Signal unter Verwendung eines Rampensignals Rmp von dem DAC 213 um. Der ADC 261 liefert das digitale Signal an die Digitalsignalverarbeitungseinheit 262. Zum Beispiel ist ein Single-Slope-ADC einschließlich eines Komparators und eines Zählers als der ADC 261 angeordnet.

[0061] Die Digitalsignalverarbeitungseinheit 262 führt eine vorbestimmte Signalverarbeitung, wie etwa eine CDS-Verarbeitung, an dem digitalen Signal für jede Spalte durch. Die Digitalsignalverarbeitungseinheit 262 liefert Bilddaten einschließlich der verarbeiteten digitalen Signale an die Aufzeichnungseinheit 120.

[Operationsbeispiel des
Festkörperbildgebungselements]

[0062] Fig. 5 ist ein Zeitverlaufdiagramm, das ein Beispiel für eine globale Verschlussoperation gemäß der ersten Ausführungsform der vorliegenden Technologie darstellt. Der Vertikalscanschaltkreis 211 liefert das High-Pegel-FD-Rücksetzsignal rst und das High-Pegel-Transfersignal trg an sämtliche Zeilen (mit anderen Worten sämtliche Pixel) über eine Periode von einem Zeitpunkt T0 unmittelbar vor dem Beginn einer Belichtung bis zu einem Zeitpunkt T1, der das Ende der Pulsperiode ist. Daher werden sämtliche Pixel Pd-zurückgesetzt, und die Belichtung beginnt gleichzeitig in sämtlichen Zeilen.

[0063] Hier geben rst_[n] und trg_[n] in der Zeichnung Signale zu Pixeln in einer n-ten Zeile unter N Zeilen an. N ist eine ganze Zahl, die die gesamte Anzahl an Zeilen angibt, und n ist eine ganze Zahl von 1 bis N.

[0064] Dann stellt zu einem Zeitpunkt T2 unmittelbar vor dem Ende der Belichtungsperiode der Vertikalscanschaltkreis 211 das High-Pegel-FD-Rücksetzsignal rst über die Pulsperiode bereit, während das Nachstufenrücksetzsignal rstb und das Auswahlsignal Φ_r für sämtliche Pixel auf den High-Pegel gesetzt werden. Daher werden sämtliche Pixel FD-zurückgesetzt und der Rücksetzpegel wird abgetastet und gehalten. Hier geben rstb_[n] und Φ_r _[n] in der Zeichnung Signale zu Pixeln in der n-ten Zeile an.

[0065] Zu einem Zeitpunkt T3 nach dem Zeitpunkt T2 lässt der Vertikalscanschaltkreis 211 das Auswahlsignal Φ_r auf den Low-Pegel zurückkehren.

[0066] Zu einem Zeitpunkt T4, der das Ende der Belichtung ist, stellt der Vertikalscanschaltkreis 211 das High-Pegel-Transfersignal trg über die Pulsperiode bereit, während das Nachstufenrücksetzsignal rstb und das Auswahlsignal Φ_s für sämtliche Pixel auf den High-Pegel gesetzt werden. Daher wird der

Signalpegel abgetastet und gehalten. Des Weiteren nimmt der Pegel des Vorstufenknotens 320 von dem Rücksetzpegel (VDD - Vsig) auf den Signalpegel (VDD - Vgs - Vsig) ab. Hier gibt VDD eine Leistungsversorgungsspannung an und gibt Vsig einen Nettsignalpegel an, der als ein Ergebnis der CDS-Verarbeitung erhalten wird. Vgs gibt eine Gate-Source-Spannung des Vorstufenverstärkungstransistors 315 an. Des Weiteren gibt Φ_s _[n] in der Zeichnung Signale zu Pixeln in der n-ten Zeile an.

[0067] Zu einem Zeitpunkt T5 nach dem Zeitpunkt T4 lässt der Vertikalscanschaltkreis 211 das Auswahlsignal Φ_s auf den Low-Pegel zurückkehren.

[0068] Des Weiteren steuert der Vertikalscanschaltkreis 211 die Stromquellentransistoren 316 sämtlicher Zeilen (sämtlicher Pixel), um den Strom id1 bereitzustellen. Hier gibt id1_[n] in der Zeichnung einen Strom von Pixeln in der n-ten Zeile an. Je größer der Strom id ist, desto größer wird der IR-Abfall, so dass es erforderlich ist, dass der Strom id1 in der Größenordnung von einigen Nanoampere (nA) bis zu mehreren Zehn Nanoampere (nA) ist. Andererseits befinden sich die Last-MOS-Transistoren 251 sämtlicher Spalten in dem Aus-Zustand und der Strom id2 wird nicht an die Vertikalsignalleitung 309 geliefert.

[0069] Fig. 6 ist ein Zeitverlaufdiagramm, das ein Beispiel für eine Leseoperation gemäß der ersten Ausführungsform der vorliegenden Technologie darstellt. Über eine Leseperiode der n-ten Zeile von einem Zeitpunkt T10 bis zu einem Zeitpunkt T17 setzt der Vertikalscanschaltkreis 211 das FD-Rücksetzsignal rst und das Nachstufenauswahlsignal selb der n-ten Zeile auf den High-Pegel. Des Weiteren wird über die Rücksetzperiode das Nachstufenrücksetzsignal rstb sämtlicher Zeilen auf den Low-Pegel gesteuert. Hier gibt selb_[n] in der Zeichnung Signale zu Pixeln in der n-ten Zeile an.

[0070] Der Vertikalscanschaltkreis 211 liefert das High-Pegel-Auswahlsignal Φ_r über eine Periode von einem Zeitpunkt T11 unmittelbar nach dem Zeitpunkt T10 bis zu einem Zeitpunkt T13 an die n-te Zeile. Das Potential des Nachstufenknotens 340 wird ein Rücksetzpegel Vrst.

[0071] Der DAC 213 erhöht das Rampensignal Rmp graduell über eine Periode von einem Zeitpunkt T12 nach dem Zeitpunkt T11 bis zu dem Zeitpunkt T13. Der ADC 261 vergleicht das Rampensignal Rmp mit einem Pegel Vrst' der Vertikalsignalleitung 309 und zählt einen Zählwert über eine Periode, bis das Vergleichsergebnis invertiert ist. Daher wird der P-Phase-Pegel (Rücksetzpegel) gelesen.

[0072] Der Vertikalscanschaltkreis 211 liefert das High-Pegel-Nachstufenrücksetzsignal rstb über die

Pulsperiode von einem Zeitpunkt T14 unmittelbar nach dem Zeitpunkt T13 an die n-te Zeile. Daher kann, falls eine parasitäre Kapazität in dem Nachstufenknoten 340 vorhanden ist, die Geschichte des in der parasitären Kapazität gehaltenen vorherigen Signals gelöscht werden.

[0073] Der Vertikalscanschaltkreis 211 liefert das High-Pegel-Auswahlsignal Φ_s über eine Periode von einem Zeitpunkt T15 unmittelbar nach der Initialisierung des Nachstufenknotens 340 bis zu einem Zeitpunkt T17 an die n-te Zeile. Das Potential des Nachstufenknotens 340 wird der Signalpegel V_{sig} . Während einer Belichtung ist der Signalpegel niedriger als der Rücksetzpegel, aber während des Lesens ist der Signalpegel höher als der Rücksetzpegel, weil der Nachstufenknoten 340 als eine Referenz verwendet wird. Eine Differenz zwischen dem Rücksetzpegel V_{rst} und dem Signalpegel V_{sig} entspricht einem Nettosignalpegel, von dem Rücksetzrauschen und Versatzrauschen der FD entfernt wurden.

[0074] Der DAC 213 erhöht das Rampensignal R_{mp} graduell über eine Periode von einem Zeitpunkt T16 nach dem Zeitpunkt T15 bis zu dem Zeitpunkt T17. Der ADC 261 vergleicht das Rampensignal R_{mp} mit dem Pegel V_{rst} der Vertikalsignalleitung 309 und zählt einen Zählwert über eine Periode, bis das Vergleichsergebnis invertiert ist. Daher wird der D-Phase-Pegel (Signalpegel) gelesen.

[0075] Des Weiteren steuert der Vertikalscanschaltkreis 211 den Stromquellentransistor 316 der zu lesenden n-ten Zeile über die Periode von dem Zeitpunkt T10 bis zu dem Zeitpunkt T17, um den Strom i_{d1} bereitzustellen. Des Weiteren steuert der Timingsteuerschaltkreis 212 die Last-MOS-Transistoren 251 sämtlicher Spalten, um den Strom i_{d2} innerhalb der Leseperiode sämtlicher Zeilen bereitzustellen.

[0076] Es wird angemerkt, dass das Festkörperbildgebungselement 200 den Signalpegel nach dem Rücksetzpegel liest, aber ist nicht auf diese Reihenfolge beschränkt. Alternativ dazu kann, wie in **Fig. 7** dargestellt, das Festkörperbildgebungselement 200 den Rücksetzpegel nach dem Signalpegel lesen. In diesem Fall stellt der Vertikalscanschaltkreis 211 das High-Pegel-Auswahlsignal Φ_r nach dem High-Pegel-Auswahlsignal Φ_s bereit. Des Weiteren ist es in diesem Fall erforderlich, die Steigung der Steigung des Rampensignals umzukehren.

[0077] **Fig. 8** ist ein Schaltbild, das ein Konfigurationsbeispiel eines Pixels gemäß einem ersten Vergleichsbeispiel darstellt. Bei dem ersten Vergleichsbeispiel ist der Auswahlkreis 330 nicht bereitgestellt und liegt ein Transfertransistor zwischen dem Vorstufenknoten 320 und dem Vorstufenschaltkreis. Des Weiteren liegen Kondensatoren C1

und C2 anstelle der Kondensatorelemente 321 und 322 dazwischen. Der Kondensator C1 liegt zwischen dem Vorstufenknoten 320 und dem Massepotential und der Kondensator C2 liegt zwischen dem Vorstufenknoten 320 und dem Nachstufenknoten 340.

[0078] Eine Pixelbelichtungssteuerung und Lesesteuerung dieses ersten Vergleichsbeispiels sind in zum Beispiel **Fig. 5.5.2** des Nichtpatentdokuments 1 beschrieben. Bei dem ersten Vergleichsbeispiel wird unter der Annahme, dass der Kapazitätswert jedes der Kondensatoren C1 und C2 C ist, ein Pegel V_n von kTC-Rauschen zu der Zeit einer Belichtung und des Lesens durch den folgenden Ausdruck ausgedrückt.

$$V_n = (3 * kT / C)^{1/2} \quad \text{Ausdruck 1}$$

[0079] Bei dem obigen Ausdruck ist k eine Boltzmann-Konstante und ist die Einheit zum Beispiel Joule pro Kelvin (J/K). T ist eine absolute Temperatur und die Einheit ist zum Beispiel Kelvin (K). Des Weiteren ist die Einheit von V_n zum Beispiel Volt (V) und ist die Einheit von C zum Beispiel Farad (F).

[0080] **Fig. 9** ist ein Diagramm, das Beispiele für Pixelzustände zu der Zeit des Lesens des Rücksetzpegels und zu der Zeit des Initialisierens des Nachstufenknotens gemäß der ersten Ausführungsform der vorliegenden Technologie darstellt. a aus der Zeichnung gibt einen Zustand des Pixels 300 zu der Zeit des Lesens des Rücksetzpegels an und b aus der Zeichnung gibt einen Zustand des Pixels 300 zu der Zeit einer Initialisierung des Nachstufenknotens 340 an. Des Weiteren sind in der Zeichnung der Auswahltransistor 331, der Auswahltransistor 332 und der Nachstufenrücksetztransistor 341 durch graphische Symbole von Schaltern zur einfachen Beschreibung repräsentiert.

[0081] Wie in a der Zeichnung dargestellt, schließt der Vertikalscanschaltkreis 211 den Auswahltransistor 331 und öffnet den Auswahltransistor 332 und den Nachstufenrücksetztransistor 341. Daher wird der Rücksetzpegel durch den Nachstufenschaltkreis 350 gelesen.

[0082] Wie in b der Zeichnung dargestellt, öffnet, nachdem der Rücksetzpegel gelesen wurde, der Vertikalscanschaltkreis 211 den Auswahltransistor 331 und schließt den Auswahltransistor 332 und schließt den Nachstufenrücksetztransistor 341. Daher sind die Kondensatorelemente 321 und 322 von dem Nachstufenknoten 340 getrennt und wird der Pegel des Nachstufenknotens 340 initialisiert.

[0083] Es wird angenommen, dass ein Kapazitätswert einer parasitären Kapazität C_p des Nachstufenknotens 340, der von den Kondensatorelementen 321 und 322 auf diese Weise getrennt ist, im Ver-

gleich zu den Kondensatorelementen 321 und 322 sehr klein ist. Zum Beispiel sind unter der Annahme, dass die parasitäre Kapazität C_p einige Femtofarad (fF) beträgt, die Kondensatorelemente 321 und 322 in der Größenordnung von einigen zehn Femtofarad.

[0084] Fig. 10 ist ein Diagramm, das ein Beispiel für einen Zustand des Pixels 300 zur Zeit des Lesens des Signalpegels gemäß der ersten Ausführungsform der vorliegenden Technologie darstellt.

[0085] Nach der Initialisierung des Nachstufenknotens 340 schließt der Vertikalscanschaltkreis 211 den Auswahltransistor 332 und öffnet den Auswahltransistor 331 und den Nachstufenrücksetztransistor 341. Daher wird der Signalpegel durch den Nachstufenschaltkreis 350 gelesen.

[0086] Hier wird kTC-Rauschen zu der Zeit einer Belichtung des Pixels 300 betrachtet. Zu der Zeit einer Belichtung tritt kTC-Rauschen bei jeder einer Abtastung des Rücksetzpegels und einer Abtastung des Signalpegels unmittelbar vor dem Ende einer Belichtung auf. Unter der Annahme, dass der Kapazitätswert jedes der Kondensatorelemente 321 und 322 C ist, wird der Pegel V_n von kTC-Rauschen zu der Zeit einer Belichtung durch den folgenden Ausdruck ausgedrückt.

$$V_n = (2 * kT / C)^{1/2} \quad \dots \text{Ausdruck 2}$$

[0087] Wie in Fig. 9 und 10 dargestellt, tritt des Weiteren, da der Nachstufenrücksetztransistor 341 zu der Zeit des Lesens angesteuert wird, kTC-Rauschen zu dieser Zeit auf. Jedoch sind die Kondensatorelemente 321 und 322 zu der Zeit des Ansteuerns des Nachstufenrücksetztransistors 341 getrennt und ist die parasitäre Kapazität C_p zu dieser Zeit klein. Daher kann das kTC-Rauschen zu der Zeit des Lesens im Vergleich zu dem kTC-Rauschen zu der Zeit der Belichtung ignoriert werden. Daher wird das kTC-Rauschen zu der Zeit der Belichtung und des Lesens durch Ausdruck 2 ausgedrückt.

[0088] Mit Ausdrücken 1 und 2 ist in dem Pixel 300, in dem der Kondensator zu der Zeit des Lesens getrennt ist, das kTC-Rauschen kleiner als bei dem ersten Vergleichsbeispiel, bei dem der Kondensator zu der Zeit des Lesens nicht getrennt werden kann. Daher kann eine Bildqualität von Bilddaten verbessert werden.

[0089] Fig. 11 ist ein Flussdiagramm, das ein Beispiel für die Operation des Festkörperbildungselements 200 gemäß der ersten Ausführungsform der vorliegenden Technologie darstellt. Diese Operation wird zum Beispiel begonnen, falls eine vorbestimmte Anwendung zum Erfassen von Bilddaten ausgeführt wird.

[0090] Der Vertikalscanschaltkreis 211 belichtet sämtliche Pixel (Schritt S901). Dann wählt der Vertikalscanschaltkreis 211 eine zu lesende Zeile aus (Schritt S902). Der Spaltensignalverarbeitungsschaltkreis 260 liest den Rücksetzpegel der Zeile (Schritt S903) und liest dann den Signalpegel der Zeile (Schritt S904).

[0091] Das Festkörperbildungselement 200 bestimmt, ob das Lesen sämtlicher Zeilen abgeschlossen wurde oder nicht (Schritt S905). Falls das Lesen sämtlicher Zeilen nicht abgeschlossen wurde (Schritt S905: Nein), führt das Festkörperbildungselement 200 wiederholt Schritt S902 und anschließende Schritte aus. Andererseits führt, falls das Lesen sämtlicher Zeilen abgeschlossen wurde (Schritt S905: Ja), das Festkörperbildungselement 200 eine CDS-Verarbeitung oder dergleichen durch und beendet die Operation zur Bildgebung. Falls mehrere Elemente von Bilddaten kontinuierlich erfasst werden, werden Schritte S901 bis S905 wiederholt in Synchronisation mit dem Vertikalsynchronisationssignal ausgeführt.

[0092] Wie zuvor beschrieben, initialisiert bei der ersten Ausführungsform der vorliegenden Technologie der Nachstufenrücksetztransistor 341 den Nachstufenknoten 340, wenn der Auswahlschaltkreis 330 die Kondensatorelemente 321 und 322 von dem Nachstufenschaltkreis 340 trennt. Da die Kondensatorelemente 321 und 322 getrennt sind, wird der Pegel des durch die Ansteuerung erzeugten Rücksetzrauschens ein Pegel, der einer parasitären Kapazität kleiner als die Kondensatorelemente 321 und 322 entspricht. Diese Rauschreduzierung ermöglicht eine Verbesserung der Bildqualität von Bilddaten.

[Erstes Modifikationsbeispiel]

[0093] Bei der zuvor beschriebenen ersten Ausführungsform liest der Vorstufenschaltkreis 310 ein Signal, wobei der Vorstufenschaltkreis 310 mit dem Vorstufenknoten 320 verbunden ist, aber diese Konfiguration kann kein Rauschen von dem Vorstufenschaltkreis 320 zur Zeit des Lesen blockieren. Ein Pixel 300 dieses ersten Modifikationsbeispiels der ersten Ausführungsform unterscheidet sich von dem Pixel 300 der ersten Ausführungsform darin, dass ein Transistor zwischen dem Vorstufenschaltkreis 310 und dem Vorstufenknoten 320 liegt.

[0094] Fig. 12 ist ein Schaltbild, das ein Konfigurationsbeispiel des Pixels 300 gemäß dem ersten Modifikationsbeispiel der ersten Ausführungsform der vorliegenden Technologie darstellt. Das Pixel 300 dieses ersten Modifikationsbeispiels der ersten Ausführungsform unterscheidet sich von dem Pixel 300 der ersten Ausführungsform darin, dass ferner ein Vorstufenrücksetztransistor 323 und ein Vorstufe-

auswahltransistor 324 bereitgestellt sind. Des Weiteren ist die Leistungsversorgungsspannung des Vorstufenschaltkreises 310 und des Nachstufenschaltkreises 350 des ersten Modifikationsbeispiels der ersten Ausführungsform als VDD1 bezeichnet.

[0095] Der Nachstufenrücksetztransistor 323 initialisiert den Pegel des Vorstufenknotens 320 mit einer Leistungsversorgungsspannung VDD2. Es ist wünschenswert, dass die Leistungsversorgungsspannung VDD2 auf einen Wert eingestellt wird, der den folgenden Ausdruck erfüllt.

$$VDD2 = VDD1 - V_{gs} \quad \text{Ausdruck 3}$$

[0096] Bei dem obigen Ausdruck ist V_{gs} eine Gate-Source-Spannung des Vorstufenverstärkungstransistors 315.

[0097] Das Einstellen des Wertes, der Ausdruck 3 erfüllt, ermöglicht eine Reduktion von Variationen des Potentials zwischen dem Vorstufenknoten 320 und dem Nachstufenknoten 340 im Dunklen. Es ist daher möglich, eine Fotoantwortungleichmäßigkeit (PRNU: Photo Response Non-Uniformity) zu verbessern.

[0098] Der Vorstufenauswahltransistor 324 öffnet und schließt einen Pfad zwischen dem Vorstufenschaltkreis 310 und dem Vorstufenknoten 320 gemäß einem Vorstufenauswahlsignal sel von dem Vertikalscanschaltkreis 211.

[0099] Fig. 13 ist ein Zeitverlaufdiagramm, das ein Beispiel für eine globale Verschlussoperation gemäß dem ersten Modifikationsbeispiel der ersten Ausführungsform der vorliegenden Technologie darstellt. Das Zeitverlaufdiagramm des ersten Modifikationsbeispiels der ersten Ausführungsform unterscheidet sich von dem Zeitverlaufdiagramm der ersten Ausführungsform darin, dass der Vertikalscanschaltkreis 211 ferner ein Vorstufenrücksetzsignal rsta und das Vorstufenauswahlsignal sel bereitstellt. In der Zeichnung gibt rsta_[n] Signale zu Pixeln in der n-ten Zeile an.

[0100] Der Vertikalscanschaltkreis 211 liefert ein High-Pegel-Vorstufenauswahlsignal sel über eine Periode von einem Zeitpunkt T2 unmittelbar vor dem Ende einer Belichtung bis zu einem Zeitpunkt T5 an sämtliche Pixel. Das Vorstufenrücksetzsignal rsta wird auf den Low-Pegel gesteuert.

[0101] Fig. 14 ist ein Zeitverlaufdiagramm, das ein Beispiel für eine Leseoperation gemäß dem ersten Modifikationsbeispiel der ersten Ausführungsform der vorliegenden Technologie darstellt. Zu der Zeit des Lesens jeder Zeile wird das Vorstufenauswahlsignal sel auf den Low-Pegel gesteuert. Diese Steuerung bringt den Vorstufenauswahltransistor 324 in

den offenen Zustand, um den Vorstufenknoten 320 von dem Vorstufenschaltkreis 310 zu trennen. Es ist daher möglich, Rauschen von dem Vorstufenknoten 320 zu der Zeit des Lesens zu blockieren.

[0102] Des Weiteren liefert der Vertikalscanschaltkreis 211 über die Leseperiode der n-ten Zeile von einem Zeitpunkt T10 bis zu einem Zeitpunkt T17 ein High-Pegel-Vorstufenrücksetzsignal rsta an die n-te Zeile.

[0103] Des Weiteren steuert zu der Zeit des Lesens der Vertikalscanschaltkreis 211 die Stromquellentransistoren 316 sämtlicher Pixel zum Stoppen der Bereitstellung des Stroms id1. Der Strom id2 wird auf eine Weise ähnlich der ersten Ausführungsform bereitgestellt. Wie zuvor beschrieben, wird die Steuerung des Stroms id1 im Vergleich zu der ersten Ausführungsform vereinfacht.

[0104] Wie zuvor beschrieben, ist es gemäß dem ersten Modifikationsbeispiel der ersten Ausführungsform der vorliegenden Technologie möglich, Rauschen von dem Vorstufenschaltkreis 310 zu blockieren, weil der Vorstufenauswahltransistor 324 zu der Zeit des Lesens in den offenen Zustand übergeht, um den Vorstufenschaltkreis 310 von dem Vorstufenknoten 320 zu trennen.

[Zweites Modifikationsbeispiel]

[0105] Bei der zuvor beschriebenen ersten Ausführungsform sind die Schaltkreise in dem Festkörperbildgebungselement 200 in einem einzigen Halbleiterchip bereitgestellt, aber es besteht eine Möglichkeit, dass diese Konfiguration verhindert, dass die Elemente in den Halbleiterchip passen, falls das Pixel 300 miniaturisiert wird. Ein Festkörperbildgebungselement 200 dieses zweiten Modifikationsbeispiels der ersten Ausführungsform unterscheidet sich von dem Festkörperbildgebungselement 200 der ersten Ausführungsform darin, dass die Schaltkreise in dem Festkörperbildgebungselement 200 verteilt auf zwei Halbleiterchips angeordnet sind.

[0106] Fig. 15 ist ein Diagramm, das ein Beispiel für eine laminierte Struktur des Festkörperbildgebungselements 200 gemäß dem zweiten Modifikationsbeispiel der ersten Ausführungsform der vorliegenden Technologie darstellt. Das Festkörperbildgebungselement 200 des zweiten Modifikationsbeispiels der ersten Ausführungsform beinhaltet einen unteren Pixelchip 202 und einen oberen Pixelchip 201, der auf den unteren Pixelchip 202 gestapelt ist. Diese Chips sind elektrisch durch zum Beispiel Cu-Cu-Bonden verbunden. Es wird angemerkt, dass die Verbindung zusätzlich zu der Cu-Cu-Bondung unter Verwendung eines Via oder eines Kontakthügels erfolgen kann.

[0107] Eine obere Pixelarrayeinheit 221 ist in dem oberen Pixelchip 201 angeordnet. Eine untere Pixelarrayeinheit 222 und der Spaltensignalverarbeitungsschaltkreis 260 sind in dem unteren Pixelchip 202 angeordnet. Für jedes Pixel in der Pixelarrayeinheit 220 ist ein Teil des Pixels in der oberen Pixelarrayeinheit 221 angeordnet und ist der Rest in der unteren Pixelarrayeinheit 222 angeordnet.

[0108] Des Weiteren sind in dem unteren Pixelchip 202 auch der Vertikalscanschaltkreis 211, der Timingsteuerschaltkreis 212, der DAC 213 und der Last-MOS-Schaltkreisblock 250 angeordnet. Diese Schaltkreise sind in der Zeichnung weggelassen.

[0109] Des Weiteren wird der obere Pixelchip 201 zum Beispiel durch einen für Pixel dedizierten Prozess hergestellt und wird der untere Pixelchip 202 zum Beispiel durch einen Komplementärer-MOS (CMOS)Prozess hergestellt. Es wird angemerkt, dass der obere Pixelchip 201 ein Beispiel für einen in den Ansprüchen beschriebenen ersten Chip ist und der untere Pixelchip 202 ein Beispiel für einen in den Ansprüchen beschriebenen zweiten Chip ist.

[0110] Fig. 16 ist ein Schaltbild, das ein Konfigurationsbeispiel eines Pixels 300 gemäß dem zweiten Modifikationsbeispiel der ersten Ausführungsform der vorliegenden Technologie darstellt. In dem Pixel 300 ist der Vorstufenschaltkreis 310 in dem oberen Pixelchip 201 angeordnet und sind die anderen Schaltkreise und Elemente (wie etwa die Kondensatorelemente 321 und 322) in dem unteren Pixelchip 202 angeordnet. Es wird angemerkt, dass der Stromquellentransistor 316 ferner in dem unteren Pixelchip 202 angeordnet werden kann. Wie in der Zeichnung dargestellt, erlaubt das verteilte Anordnen der Elemente in dem Pixel 300 in dem oberen Pixelchip 201 und dem unteren Pixelchip 202, die aufeinander gestapelt sind, eine Reduzierung der Pixelfläche, wodurch eine Pixelminiaturisierung ermöglicht wird.

[0111] Wie zuvor beschrieben, wird gemäß dem zweiten Modifikationsbeispiele der ersten Ausführungsform der vorliegenden Technologie eine Pixelminiaturisierung ermöglicht, da die Schaltkreise und Elemente in dem Pixel 300 verteilt in den zwei Halbleiterchips angeordnet sind.

[Drittes Modifikationsbeispiel]

[0112] Bei dem zweiten Modifikationsbeispiel der ersten Ausführungsform, das zuvor beschrieben wurde, sind ein Teil des Pixels 300 und die Peripherieschaltkreise (wie etwa der Spaltensignalverarbeitungsschaltkreis 260) in dem unteren Pixelchip 202 auf der unteren Seite bereitgestellt. Jedoch ist bei dieser Konfiguration die Anordnungsfläche der Schaltkreise und Elemente auf der Seite des unteren Pixelchips 202 um den Peripherieschaltkreis größer

als die Anordnungsfläche des oberen Pixelchips 201, und es besteht eine Möglichkeit, dass nicht benötigter Platz ohne Schaltkreise und Elemente in dem oberen Pixelchip 201 erzeugt wird. Das Festkörperbildungselement 200 dieses dritten Modifikationsbeispiels der ersten Ausführungsform unterscheidet sich von dem Festkörperbildungselement 200 des zweiten Modifikationsbeispiels der ersten Ausführungsform darin, dass die Schaltkreise in dem Festkörperbildungselement 200 verteilt in drei Halbleiterchips angeordnet sind.

[0113] Fig. 17 ist ein Diagramm, das ein Beispiel für eine laminierte Struktur des Festkörperbildungselements 200 gemäß dem dritten Modifikationsbeispiel der ersten Ausführungsform der vorliegenden Technologie darstellt. Das Festkörperbildungselement 200 des dritten Modifikationsbeispiels der ersten Ausführungsform beinhaltet den oberen Pixelchip 201, den unteren Pixelchip 202 und einen Schaltkreischip 203. Diese Chips sind aufeinander gestapelt und sind durch zum Beispiel Cu-Cu-Bonden elektrisch verbunden. Es wird angemerkt, dass die Verbindung zusätzlich zu der Cu-Cu-Bondung unter Verwendung eines Via oder eines Kontakthügelns erfolgen kann.

[0114] Die obere Pixelarrayeinheit 221 ist in dem oberen Pixelchip 201 angeordnet. Die untere Pixelarrayeinheit 222 ist in dem unteren Pixelchip 202 angeordnet. Für jedes Pixel in der Pixelarrayeinheit 220 ist ein Teil des Pixels in der oberen Pixelarrayeinheit 221 angeordnet und ist der Rest in der unteren Pixelarrayeinheit 222 angeordnet.

[0115] Des Weiteren sind in dem Schaltkreischip 203 der Spaltensignalverarbeitungsschaltkreis 260, der Vertikalscanschaltkreis 211, der Timingsteuerschaltkreis 212, der DAC 213 und der Last-MOS-Schaltkreisblock 250 angeordnet. Schaltkreise außer dem Spaltensignalverarbeitungsschaltkreis 260 sind in der Zeichnung weggelassen.

[0116] Es wird angemerkt, dass der obere Pixelchip 201 ein Beispiel für den in den Ansprüchen beschriebenen ersten Chip ist und der untere Pixelchip 202 ein Beispiel für den in den Ansprüchen beschriebenen zweiten Chip ist. Es wird angemerkt, dass der Schaltkreischip 203 ein Beispiel für einen in den Ansprüchen beschriebenen dritten Chip ist.

[0117] Das Nutzen der dreischichtigen Konfiguration, wie in der Zeichnung dargestellt, ermöglicht eine Reduktion von nicht benötigtem Platz und eine weitere Pixelminiaturisierung im Vergleich zu der zweischichtigen Konfiguration. Des Weiteren kann der untere Pixelchip 202, der die zweite Schicht ist, durch einen dedizierten Prozess für den Kondensator und den Schalter hergestellt werden.

[0118] Wie zuvor beschrieben, kann bei dem dritten Modifikationsbeispiel der ersten Ausführungsform der vorliegenden Technologie, da die Schaltkreise in dem Festkörperbildgebungselement 200 verteilt in den drei Halbleiterchips angeordnet sind, das Pixel im Vergleich zu einem Fall, in dem die Schaltkreise verteilt in den zwei Halbleiterchips angeordnet sind, weiter miniaturisiert werden.

<2. Zweite Ausführungsform>

[0119] Bei der zuvor beschriebenen ersten Ausführungsform wird der Rücksetzpegel abgetastet und in der Belichtungsperiode gehalten, aber diese Konfiguration verhindert, dass die Belichtungsperiode kürzer als die Abtast-und-Halte-Periode des Rücksetzpegels ist. Ein Festkörperbildgebungselement 200 dieser zweiten Ausführungsform unterscheidet sich von dem Festkörperbildgebungselement 200 der ersten Ausführungsform darin, dass ein Transistor, der Ladungen von einem fotoelektrischen Umwandlungselement entlädt, hinzugefügt wird, um die Belichtungsperiode zu verkürzen.

[0120] Fig. 18 ist ein Schaltbild, das ein Konfigurationsbeispiel des Pixels 300 gemäß der zweiten Ausführungsform der vorliegenden Technologie darstellt. Das Pixel 300 dieser zweiten Ausführungsform unterscheidet sich von dem Pixel 300 der ersten Ausführungsform darin, dass ferner ein Entladungstransistor 317 in dem Vorstufenschaltkreis 310 bereitgestellt ist.

[0121] Der Entladungstransistor 317 fungiert als ein Überlaufabfluss, der Ladungen von dem fotoelektrischen Umwandlungselement 311 gemäß einem Entladungssignal ofg von dem Vertikalscanschaltkreis 211 entlädt. Als der Entladungstransistor 317 werden zum Beispiel nMOS-Transistoren verwendet.

[0122] Die Konfiguration ohne den Entladungstransistor 317, wie bei der ersten Ausführungsform, kann unter Blooming leiden, wenn Ladungen von dem fotoelektrischen Umwandlungselement 311 für sämtliche Pixel zu der FD 314 transferiert werden. Dann nehmen zur Zeit einer FD-Rücksetzung das Potential der FD 314 und das Potential des Vorstufenknotens 320 ab. Als Reaktion auf die Abnahme des Potentials treten Ladungs- und Entladungsströme der Kondensatorelemente 321 und 322 weiterhin auf und ändert sich ein IR-Abfall der Leistungsversorgung oder die Masse von einem stationären Zustand ohne Blooming.

[0123] Andererseits weist das fotoelektrische Umwandlungselement 311 zur Zeit des Abtastens und Haltens der Signalpegel sämtlicher Pixel, nach dem Transfer der Signalladungen, keine Ladung auf, so dass kein Blooming auftritt, und ein IR-Abfall der Leistungsversorgung oder der Masse geht ohne

Blooming in den stationären Zustand über. Aufgrund einer Differenz des IR-Abfalls zur Zeit des Abtastens und Haltens des Rücksetzpegels und des Signalpegels tritt Streifenrauschen auf.

[0124] Andererseits werden bei der zweiten Ausführungsform, bei der der Entladungstransistor 317 bereitgestellt ist, die Ladungen in dem fotoelektrischen Umwandlungselement 311 zu dem Überlaufabfluss entladen. Daher werden IR-Abfälle zur Zeit des Abtastens und Haltens des Rücksetzpegels und des Signalpegels beinahe identisch, so dass es möglich ist, Streifen(Streaking)-Rauschen zu unterdrücken.

[0125] Fig. 19 ist ein Zeitverlaufdiagramm, das ein Beispiel für eine globale Verschlussoperation gemäß der zweiten Ausführungsform der vorliegenden Technologie darstellt. Zu einem Zeitpunkt T0 vor dem Beginn einer Belichtung liefert der Vertikalscanschaltkreis 211 das High-Pegel-FD-Rücksetzsignal rst über die Pulsperiode an sämtliche Pixel, während das Entladungssignal ofg für sämtliche Pixel auf den High-Pegel gesetzt wird. Daher werden die PD-Rücksetzung und die FD-Rücksetzung an sämtlichen Pixeln durchgeführt. Des Weiteren wird der Rücksetzpegel abgetastet und gehalten. Hier gibt ofg_[n] in der Zeichnung Signale zu Pixeln in der n-ten Zeile der N Zeilen an.

[0126] Dann lässt der Vertikalscanschaltkreis 211 zu einem Zeitpunkt T1, der der Beginn einer Belichtung ist, das Entladungssignal ofg für sämtliche Pixel auf den Low-Pegel zurückkehren. Dann liefert der Vertikalscanschaltkreis 211 das High-Pegel-Transfersignal trg über eine Periode von einem Zeitpunkt T2 unmittelbar vor dem Ende einer Belichtung bis zu einem Zeitpunkt T3, der das Ende der Belichtung ist, an sämtliche Pixel. Daher wird der Signalpegel abgetastet und gehalten.

[0127] Die Konfiguration ohne den Entladungstransistor 317, wie bei der ersten Ausführungsform, muss sowohl den Transfertransistor 312 als auch den FD-Rücksetztransistor 313 am Anfang einer Belichtung (das heißt zur Zeit einer PD-Rücksetzung) in den Ein-Zustand bringen. Unter dieser Steuerung muss die FD 314 auch zur Zeit einer PD-Rücksetzung zurückgesetzt werden. Es ist daher erforderlich, die FD-Rücksetzung wieder innerhalb der Belichtungsperiode durchzuführen, um den Rücksetzpegel abzutasten und zu halten, so dass die Belichtungsperiode nicht kürzer als die Abtast-und-Halte-Periode des Rücksetzpegels gemacht werden kann. Wenn die Rücksetzpegel sämtlicher Pixel abgetastet und gehalten werden, ist eine gewisse Wartezeit erforderlich, bis sich die Spannung oder der Strom stabilisiert, und zum Beispiel ist eine Abtast-und-Halte-Periode von einigen Mikrosekunden (μ s) bis zu mehreren zehn Mikrosekunden (μ s) erforderlich.

[0128] Andererseits können bei der zweiten Ausführungsform, bei der der Entladungstransistor 317 bereitgestellt ist, die PD-Rücksetzung und die FD-Rücksetzung separat durchgeführt werden. Daher ist es, wie in der Zeichnung dargestellt, möglich, den Rücksetzpegel abzutasten und zu halten, indem die FD-Rücksetzung vor einem Abbruch der PD-Rücksetzung (dem Beginn einer Belichtung) durchgeführt wird. Es ist daher möglich, die Belichtungsperiode kürzer als die Abtast-und-Halte-Periode des Rücksetzpegels zu machen.

[0129] Es wird angemerkt, dass das erste bis dritte Modifikationsbeispiel der ersten Ausführungsform auch auf die zweite Ausführungsform angewandt werden können.

[0130] Wie zuvor beschrieben, ist es gemäß der zweiten Ausführungsform der vorliegenden Technologie möglich, den Rücksetzpegel durch Durchführen der FD-Rücksetzung vor dem Beginn einer Belichtung abzutasten und zu halten, da der Entladungstransistor 317, der Ladungen von dem fotoelektrischen Umwandlungselement 311 entlädt, bereitgestellt ist. Es ist daher möglich, die Belichtungsperiode kürzer als die Abtast-und-Halte-Periode des Rücksetzpegels zu machen.

<3. Dritte Ausführungsform>

[0131] Bei der zuvor beschriebenen ersten Ausführungsform wird die FD 314 mit der Leistungsversorgungsspannung VDD initialisiert, aber es besteht eine Möglichkeit, dass diese Konfiguration eine Verschlechterung einer Fotoantwortungleichmäßigkeit (PRNU: Photo Response Non-Uniformity) aufgrund von Variationen der Kondensatorelemente 321 und 322 oder einer parasitären Kapazität bewirkt. Ein Festkörperbildgebungselement 200 dieser dritten Ausführungsform unterscheidet sich von dem Festkörperbildgebungselement 200 der ersten Ausführungsform darin, dass die PRNU verbessert wird, indem die Leistungsversorgung des FD-Rücksetztransistors 313 zur Zeit des Lesens verringert wird.

[0132] Fig. 20 ist ein Schaltbild, das ein Konfigurationsbeispiel des Pixels 300 gemäß der dritten Ausführungsform der vorliegenden Technologie darstellt. Das Pixel 300 dieser dritten Ausführungsform unterscheidet sich von dem Pixel 300 der ersten Ausführungsform darin, dass die Leistungsversorgung des FD-Rücksetztransistors 313 von der Leistungsversorgungsspannung VDD des Pixels 300 separiert ist.

[0133] Der FD-Rücksetztransistor 313 der dritten Ausführungsform weist einen Drain auf, der mit einer Rücksetzleistungsversorgungsspannung VRST verbunden ist. Die Rücksetzleistungsversorgungsspannung VRST wird durch zum Beispiel den Timingsteuerschaltkreis 212 gesteuert. Es wird

angemerkt, dass der Timingsteuerschaltkreis 212 ein Beispiel für einen in den Ansprüchen beschriebenen Steuerschaltkreis ist.

[0134] Hier wird eine Verschlechterung der PRNU in dem Pixel 300 der ersten Ausführungsform unter Bezugnahme auf Fig. 21 und 22 betrachtet. Bei der ersten Ausführungsform, wie in Fig. 21 dargestellt, nimmt zu einem Zeitpunkt T0 unmittelbar vor dem Beginn einer Belichtung das Potential der FD 314 aufgrund einer Rücksetzdurchführung des FD-Rücksetztransistors 313 ab. Diese Variation wird als Vft bezeichnet.

[0135] Da die Leistungsversorgungsspannung des FD-Rücksetztransistors 313 VDD ist, variiert bei der ersten Ausführungsform das Potential der FD 314 zum Zeitpunkt T0 von VDD bis zu VDD - Vft. Des Weiteren wird das Potential des Vorstufenknotens 320 zu der Zeit einer Belichtung gleich VDD - Vft - Vsig.

[0136] Des Weiteren geht bei der ersten Ausführungsform, wie in Fig. 22 dargestellt, der FD-Rücksetztransistor 313 zu der Zeit des Lesens in den Ein-Zustand über, um die FD 314 auf die Leistungsversorgungsspannung VDD festzusetzen. Das Potential des Vorstufenknotens 320 und das Potential des Nachstufenknotens 340 zu der Zeit des Lesens werden um etwa die Variation Vft der FD 314 nach oben verschoben. Aufgrund von Variationen von Kapazitätswerten der Kondensatorelemente 321 und 322 oder einer parasitären Kapazität variiert die Verschiebungsspannungsmenge jedoch für jedes Pixel, was eine Verschlechterung der PRNU verursacht.

[0137] Eine Verschiebungsmenge des Nachstufenknotens 340 wird, falls der Vorstufenknoten 320 um Vft verschoben wird, durch zum Beispiel den folgenden Ausdruck ausgedrückt.

$$\left\{ \frac{(C_s + \delta C_s)}{(C_s + \delta C_s + C_p)} \right\} * Vft \quad \text{Ausdruck 4}$$

[0138] In dem obigen Ausdruck ist Cs ein Kapazitätswert des Kondensatorelements 322 auf der Signalpegelseite und ist δC_s eine Variation von Cs. Cp ist ein Kapazitätswert der parasitären Kapazität des Nachstufenknotens 340.

[0139] Ausdruck 4 kann durch den folgenden Ausdruck approximiert werden.

$$\left\{ 1 - (\delta C_s / C_s) * (C_p / C_s) \right\} * Vft \quad \text{Ausdruck 5}$$

[0140] Aus Ausdruck 5 können die Variationen des Nachstufenknotens 340 durch den folgenden Ausdruck ausgedrückt werden.

$\{(\delta C_s / C_s) * (C_p / C_s)\} * V_{ft}$ Ausdruck 6

[0141] Wenn $(\delta C_s / C_s)$ auf 10^{-2} eingestellt wird, (C_p / C_s) auf 10^{-1} eingestellt wird und V_{ft} auf 400 Millivolt (mV) eingestellt wird, ist PRNU gemäß Ausdruck 6 $400 \mu V_{rms}$, was ein relativ großer Wert ist.

[0142] Um kTC-Rauschen zur Zeit des Ab tastens und Haltens einer Eingabeumwandlungskapazität zu reduzieren, ist es insbesondere erforderlich, eine Ladung-Spannung-Umwandlungseffizienz der FD 314 zu erhöhen. Um die Ladung-Spannung-Umwandlungseffizienz zu erhöhen, ist es erforderlich, die Kapazität der FD 314 zu erhöhen, aber die Variation V_{ft} , die einige hundert Millivolt (mv) betragen kann, ist umso größer, je kleiner die Kapazität der FD 314 ist. In diesem Fall ist ein PRNU-Einfluss gemäß Ausdruck 6 möglicherweise nicht vernachlässigbar.

[0143] Fig. 23 ist ein Zeitverlaufdiagramm, das ein Beispiel für eine Spannungssteuerung gemäß der dritten Ausführungsform der vorliegenden Technologie darstellt.

[0144] Der Timingsteuerschaltkreis 212 führt eine Steuerung durch, um zu bewirken, dass die Rücksetzleistungsversorgungsspannung VRST für die Zeile-für-Zeile-Leseperiode nach einem Zeitpunkt T9 verschieden von der Rücksetzleistungsversorgungsspannung VRST für die Belichtungsperiode ist.

[0145] Zum Beispiel stellt der Timingsteuerschaltkreis 212 für die Belichtungsperiode die Rücksetzleistungsversorgungsspannung VRST identisch zu der Leistungsversorgungsspannung VDD ein. Andererseits verringert der Timingsteuerschaltkreis 212 für die Leseperiode die Rücksetzleistungsversorgungsspannung VRST auf $VDD - V_{ft}$. Das heißt, für die Leseperiode verringert der Timingsteuerschaltkreis 212 die Rücksetzleistungsversorgungsspannung VRST um einen Betrag näherungsweise gleich der Variation V_{ft} , die durch eine Rücksetzdurchführung verursacht wird. Diese Steuerung ermöglicht, dass der Rücksetzpegel der FD 314 zu der Zeit der Belichtung und der Rücksetzpegel zu der Zeit des Lesens identisch sind.

[0146] Eine Steuerung der Rücksetzleistungsversorgungsspannung VRST ermöglicht, wie in der Zeichnung dargestellt, eine Reduktion von Variationen der Spannung der FD 314 und des Vorstufenknotens 320. Es ist daher möglich, Variationen der Kondensatorelemente 321 und 322 und eine Verschlechterung der PRNU aufgrund einer parasitären Kapazität zu unterdrücken.

[0147] Es wird angemerkt, dass das erste bis dritte Modifikationsbeispiel der ersten Ausführungsform

oder der zweiten Ausführungsform auch auf die dritte Ausführungsform angewandt werden können.

[0148] Wie zuvor beschrieben, ist es gemäß der dritten Ausführungsform der vorliegenden Technologie, da der Timingsteuerschaltkreis 212 die Rücksetzleistungsversorgungsspannung VRST um die Variation V_{ft} verringert, die durch eine Rücksetzdurchführung zu der Zeit des Lesens verursacht wird, möglich, den Rücksetzpegel zu der Zeit der Belichtung und den Rücksetzpegel zu der Zeit des Lesens identisch zu machen. Es ist daher möglich, eine Verschlechterung der Fotoantwortungleichmäßigkeit (PRNU: Photo Response Non-Uniformity) zu unterdrücken.

<4. Vierte Ausführungsform>

[0149] Bei der zuvor beschriebenen ersten Ausführungsform werden der Rücksetzpegel und der Signalpegel in dieser Reihenfolge für jedes Einzelbild gelesen, aber es besteht eine Möglichkeit, dass diese Konfiguration eine Verschlechterung einer Fotoantwortungleichmäßigkeit (PRNU) aufgrund von Variationen der Kondensatorelemente 321 und 322 oder einer parasitären Kapazität bewirkt. Ein Festkörperbildgebungselement 200 dieser vierten Ausführungsform unterscheidet sich von dem Festkörperbildgebungselement 200 der ersten Ausführungsform darin, dass die PRNU verbessert wird, indem für jedes Einzelbild zwischen dem in dem Kondensatorelement 321 gehaltenen Pegel und dem in dem Kondensatorelement 322 gehaltenen Pegel umgeschaltet wird.

[0150] Das Festkörperbildgebungselement 200 der vierten Ausführungsform erfasst kontinuierlich mehrere Einzelbilder in Synchronisation mit dem Vertikalsynchronisationssignal. Ein ungeradzahliges Einzelbild wird als „ungerades Einzelbild“ bezeichnet und ein geradzahliges Einzelbild wird als „gerades Einzelbild“ bezeichnet.

[0151] Fig. 24 ist ein Zeitverlaufdiagramm, das ein Beispiel für eine globale Verschlussoperation für das ungerade Einzelbild gemäß der vierten Ausführungsform der vorliegenden Technologie darstellt. Der Vorstufenschaltkreis 310 in dem Festkörperbildgebungselement 200 setzt das Auswahlsignal Φ_r und das Auswahlsignal Φ_s in dieser Reihenfolge innerhalb der Belichtungsperiode des ungeraden Einzelbildes auf den High-Pegel, so dass bewirkt wird, dass das Kondensatorelement 321 den Rücksetzpegel hält, und dann bewirkt wird, dass das Kondensatorelement 322 den Signalpegel hält.

[0152] Fig. 25 ist ein Zeitverlaufdiagramm, das ein Beispiel für eine Leseoperation für das ungerade Einzelbild gemäß der vierten Ausführungsform der vorliegenden Technologie darstellt. Der Nachstufenschaltkreis 350 in dem

Festkörperbildgebungselement 200 setzt das Auswahlsignal Φ_r und das Auswahlsignal Φ_s in dieser Reihenfolge auf den High-Pegel, um den Rücksetzpegel und den Signalpegel in dieser Reihenfolge innerhalb der Leseperiode des ungeraden Einzelbildes zu lesen.

[0153] Fig. 26 ist ein Zeitverlaufdiagramm, das ein Beispiel für eine globale Verschlussoperation für das gerade Einzelbild gemäß der vierten Ausführungsform der vorliegenden Technologie darstellt. Der Vorstufenschaltkreis 310 in dem Festkörperbildgebungselement 200 setzt das Auswahlsignal Φ_s und das Auswahlsignal Φ_r in dieser Reihenfolge innerhalb der Belichtungsperiode des geraden Einzelbildes auf den High-Pegel, so dass bewirkt wird, dass das Kondensatorelement 322 den Rücksetzpegel hält, und dann bewirkt wird, dass das Kondensatorelement 321 den Signalpegel hält.

[0154] Fig. 27 ist ein Zeitverlaufdiagramm, das ein Beispiel für eine Leseoperation für das gerade Einzelbild gemäß der vierten Ausführungsform der vorliegenden Technologie darstellt. Der Nachstufenschaltkreis 350 in dem Festkörperbildgebungselement 200 setzt das Auswahlsignal Φ_s und das Auswahlsignal Φ_r in dieser Reihenfolge auf den High-Pegel, um den Rücksetzpegel und den Signalpegel in dieser Reihenfolge innerhalb der Leseperiode des geraden Einzelbildes zu lesen.

[0155] Wie in Fig. 24 und 26 dargestellt, sind die in den Kondensatorelementen 321 und 322 gehaltenen Pegeln zwischen dem geraden Einzelbild und dem ungeraden Einzelbild umgekehrt. Dies kehrt auch die Polarität der PRNU zwischen dem geraden Einzelbild und dem ungeraden Einzelbild um. Der Spaltensignalverarbeitungsschaltkreis 260 in der anschließenden Stufe erhält ein arithmetisches Mittel des ungeraden Einzelbildes und des geraden Einzelbildes. Es ist daher möglich, eine PRNU mit entgegengesetzten Polaritäten aufzuheben.

[0156] Diese Steuerung ist effektiv zum Erfassen eines Bewegtbildes oder zum Aufaddieren von Einzelbildern. Des Weiteren ist es nicht erforderlich, ein Element zu dem Pixel 300 hinzuzufügen, und sie kann durch nur Ändern eines Ansteuerungssystems realisiert werden.

[0157] Es wird angemerkt, dass das erste und dritte Modifikationsbeispiel der ersten Ausführungsform, der zweiten Ausführungsform oder der dritten Ausführungsform auch auf die vierte Ausführungsform angewandt werden können.

[0158] Wie zuvor beschrieben, kann bei der vierten Ausführungsform der vorliegenden Technologie, da der in dem Kondensatorelement 321 gehaltene

Pegel und der in dem Kondensatorelement 322 gehaltene Pegel zwischen dem ungeraden Einzelbild und dem geraden Einzelbild umgekehrt sind, die Polarität der PRNU zwischen dem ungeraden Einzelbild und dem geraden Einzelbild umgekehrt werden. Der Spaltensignalverarbeitungsschaltkreis 260 addiert das ungerade Einzelbild und das gerade Einzelbild auf, so dass es möglich ist, eine Verschlechterung der PRNU zu unterdrücken.

<5. Fünfte Ausführungsform>

[0159] Bei der zuvor beschriebenen ersten Ausführungsform erhält der Spaltensignalverarbeitungsschaltkreis 260 eine Differenz zwischen dem Rücksetzpegel und dem Signalpegel für jede Spalte. Es besteht jedoch eine Möglichkeit, dass diese Konfiguration, wenn Licht mit sehr hoher Intensität auf das Pixel einfällt, unter einem, Block-Spot(schwarzer Fleck)-Phänomen leidet, bei dem eine Luminanz aufgrund von Überlaufen von Ladungen von dem fotoelektrischen Umwandlungselement 311 annimmt und ins Schwarze absinkt. Ein Festkörperbildgebungselement 200 dieser fünften Ausführungsform unterscheidet sich von dem Festkörperbildgebungselement 200 der ersten Ausführungsform darin, dass für jedes Pixel bestimmt wird, ob das Black-Spot-Phänomen aufgetreten ist oder nicht.

[0160] Fig. 28 ist ein Schaltbild, das ein Konfigurationsbeispiel des Spaltensignalverarbeitungsschaltkreises 260 gemäß der fünften Ausführungsform der vorliegenden Technologie darstellt. In dem Spaltensignalverarbeitungsschaltkreis 260 dieser fünften Ausführungsform sind mehrere ADCs 270 und eine Digitalsignalverarbeitungseinheit 290 angeordnet. Des Weiteren sind in der Digitalsignalverarbeitungseinheit 290 mehrere CDS-Verarbeitungseinheiten 291 und mehrere Selektoren 292 angeordnet. Der ADC 270, die CDS-Verarbeitungseinheit 291 und der Selektor 292 sind für jede Spalte bereitgestellt.

[0161] Des Weiteren beinhaltet der ADC 270 einen Komparator 280 und einen Zähler 271. Der Komparator 280 vergleicht den Pegel der Vertikalsignalleitung 309 mit dem Rampensignal R_{mp} von dem DAC 213 und gibt ein Vergleichsergebnis VCO aus. Das Vergleichsergebnis VCO wird an den Zähler 271 und den Timingsteuerschaltkreis 212 geliefert. Der Komparator 280 beinhaltet einen Selektor 281, Kondensatorelemente 282 und 283, Autonullschalter 284 und 286 und ein Komparatorelement 285.

[0162] Der Selektor 281 verbindet entweder die Vertikalsignalleitung 309 der entsprechenden Spalte oder einen Knoten einer vorbestimmten Referenzspannung VREF über das Kondensatorelement 282 mit einem nichtinvertierenden Eingabeanschluss (+) des Komparatorelements 285 gemäß einem Eingabeseitenauswahlsignal sel_{in} . Das Eingabeseitenaus-

wahlsignal selin wird von dem Timingsteuerschaltkreis 212 bereitgestellt.

[0163] Das Komparatorelement 285 vergleicht einen Pegel des nichtinvertierenden Eingabeanschlusses (+) mit einem Pegel eines invertierenden Eingabeanschlusses (-) und gibt das Vergleichsergebnis VCO an den Zähler 271 aus. Das Rampensignal Rmp wird über das Kondensatorelement 283 in den invertierenden Eingabeanschluss (-) eingegeben.

[0164] Der Autonullschalter 284 schließt den nichtinvertierenden Eingabeanschluss (+) und einen Ausgabeanschluss des Vergleichsergebnisses VCO gemäß einem Autonullsignal Az von dem Timingssteuerschaltkreis 212 kurz. Der Autonullschalter 286 schließt den invertierenden Eingabeanschluss (-) und den Ausgabeanschluss des Vergleichsergebnisses VCO gemäß dem Autonullsignal Az kurz.

[0165] Der Zähler 271 zählt einen Zählwert über eine Periode, bis das Vergleichsergebnis VCO invertiert wird, und gibt ein digitales Signal CNT_out, das den Zählwert angibt, an die CDS-Verarbeitungseinheit 291 aus.

[0166] Die CDS-Verarbeitungseinheit 291 führt eine CDS-Verarbeitung an dem digitalen Signal CNT_out durch. Die CDS-Verarbeitung 291 berechnet eine Differenz zwischen dem digitalen Signal CNT_out, das dem Rücksetzpegel entspricht, und dem digitalen Signal CNT_out, das dem Signalpegel entspricht, und gibt die Differenz als CDS_out an den Selektor 292 aus.

[0167] Der Selektor 292 gibt gemäß einem Ausgabeauswahlsignal selout von dem Timingssteuerschaltkreis 212 entweder das digitale Signal CDS_out, das der CDS-Verarbeitung unterzogen wurde, oder ein digitales Vollcodesignal VOLL als Pixeldaten der entsprechenden Spalte aus.

[0168] Fig. 29 ist ein Zeitverlaufdiagramm, das ein Beispiel für eine globale Verschlussoperation gemäß der fünften Ausführungsform der vorliegenden Technologie darstellt. Ein Verfahren zum Steuern von Transistoren zur Zeit eines globalen Verschlusses der fünften Ausführungsform ist dem Verfahren der ersten Ausführungsform ähnlich.

[0169] Hier wird angenommen, dass Licht mit sehr hoher Intensität auf das Pixel 300 einfällt. In diesem Fall wird das fotoelektrische Umwandlungselement 311 voll mit Ladungen und die Ladungen laufen von dem fotoelektrischen Umwandlungselement 311 zu der FD 314 über, wodurch eine Abnahme des Potentials der FD 314 verursacht wird, die der FD-Rücksetzung unterzogen wird. Eine lang-kurz-gestrichelte Linie in der Zeichnung gibt Variationen des Potentials

der FD 314 an, wenn schwaches Sonnenlicht einfällt, das bewirkt, dass eine relativ geringe Menge an Ladungen überläuft. Eine gepunktete Linie in der Zeichnung gibt Variationen des Potentials der FD 314 an, wenn starkes Sonnenlicht einfällt, das bewirkt, dass eine relativ große Menge an Ladungen überläuft.

[0170] Wenn schwaches Sonnenlicht einfällt, fällt der Rücksetzpegel zu einem Zeitpunkt T3 ab, der das Ende der FD-Rücksetzung ist, aber der Pegel fällt zu dieser Zeit nicht vollständig ab.

[0171] Wenn andererseits starkes Sonnenlicht einfällt, fällt der Rücksetzpegel zum Zeitpunkt T3 vollständig ab. In diesem Fall wird der Signalpegel gleich dem Rücksetzpegel und wird die Potentialdifferenz zwischen dem Signalpegel und dem Rücksetzpegel „0“, so dass das digitale Signal, das der CDS-Verarbeitung unterzogen wurde, gleich einem digitalen Signal in einem dunklen Zustand wird und ins Schwarze absinkt. Wie zuvor beschrieben, wird ein Phänomen, bei dem das Pixel schwarz wird, obwohl Licht mit sehr hoher Intensität einfällt, als ein Black-Spot(schwarzer Fleck)-Phänomen oder Blooming bezeichnet.

[0172] Wenn des Weiteren der Pegel der FD 314 des Pixels, in dem das Black-Spot-Phänomen aufgetreten ist, zu niedrig ist, kann der Arbeitspunkt des Vorstufenschaltkreises 310 nicht sichergestellt werden und variiert der Strom id1 des Stromquellentransistors 316 entsprechend. Da der Stromquellentransistor 316 jedes Pixels mit einer gemeinsamen Leistungsversorgung oder Masse verbunden ist, beeinflussen, wenn ein gewisses Pixel Variationen des Stroms erleidet, Variationen des IR-Abfalls in dem Pixel einen Abtastpegel eines anderen Pixels. Ein Pixel, in dem das Black-Spot-Phänomen auftritt, wird ein Aggressor und ein Pixel, in dem der Abtastpegel auf eine Weise variiert, die von dem Pixel (Aggressor) abhängt, wird ein Opfer. Infolgedessen tritt Streifenbildung (Streaking) auf.

[0173] Es wird angemerkt, dass, falls der Entladungstransistor 317 wie bei der zweiten Ausführungsform bereitgestellt ist, in einem Pixel, das einen Block-Spot (Blooming) erleidet, Überlauf Ladungen zu dem Entladungstransistor 317 entladen werden, so dass das Black-Spot-Phänomen mit geringerer Wahrscheinlichkeit auftritt. Falls jedoch der Entladungstransistor 317 bereitgestellt ist, können manche Ladungen zu der FD 314 fließen, und es besteht eine Möglichkeit, dass das Black-Spot-Phänomen schwierig vollständig zu beseitigen ist. Zudem gibt es auch einen Nachteil, dass ein Verhältnis der effektiven Fläche/der Ladungsmenge für jedes Pixel aufgrund des Hinzufügens des Entladungstransistors 317 abnimmt. Es ist daher wünschenswert, das Black-Spot-Phänomen ohne Ver-

wenden des Entladungstransistors 317 zu unterdrücken.

[0174] Als ein Verfahren zum Unterdrücken des Black-Spot-Phänomens ohne Verwenden des Entladungstransistors 317 gibt es zwei mögliche Verfahren. Das erste ist eine Anpassung eines Begrenzungspegels der FD 314. Das zweite ist ein Verfahren, bei dem bestimmt wird, ob das Black-Spot-Phänomen zu der Zeit des Lesens aufgetreten ist oder nicht, und, wenn das Black-Spot-Phänomen aufgetreten ist, die Ausgabe mit dem Vollcode ersetzt wird.

[0175] Unter dem ersten Verfahren entspricht der High-Pegel des FD-Rücksetzsignals rst (mit anderen Worten das Gate des FD-Rücksetztransistors 313) in der Zeichnung der Leistungsversorgungsspannung VDD und entspricht der Low-Pegel dem Begrenzungspegel der FD 314. Bei der ersten Ausführungsform wird eine Differenz zwischen dem High-Pegel und dem Low-Pegel (das heißt die Amplitude) auf einen Wert eingestellt, der einem Dynamikumfang entspricht. Andererseits wird der Wert bei der fünften Ausführungsform auf einen Wert plus einer zusätzlichen Toleranzspanne angepasst. Hier entspricht der Wert, der dem Dynamikumfang entspricht, einer Differenz zwischen der Leistungsversorgungsspannung VDD und dem Potential der FD 314, wenn das digitale Signal der Vollcode wird.

[0176] Das Verringern der Gate-Spannung (des Low-Pegels des FD-Rücksetzsignals rst), wenn der FD-Rücksetztransistor 313 ausgeschaltet ist, ermöglicht es, zu verhindern, dass die FD 314 übermäßig aufgrund von Blooming verringert wird und der Arbeitspunkt des Vorstufenverstärkungstransistors 315 verloren wird.

[0177] Es wird angemerkt, dass der Dynamikumfang auf eine Weise variiert, die von dem Analogverstärkungsfaktor des ADC abhängt. Wenn der Analogverstärkungsfaktor niedrig ist, muss der Dynamikumfang größer sein und andererseits kann, wenn der Analogverstärkungsfaktor hoch ist, der Dynamikumfang gering sein. Es ist daher möglich, die Gate-Spannung, wenn der FD-Rücksetztransistor 313 ausgeschaltet ist, gemäß dem Analogverstärkungsfaktor zu ändern.

[0178] Fig. 30 ist ein Zeitverlaufdiagramm, das ein Beispiel für eine Leseoperation gemäß der fünften Ausführungsform der vorliegenden Technologie darstellt. Wenn das Auswahlsignal Φ_r der High-Pegel zu einem Zeitpunkt T11 unmittelbar nach einem Zeitpunkt T10 wird, der der Beginn des Lesens ist, variiert das Potential der Vertikalsignalleitung 309 in dem Pixel, auf das Sonnenlicht einfällt. Eine langkurz-gestrichelte Linie in der Zeichnung gibt Variationen des Potentials der Vertikalsignalleitung 309 an,

wenn schwaches Sonnenlicht einfällt. Eine gepunktete Linie in der Zeichnung gibt Variationen des Potentials der Vertikalsignalleitung 309 an, wenn starkes Sonnenlicht einfällt.

[0179] In einer Autonullperiode von dem Zeitpunkt T10 bis zu einem Zeitpunkt T12 stellt der Timingsteuerschaltkreis 212 zum Beispiel das Eingabeseitenauswahlsignal selin von „0“ bereit, um das Komparatorelement 285 mit der Vertikalsignalleitung 309 zu verbinden. Innerhalb dieser Autonullperiode führt der Timingsteuerschaltkreis 212 eine Autonullung unter Verwendung des Autonullsignals Az durch.

[0180] Unter dem zweiten Verfahren stellt der Timingsteuerschaltkreis 212 zum Beispiel das Eingabeseitenauswahlsignal selin von „1“ innerhalb einer Bestimmungsperiode von dem Zeitpunkt T12 bis zu einem Zeitpunkt T13 bereit. Das Eingabeseitenauswahlsignal selin trennt das Komparatorelement 285 von der Vertikalsignalleitung 309 und verbindet das Komparatorelement 285 mit dem Knoten der Referenzspannung VREF. Die Referenzspannung VREF wird auf einen erwarteten Wert des Pegels der Vertikalsignalleitung 309 eingestellt, wenn kein Blooming auftritt. Wenn zum Beispiel die Gate-Source-Spannung des Nachstufenverstärkungstransistors 351 als Vgs2 bezeichnet wird, entspricht Vrst zu Vreg - Vgs2. Des Weiteren verringert der DAC 213 den Pegel des Rampensignals Rmp innerhalb der Bestimmungsperiode von Vrm_{p_az} auf Vrm_{p_sun}.

[0181] Des Weiteren ist, falls Blooming nicht innerhalb der Bestimmungsperiode auftritt, der Rücksetzpegel Vrst der Vertikalsignalleitung 309 beinahe gleich der Referenzspannung VREF und unterscheidet sich nicht sehr davon, wenn das Potential des invertierenden Eingabeanschlusses (+) des Komparatorelements 285 Autonull ist. Da der nichtinvertierende Eingabeanschluss (-) von Vrm_{p_az} auf Vrm_{p_sun} verringert wird, wird andererseits das Vergleichsergebnis VCO der High-Pegel.

[0182] Im Gegensatz dazu wird, falls Blooming auftritt, der Rücksetzpegel Vrst ausreichend höher als die Referenzspannung VREF, und das Vergleichsergebnis VCO wird der Low-Pegel, wenn der folgende Ausdruck erfüllt wird.

$$Vrst - VREF > Vrm_{p_az} - Vrm_{p_sun}$$

Ausdruck 7

[0183] Das heißt, der Timingsteuerschaltkreis 212 kann basierend darauf, ob das Vergleichsergebnis VCO innerhalb der Bestimmungsperiode der Low-Pegel wird oder nicht, bestimmen, ob Blooming aufgetreten ist oder nicht.

[0184] Es wird angemerkt, dass es erforderlich ist, eine gewisse große Toleranzspanne zur Sonnenbe-

stimmung (die rechte Seite von Ausdruck 7) sicherzustellen, so dass eine fehlerhafte Bestimmung aufgrund von Variationen der Schwellenspannung des Nachstufenverstärkungstransistors 351, IR-Abfall-Unterschieden der ebeneninternen Vreg oder dergleichen verhindert wird.

[0185] Nach dem Zeitpunkt T13 nach dem Ende der Bestimmungsperiode verbindet der Timingsteuerschaltkreis 212 das Komparatorelement 285 mit der Vertikalsignalleitung 309. Des Weiteren wird nach einer P-Phase-Einschwingperiode von dem Zeitpunkt T13 bis zu einem Zeitpunkt T14 die P-Phase innerhalb einer Periode von dem Zeitpunkt T14 bis zu einem Zeitpunkt T15 gelesen. Nachdem eine D-Phase-Einschwingperiode von dem Zeitpunkt T15 bis zu einem Zeitpunkt T19 verstrichen ist, wird die D-Phase innerhalb einer Periode von dem Zeitpunkt T19 bis zu einem Zeitpunkt T20 gelesen.

[0186] Wenn bestimmt wird, dass kein Blooming über die Bestimmungsperiode aufgetreten ist, steuert der Timingsteuerschaltkreis 212 den Selektor 292 gemäß dem Ausgabeseitenauswahlsignal selout, um das digitale Signal CDS_out, das der CDS-Verarbeitung unterzogen wurde, so auszugeben, wie es ist.

[0187] Wenn andererseits bestimmt wird, dass Blooming über die Bestimmungsperiode aufgetreten ist, steuert der Timingsteuerschaltkreis 212 den Selektor 292 gemäß dem Ausgabeseitenauswahlsignal selout, um den Vollcode VOLL anstelle des digitalen Signals CDS-out auszugeben, das der CDS-Verarbeitung unterzogen wurde. Es ist daher möglich, das Black-Spot-Phänomen zu unterdrücken.

[0188] Es wird angemerkt, dass das erste bis dritte Modifikationsbeispiel der ersten Ausführungsform oder der zweiten bis vierten Ausführungsform auch auf die fünfte Ausführungsform angewandt werden können.

[0189] Wie zuvor beschrieben, ist es gemäß der fünften Ausführungsform der vorliegenden Technologie möglich, das Black-Spot-Phänomen zu unterdrücken, da der Timingsteuerschaltkreis 212 basierend auf dem Vergleichsergebnis VCO bestimmt, ob das Black-Spot-Phänomen aufgetreten ist oder nicht, und den Vollcode ausgibt, wenn das Black-Spot-Phänomen aufgetreten ist.

<6. Sechste Ausführungsform>

[0190] Bei der zuvor beschriebenen ersten Ausführungsform führt der Vertikalscanschaltkreis 211 eine Steuerung zum gleichzeitigen Belichten sämtlicher Zeilen (sämtlicher Pixel) (das heißt die globale Verschlussoperation) durch. Falls die Gleichzeitigkeit einer Belichtung nicht erforderlich ist, aber geringes

Rauschen erforderlich ist, wie etwa zur Zeit eines Tests oder einer Analyse, ist es jedoch wünschenswert, eine rollende Verschlussoperation durchzuführen. Ein Festkörperbildgebungselement 200 dieser sechsten Ausführungsform unterscheidet sich von dem Festkörperbildgebungselement 200 der ersten Ausführungsform darin, dass die rollende Verschlussoperation zu der Zeit des Tests oder dergleichen durchgeführt wird.

[0191] Fig. 31 ist ein Zeitverlaufdiagramm, das ein Beispiel für die rollende Verschlussoperation gemäß der sechsten Ausführungsform der vorliegenden Technologie darstellt. Der Vertikalscanschaltkreis 211 führt eine Steuerung zum sequentiellen Auswählen mehrerer Zeilen und Beginnen einer Belichtung durch. Diese Zeichnung stellt eine Belichtungssteuerung der n-ten Zeile dar.

[0192] Über eine Periode von einem Zeitpunkt T0 bis zu einem Zeitpunkt T2 liefert der Vertikalscanschaltkreis 211 das High-Pegel-Nachstufenauswahlsignal selb, das High-Pegel-Auswahlsignal Φ_r und das High-Pegel-Auswahlsignal Φ_s an die n-te Zeile. Des Weiteren liefert zum Zeitpunkt T0, der der Beginn einer Belichtung ist, der Vertikalscanschaltkreis 211 das High-Pegel-FD-Rücksetzsignal rst und das High-Pegel-Nachstufenrücksetzsignal rstb an die n-te Zeile über die Pulsperiode. Der Vertikalscanschaltkreis 211 liefert zu einem Zeitpunkt T1, der das Ende der Belichtung ist, das Transfersignal trg an die n-te Zeile. Die rollende Verschlussoperation in der Zeichnung ermöglicht, dass das Bildgebungselement 200 rauscharme Bilddaten erzeugt.

[0193] Es wird angemerkt, dass während einer normalen Bildgebung das Festkörperbildgebungselement 200 der sechsten Ausführungsform die globale Verschlussoperation auf eine Weise ähnlich der ersten Ausführungsform durchführt.

[0194] Es wird angemerkt, dass das erste bis dritte Modifikationsbeispiel der ersten Ausführungsform oder der zweiten bis fünften Ausführungsform auch auf die sechste Ausführungsform angewandt werden können.

[0195] Wie zuvor beschrieben, ist es gemäß der sechsten Ausführungsform der vorliegende Technologie möglich, rauscharme Bilddaten zu erzeugen, da der Vertikalscanschaltkreis 211 eine Steuerung zum sequentiellen Auswählen mehrerer Zeilen und Beginnen einer Belichtung (das heißt die rollende Verschlussoperation) durchführt.

<7. Siebte Ausführungsform>

[0196] Bei der zuvor beschriebenen ersten Ausführungsform ist die Source des Vorstufen-Source-Folgers (des Vorstufenverstärkungstransistors 315 und

des Stromquellentransistors 316) mit der Leistungsversorgungsspannung VDD verbunden und wird Zeile-für-Zeile-Lesen mit dem Source-Folger in dem Ein-Zustand durchgeführt. Es besteht jedoch eine Möglichkeit, dass dieses Ansteuerungsverfahren bewirkt, dass Schaltkreisrauschen des Vorstufen-Source-Folgers zu der Zeit von Zeile-für-Zeile-Lesen zu den folgenden Stufen propagiert, und Zufallsrauschen nimmt entsprechend zu. Ein Festkörperbildgebungselement 200 dieser siebten Ausführungsform unterscheidet sich von dem Festkörperbildgebungselement 200 der ersten Ausführungsform darin, dass der Vorstufen-Source-Folger zu der Zeit des Lesens in den Aus-Zustand gebracht wird, um Rauschen zu reduzieren.

[0197] Fig. 32 ist ein Blockdiagramm, das ein Konfigurationsbeispiel des Festkörperbildgebungselements 200 gemäß der siebten Ausführungsform der vorliegenden Technologie darstellt. Das Festkörperbildgebungselement 200 dieser siebten Ausführungsform unterscheidet sich von dem Festkörperbildgebungselement 200 der ersten Ausführungsform darin, dass ferner ein Regler 420 und eine Schalteinheit 440 bereitgestellt sind. Des Weiteren sind in der Pixelarrayeinheit 220 der siebten Ausführungsform mehrere effektive Pixel 301 und eine vorbestimmte Anzahl an Dummy-Pixeln 430 angeordnet. Die Dummy-Pixel 430 sind um ein Gebiet herum angeordnet, in dem die effektiven Pixel 301 angeordnet sind.

[0198] Des Weiteren wird die Leistungsversorgungsspannung VDD an jedes der Dummy-Pixel 430 geliefert und werden die Leistungsversorgungsspannung VDD und eine Source-Spannung Vs an jedes der effektiven Pixel 440 geliefert. Eine Signalleitung, durch die die Leistungsversorgungsspannung VDD an die effektiven Pixel 301 geliefert wird, ist in der Zeichnung weggelassen. Des Weiteren wird die Leistungsversorgungsspannung VDD von einem Pad 410, das sich außerhalb des Festkörperbildgebungselements 200 befindet, bereitgestellt.

[0199] Der Regler 420 erzeugt eine konstante erzeugte Spannung V_{gen} basierend auf einem Eingabepotential Vi von dem Dummy-Pixel 430 und liefert die erzeugte Spannung V_{gen} an die Schalteinheit 440. Die Schalteinheit 440 wählt entweder die Leistungsversorgungsspannung VDD von dem Pad 410 oder die erzeugte Spannung V_{gen} von dem Regler 420 aus und liefert die ausgewählte Spannung als die Source-Spannung Vs an jede der Spalten der effektiven Pixel 301.

[0200] Fig. 33 ist ein Schaltbild, das ein Konfigurationsbeispiel des Dummy-Pixels 430, des Reglers 420 und der Schalteinheit 440 gemäß der siebten Ausführungsform der vorliegenden Technologie darstellt. a der Zeichnung gibt ein Schaltbild des

Dummy-Pixels 430 und des Reglers 420 an und b der Zeichnung gibt ein Schaltbild der Schalteinheit 440 an.

[0201] Wie in a der Zeichnung dargestellt, beinhaltet das Dummy-Pixel 430 einen Rücksetztransistor 431, eine FD 432, einen Verstärkungstransistor 433 und einen Stromquellentransistor 434. Der Rücksetztransistor 431 initialisiert die FD 432 gemäß einem Rücksetzsignal RST von dem Vertikalscanschaltkreis 211. Die FD 432 akkumuliert Ladungen und erzeugt eine Spannung, die einer Ladungsmenge entspricht. Der Verstärkungstransistor 433 verstärkt einen Pegel einer Spannung der FD 432 und liefert die verstärkte Spannung als die Eingabespannung Vi an den Regler 420.

[0202] Des Weiteren weisen der FD-Rücksetztransistor 431 und der Verstärkungstransistor 433 ihre jeweiligen Sources mit der Leistungsversorgungsspannung VDD verbunden auf. Der Stromquellentransistor 434 ist mit einem Drain des Verstärkungstransistors 433 verbunden. Der Stromquellentransistor 434 stellt den Strom id1 unter der Steuerung des Vertikalscanschaltkreises 211 bereit.

[0203] Der Regler 420 beinhaltet ein Tiefpassfilter 421, einen Pufferverstärker 422 und ein Kondensatorelement 423. Das Tiefpassfilter 421 lässt als eine Ausgabespannung Vj eine Komponente in einem Niederfrequenzband unterhalb einer vorbestimmten Frequenz von einem Signal der Eingabespannung Vi hindurch.

[0204] Die Ausgabespannung Vj wird in einen nicht-invertierenden Eingabeanschluss (+) des Pufferverstärkers 422 eingegeben. Ein invertierender Eingabeanschluss (-) des Pufferverstärkers 422 ist mit einem Ausgabeanschluss des Pufferverstärkers 422 verbunden. Das Kondensatorelement 423 hält eine Spannung des Ausgabeanschlusses des Pufferverstärkers 422 als V_{gen} . Die V_{gen} wird an die Schalteinheit 440 geliefert.

[0205] Wie in b der Zeichnung dargestellt, beinhaltet die Schalteinheit 440 einen Inverter 441 und mehrere Schaltschaltkreise 442. Die Schaltschaltkreise 442 sind jeweils für eine entsprechende der Spalten der effektiven Pixel 301 angeordnet.

[0206] Der Inverter 441 invertiert ein Schaltsignal SW, das von dem Timingsteuerschaltkreis 212 gesendet wird. Der Inverter 441 liefert das invertierte Signal an jeden der Schaltschaltkreise 442.

[0207] Der Schaltschaltkreis 442 wählt entweder die Leistungsversorgungsspannung VDD oder die erzeugte Spannung V_{gen} aus und liefert die ausgewählte Spannung als die Source-Spannung Vs an

die entsprechende Spalte in der Pixelarrayeinheit 220. Der Schaltschaltkreis 442 beinhaltet Schalter 443 und 444. Der Schalter 443 öffnet und schließt einen Pfad zwischen dem Knoten der Leistungsversorgungsspannung VDD und der entsprechenden Spalte gemäß dem Schaltsignal SW. Der Schalter 444 öffnet und schließt einen Pfad zwischen dem Knoten der erzeugten Spannung V_{gen} und der entsprechenden Spalte gemäß dem invertierten Signal des Schaltsignals SW.

[0208] Fig. 34 ist ein Zeitverlaufdiagramm, das ein Beispiel dafür, wie das Dummy-Pixel 430 und der Regler 420 arbeiten, gemäß der siebten Ausführungsform der vorliegenden Technologie darstellt. Zu einem Zeitpunkt T10 unmittelbar vor dem Lesen einer gewissen Zeile liefert der Vertikalscanschaltkreis 211 ein High-Pegel-Rücksetzsignal RST (hier die Leistungsversorgungsspannung VDD) an jedes der Dummy-Pixel 430. Ein Potential Vfd der FD 432 in dem Dummy-Pixel 430 wird auf die Leistungsversorgungsspannung VDD initialisiert. Wenn das Rücksetzsignal RST der Low-Pegel wird, bewirkt dann eine Rücksetzdurchführung eine Änderung an VDD - Vft.

[0209] Des Weiteren nimmt die Eingabespannung V_i nach dem Zurücksetzen auf VDD - Vgs - Vsig ab. Das Durchlaufen des Tiefpassfilters 421 macht V_j und V_{gen} beinahe konstant.

[0210] Nach einem Zeitpunkt T20 unmittelbar vor dem Lesen der nächsten Zeile wird eine ähnliche Steuerung für jede Zeile durchgeführt und die konstante erzeugte Spannung V_{gen} wird bereitgestellt.

[0211] Fig. 35 ist ein Schaltbild, das ein Konfigurationsbeispiel des effektiven Pixels 301 gemäß der siebten Ausführungsform der vorliegenden Technologie darstellt. Das effektive Pixel 301 ist hinsichtlich einer Schaltkreiskonfiguration dem Pixel 300 der ersten Ausführungsform ähnlich, mit der Ausnahme, dass die Source-Spannung V_s von der Schalteinheit 440 an die Source des Vorstufenverstärkungstransistors 315 geliefert wird.

[0212] Fig. 36 ist ein Zeitverlaufdiagramm, das ein Beispiel für eine globale Verschlussoperation gemäß der siebten Ausführungsform der vorliegenden Technologie darstellt. Bei der siebten Ausführungsform wählt, wenn sämtliche Pixel gleichzeitig belichtet werden, die Schalteinheit 440 die Leistungsversorgungsspannung VDD aus und stellt die Leistungsversorgungsspannung VDD als die Source-Spannung V_s bereit. Des Weiteren nimmt die Spannung des Vorstufenknoten zu einem Zeitpunkt T4 von VDD - Vgs - Vth auf VDD - Vgs - Vsig ab. Hier repräsentiert Vth eine Schwellenspannung des Transistors 312.

[0213] Fig. 37 ist ein Zeitverlaufdiagramm, das ein Beispiel für eine Leseoperation gemäß der siebten Ausführungsform der vorliegenden Technologie darstellt. Bei der siebten Ausführungsform wählt die Schalteinheit 440 zur Zeit des Lesens die erzeugte Spannung V_{gen} aus und stellt die erzeugte Spannung V_{gen} als die Source-Spannung V_s bereit. Die erzeugte Spannung V_{gen} wird auf VDD - Vgs - Vft angepasst. Des Weiteren steuert bei der siebten Ausführungsform der Vertikalscanschaltkreis 211 die Stromquellentransistoren 316 sämtlicher Zeilen (sämtlicher Pixel), um die Bereitstellung des Stroms i_{d1} zu stoppen.

[0214] Fig. 38 ist ein Diagramm zum Beschreiben von Effekten gemäß der siebten Ausführungsform der vorliegenden Technologie. Bei der ersten Ausführungsform wird der Source-Folger (der Vorstufenverstärkungstransistor 315 und der Stromquellentransistor 316) des zu lesenden Pixels 300 während des Zeile-für-Zeile-Lesens eingeschaltet. Es besteht jedoch eine Möglichkeit, dass dieses Ansteuerungsverfahren bewirkt, dass Schaltkreisrauschen des Vorstufen-Source-Folgers zu den folgenden Stufen (Kondensatorelement und Nachstufen-Source-Folger und ADC) propagiert, und Ausleserauschen nimmt entsprechend zu.

[0215] Zum Beispiel ist bei der ersten Ausführungsform, wie in der Zeichnung dargestellt, kTC-Rauschen, das in einem Pixel während einer globalen Verschlussoperation erzeugt wird, 450 (μVrms). Des Weiteren ist Rauschen, das in dem Vorstufen-Source-Folger (dem Vorstufenverstärkungstransistor 315 und dem Stromquellentransistor 316) während des Zeile-für-Zeile-Lesens erzeugt wird, 380 (μVrms). In dem Vorstufen-Source-Folger und den folgenden Stufen erzeugtes Rauschen ist 160 (μVrms). Daher ist das Gesamtrauschen 610 (μVrms). Wie zuvor beschrieben, wird bei der ersten Ausführungsform ein Anteil des Rauschens des Vorstufen-Source-Folgers an dem Gesamtrauschen relativ groß.

[0216] Um das Rauschen des Vorstufen-Source-Folgers bei der siebten Ausführungsform zu reduzieren, wird die Spannung (V_s), die angepasst werden kann, an die Source des Vorstufen-Source-Folgers geliefert, wie nachfolgend beschrieben. Während der globalen Verschluss(Belichtung)-Operation wählt die Schalteinheit 440 die Leistungsversorgungsspannung VDD aus und stellt die ausgewählte Leistungsversorgungsspannung als die Source-Spannung V_s bereit. Dann schaltet die Schalteinheit 440 nach dem Ende der Belichtung die Source-Spannung V_s auf VDD - Vgs - Vft um. Des Weiteren schaltet der Timingsteuerschaltkreis 212 den Vorstufenstromquellentransistor 316 während der globalen Verschluss(Belichtung)-Operation ein und schaltet

den Vorstufenstromquellentransistor 316 nach dem Ende der Belichtung aus.

[0217] Wie in **Fig. 36** und **37** dargestellt, macht die zuvor beschriebene Steuerung das Potential des Vorstufenknotens während der globalen Verschchlussoperation und das Potential während des Zeile-für-Zeile-Lesens identisch und ermöglicht dementsprechend eine Verbesserung der PRNU. Da sich der Vorstufen-Source-Folger während des Zeile-für-Zeile-Lesens in dem Aus-Zustand befindet, tritt des Weiteren kein Schaltkreisrauschen des Source-Folgers auf und wird es null (μVrms), wie in **Fig. 38** dargestellt. Es wird angemerkt, dass sich in dem Vorstufen-Source-Folger der Vorstufenverstärkungstransistor 315 in dem Ein-Zustand befindet.

[0218] Wie zuvor beschrieben, kann gemäß der siebten Ausführungsform der vorliegenden Technologie in dem Source-Folger erzeugtes Rauschen reduziert werden, da der Vorstufen-Source-Folger zu der Zeit des Lesens in den Aus-Zustand gebracht wird.

<8. Achte Ausführungsform>

[0219] In dem VD.GS der zuvor beschriebenen ersten Ausführungsform ist die Umwandlungseffizienz, bei der Ladungen in eine Spannung umgewandelt werden, konstant, aber diese Konfiguration kann den Dynamikumfang nicht erweitern, während eine Zunahme der Bildwiederholrate unterdrückt wird. Ein Festkörperbildgebungselement 200 dieser achten Ausführungsform unterscheidet sich von dem Festkörperbildgebungselement 200 der ersten Ausführungsform darin, dass die Umwandlungseffizienz basierend auf einem Vergleichsergebnis zwischen dem Signalpegel und einer Schwelle umgeschaltet wird.

[0220] **Fig. 39** ist ein Schaltbild, das ein Konfigurationsbeispiel des Pixels 300 gemäß der achten Ausführungsform der vorliegenden Technologie darstellt. Das Pixel 300 dieser achten Ausführungsform beinhaltet den Vorstufenschaltkreis 310, eine Kondensatoreinheit 329, den Auswahlkreis 330, den Nachstufenrücksetztransistor 341, den Nachstufenschaltkreis 350 und eine Vergleichseinheit 370.

[0221] Falls der obere Pixelchip 201 und der untere Pixelchip 202 aufeinander gestapelt sind, ist zum Beispiel der Vorstufenschaltkreis 310 in dem oberen Pixelchip 201 angeordnet und sind die Nachstufenschaltkreise in dem unteren Pixelchip 202 angeordnet. Es wird angemerkt, dass es auch möglich ist, die Elemente in dem Pixel 300 in einem einzigen Halbleitersubstrat ohne Stapeln anzuordnen. Des Weiteren ist, wie in **Fig. 17** dargestellt, auch ein Stapel aus drei Schichten möglich.

[0222] Des Weiteren beinhaltet der Vorstufenschaltkreis 310 das fotoelektrische Umwandlungselement 311, den Transfertransistor 312, den FD-Rücksetztransistor 313, die FD 314, den Vorstufenverstärkungstransistor 315 und den Stromquellentransistor 316, wie bei der ersten Ausführungsform. Der Vorstufenschaltkreis 310 beinhaltet ferner den Entladungstransistor 317, wie bei der zweiten Ausführungsform. Der Vorstufenschaltkreis 310 beinhaltet ferner den Vorstufenrücksetztransistor 323, der unter Bezugnahme auf **Fig. 12** beschrieben ist. Zusätzlich zu solchen Elementen beinhaltet der Vorstufenschaltkreis 310 ferner einen zusätzlichen Kondensator 361, einen Umwandlungseffizienzsteuertransistor 362, einen Schalttransistor 363 und einen Vorladungstransistor 364. Als der Umwandlungseffizienzsteuertransistor 362, der Schalttransistor 363 und der Vorladungstransistor 364 wird zum Beispiel ein nMOS-Transistor verwendet.

[0223] Die Verbindungskonfiguration des fotoelektrischen Umwandlungselements 311, des Transfertransistors 312, des FD-Rücksetztransistors 313, der FD 314, des Vorstufenverstärkungstransistors 315 und des Stromquellentransistors 316 ist der Verbindungskonfiguration der ersten Ausführungsform ähnlich. Bei der achten Ausführungsform liegen jedoch der Schalttransistor 363 und der Vorladungstransistor 364 zwischen dem Vorstufenverstärkungstransistor 315 und dem Stromquellentransistor 316.

[0224] Die Verbindungskonfiguration des Entladungstransistors 317 ist der Verbindungskonfiguration der zweiten Ausführungsform ähnlich. Bei der achten Ausführungsform liegt jedoch der zusätzliche Kondensator 361 zwischen dem Entladungstransistor 317 und der Leistungsversorgungsspannung VDD1.

[0225] Der Umwandlungseffizienzsteuertransistor 362 öffnet und schließt einen Pfad zwischen der FD 314 und dem zusätzlichen Kondensator 361 gemäß einem Steuersignal FCG von der Vergleichseinheit 370. Der Schalttransistor 363 öffnet und schließt einen Pfad zwischen der Source des Vorstufenverstärkungstransistors 315 und dem Vorstufenknoten 320 gemäß einem Steuersignal sw von dem Vertikalscanschaltkreis 211. Der Vorladungstransistor 364 öffnet und schließt einen Pfad zwischen dem Vorstufenknoten 320 und dem Stromquellentransistor 316 gemäß einem Steuersignal PC von dem Vertikalscanschaltkreis 211.

[0226] Des Weiteren beinhaltet die Kondensatoreinheit 329 die Kondensatorelemente 321 und 322. Als solche Kondensatorelemente wird zum Beispiel ein Element mit einer Metall-Isolator-Metall(MIM)-Struktur verwendet. Die Verbindungskonfiguration solcher Elemente ist der Verbindungskonfiguration der ersten Ausführungsform ähnlich. Die Schaltkreiskonfi-

guration des Auswahl Schaltkreises 330, des Nachstufenrücksetztransistors 341 und des Nachstufenschaltkreises 350 ist der Schaltkreis Konfiguration der ersten Ausführungsform ähnlich.

[0227] Die Vergleichseinheit 370 beinhaltet ein Kondensatorelement 371 und einen Komparator 372. Das Kondensatorelement 371 liegt zwischen der Vertikalsignalleitung 309 und einem nichtinvertierenden Eingabeanschluss (+) des Komparators 372. Eine vorbestimmte Schwelle TH1 wird in einen invertierenden Eingabeanschluss (-) des Komparators 372 eingegeben. Der Komparator 372 vergleicht den Signalpegel, der durch die Vertikalsignalleitung 309 ausgegeben wird, mit der Schwelle TH1 und führt das Vergleichsergebnis als das Steuersignal FCG zu dem Vorstufenschaltkreis 310 zurück.

[0228] Der Vorstufenschaltkreis 310 kann die Umwandlungseffizienz, die zum Umwandeln von Ladungen in eine Spannung verwendet wird, durch Ein- und Ausschalten des zuvor beschriebenen Effizienzsteuertransistors 362 umgeschaltet werden. Falls sich der Umwandlungseffizienzsteuertransistor 362 in dem Aus-Zustand befindet, werden Ladungen durch die FD 314 in eine Spannung umgewandelt. Andererseits ist, falls sich der Umwandlungseffizienzsteuertransistor 362 in dem Ein-Zustand befindet, der zusätzliche Kondensator 361 verbunden und werden Ladungen durch den zusätzlichen Kondensator 361 und die FD 314 in eine Spannung umgewandelt. Daher ist die Umwandlungseffizienz, falls sich der Umwandlungseffizienzsteuertransistor 362 in dem Aus-Zustand befindet, höher als die Umwandlungseffizienz, falls sich der Umwandlungseffizienzsteuertransistor 362 in dem Ein-Zustand befindet. Nachfolgend wird die höhere Umwandlungseffizienz als „hoher Umwandlungsverstärkungsfaktor (HCG: High Conversion Gain)“ bezeichnet und wird die niedrigere Umwandlungseffizienz als „niedriger Umwandlungsverstärkungsfaktor (LCG: Low Conversion Gain)“ bezeichnet.

[0229] Der Signalpegel, der von dem Nachstufenschaltkreis 350 ausgegeben wird, nimmt mit zunehmender Intensität zu. Falls der Signalpegel hoch ist (das heißt, die Intensität ist hoch), ist es wünschenswert, dass der LCG eingestellt wird. Falls andererseits der Signalpegel niedrig ist (das heißt, die Intensität ist niedrig), ist es wünschenswert, dass der HCG eingestellt wird. Vor dem Beginn des Lesens befindet sich der Umwandlungseffizienzsteuertransistor 362 in dem Aus-Zustand und wird der HCG entsprechend eingestellt.

[0230] Während des Lesens erzeugt der Vorstufenschaltkreis 310 mit dem HCG den Signalpegel vor dem Rücksetzpegel. Der Auswahltransistor 332 geht in den Ein-Zustand über, um das Kondensatorelement 322 zum Halten des Signalpegels zu veran-

lassen. Die Vergleichseinheit 370 vergleicht den mit dem HCG erzeugten Signalpegel mit der Schwelle TH1.

[0231] Falls der Signalpegel, der dem HCG entspricht, niedriger als die Schwelle TH1 ist, wird der Umwandlungseffizienzsteuertransistor 362 basierend auf dem Vergleichsergebnis (FCG) in den Aus-Zustand gebracht und verbleibt die Umwandlungseffizienz bei dem HCG. Der Vorstufenschaltkreis 310 erzeugt den Rücksetzpegel mit dem HCG und der Auswahltransistor 331 geht in den Ein-Zustand über, um das Kondensatorelement 321 zum Halten des Rücksetzpegels zu veranlassen. Der Nachstufenschaltkreis 350 liest den Rücksetzpegel und gibt den Rücksetzpegel an die Vertikalsignalleitung 309 aus.

[0232] Falls andererseits der Signalpegel, der dem HCG entspricht, gleich oder größer als die Schwelle TH1 ist, wird der Umwandlungseffizienzsteuertransistor 362 basierend auf dem Vergleichsergebnis (FCG) in den Ein-Zustand gebracht und wird die Umwandlungseffizienz zu dem LCG umgeschaltet. Der Vorstufenschaltkreis 310 erzeugt den Signalpegel mit dem LCG und der Auswahltransistor 332 geht in den Ein-Zustand über, um das Kondensatorelement 322 zum Halten des Signalpegels zu veranlassen. Der Nachstufenschaltkreis 350 liest den Signalpegel und gibt den Signalpegel an die Vertikalsignalleitung 309 aus. Als Nächstes erzeugt der Vorstufenschaltkreis 310 den Rücksetzpegel mit dem LCG und der Auswahltransistor 331 geht in den Ein-Zustand über, um das Kondensatorelement 321 zum Halten des Rücksetzpegels zu veranlassen. Der Nachstufenschaltkreis 350 liest den Rücksetzpegel und gibt den Rücksetzpegel an die Vertikalsignalleitung 309 aus.

[0233] Zusammengefasst vergleicht die Vergleichseinheit 370 den Signalpegel mit der Schwelle TH1 und gibt das Vergleichsergebnis als das Steuersignal FCG aus. Der Vorstufenschaltkreis 310 wandelt Ladungen in eine Spannung (den Signalpegel oder den Rücksetzpegel) mit einer Umwandlungseffizienz um, die von dem HCG und dem LCG basierend auf dem Steuersignal FCG (Vergleichsergebnis) ausgewählt wird, und gibt die Spannung aus. Die Kondensatoreinheit 329 hält die Spannung. Der Nachstufenschaltkreis 350 liest die gehaltene Spannung und gibt die Spannung an die Vertikalsignalleitung 309 aus.

[0234] Des Weiteren ermöglicht das Hinzufügen des Entladungstransistors 317 es, wie zuvor bei der zweiten Ausführungsform beschrieben, Variationen des Potentials der FD 314 und des Vorstufenknotens 320 aufgrund von Überlaufungen während der FD-Rücksetzung zu unterdrücken.

[0235] Des Weiteren ermöglicht das Bereitstellen des Vorstufenrücksetztransistors 323 das Initialisieren, wie zuvor unter Bezugnahme auf **Fig. 12** beschrieben, des Pegels des Vorstufenknotens 320 mit der Leistungsversorgungsspannung VDD2.

[0236] Des Weiteren bringt der Vertikalscanschaltkreis 211 in der Belichtungsperiode nur den Schalttransistor 363 von dem Schalttransistor 363 und dem Vorladungstransistor 364 in den Ein-Zustand gemäß den Steuersignalen sw und PC. Als Nächstes bringt der Vertikalscanschaltkreis 211 in der Belichtungsperiode nur den Vorladungstransistor 364 in den Ein-Zustand gemäß den Steuersignalen sw und PC. Zu der Zeit des Lesens werden sowohl der Schalttransistor 363 als auch der Vorladungstransistor 364 in den Aus-Zustand gesteuert. Diese Steuerung ermöglicht eine Reduktion eines Einflusses von Rauschen, das in dem Stromquellentransistor 316 erzeugt wird.

[0237] Es wird angemerkt, dass, obwohl der Entladungstransistor 317 und der Vorstufenrücksetztransistor 323 angeordnet sind, eine Konfiguration genutzt werden kann, bei der eines oder beide der Elemente nicht angeordnet sind. Obwohl der Schalttransistor 363 und der Vorladungstransistor 364 angeordnet sind, kann des Weiteren eine Konfiguration genutzt werden, bei der keines der Elemente angeordnet ist. Obwohl der zusätzliche Kondensator 361 angeordnet ist, kann des Weiteren eine Konfiguration genutzt werden, bei der der zusätzliche Kondensator 361 nicht angeordnet ist.

[0238] **Fig. 40** ist ein Flussdiagramm, das ein Beispiel für eine Leseoperation des Festkörperbildungselements 200 gemäß der achten Ausführungsform der vorliegenden Technologie darstellt. Diese Leseoperation wird jedes Mal durchgeführt, wenn eine Zeile während der Leseperiode nach der Belichtungsperiode ausgewählt wird.

[0239] Jedes Pixel 300 in der ausgewählten Zeile erzeugt den Signalpegel mit dem HCG und hält den Signalpegel (Schritt S911). Die Vergleichseinheit 370 in dem Pixel 300 bestimmt, ob der Signalpegel gleich oder größer als die Schwelle TH1 ist oder nicht (Schritt S912). Falls der Signalpegel kleiner als die Schwelle TH1 ist (Schritt S912: Nein), erzeugt das Pixel 300 den Rücksetzpegel mit dem HCG und hält den Rücksetzpegel (Schritt S913).

[0240] Falls andererseits der Signalpegel gleich oder größer als die Schwelle TH1 ist (Schritt S912: Ja), schaltet das Pixel 300 die Umwandlungseffizienz auf den LCG um und erzeugt und hält den Signalpegel (Schritt S914). Dann erzeugt das Pixel 300 den Rücksetzpegel mit dem LCG und hält den Rücksetzpegel (Schritt S915). Nach Schritt S913 oder S915 wird die Leseoperation für eine Zeile beendet.

[0241] Wie in der Zeichnung dargestellt, ermöglicht das Umschalten der Umwandlungseffizienz für jedes Pixel gemäß der Intensitätsschwelle es, den Dynamikumfang von Bilddaten im Vergleich zu einem Fall zu erweitern, in dem die Umwandlungseffizienz nicht umgeschaltet wird.

[0242] Hier wird eine Konfiguration, bei der die Vergleichseinheit 370 nicht bereitgestellt ist und die Anzahl der Kondensatorelemente in der Kondensatoreinheit 329 und die Anzahl der Auswahltransistoren in dem Auswahl Schaltkreis 330 verdoppelt sind, als ein zweites Vergleichsbeispiel angenommen.

[0243] **Fig. 41** ist ein Schaltbild, das ein Konfigurationsbeispiel eines Pixels 300 gemäß dem zweiten Vergleichsbeispiel darstellt. Wie in der Zeichnung dargestellt, ist bei dem zweiten Vergleichsbeispiel die Vergleichseinheit 370 nicht angeordnet und wird das Steuersignal FCG, das durch den Vertikalscanschaltkreis 211 erzeugt wird, in den Umwandlungseffizienzsteuertransistor 362 eingegeben. Des Weiteren sind Kondensatorelemente 321-1 und 322-1 anstelle der Kondensatorelemente 321 und 322 angeordnet und sind ferner Kondensatorelemente 321-2 und 322-2 und Auswahltransistoren 333 und 334 angeordnet.

[0244] Die Kondensatorelemente 321-2 und 322-2 weisen ihre jeweiligen einen Enden gemeinsam mit dem Vorstufenknoten 320 verbunden auf. Auswahl-signale $\phi r1$ und $\phi s1$ werden in die Auswahltransistoren 331 bzw. 332 eingegeben. Des Weiteren öffnet und schließt der Auswahltransistor 333 einen Pfad zwischen dem Kondensatorelement 321-2 und dem Nachstufenknoten 340 gemäß einem Auswahlsignal $\Phi r2$. Der Auswahltransistor 334 öffnet und schließt einen Pfad zwischen dem Kondensatorelement 322-2 und dem Nachstufenknoten 340 gemäß einem Auswahlsignal $\Phi s2$.

[0245] Falls der Dynamikumfang bei dem zweiten Vergleichsbeispiel erweitert wird, erzeugt und hält das Pixel 300 sequentiell den Signalpegel und den Rücksetzpegel mit dem HCG und schaltet dann zu dem LCG um, um sequentiell den Signalpegel und den Rücksetzpegel zu erzeugen und zu halten. Es ist daher erforderlich, eine Spannung viermal für jede Zeile zu lesen, was die Anzahl an Malen des Lesens im Vergleich zu der ersten Ausführungsform erhöht.

[0246] Wie in der Zeichnung dargestellt, nehmen bei dem zweiten Vergleichsbeispiel ohne die Vergleichseinheit 370 sowohl die Anzahl an Kondensatorelementen (MIM) als auch die Anzahl an Auswahltransistoren zu. Falls die Fläche des Pixels 300 einheitlich ist, nimmt der Kapazitätswert jedes MIM ab, wenn die Anzahl an MIMs erhöht wird. Wenn der Kapazitätswert des MIM abnimmt, verschlech-

tern sich Dunkelstromrauschen oder SN-Charakteristiken. Infolgedessen besteht eine Möglichkeit, dass sich die Bildqualität verschlechtert. Des Weiteren nimmt bei dem zweiten Vergleichsbeispiel die Bildwiederholrate ab, da die Spannung für jede Zeile gehalten wird und die Anzahl an Malen des Lesens zunimmt, wie zuvor beschrieben wurde.

[0247] Andererseits können gemäß der achten Ausführungsform, bei der die Vergleichseinheit 370 bereitgestellt ist, da die Umwandlungseffizienz basierend auf dem Vergleichsergebnis umgeschaltet wird, die Anzahl an Kondensatorelementen (MIMs) und die Anzahl an Auswahltransistoren auf die Hälfte einer entsprechenden Anzahl gemäß dem zweiten Vergleichsbeispiel reduziert werden. Diese Reduktion der Anzahl an MIMs ermöglicht eine Zunahme des Kapazitätswertes jedes MIM im Vergleich zu dem zweiten Vergleichsbeispiel und ermöglicht es, Dunkelstromrauschen und eine Verschlechterung von SN-Charakteristiken zu unterdrücken. Des Weiteren werden im Fall eines Bildsensors, in dem hohe Dynamikumfangcharakteristiken durch Übergang-SN-Charakteristiken zur Zeit des Umschaltens der Umwandlungseffizienz begrenzt werden, die SN-Charakteristiken aufgrund einer Reduktion von Zufallsrauschen verbessert, so dass die achte Ausführungsform eine Erweiterung des Dynamikumfangs ermöglicht. Zudem ermöglicht die Reduktion der Anzahl an MIMs eine Reduktion der Anzahl an Malen des Spannungslesens im Vergleich zu dem zweiten Vergleichsbeispiel, so dass es möglich ist, eine Abnahme der Bildwiederholrate zu unterdrücken. Wie zuvor beschrieben, ist es möglich, eine Bildqualität zu verbessern, während eine Abnahme der Bildwiederholrate unterdrückt wird.

[0248] Es wird angemerkt, dass die dritte Ausführungsform oder die siebte Ausführungsform auch auf die achte Ausführungsform angewandt werden kann.

[0249] Wie zuvor beschrieben, kann gemäß der achten Ausführungsform der vorliegenden Technologie, da der Vorstufenschaltkreis 310 die Umwandlungseffizienz basierend auf dem Vergleichsergebnis der Vergleichseinheit 370 umschaltet, die Anzahl an Kondensatorelementen (MIMs) im Vergleich zu dem zweiten Vergleichsbeispiel reduziert werden. Es ist daher möglich, eine Bildqualität zu verbessern, während eine Zunahme der Bildwiederholrate unterdrückt wird.

<9. Neunte Ausführungsform>

[0250] In dem VD.GS der zuvor beschriebenen achten Ausführungsform wird die Umwandlungseffizienz auf zwei Niveaus des HCG und des LCG umgeschaltet, aber es besteht eine Möglichkeit, dass die zwei Niveaus nicht zur Steuerung für eine geeignete

Umwandlungseffizienz ausreichen. Ein Festkörperbildgebungselement 200 dieser neunten Ausführungsform unterscheidet sich von dem Festkörperbildgebungselement 200 der achten Ausführungsform darin, dass die Umwandlungseffizienz auf drei Niveaus umgeschaltet wird.

[0251] Fig. 42 ist ein Schaltbild, das ein Konfigurationsbeispiel des Pixels 300 gemäß der neunten Ausführungsform der vorliegenden Technologie darstellt. Das Pixel 300 dieser neunten Ausführungsform unterscheidet sich von dem Pixel 300 der achten Ausführungsform darin, dass ferner ein Umwandlungseffizienzsteuertransistor 365, ein Kondensatorelement 373 und ein Komparator 374 bereitgestellt sind. Als der Umwandlungseffizienzsteuertransistor 365 werden zum Beispiel nMOS-Transistoren verwendet. Es wird angemerkt, dass die Umwandlungseffizienzsteuertransistoren 365 und 362 Beispiele für den ersten und zweiten Umwandlungseffizienzsteuertransistor sind, die in den Ansprüchen beschrieben sind.

[0252] Das Kondensatorelement 373 liegt zwischen der Vertikalsignalleitung 309 und einem nichtinvertierenden Eingabeanschluss (+) des Komparators 374. Eine vorbestimmte Schwelle TH2 wird in einen invertierenden Eingabeanschluss (-) des Komparators 374 eingegeben. Der Komparator 374 vergleicht den Signalpegel, der durch die Vertikalsignalleitung 309 ausgegeben wird, mit der Schwelle TH2 und führt das Vergleichsergebnis als das Steuersignal FCG zu dem Vorstufenschaltkreis 310 zurück. Der Komparator 372 der neunten Ausführungsform führt das Vergleichsergebnis als ein Steuersignal FDG1 zurück. Es wird angemerkt, dass die Schwellen TH1 und TH2 Beispiele für die erste und zweite Schwelle sind, die in den Ansprüchen beschrieben sind. Des Weiteren sind die Komparatoren 372 und 374 Beispiele für den ersten und zweiten Komparator, die in den Ansprüchen beschrieben sind.

[0253] Der Umwandlungseffizienzsteuertransistor 365 öffnet und schließt einen Pfad zwischen einem Verbindungsknoten zwischen dem FD-Rücksetztransistor 313 und dem Umwandlungseffizienzsteuertransistor 362 und der FD 314 gemäß dem Steuersignal FDG1 von der Vergleichseinheit 370. Des Weiteren wird ein Steuersignal FDG2 von dem Vertikalscanschaltkreis 211 auch in ein Gate des Umwandlungseffizienzsteuertransistors 365 eingegeben. Wenn die FD 314 initialisiert wird, bringt der Vertikalscanschaltkreis 211 den FD-Rücksetztransistor 313 und den Umwandlungseffizienzsteuertransistor 365 über die Pulsperiode in den Ein-Zustand gemäß dem FD-Rücksetzsignal rst und dem Steuersignal FDG2.

[0254] Falls sich nur der Umwandlungseffizienzsteuertransistor 365 der Umwandlungseffizienz-

teuertransistoren 362 und 365 in dem Ein-Zustand befindet, ist die Umwandlungseffizienz niedriger als in einem Fall, in dem sich die beiden Umwandlungseffizienzsteuertransistoren 362 und 365 in dem Aus-Zustand befinden. Falls sich des Weiteren die beiden Umwandlungseffizienzsteuertransistoren 362 und 365 in dem Ein-Zustand befinden, ist die Umwandlungseffizienz niedriger als in dem Fall, in dem sich nur der Umwandlungseffizienzsteuertransistor 365 in dem Ein-Zustand befindet. Wie zuvor beschrieben, wird die Umwandlungseffizienz auf drei Niveaus gesteuert. Unter den drei Niveaus wird die höchste Umwandlungseffizienz als HCG bezeichnet und wird die niedrigste Umwandlungseffizienz als LCG bezeichnet. Des Weiteren wird eine Umwandlungseffizienz zwischen dem HCG und dem LCG als ein „mittlerer Umwandlungsverstärkungsfaktor (MCG: Middle Conversion Gain)“ bezeichnet. Das Umschalten der Umwandlungseffizienz auf drei Niveaus ermöglicht eine Steuerung hinsichtlich einer geeigneteren Umwandlungseffizienz im Vergleich zu einem Fall, in dem die Umwandlungseffizienz auf zwei Niveaus umgeschaltet wird.

[0255] Es wird angemerkt, dass, obwohl Umwandlungseffizienz drei Niveaus aufweist, die Umwandlungseffizienz vier oder mehr Niveaus aufweisen kann. Falls die Umwandlungseffizienz vier oder mehr Niveaus aufweist, ist es nur erforderlich, dass ein zusätzlicher Kondensator, ein Umwandlungseffizienzsteuertransistor und ein Komparator gemäß der Anzahl an Niveaus hinzugefügt werden.

[0256] Fig. 43 ist ein Flussdiagramm, das ein Beispiel für eine Leseoperation des Festkörperbildungselements 200 gemäß der neunten Ausführungsform der vorliegenden Technologie darstellt. Die Leseoperation der neunten Ausführungsform unterscheidet sich von der Leseoperation der achten Ausführungsform darin, dass ferner Schritte S921 bis S923 ausgeführt werden.

[0257] Falls der Signalpegel gleich oder größer als die Schwelle TH1 ist (Schritt S912: Ja), schaltet das Pixel 300 die Umwandlungseffizienz auf den MCG um und erzeugt und hält den Signalpegel (Schritt S921). Dann bestimmt die Vergleichseinheit 370, ob der Signalpegel gleich oder größer als die Schwelle TH2 ist oder nicht (Schritt S922). Falls der Signalpegel kleiner als die Schwelle TH1 ist (Schritt S922: Nein), erzeugt das Pixel 300 den Rücksetzpegel mit dem MCG und hält den Rücksetzpegel (Schritt S923).

[0258] Falls der Signalpegel gleich oder größer als die Schwelle TH2 ist (Schritt S922: Ja), führt das Pixel 300 Schritte S914 und S915 aus. Nach Schritt S913, S923 oder S915 wird die Leseoperation für eine Zeile beendet.

[0259] Fig. 44 ist ein Schaltbild, das ein Konfigurationsbeispiel des Pixels 300 gemäß dem zweiten Vergleichsbeispiel mit drei Niveaus einer Umwandlungseffizienz darstellt. Bei dem zweiten Vergleichsbeispiel, bei dem die Vergleichseinheit 370 nicht bereitgestellt ist, ist es, falls die Anzahl an Niveaus der Umwandlungseffizienz auf drei Niveaus erhöht wird, erforderlich, Kondensatorelemente (MIMs) 321-3 und 322-3 und Auswahltransistoren 335 und 336 hinzuzufügen, wie in der Zeichnung dargestellt. Wie zuvor beschrieben, ist es bei dem zweiten Vergleichsbeispiel erforderlich, die Anzahl an MIMs gemäß der Anzahl an Niveaus der Umwandlungseffizienz zu erhöhen.

[0260] Fig. 45 ist ein Graph, der ein Beispiel für SN-Charakteristiken gemäß dem zweiten Vergleichsbeispiel mit den drei Niveaus einer Umwandlungseffizienz darstellt. In der Zeichnung repräsentiert die vertikale Achse ein Signal-Rausch-Verhältnis (SNR) und repräsentiert die horizontale Achse einen Signalpegel. Wie in der Zeichnung dargestellt, gibt es einen Unterschied des SNR, wenn der HCG zu dem MCG umgeschaltet wird und wenn der MCG zu dem LCG umgeschaltet wird. Bei dem zweiten Vergleichsbeispiel ist es erforderlich, Charakteristiken dieser Umwandlungseffizienzübergangsteile zu verbessern.

[0261] Gemäß der achten Ausführungsform, bei der die Vergleichseinheit 370 bereitgestellt ist, können, da die Umwandlungseffizienz basierend auf dem Vergleichsergebnis umgeschaltet wird, die Anzahl an Kondensatorelementen (MIMs) und die Anzahl an Auswahltransistoren auf ein Drittel einer entsprechenden Anzahl gemäß dem zweiten Vergleichsbeispiel reduziert werden. Die Reduktion der Anzahl an MIMs ermöglicht es, einen Unterschied bei jedem Übergangsteil in Fig. 45 zu reduzieren, um SN-Charakteristiken im Vergleich zu dem zweiten Vergleichsbeispiel zu verbessern. Des Weiteren kann die Bildwiederholrate im Vergleich zu dem zweiten Vergleichsbeispiel erhöht werden.

[0262] Wie zuvor beschrieben, ist es gemäß der neunten Ausführungsform der vorliegenden Technologie, da die Umwandlungseffizienz auf den drei Niveaus basierend auf dem Vergleichsergebnis zwischen den Schwellen TH1 und TH2 und dem Signalpegel umgeschaltet wird, möglich, eine Steuerung hinsichtlich einer geeigneteren Umwandlungseffizienz im Vergleich zu dem Fall zu erzielen, in dem die Umwandlungseffizienz auf zwei Niveaus umgeschaltet wird.

<10. Zehnte Ausführungsform>

[0263] In dem VD.GS der zuvor beschriebenen neunten Ausführungsform wird der in der Kondensatoreinheit 329 gehaltene Signalpegel mit der

Schwelle verglichen, aber es ist für diese Konfiguration schwierig, die Bildwiederholrate weiter zu erhöhen. Ein Festkörperbildgebungselement 200 dieser zehnten Ausführungsform unterscheidet sich von dem Festkörperbildgebungselement 200 der neunten Ausführungsform darin, dass ein Signalpegel, bevor er in der Kondensatoreinheit 329 gehalten wird, mit einer Schwelle verglichen wird.

[0264] Fig. 46 ist ein Schaltbild, das ein Konfigurationsbeispiel des Pixels 300 gemäß der zehnten Ausführungsform der vorliegenden Technologie darstellt. Das Pixel 300 der zehnten Ausführungsform unterscheidet sich von dem Pixel 300 der neunten Ausführungsform darin, dass die Vergleichseinheit 370 den von dem Vorstufenschaltkreis 310 ausgegebene Signalpegel mit den Schwellen TH1 und TH2 vergleicht.

[0265] Fig. 47 ist ein Flussdiagramm, das ein Beispiel für eine Leseoperation des Festkörperbildgebungselements 200 gemäß der zehnten Ausführungsform der vorliegenden Technologie darstellt. Der Vorstufenschaltkreis 310 in dem Pixel 300 erzeugt den Signalpegel mit dem HCG und gibt den Signalpegel aus (Schritt S931). Die Vergleichseinheit 370 bestimmt, ob der Signalpegel gleich oder größer als die Schwelle TH1 ist oder nicht (Schritt S932). Falls der Signalpegel kleiner als die Schwelle TH1 ist (Schritt S932: Nein), hält das Pixel 300 den Signalpegel, der dem HCG entspricht (Schritt S933), und erzeugt den Rücksetzpegel mit dem HCG und hält den Rücksetzpegel (Schritt S934).

[0266] Falls andererseits der Signalpegel gleich oder größer als die Schwelle TH1 ist (Schritt S932: Ja), schaltet der Vorstufenschaltkreis 310 die Umwandlungseffizienz auf den MCG um und erzeugt den Signalpegel und gibt diesen aus (Schritt S935). Die Vergleichseinheit 370 bestimmt, ob der Signalpegel gleich oder größer als die Schwelle TH2 ist oder nicht (Schritt S936). Falls der Signalpegel kleiner als die Schwelle TH2 ist (Schritt S936: Nein), hält das Pixel 300 den Signalpegel, der dem MCG entspricht (Schritt S937), und erzeugt den Rücksetzpegel mit dem MCG und hält den Rücksetzpegel (Schritt S938).

[0267] Falls der Signalpegel gleich oder größer als die Schwelle TH2 ist (Schritt S936: Ja), schaltet der Vorstufenschaltkreis 310 die Umwandlungseffizienz auf den LCG um, erzeugt und hält den Signalpegel (Schritt S939) und erzeugt den Rücksetzpegel mit dem LCG und hält den Rücksetzpegel (Schritt S940). Nach den Schritten S934, S938 oder S940 wird die Leseoperation für eine Zeile beendet.

[0268] Wie in der Zeichnung dargestellt, vergleicht die Vergleichseinheit 370 den Signalpegel, bevor er in der Kondensatoreinheit 329 gehalten wird, mit der Schwelle, so dass es möglich ist, das Lesen im Ver-

gleich zu einem Fall zu beschleunigen, in dem der gehaltene Signalpegel mit der Schwelle verglichen wird. Es ist daher möglich, die Bildwiederholrate zu erhöhen.

[0269] Es wird angemerkt, dass, obwohl die Umwandlungseffizienz drei Niveaus gemäß der zehnten Ausführungsform aufweist, die Umwandlungseffizienz zwei Niveaus aufweisen kann, wie bei der achten Ausführungsform. Falls die Umwandlungseffizienz zwei Niveaus aufweist, ist es nur erforderlich, den Umwandlungseffizienzsteuertransistor 365, das Kondensatorelement 373 und den Komparator 374 zu entfernen. Des Weiteren kann bei der zehnten Ausführungsform die Umwandlungseffizienz vier oder mehr Niveaus aufweisen.

[0270] Wie zuvor beschrieben, kann gemäß der zehnten Ausführungsform der vorliegenden Technologie die Bildwiederholrate erhöht werden, da die Vergleichseinheit 370 den Signalpegel, bevor er in der Kondensatoreinheit 329 gehalten wird, mit der Schwelle vergleicht.

<11. Beispiel einer Anwendung auf einen mobilen Körper>

[0271] Die Technologie gemäß der vorliegenden Offenbarung (die vorliegende Technologie) kann auf verschiedene Produkte angewandt werden. Zum Beispiel kann die Technologie gemäß der vorliegenden Offenbarung als eine Vorrichtung implementiert werden, die an einer beliebigen Art eines mobilen Körpers montiert wird, wie etwa einem Automobil, einem Elektrofahrzeug, einem Hybridelektrofahrzeug, einem Motorrad, einem Fahrrad, einer Personal-Mobility-Vorrichtung, einem Flugzeug, einer Drohne, einem Schiff, einem Roboter und dergleichen.

[0272] Fig. 48 ist ein Blockdiagramm, das ein Beispiel für eine schematische Konfiguration eines Fahrzeugsteuersystems als ein Beispiel für ein Mobilkörpersteuersystem darstellt, auf das die Technologie gemäß einer Ausführungsform der vorliegenden Offenbarung angewandt werden kann.

[0273] Das Fahrzeugsteuersystem 12000 beinhaltet mehrere elektronische Steuereinheiten, die über ein Kommunikationsnetz 12001 miteinander verbunden sind. Bei dem in Fig. 48 dargestellten Beispiel beinhaltet das Fahrzeugsteuersystem 12000 eine Antriebssystemsteuereinheit 12010, eine Karosseriesystemsteuereinheit 12020, eine Fahrzeugaußenbereichsinformationsdetektionseinheit 12030, eine Fahrzeuginnenbereichsinformationsdetektionseinheit 12040 und eine integrierte Steuereinheit 12050. Des Weiteren sind ein Mikrocomputer 12051, ein Ton/Bild-Ausgabeabschnitt 12052 und eine Fahrzeugmontiertes-Netz-Schnittstelle (SST) 12053 als

eine funktionale Konfiguration der integrierten Steuereinheit 12050 veranschaulicht.

[0274] Die Antriebssystemsteuereinheit 12010 steuert die Operation von Vorrichtungen bezüglich des Antriebssystems des Fahrzeugs gemäß verschiedenen Arten von Programmen. Zum Beispiel fungiert die Antriebssystemsteuereinheit 12010 als eine Steuervorrichtung für eine Antriebskrafterzeugungsvorrichtung zum Erzeugen der Antriebskraft des Fahrzeugs, wie etwa einen Verbrennungsmotor, einen Antriebsmotor oder dergleichen, einen Antriebskraftübertragungsmechanismus zum Übertragen der Antriebskraft auf die Räder, einen Lenkmechanismus zum Anpassen des Lenkwinkels des Fahrzeugs, eine Bremsvorrichtung zum Erzeugen der Bremskraft des Fahrzeugs und dergleichen.

[0275] Die Karosseriesystemsteuereinheit 12020 steuert die Operation verschiedener Arten von Vorrichtungen, die für eine Fahrzeugkarosserie bereitgestellt sind, gemäß verschiedenen Arten von Programmen. Zum Beispiel fungiert die Karosseriesystemsteuereinheit 12020 als eine Steuervorrichtung für ein schlüsselloses Zugangssystem, ein intelligentes Schlüsselsystem, eine elektrische Fensterhebevorrichtung oder verschiedene Arten von Leuchten, wie etwa einen Frontscheinwerfer, ein Rückfahrlicht, ein Bremslicht, einen Fahrtrichtungsanzeiger, einen Nebelscheinwerfer oder dergleichen. In diesem Fall können Funkwellen, die von einer Mobilvorrichtung als eine Alternative zu einem Schlüssel übertragen werden, oder Signale verschiedener Arten von Schaltern in die Karosseriesystemsteuereinheit 12020 eingegeben werden. Die Karosseriesystemsteuereinheit 12020 empfängt diese Eingabefunkwellen oder Signale und steuert eine Türverriegelungsvorrichtung, die elektrische Fensterhebevorrichtung, die Leuchten oder dergleichen des Fahrzeugs.

[0276] Die Fahrzeugaußenbereichsinformationsdetektionseinheit 12030 detektiert Informationen über den Außenbereich des Fahrzeugs, einschließlich des Fahrzeugsteuersystems 12000. Zum Beispiel ist die Fahrzeugaußenbereichsinformationsdetektionseinheit 12030 mit einem Bildgebungsabschnitt 12031 verbunden. Die Fahrzeugaußenbereichsinformationsdetektionseinheit 12030 bewirkt, dass der Bildgebungsabschnitt 12031 ein Bild des Außenbereichs des Fahrzeugs aufnimmt, und empfängt das aufgenommene Bild. Basierend auf dem empfangenen Bild kann die Fahrzeugaußenbereichsinformationsdetektionseinheit 12030 eine Verarbeitung zum Detektieren eines Objekts, wie etwa eines Menschen, eines Fahrzeugs, eines Hindernisses, eines Schildes, eines Symbols auf einer Straßenoberfläche oder dergleichen, oder eine Verarbeitung zum Detektieren einer Entfernung dazu durchführen.

[0277] Der Bildgebungsabschnitt 12031 ist ein optischer Sensor, der Licht empfängt und der ein elektrisches Signal ausgibt, das einer empfangenen Lichtmenge des Lichts entspricht. Der Bildgebungsabschnitt 12031 kann das elektrische Signal als ein Bild ausgeben oder kann das elektrische Signal als Informationen über eine gemessene Entfernung ausgeben. Außerdem kann das durch den Bildgebungsabschnitt 12031 empfangene Licht sichtbares Licht sein oder kann nicht sichtbares Licht, wie etwa Infrarotstrahlen oder dergleichen, sein.

[0278] Die Fahrzeuginnenbereichsinformationsdetektionseinheit 12040 detektiert Informationen über den Innenbereich des Fahrzeugs. Die Fahrzeuginnenbereichsinformationsdetektionseinheit 12040 ist zum Beispiel mit einem Fahrerzustandsdetektionsabschnitt 12041 verbunden, der den Zustand eines Fahrers detektiert. Der Fahrerzustandsdetektionsabschnitt 12041 beinhaltet zum Beispiel eine Kamera, die den Fahrer aufnimmt. Basierend auf Detektionsinformationen, die von dem Fahrerzustandsdetektionsabschnitt 12041 eingegeben werden, kann die Fahrzeuginnenbereichsinformationsdetektionseinheit 12040 einen Müdigkeitsgrad des Fahrers oder einen Konzentrationsgrad des Fahrers berechnen oder kann bestimmen, ob der Fahrer döst.

[0279] Der Mikrocomputer 12051 kann einen Steuersollwert für die Antriebskrafterzeugungsvorrichtung, den Lenkmechanismus oder die Bremsvorrichtung basierend auf den Informationen über den Innenbereich oder den Außenbereich des Fahrzeugs berechnen, wobei diese Informationen durch die Fahrzeugaußenbereichsinformationsdetektionseinheit 12030 oder die Fahrzeuginnenbereichsinformationsdetektionseinheit 12040 erhalten werden, und einen Steuerbefehl an die Antriebssystemsteuereinheit 12010 ausgeben. Zum Beispiel kann der Mikrocomputer 12051 eine kooperative Steuerung durchführen, die Funktionen eines Fahrerassistenzsystems (ADAS: Advanced Driver Assistance System) implementieren soll, wobei diese Funktionen eine Kollisionsvermeidung oder Aufprallabschwächung für das Fahrzeug, eine Folgefahrt basierend auf einer Folgeentfernung, eine Fahrt mit Geschwindigkeitsbeibehaltung, eine Warnung bezüglich einer Kollision des Fahrzeugs, eine Warnung, dass das Fahrzeug eine Spur verlässt, oder dergleichen beinhalten.

[0280] Außerdem kann der Mikrocomputer 12051 eine kooperative Steuerung durchführen, die für automatisiertes Fahren beabsichtigt ist, was das Fahrzeug automatisiert ohne Abhängigkeit von der Bedienung des Fahrers oder dergleichen fahren lässt, indem die Antriebskrafterzeugungsvorrichtung, der Lenkmechanismus, die Bremsvorrichtung oder dergleichen basierend auf den Informationen über

den Außenbereich oder den Innenbereich des Fahrzeugs gesteuert werden, wobei diese Informationen durch die Fahrzeugaußenbereichsinformationseinheit 12030 oder die Fahrzeuginnenbereichsinformationseinheit 12040 erhalten werden.

[0281] Des Weiteren kann der Mikrocomputer 12051 einen Steuerbefehl an die Karoseriesystemsteuerungseinheit 12020 basierend auf den Informationen über den Außenbereich des Fahrzeugs ausgeben, welche durch die Fahrzeugaußenbereichsinformationseinheit 12030 erhalten werden. Zum Beispiel kann der Mikrocomputer 12051 eine kooperative Steuerung durchführen, die ein Blenden verhindern soll, indem der Frontscheinwerfer so gesteuert wird, dass zum Beispiel von einem Fernlicht auf ein Abblendlicht gemäß der Position eines vorausfahrenden Fahrzeugs oder eines entgegenkommenden Fahrzeugs gewechselt wird, welche durch die Fahrzeugaußenbereichsinformationseinheit 12030 detektiert wird.

[0282] Der Ton/Bild-Ausgabeabschnitt 12052 überträgt ein Ausgabesignal von Ton und/oder Bild an eine Ausgabevorrichtung, die zum visuellen oder akustischen Mitteilen von Informationen an einen Insassen des Fahrzeugs oder den Außenbereich des Fahrzeugs in der Lage ist. Bei dem Beispiel aus **Fig. 48** sind ein Audiolautsprecher 12061, ein Anzeigeabschnitt 12062 und ein Armaturenbrett 12063 als die Ausgabevorrichtung veranschaulicht. Der Anzeigeabschnitt 12062 kann zum Beispiel eine Onboard-Anzeige und/oder eine Head-Up-Anzeige beinhalten.

[0283] **Fig. 49** ist ein Diagramm, das ein Beispiel für die Installationsposition des Bildgebungsabschnitts 12031 darstellt.

[0284] In **Fig. 49** beinhaltet der Bildgebungsabschnitt 12031 Bildgebungsabschnitte 12101, 12102, 12103, 12104 und 12105.

[0285] Die Bildgebungsabschnitte 12101, 12102, 12103, 12104, 12105 sind zum Beispiel an Positionen wie etwa einer Fronnase, Seitenspiegeln, einer hinteren Stoßstange und einer Hecktüre eines Fahrzeugs 12100 sowie einem oberen Teil einer Windschutzscheibe in dem Innenraum des Fahrzeugs 12100 bereitgestellt. Der an der Fronnase bereitgestellte Bildgebungsabschnitt 12101 und der an dem oberen Teil der Windschutzscheibe innerhalb des Innenraums des Fahrzeugs bereitgestellte Bildgebungsabschnitt 12105 erhalten hauptsächlich ein Bild der Vorderseite des Fahrzeugs 12100. Die an den Seitenspiegeln bereitgestellten Bildgebungsabschnitte 12102 und 12103 erhalten hauptsächlich ein Bild der Seiten des Fahrzeugs 12100. Der an der hinteren Stoßstange oder der Hecktüre bereitgestellte Bildgebungsabschnitt 12104 erhält haupt-

sächlich ein Bild der Rückseite des Fahrzeugs 12100. Der auf dem oberen Teil der Windschutzscheibe innerhalb des Innenraums des Fahrzeugs bereitgestellte Bildgebungsabschnitt 12105 wird hauptsächlich zum Detektieren eines vorausfahrenden Fahrzeugs, eines Fußgängers, eines Hindernisses, eines Signals, eines Verkehrsschildes, einer Fahrspur oder dergleichen verwendet.

[0286] Übrigens stellt **Fig. 49** ein Beispiel für Fotografierbereiche der Bildgebungsabschnitte 12101 bis 12104 dar. Ein Bildgebungsbereich 12111 repräsentiert den Bildgebungsbereich des an der Fronnase bereitgestellten Bildgebungsabschnitts 12101. Bildgebungsbereiche 12112 und 12113 repräsentieren die Bildgebungsbereiche der an den Seitenspiegeln bereitgestellten Bildgebungsabschnitte 12102 bzw. 12103. Ein Bildgebungsbereich 12114 repräsentiert den Bildgebungsbereich des an der hinteren Stoßstange oder der Hecktüre bereitgestellten Bildgebungsabschnitts 12104. Ein Vogelperspektivenbild des Fahrzeugs 12100 wie bei Betrachtung von oberhalb wird zum Beispiel durch Überlagern von Bilddaten erhalten, die durch die Bildgebungsabschnitte 12101 bis 12104 erhalten werden.

[0287] Wenigstens einer der Bildgebungsabschnitte 12101 bis 12104 kann eine Funktion zum Erhalten von Entfernungsinformationen haben. Zum Beispiel kann wenigstens einer der Bildgebungsabschnitte 12101 bis 12104 eine Stereokamera sein, die aus mehreren Bildgebungselementen besteht, oder kann ein Bildgebungselement mit Pixeln zur Phasendifferenzdetektion sein.

[0288] Zum Beispiel kann der Mikrocomputer 12051 eine Entfernung zu jedem dreidimensionalen Objekt innerhalb der Bildgebungsbereiche 12111 bis 12114 und eine zeitliche Änderung der Entfernung (relative Geschwindigkeit mit Bezug auf das Fahrzeug 12100) basierend auf den von den Bildgebungsabschnitten 12101 bis 12104 erhaltenen Entfernungsinformationen bestimmen und dadurch als ein vorausfahrendes Fahrzeug insbesondere ein nächstes dreidimensionales Objekt extrahieren, das in einem Bewegungspfad des Fahrzeugs 12100 vorhanden ist und das sich in im Wesentlichen derselben Richtung wie das Fahrzeug 12100 mit einer vorbestimmten Geschwindigkeit (zum Beispiel gleich oder größer als 0 km/h) bewegt. Ferner kann der Mikrocomputer 12051 eine Folgeentfernung, die zu einem vorausfahrenden Fahrzeug vorweg einzuhalten ist, im Voraus einstellen und eine automatische Bremssteuerung (einschließlich Folgestoppsteuerung), eine automatische Beschleunigungssteuerung (einschließlich Folgestartsteuerung) und dergleichen durchführen. Es ist dementsprechend möglich, eine kooperative Steuerung durchzuführen, die für eine automatisierte Fahrt beabsichtigt ist, die es ermöglicht, dass das Fahrzeug automatisiert ohne

Abhängigkeit von der Bedienung des Fahrers oder dergleichen fährt.

[0289] Zum Beispiel kann der Mikrocomputer 12051 Dreidimensionales-Objekt-Daten über dreidimensionale Objekte in Dreidimensionales-Objekt-Daten eines zweirädrigen Fahrzeugs, eines Fahrzeugs mit Standardgröße, eines Fahrzeugs mit großer Größe, eines Fußgängers, eines Strommasten und anderer dreidimensionaler Objekte basierend auf den von den Bildgebungsabschnitten 12101 bis 12104 erhaltenen Entfernungsinformationen klassifizieren, die klassifizierten Dreidimensionales-Objekt-Daten extrahieren und die extrahierten Dreidimensionales-Objekt-Daten zur automatischen Vermeidung eines Hindernisses verwenden. Zum Beispiel identifiziert der Mikrocomputer 12051 Hindernisse um das Fahrzeug 12100 herum als Hindernisse, die der Fahrer des Fahrzeugs 12100 visuell erkennen kann, und Hindernisse, die für den Fahrer des Fahrzeugs 12100 schwer visuell zu erkennen sind. Dann bestimmt der Mikrocomputer 12051 ein Kollisionsrisiko, das ein Risiko einer Kollision mit jedem Hindernis angibt. In einer Situation, in der das Kollisionsrisiko gleich oder höher als ein eingestellter Wert ist und dementsprechend eine Möglichkeit einer Kollision besteht, gibt der Mikrocomputer 12051 eine Warnung an den Fahrer über den Audiolautsprecher 12061 oder den Anzeigeabschnitt 12062 aus und führt eine erzwungene Verlangsamung oder Ausweichenlenkung über die Antriebssystemstereinheit 12010 durch. Der Mikrocomputer 12051 kann dadurch das Fahren zum Vermeiden einer Kollision unterstützen.

[0290] Wenigstens einer der Bildgebungsabschnitte 12101 bis 12104 kann eine Infrarotkamera sein, die Infrarotstrahlen detektiert. Der Mikrocomputer 12051 kann zum Beispiel einen Fußgänger erkennen, indem er bestimmt, ob es einen Fußgänger in aufgenommenen Bildern der Bildgebungsabschnitte 12101 bis 12104 gibt oder nicht. Eine solche Erkennung eines Fußgängers wird zum Beispiel durch eine Prozedur zum Extrahieren charakteristischer Punkte in den aufgenommenen Bildern der Bildgebungsabschnitte 12101 bis 12104 als Infrarotkameras und eine Prozedur zum Bestimmen, ob es einen Fußgänger gibt oder nicht, indem eine Musterabgleichverarbeitung an einer Reihe charakteristischer Punkte durchgeführt wird, die den Umriss des Objekts repräsentieren, durchgeführt werden. Wenn der Mikrocomputer 12051 bestimmt, dass es einen Fußgänger in den aufgenommenen Bildern der Bildgebungsabschnitte 12101 bis 12104 gibt, und dementsprechend den Fußgänger erkennt, steuert der Ton/Bild-Ausgabeabschnitt 12052 den Anzeigeabschnitt 12062 derart, dass eine quadratische Umrisslinie zur Hervorhebung so angezeigt wird, dass sie auf dem erkannten Fußgänger überlagert wird. Der Ton/Bild-Ausgabeabschnitt 12052 kann auch den Anzeigeabschnitt

12062 derart steuern, dass ein Symbol oder dergleichen, das den Fußgänger repräsentiert, an einer gewünschten Position angezeigt wird.

[0291] Ein Beispiel für das Fahrzeugsteuersystem, auf das die Technologie gemäß der vorliegenden Offenbarung angewandt werden kann, wurde zuvor beschrieben. Die Technologie gemäß einer Ausführungsform der vorliegenden Offenbarung kann auf den Bildgebungsabschnitt 12031 unter den zuvor beschriebenen Konfigurationen angewandt werden. Insbesondere kann zum Beispiel die Bildgebungs-vorrichtung 100 in **Fig. 1** auf den Bildgebungsabschnitt 12031 angewandt werden. Durch Anwenden der Technologie gemäß einer Ausführungsform der vorliegenden Offenbarung auf den Bildgebungsabschnitt 12031 kann kTC-Rauschen reduziert werden und kann ein besser zu sehendes erfasstes Bild erhalten werden, so dass eine Ermüdung eines Fahrers reduziert werden kann.

[0292] Es wird angemerkt, dass die zuvor beschriebenen Ausführungsformen Beispiele für das Ausführen der vorliegenden Technologie zeigen, und die Gegenstände in den Ausführungsformen und die Gegenstände, die die Erfindung in den Ansprüchen spezifizieren, weisen jeweils entsprechende Beziehungen auf. Gleichermaßen weisen die Gegenstände, die die Erfindung in den Ansprüchen spezifizieren, und Gegenstände mit den gleichen Namen in den Ausführungsformen der vorliegenden Technologie jeweils Entsprechungsbeziehungen auf. Jedoch ist die vorliegende Technologie nicht auf die Ausführungsformen beschränkt und kann durch Anwenden verschiedener Modifikationen auf die Ausführungsformen ausgeführt werden, ohne von dem Wesen der vorliegenden Technologie abzuweichen.

[0293] Es wird angemerkt, dass in der vorliegenden Schrift beschriebene Effekte lediglich Beispiele sind und nicht beschränkt sind und andere Effekte bereitgestellt werden können.

[0294] Es wird angemerkt, dass die vorliegende Technologie auch die folgende Konfiguration aufweisen kann.

(1) Ein Festkörperbildgebungs-element, das Folgendes beinhaltet:

eine Vergleichseinheit, die zum Vergleichen eines Signalpegels, der einer Belichtungs-menge entspricht, mit einer Schwelle, die vorbestimmt ist, und Ausgeben eines Vergleichsergebnisses konfiguriert ist;

einen Vorstufenschaltkreis, der zum Umwandeln von Ladungen in eine Spannung mit einer Umwandlungseffizienz, die aus mehreren unterschiedlichen Umwandlungseffizienzen basierend auf dem Vergleichsergebnis ausgewählt

wird, und Ausgeben der Spannung konfiguriert ist;

eine Kondensatoreinheit, die zum Halten der Spannung konfiguriert ist; und

einen Nachstufenschaltkreis, der zum Lesen der gehaltenen Spannung und Ausgeben der Spannung an eine Vertikalsignalleitung konfiguriert ist.

(2) Das Festkörperbildgebungselement nach (1) oben, wobei

der Vorstufenschaltkreis eine einer ersten und zweiten Umwandlungseffizienz auswählt, und die Vergleichseinheit einen Komparator beinhaltet, der zum Vergleichen des Signalpegels mit der Schwelle konfiguriert ist.

(3) Das Festkörperbildgebungselement nach (1) oben, wobei

der Vorstufenschaltkreis eine einer ersten, zweiten und dritten Umwandlungseffizienz auswählt, die Schwelle eine erste und zweite Schwelle beinhaltet, die sich voneinander unterscheiden, und die Vergleichseinheit Folgendes beinhaltet:

einen ersten Komparator, der zum Vergleichen des Signalpegels mit der ersten Schwelle konfiguriert ist; und

einen zweiten Komparator, der zum Vergleichen des Signalpegels mit der zweiten Schwelle konfiguriert ist.

(4) Das Festkörperbildgebungselement nach einem von (1) bis (3) oben, wobei die Spannung entweder ein vorbestimmter Rücksetzpegel oder der Signalpegel ist, und die Vergleichseinheit den Signalpegel, der durch die Vertikalsignalleitung ausgegeben wird, mit der Schwelle vergleicht.

(5) Das Festkörperbildgebungselement nach einem von (1) bis (3) oben, wobei die Spannung entweder ein vorbestimmter Rücksetzpegel oder der Signalpegel ist, und die Vergleichseinheit den Signalpegel, der von dem Vorstufenschaltkreis ausgegeben wird, mit der Schwelle vergleicht.

(6) Das Festkörperbildgebungselement nach (1) oben, wobei

der Vorstufenschaltkreis Folgendes beinhaltet:

ein fotoelektrisches Umwandlungselement, das zum Erzeugen der Ladungen durch fotoelektrische Umwandlung konfiguriert ist; und

einen Vorstufentransfertransistor, der zum Transferieren der Ladungen von dem fotoelektrischen Umwandlungselement zu einer Floating-Diffusion-Schicht konfiguriert ist.

(7) Das Festkörperbildgebungselement nach (6) oben, wobei der Vorstufenschaltkreis ferner Folgendes beinhaltet:

einen zusätzlichen Kondensator; und

einen Umwandlungseffizienzsteuertransistor, der zum Öffnen und Schließen eines Pfades zwischen der Floating-Diffusion-Schicht und dem zusätzlichen Kondensator basierend auf dem Vergleichsergebnis konfiguriert ist.

(8) Das Festkörperbildgebungselement nach (6) oben, wobei

das Vergleichsergebnis ein erstes und zweites Vergleichsergebnis beinhaltet, und der Vorstufenschaltkreis ferner Folgendes beinhaltet:

einen zusätzlichen Kondensator;

einen zweiten Umwandlungseffizienzsteuertransistor, der zum Öffnen und Schließen eines Pfades zwischen der Floating-Diffusion-Schicht und einem vorbestimmten Knoten basierend auf dem zweiten Vergleichsergebnis konfiguriert ist; und

einen ersten Umwandlungseffizienzsteuertransistor, der zum Öffnen und Schließen eines Pfades zwischen dem vorbestimmten Knoten und dem zusätzlichen Kondensator basierend auf dem ersten Vergleichsergebnis konfiguriert ist.

(9) Das Festkörperbildgebungselement nach einem von (1) bis (8) oben, wobei die Kondensatoreinheit ein erstes und zweites Kondensatorelement beinhaltet.

(10) Das Festkörperbildgebungselement nach (9) oben, das ferner Folgendes beinhaltet:

einen Auswahlchaltkreis, der zum sequentiellen Durchführen einer Steuerung zum Verbinden von einem des ersten und zweiten Kondensatorelements mit einem Nachstufenknoten, der vorbestimmt ist, einer Steuerung zum Trennen sowohl des ersten als auch zweiten Kondensatorelements von dem Nachstufenknoten und einer Steuerung zum Verbinden von einem anderen des ersten und zweiten Kondensatorelements mit dem Nachstufenknoten konfiguriert ist; und

einen Nachstufenrücksetztransistor, der zum Initialisieren eines Pegels des Nachstufenknotens konfiguriert ist, wenn sowohl das erste als auch zweite Kondensatorelement von dem Nachstufenknoten getrennt sind, wobei

der Nachstufenschaltkreis die gehaltene Spannung über den Nachstufenknoten liest.

(11) Das Festkörperbildgebungselement nach (10) oben, wobei der Vorstufenschaltkreis Folgendes beinhaltet:

ein fotoelektrisches Umwandlungselement;

einen Vorstufentransfertransistor, der zum Transferieren von Ladungen von dem fotoelektrischen Umwandlungselement zu einer Floating-Diffusion-Schicht konfiguriert ist;

einen ersten Rücksetztransistor, der zum Initialisieren der Floating-Diffusion-Schicht konfiguriert ist; und

einen Vorstufenverstärkungstransistor, der zum Verstärken einer Spannung der Floating-Diffusion-Schicht und Ausgeben der Spannung an einen Vorstufenknoten, der vorbestimmt ist, konfiguriert ist, und

das erste und zweite Kondensatorelement ihre jeweiligen einen Enden gemeinsam mit dem Vorstufenknoten verbunden aufweisen und ihre jeweiligen anderen Enden mit dem Auswahl-schaltkreis verbunden aufweisen.

(12) Das Festkörperbildgebungselement nach (11) oben, das ferner eine Schalteinheit beinhaltet, die zum Anpassen einer Source-Spannung konfiguriert ist, die an eine Source des Vorstufenverstärkungstransistors geliefert werden soll, wobei

der Vorstufenschaltkreis ferner einen Stromquellentransistor beinhaltet, der mit einem Drain des Vorstufenverstärkungstransistors verbunden ist, und

der Stromquellentransistor nach einem Ende einer Belichtungsperiode von einem Ein-Zustand in einen Aus-Zustand übergeht.

(13) Das Festkörperbildgebungselement nach (12) oben, wobei

die Schalteinheit eine Leistungsversorgungsspannung, die vorbestimmt ist, als die Source-Spannung während der Belichtungsperiode bereitstellt und eine erzeugte Spannung, die verschieden von der Leistungsversorgungsspannung ist, als die Source-Spannung nach dem Ende der Belichtungsperiode bereitstellt.

(14) Das Festkörperbildgebungselement nach (11) oben, die ferner einen Steuerschaltkreis beinhaltet, der zum Steuern einer Rücksetzleistungsspannung des Vorstufenschaltkreises konfiguriert ist, wobei der erste Rücksetztransistor die Spannung der Floating-Diffusion-Schicht auf die Rücksetzleistungsspannung initialisiert, und der Steuerschaltkreis während einer Leseperiode, in der der Rücksetzpegel und der Signalpegel gelesen werden, die Rücksetzleistungsspannung einstellt, die

verschieden von der Spannung während der Belichtungsperiode ist.

(15) Das Festkörperbildgebungselement nach einem von (1) bis (14) oben, wobei der Vorstufenschaltkreis auf einem ersten Chip bereitgestellt ist, und die Kondensatoreinheit und der Nachstufenschaltkreis auf einem zweiten Chip bereitgestellt sind.

(16) Das Festkörperbildgebungselement nach (15) oben, das ferner einen Analog-Digital-Wandler beinhaltet, der zum sequentiellen Umwandeln der durch die Vertikalsignalleitung ausgegebenen Spannung in ein digitales Signal konfiguriert ist, wobei der Analog-Digital-Wandler auf dem zweiten Chip bereitgestellt ist.

(17) Das Festkörperbildgebungselement nach (15) oben, das ferner einen Analog-Digital-Wandler beinhaltet, der zum sequentiellen Umwandeln der durch die Vertikalsignalleitung ausgegebenen Spannung in ein digitales Signal konfiguriert ist, wobei der Analog-Digital-Wandler auf einem dritten Chip bereitgestellt ist.

(18) Eine Bildgebungsvorrichtung, die Folgendes beinhaltet:

eine Vergleichseinheit, die zum Vergleichen eines Signalpegels, der einer Belichtungs-menge entspricht, mit einer Schwelle, die vorbestimmt ist, und Ausgeben eines Vergleichsergebnisses konfiguriert ist;

einen Vorstufenschaltkreis, der zum Umwandeln von Ladungen in eine Spannung mit einer Umwandlungseffizienz, die aus mehreren unterschiedlichen Umwandlungseffizienzen basierend auf dem Vergleichsergebnis ausgewählt wird, und Ausgeben der Spannung konfiguriert ist;

eine Kondensatoreinheit, die zum Halten der Spannung konfiguriert ist;

einen Nachstufenschaltkreis, der zum Lesen der gehaltenen Spannung und Ausgeben der Spannung als ein Pixelsignal an eine Vertikalsignalleitung konfiguriert ist; und

einen Signalverarbeitungsschaltkreis, der zum Durchführen einer vorbestimmten Signalverarbeitung an dem Pixelsignal konfiguriert ist.

(19) Ein Verfahren zum Steuern eines Festkörperbildgebungselements, wobei das Verfahren Folgendes beinhaltet:

Veranlassen einer Vergleichseinheit zum Vergleichen eines Signalpegels, der einer Belichtungs-menge entspricht, mit einer Schwelle, die

	vorbestimmt ist, und Ausgeben eines Vergleichsergebnisses;	282, 283, 321, 322, 321-1 bis 321-3, 322-1 bis 322-3, 371, 373	Kondensatorelement
	Veranlassen eines Vorstufenschaltkreises zum Umwandeln von Ladungen in eine Spannung mit einer Umwandlungseffizienz, die aus mehreren unterschiedlichen Umwandlungseffizienzen basierend auf dem Vergleichsergebnis ausgewählt wird, und Ausgeben der Spannung; und	284, 285 291	286 Autonullschalter Komparatorelement CDS-Verarbeitungseinheit
	Veranlassen eines Nachstufenschaltkreises zum Lesen der in einer Kondensatoreinheit gehaltenen Spannung und Ausgeben der Spannung an eine Vertikalsignalleitung.	300 301 310	Pixel Effektives Pixel Vorstufenschaltkreis
	BEZUGSZEICHENLISTE	311	Fotoelektrisches Umwandlungselement
100	Bildgebungsvorrichtung	312	Transfertransistor
110	Abbildungslinse	313	FD-Rücksetztransistor
120	Aufzeichnungseinheit	314	FD
130	Bildgebungssteuer- einheit	315	Vorstufenverstär- kungstransistor
200	Festkörperbildge- bungselement	316	Stromquellentransis- tor
201	Oberer Pixelchip	317	Entladungstransistor
202	Unterer Pixelchip	323	Vorstufenrücksetzt- ransistor
203	Schaltkreischip	324	Vorstufenauswahl- ransistor
211	Vertikalscanschalt- kreis	329	Kondensatoreinheit
212	Timingsteuerschalt- kreis	330	Auswahlschaltkreis
213	DAC	331, 332, 333, 334, 335, 336	Auswahltransistor
220	Pixelarrayeinheit	341	Nachstufenrück- setztransistor
221	Obere Pixelarrayein- heit	350	Nachstufenschalt- kreis
222	Untere Pixelarray- einheit	351	Nachstufenverstär- kungstransistor
250	Last-MOS-Schalt- kreisblock	352	Nachstufenauswahl- ransistor
251	Last-MOS-Transistor	361	Zusätzlicher Kon- densator
260	Spaltensignalverar- beitungsschaltkreis	362,	365 Umwandlungs- effizienzsteuertran- sistor
261, 270	ADC	363	Schalttransistor
262, 290	Digitalsignalverarbei- tungseinheit	364	Vorladungstransistor
271	Zähler	370	Vergleichseinheit
280, 372, 374	Komparator		
281, 292	Selektor		

420	Regler	einen ersten Komparator, der zum Vergleichen des Signalpegels mit der ersten Schwelle konfiguriert ist; und
421	Tiefpassfilter	
422	Pufferverstärker	einen zweiten Komparator, der zum Vergleichen des Signalpegels mit der zweiten Schwelle konfiguriert ist.
423	Kondensatorelement	
430	Dummy-Pixel	
431	Rücksetztransistor	4. Festkörperbildungselement nach Anspruch 1, wobei
432	FD	die Spannung entweder ein vorbestimmter Rücksetzpegel oder der Signalpegel ist, und
433	Verstärkungstransistor	die Vergleichseinheit den Signalpegel, der durch die Vertikalsignalleitung ausgegeben wird, mit der Schwelle vergleicht.
434	Stromquellentransistor	
440	Schalteinheit	5. Festkörperbildungselement nach Anspruch 1, wobei
441	Inverter	die Spannung entweder ein vorbestimmter Rücksetzpegel oder der Signalpegel ist, und
442	Schaltungsschaltkreis	die Vergleichseinheit den Signalpegel, der von dem Vorstufenschaltkreis ausgegeben wird, mit der Schwelle vergleicht.
443, 444	Schalter	
12031	Bildgebungsabschnitt	6. Festkörperbildungselement nach Anspruch 1, wobei der Vorstufenschaltkreis Folgendes beinhaltet:

Patentansprüche

1. Festkörperbildungselement, das Folgendes umfasst:

eine Vergleichseinheit, die zum Vergleichen eines Signalpegels, der einer Belichtungsmenge entspricht, mit einer vorbestimmten Schwelle und Ausgeben eines Vergleichsergebnisses konfiguriert ist; einen Vorstufenschaltkreis, der zum Umwandeln von Ladungen in eine Spannung mit einer Umwandlungseffizienz, die aus mehreren unterschiedlichen Umwandlungseffizienzen basierend auf dem Vergleichsergebnis ausgewählt wird, und Ausgeben der Spannung konfiguriert ist; eine Kondensatoreinheit, die zum Halten der Spannung konfiguriert ist; und einen Nachstufenschaltkreis, der zum Lesen der gehaltenen Spannung und Ausgeben der Spannung an eine Vertikalsignalleitung konfiguriert ist.

2. Festkörperbildungselement nach Anspruch 1, wobei der Vorstufenschaltkreis eine einer ersten und zweiten Umwandlungseffizienz auswählt, und die Vergleichseinheit einen Komparator beinhaltet, der zum Vergleichen des Signalpegels mit der Schwelle konfiguriert ist.

3. Festkörperbildungselement nach Anspruch 1, wobei der Vorstufenschaltkreis eine einer ersten, zweiten und dritten Umwandlungseffizienz auswählt, die Schwelle eine erste und zweite Schwelle beinhaltet, die sich voneinander unterscheiden, und die Vergleichseinheit Folgendes beinhaltet:

einen ersten Komparator, der zum Vergleichen des Signalpegels mit der ersten Schwelle konfiguriert ist; und einen zweiten Komparator, der zum Vergleichen des Signalpegels mit der zweiten Schwelle konfiguriert ist.

4. Festkörperbildungselement nach Anspruch 1, wobei die Spannung entweder ein vorbestimmter Rücksetzpegel oder der Signalpegel ist, und die Vergleichseinheit den Signalpegel, der durch die Vertikalsignalleitung ausgegeben wird, mit der Schwelle vergleicht.

5. Festkörperbildungselement nach Anspruch 1, wobei die Spannung entweder ein vorbestimmter Rücksetzpegel oder der Signalpegel ist, und die Vergleichseinheit den Signalpegel, der von dem Vorstufenschaltkreis ausgegeben wird, mit der Schwelle vergleicht.

6. Festkörperbildungselement nach Anspruch 1, wobei der Vorstufenschaltkreis Folgendes beinhaltet: ein fotoelektrisches Umwandlungselement, das zum Erzeugen der Ladungen durch fotoelektrische Umwandlung konfiguriert ist; und einen Vorstufentransfertransistor, der zum Transferieren der Ladungen von dem fotoelektrischen Umwandlungselement zu einer Floating-Diffusion-Schicht konfiguriert ist.

7. Festkörperbildungselement nach Anspruch 6, wobei der Vorstufenschaltkreis ferner Folgendes beinhaltet: einen zusätzlichen Kondensator; und einen Umwandlungseffizienzsteuertransistor, der zum Öffnen und Schließen eines Pfades zwischen der Floating-Diffusion-Schicht und dem zusätzlichen Kondensator basierend auf dem Vergleichsergebnis konfiguriert ist.

8. Festkörperbildungselement nach Anspruch 6, wobei das Vergleichsergebnis ein erstes und zweites Vergleichsergebnis beinhaltet, und der Vorstufenschaltkreis ferner Folgendes beinhaltet: einen zusätzlichen Kondensator; einen ersten Umwandlungseffizienzsteuertransistor, der zum Öffnen und Schließen eines Pfades zwischen der Floating-Diffusion-Schicht und einem vorbestimmten Knoten basierend auf dem ersten Vergleichsergebnis konfiguriert ist; und einen zweiten Umwandlungseffizienzsteuertransistor, der zum Öffnen und Schließen eines Pfades zwischen dem vorbestimmten Knoten und dem

zusätzlichen Kondensator basierend auf dem zweiten Vergleichsergebnis konfiguriert ist.

9. Festkörperbildgebungselement nach Anspruch 1, wobei die Kondensatoreinheit ein erstes und zweites Kondensatorelement beinhaltet.

10. Festkörperbildgebungselement nach Anspruch 9, das ferner Folgendes umfasst: einen Auswahl Schaltkreis, der zum sequentiellen Durchführen einer Steuerung zum Verbinden von einem des ersten und zweiten Kondensatorelements mit einem vorbestimmten Nachstufenknoten, einer Steuerung zum Trennen sowohl des ersten als auch zweiten Kondensatorelements von dem Nachstufenknoten und einer Steuerung zum Verbinden von einem anderen des ersten und zweiten Kondensatorelements mit dem Nachstufenknoten konfiguriert ist; und einen Nachstufenrücksetztransistor, der zum Initialisieren eines Pegels des Nachstufenknotens konfiguriert ist, wenn sowohl das erste als auch zweite Kondensatorelement von dem Nachstufenknoten getrennt sind, wobei der Nachstufenschaltkreis die gehaltene Spannung über den Nachstufenknoten liest.

11. Festkörperbildgebungselement nach Anspruch 10, wobei der Vorstufenschaltkreis Folgendes beinhaltet: ein fotoelektrisches Umwandlungselement; einen Vorstufentransfertransistor, der zum Transferieren von Ladungen von dem fotoelektrischen Umwandlungselement zu einer Floating-Diffusion-Schicht konfiguriert ist; einen ersten Rücksetztransistor, der zum Initialisieren der Floating-Diffusion-Schicht konfiguriert ist; und einen Vorstufenverstärkungstransistor, der zum Verstärken einer Spannung der Floating-Diffusion-Schicht und Ausgeben der Spannung an einen vorbestimmten Vorstufenknoten konfiguriert ist, und das erste und zweite Kondensatorelement ihre jeweiligen einen Enden gemeinsam mit dem Vorstufenknoten verbunden aufweisen und ihre jeweiligen anderen Enden mit dem Auswahl Schaltkreis verbunden aufweisen.

12. Festkörperbildgebungselement nach Anspruch 11, das ferner eine Schalteinheit umfasst, die zum Anpassen einer Source-Spannung konfiguriert ist, die an eine Source des Vorstufenverstärkungstransistors geliefert werden soll, wobei der Vorstufenschaltkreis ferner einen Stromquellentransistor beinhaltet, der mit einem Drain des Vorstufenverstärkungstransistors verbunden ist, und der Stromquellentransistor nach einem Ende einer Belichtungsperiode von einem Ein-Zustand in einen Auszustand übergeht.

13. Festkörperbildgebungselement nach Anspruch 12, wobei die Schalteinheit eine vorbestimmte Leistungsversorgungsspannung als die Source-Spannung während der Belichtungsperiode bereitstellt und eine erzeugte Spannung, die verschieden von der Leistungsversorgungsspannung ist, als die Source-Spannung nach dem Ende der Belichtungsperiode bereitstellt.

14. Festkörperbildgebungselement nach Anspruch 11, die ferner einen Steuerschaltkreis umfasst, der zum Steuern einer Rücksetzleistungsversorgungsspannung des Vorstufenschaltkreises konfiguriert ist, wobei der erste Rücksetztransistor die Spannung der Floating-Diffusion-Schicht auf die Rücksetzleistungsversorgungsspannung initialisiert, und der Steuerschaltkreis während einer Leseperiode, in der der Rücksetzpegel und der Signalpegel gelesen werden, die Rücksetzleistungsversorgungsspannung einstellt, die verschieden von der Spannung während der Belichtungsperiode ist.

15. Festkörperbildgebungselement nach Anspruch 1, wobei der Vorstufenschaltkreis in einem ersten Chip bereitgestellt ist, und die Kondensatoreinheit und der Nachstufenschaltkreis in einem zweiten Chip bereitgestellt sind.

16. Festkörperbildgebungselement nach Anspruch 15, das ferner einen Analog-Digital-Wandler umfasst, der zum sequentiellen Umwandeln der durch die Vertikalsignalleitung ausgegebenen Spannung in ein digitales Signal konfiguriert ist, wobei der Analog-Digital-Wandler in dem zweiten Chip bereitgestellt ist.

17. Festkörperbildgebungselement nach Anspruch 15, das ferner einen Analog-Digital-Wandler umfasst, der zum sequentiellen Umwandeln der durch die Vertikalsignalleitung ausgegebenen Spannung in ein digitales Signal konfiguriert ist, wobei der Analog-Digital-Wandler in einem dritten Chip bereitgestellt ist.

18. Bildgebungsvorrichtung, die Folgendes umfasst: eine Vergleichseinheit, die zum Vergleichen eines Signalpegels, der einer Belichtungsmenge entspricht, mit einer vorbestimmten Schwelle und Ausgeben eines Vergleichsergebnisses konfiguriert ist; einen Vorstufenschaltkreis, der zum Umwandeln von Ladungen in eine Spannung mit einer Umwandlungseffizienz, die aus mehreren unterschiedlichen Umwandlungseffizienzen basierend auf dem Vergleichsergebnis ausgewählt wird, und Ausgeben der Spannung konfiguriert ist; eine Kondensatoreinheit, die zum Halten der Spannung konfiguriert ist;

einen Nachstufenschaltkreis, der zum Lesen der gehaltenen Spannung und Ausgeben der Spannung als ein Pixelsignal an eine Vertikalsignalleitung konfiguriert ist; und
einen Signalverarbeitungsschaltkreis, der zum Durchführen einer vorbestimmten Signalverarbeitung an dem Pixelsignal konfiguriert ist.

19. Verfahren zum Steuern eines Festkörperbildungselements, wobei das Verfahren Folgendes umfasst:

Veranlassen einer Vergleichseinheit zum Vergleichen eines Signalpegels, der einer Belichtungsmenge entspricht, mit einer vorbestimmten Schwelle und Ausgeben eines Vergleichsergebnisses;
Veranlassen eines Vorstufenschaltkreises zum Umwandeln von Ladungen in eine Spannung mit einer Umwandlungseffizienz, die aus mehreren unterschiedlichen Umwandlungseffizienzen basierend auf dem Vergleichsergebnis ausgewählt wird, und Ausgeben der Spannung; und
Veranlassen eines Nachstufenschaltkreises zum Lesen der in einer Kondensatoreinheit gehaltenen Spannung und Ausgeben der Spannung an eine Vertikalsignalleitung.

Es folgen 49 Seiten Zeichnungen

FIG. 1

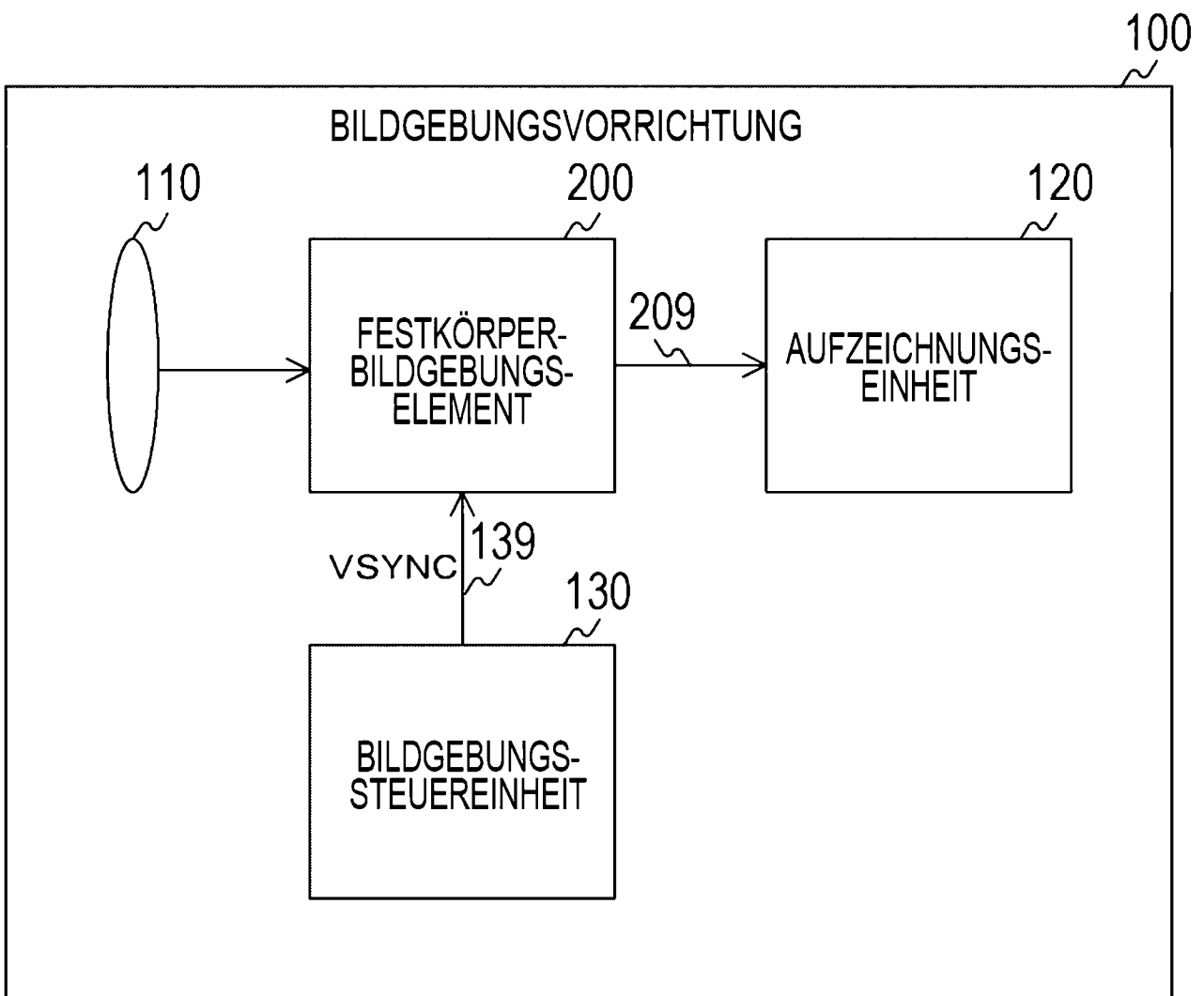


FIG. 2

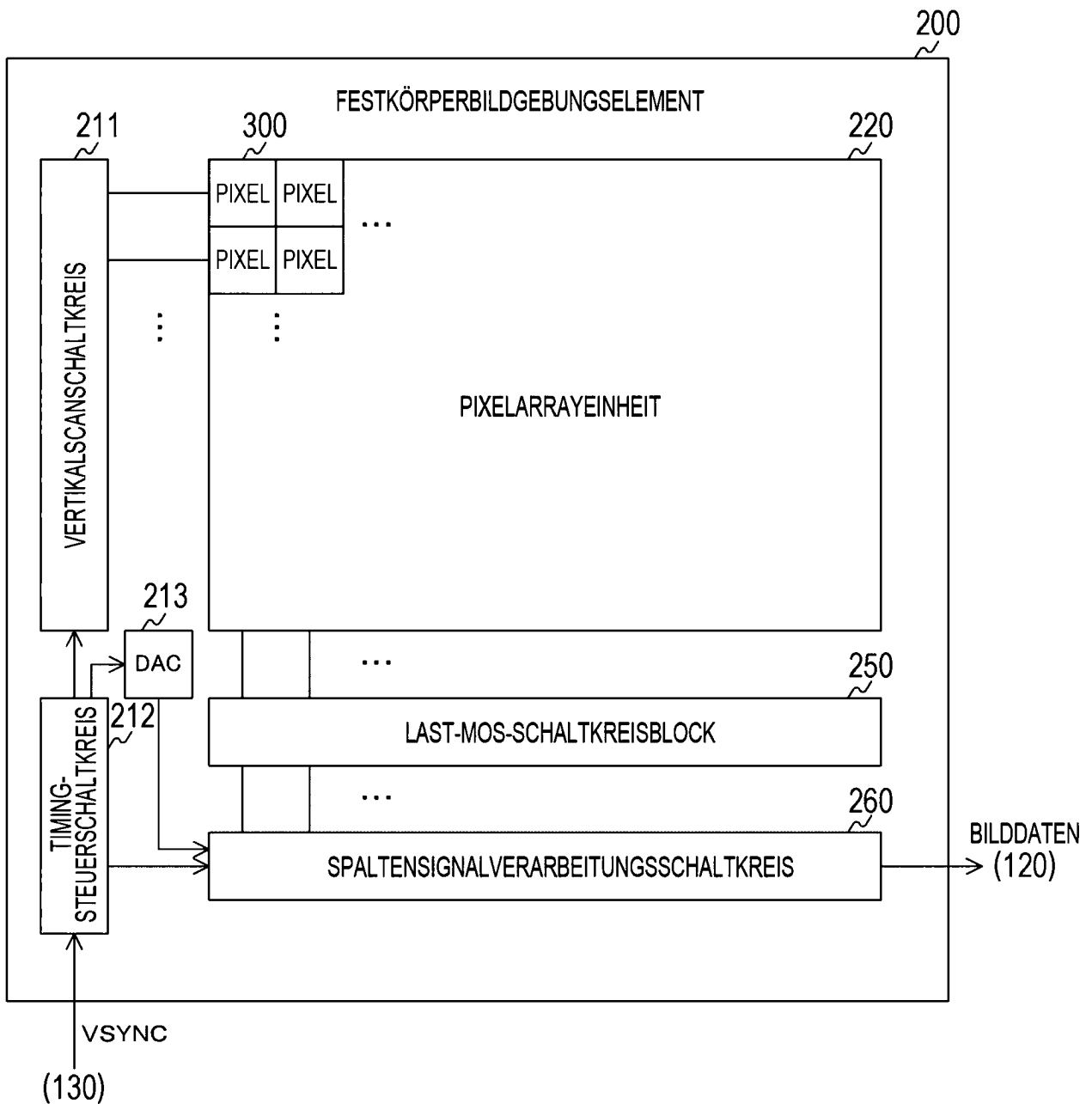


FIG. 3

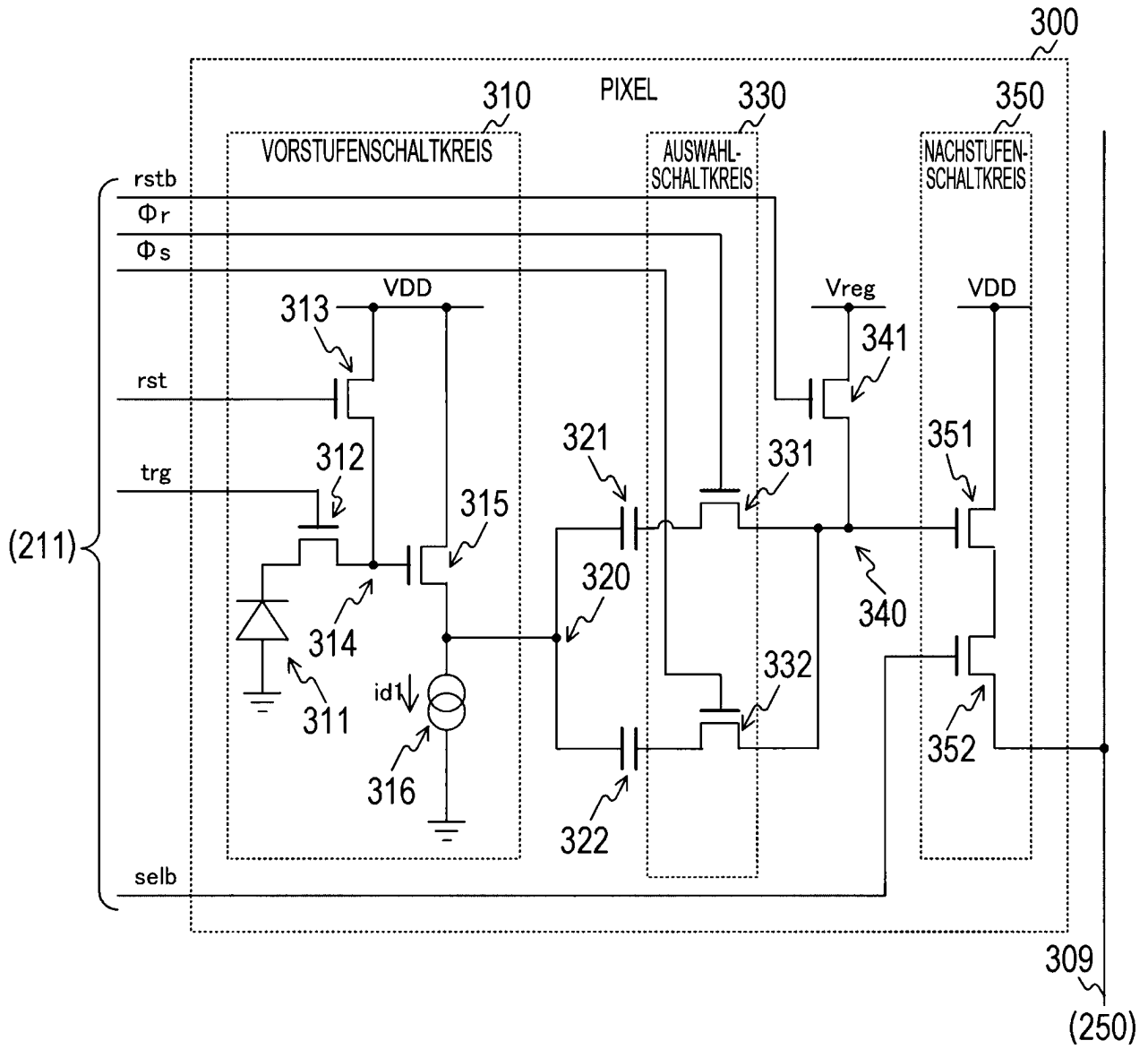


FIG. 4

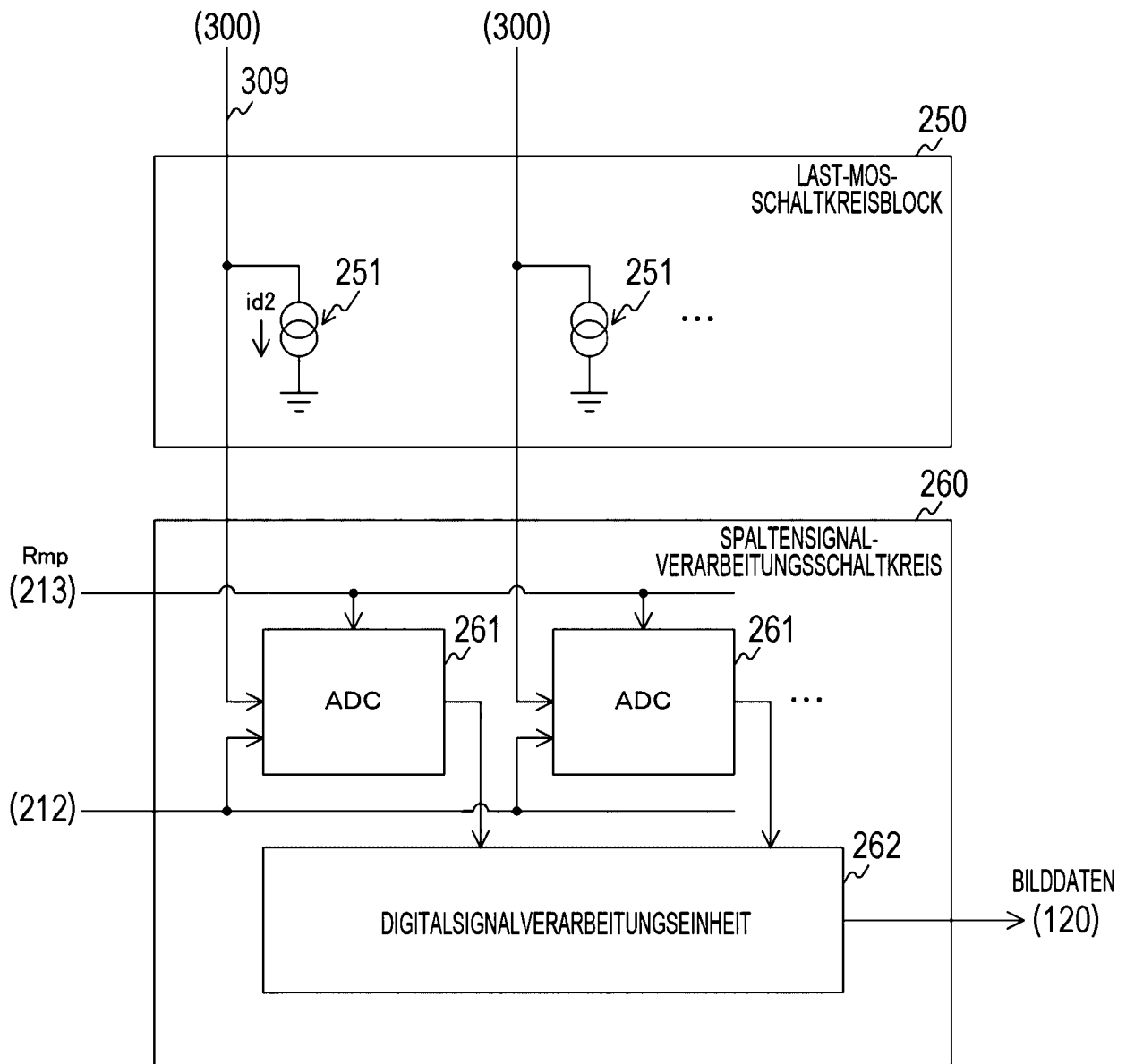


FIG. 5

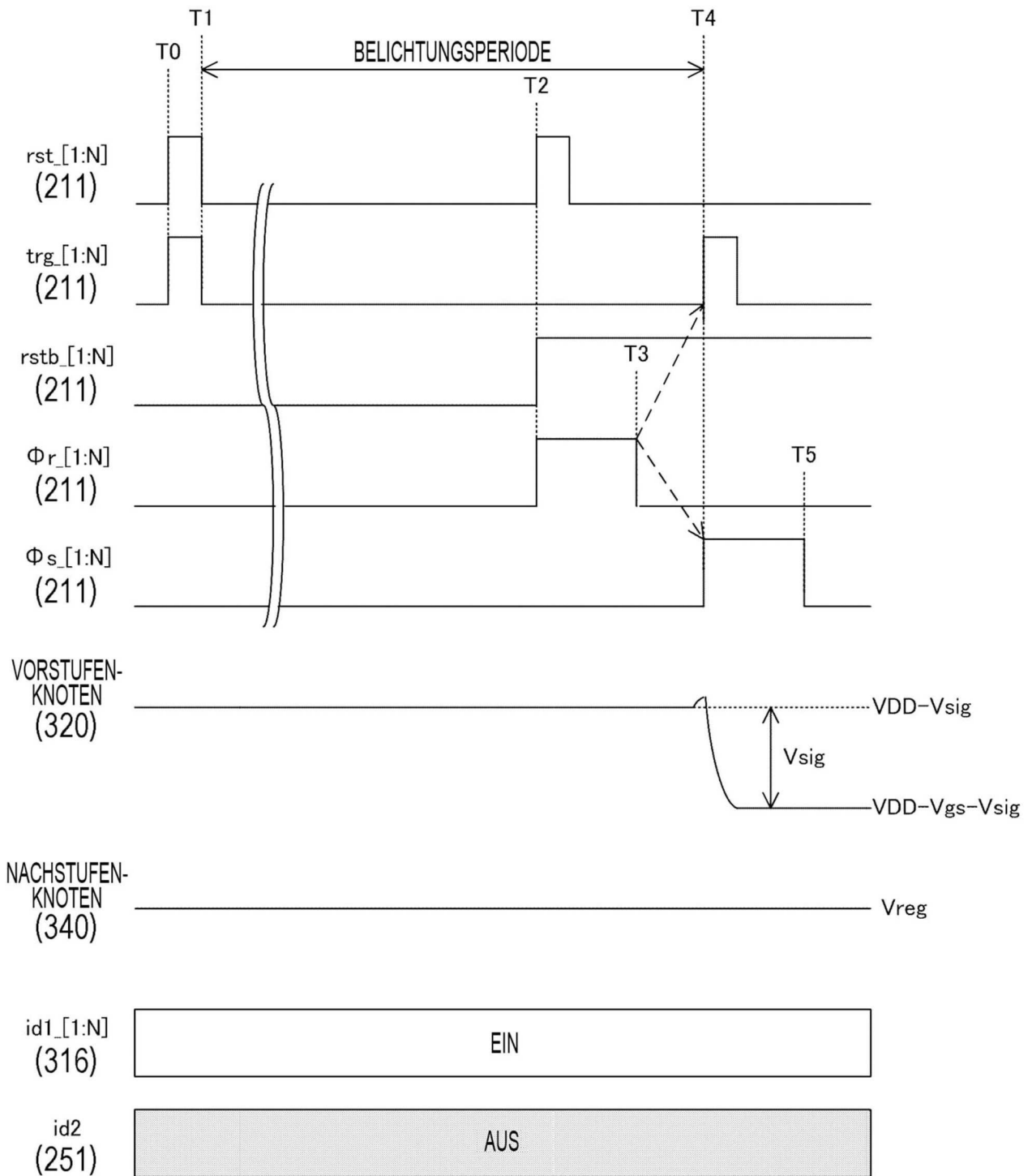


FIG. 6

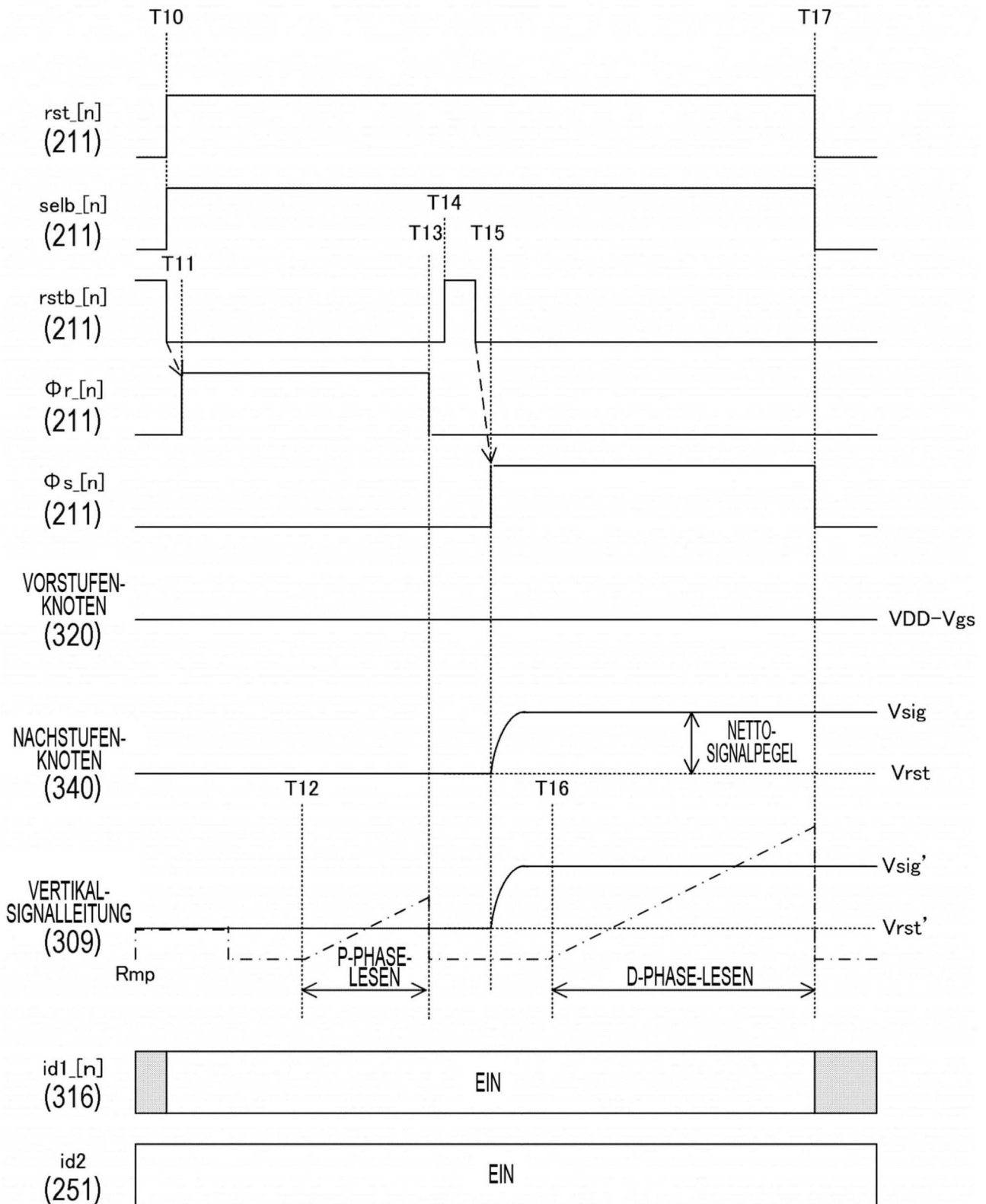


FIG. 7

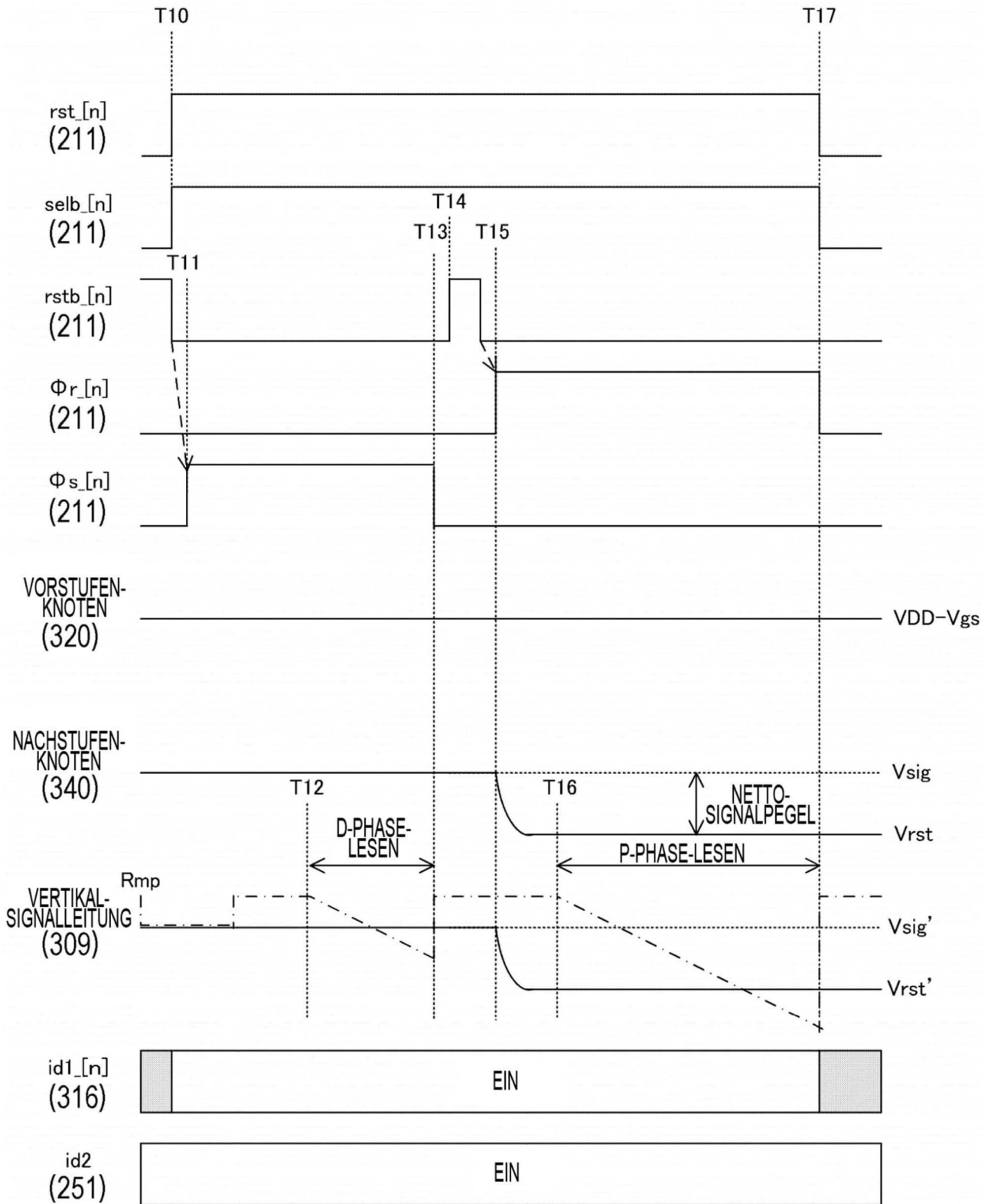


FIG. 8

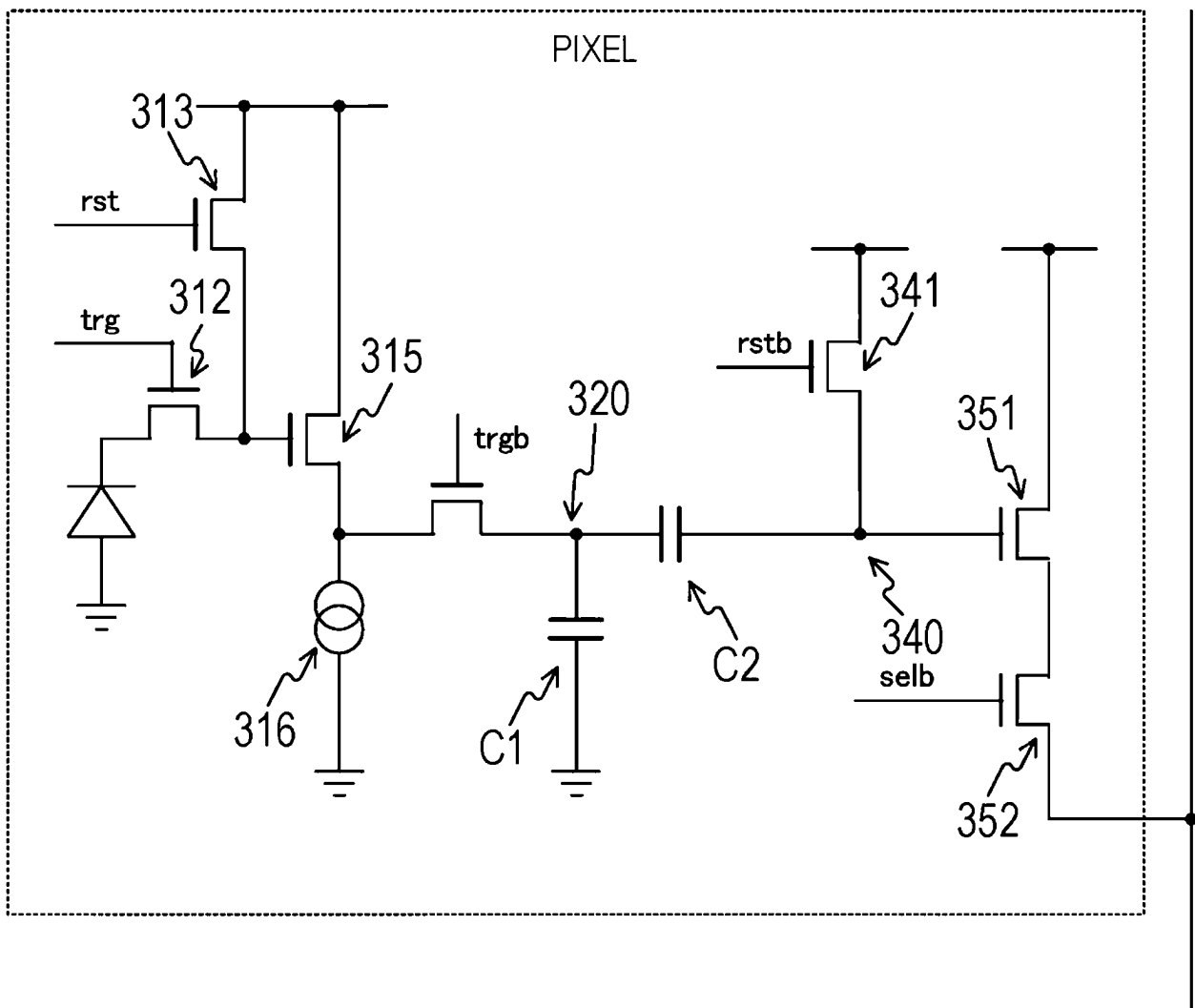
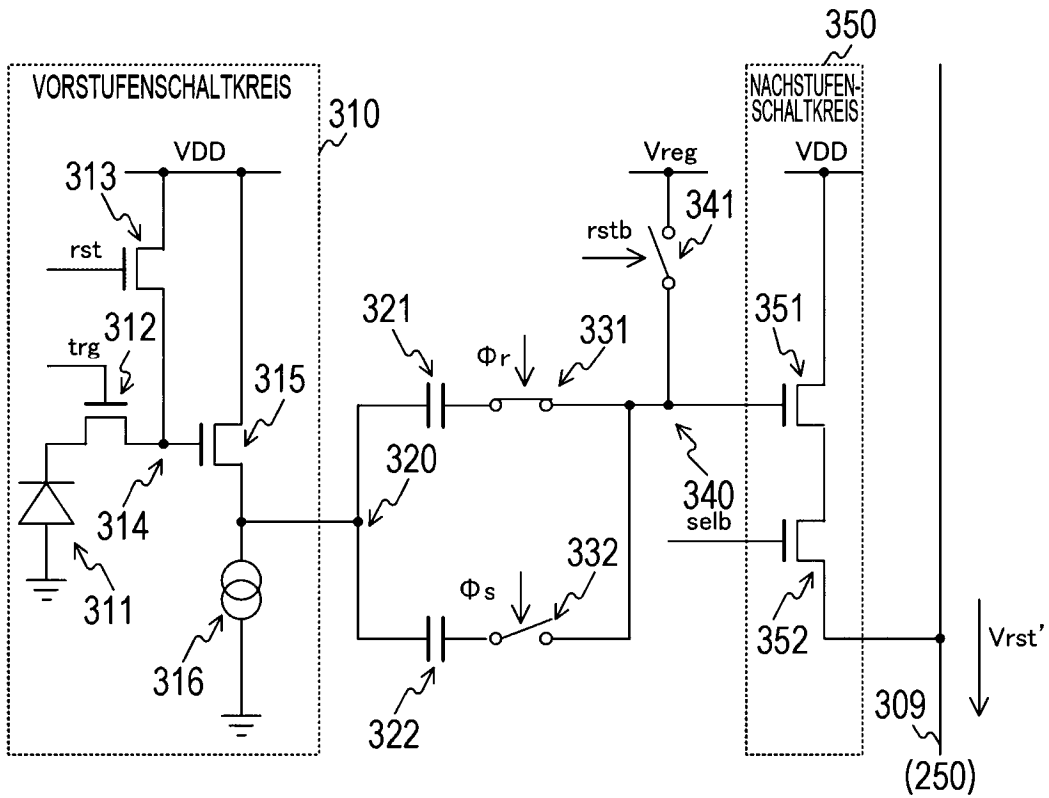
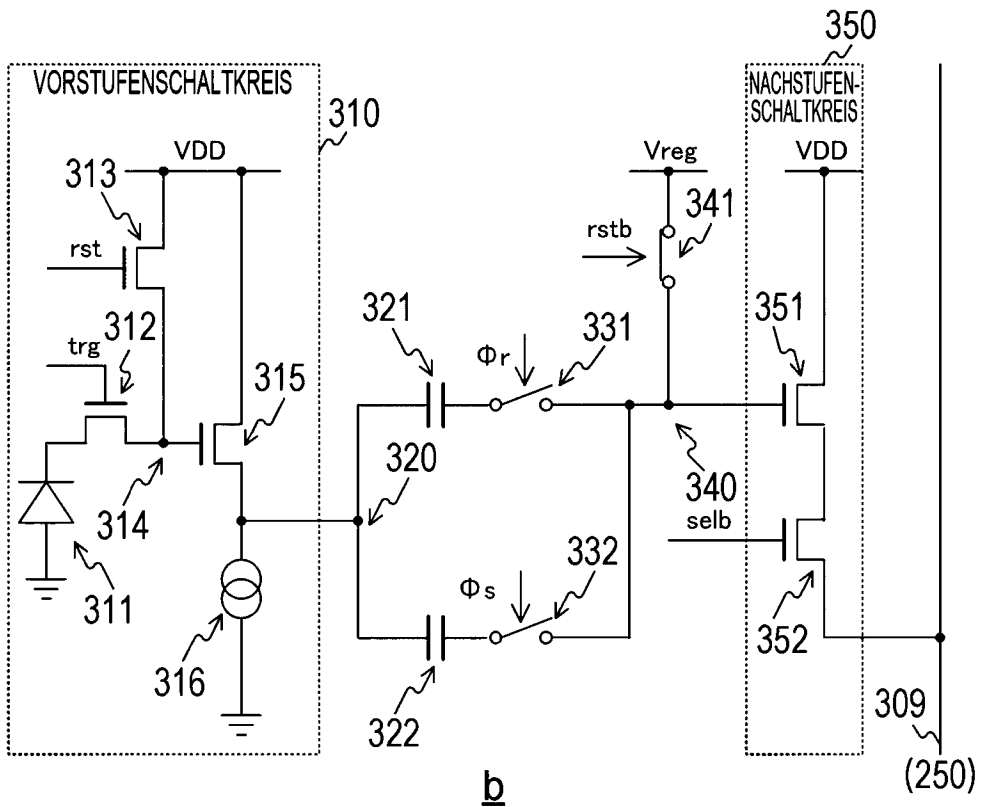


FIG. 9



a



b

FIG. 10

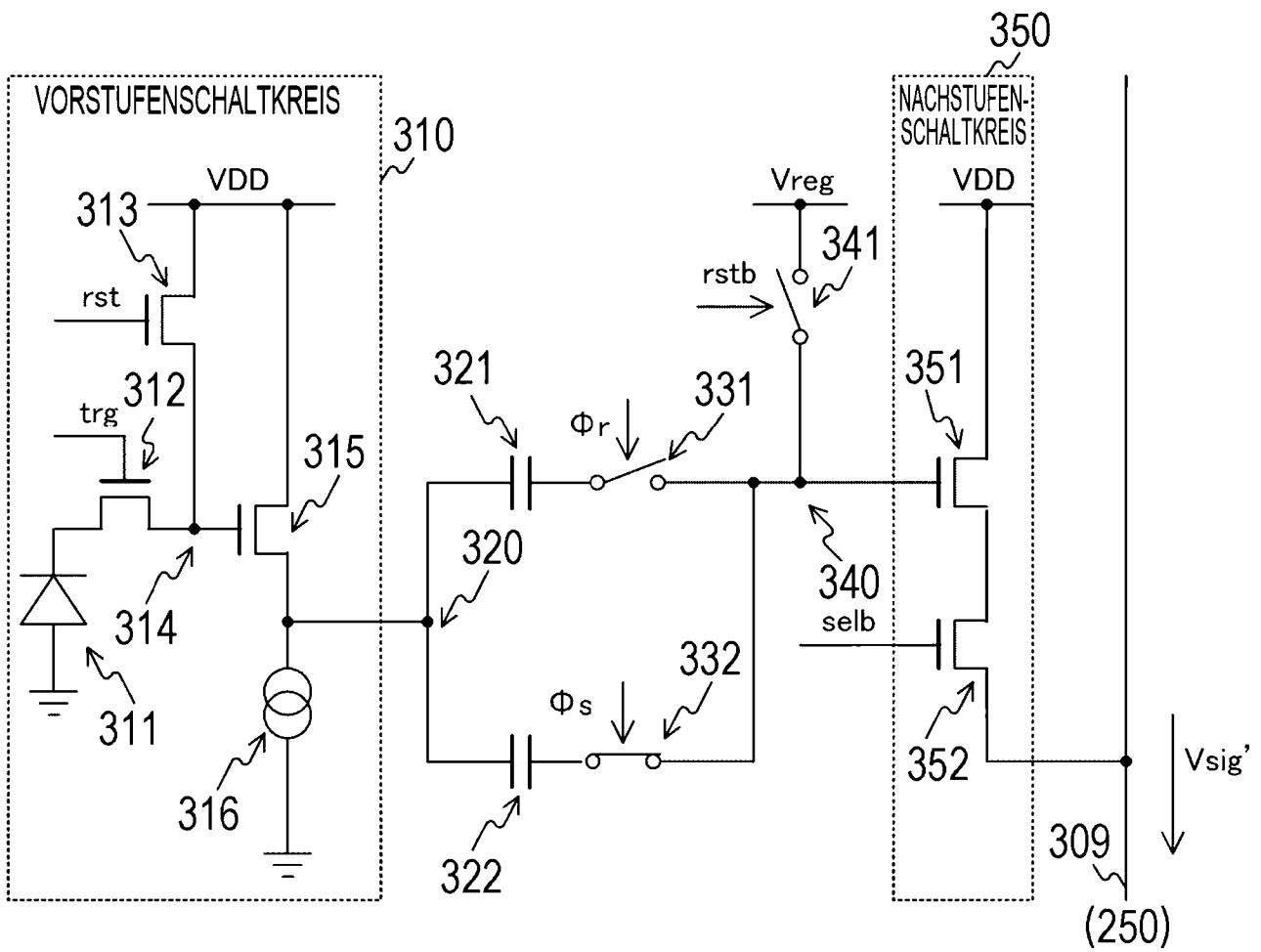


FIG. 11

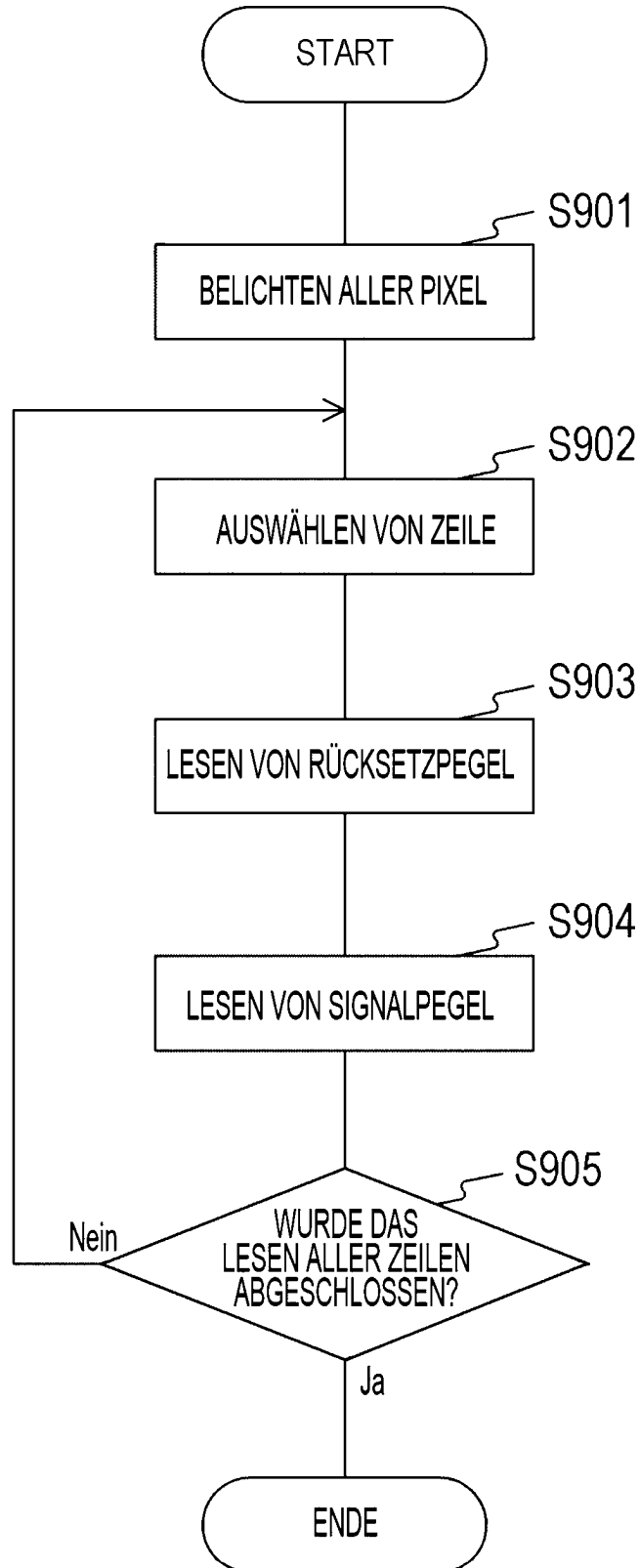


FIG. 12

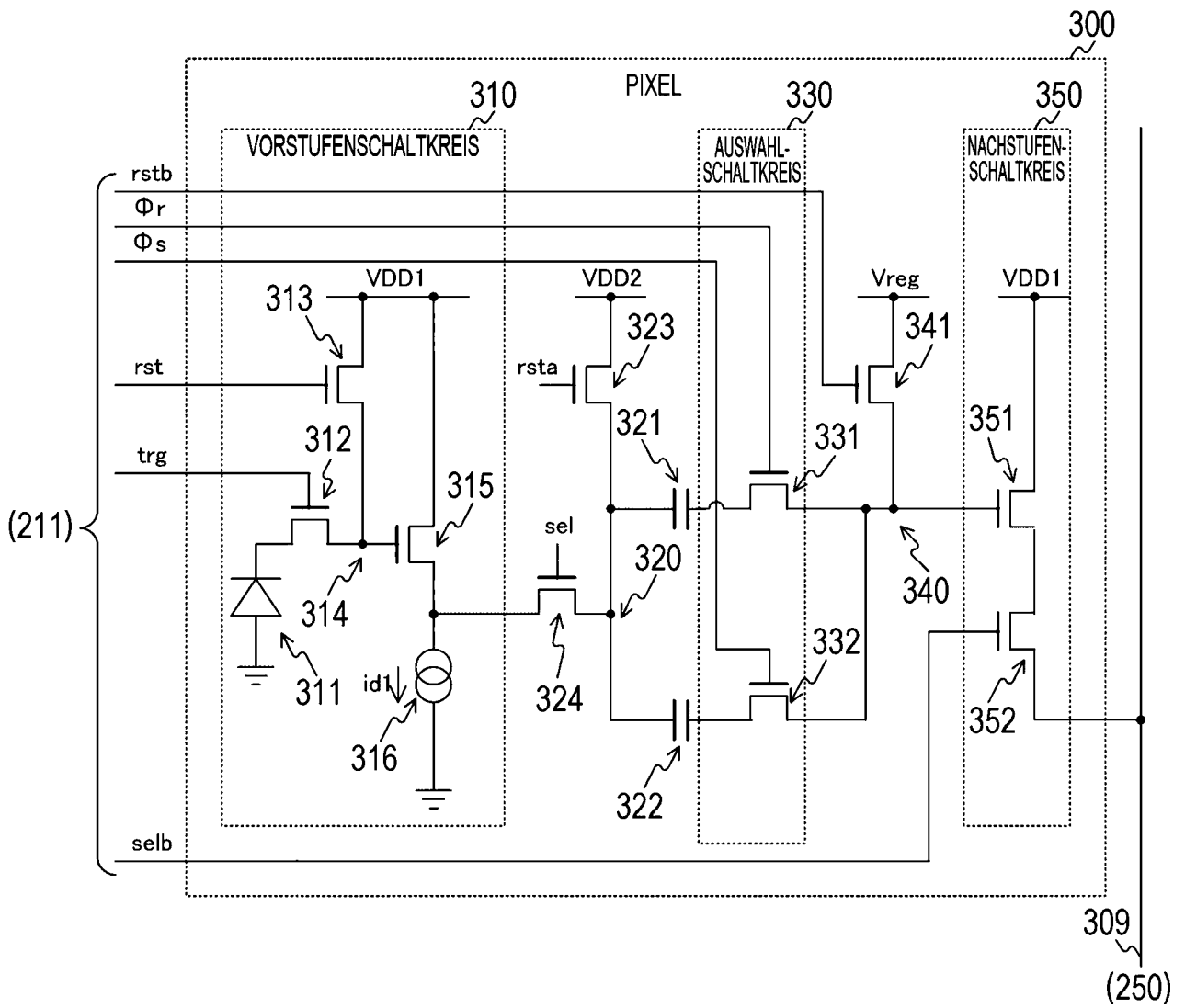


FIG. 13

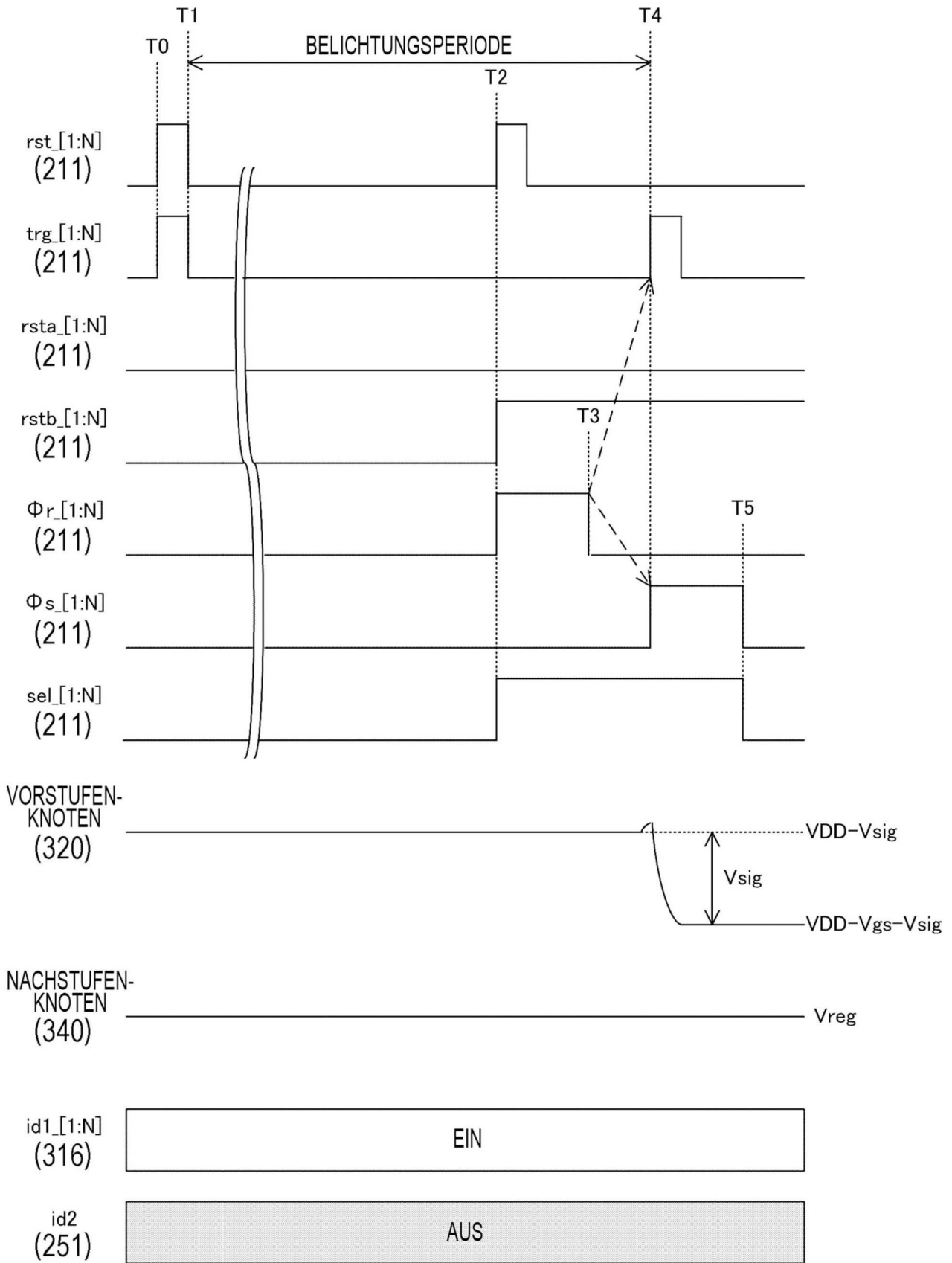


FIG. 14

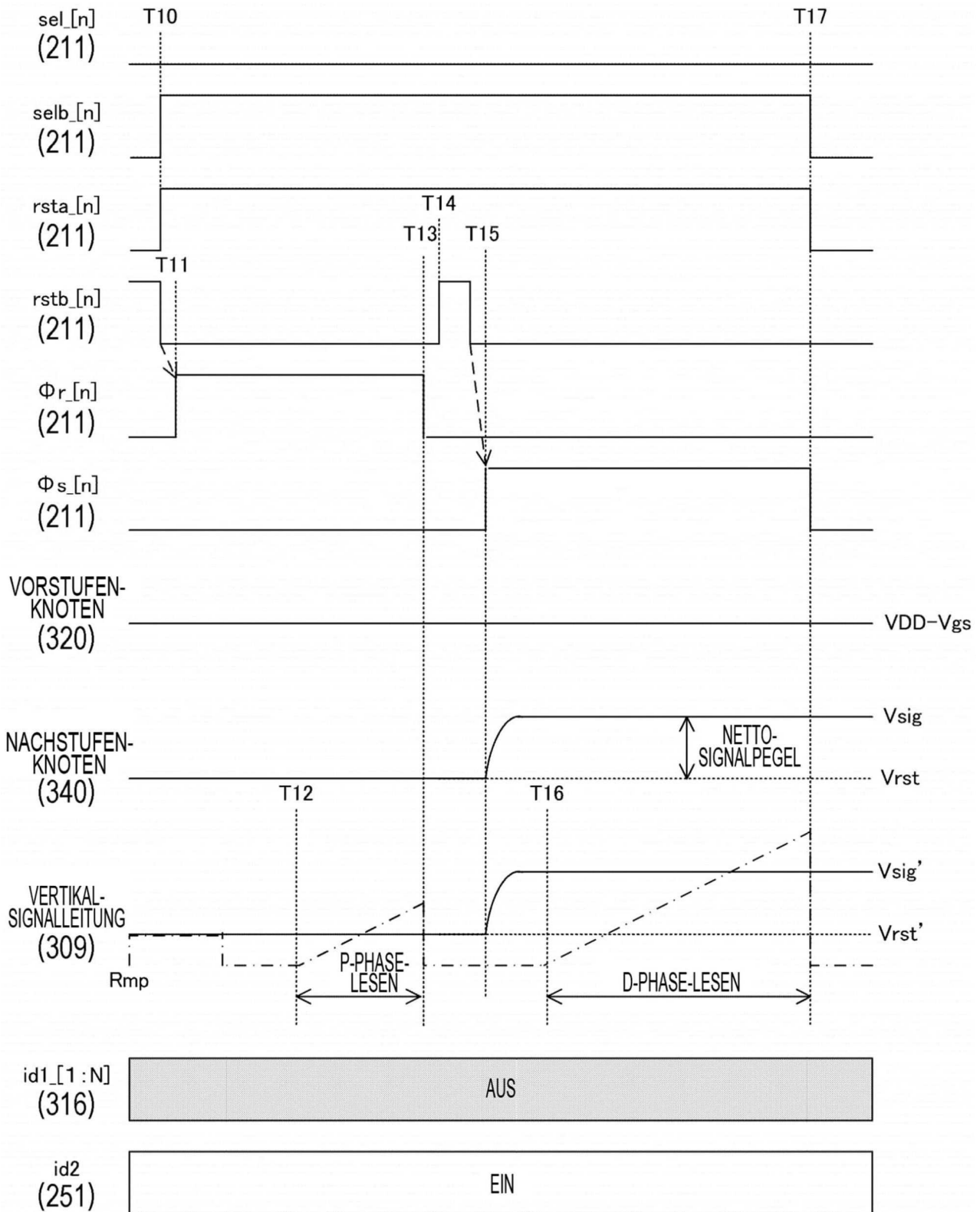


FIG. 15

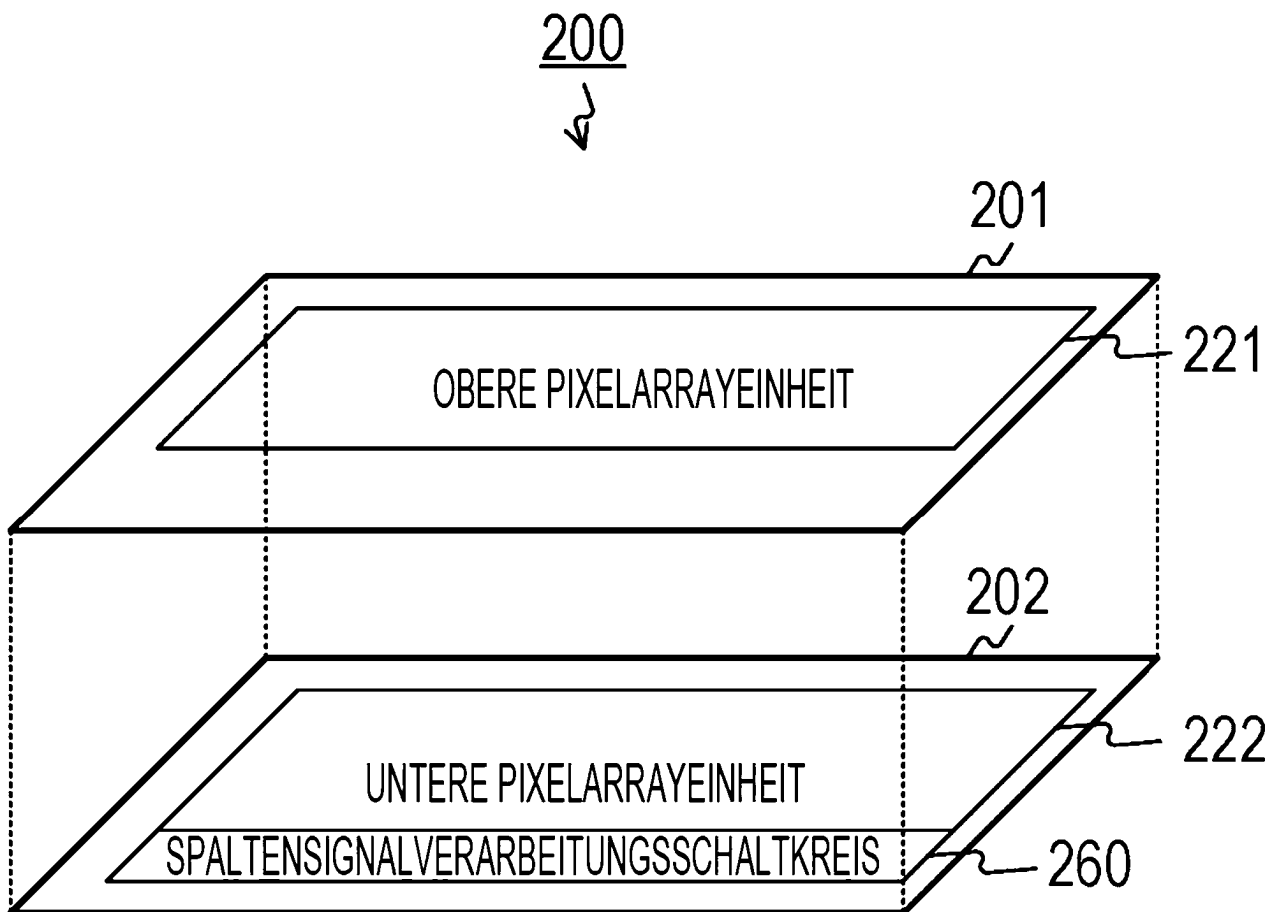


FIG. 16

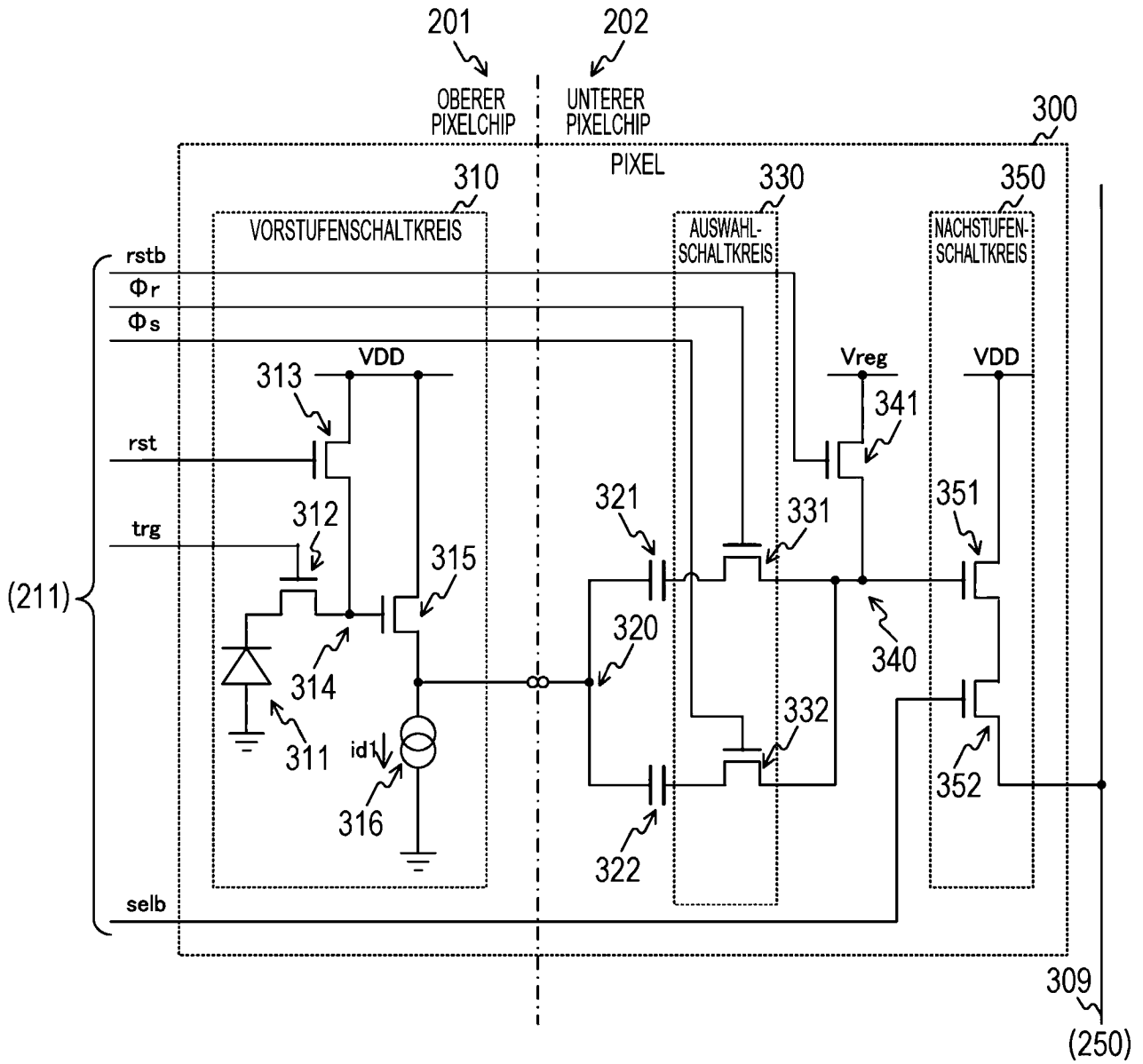


FIG. 17

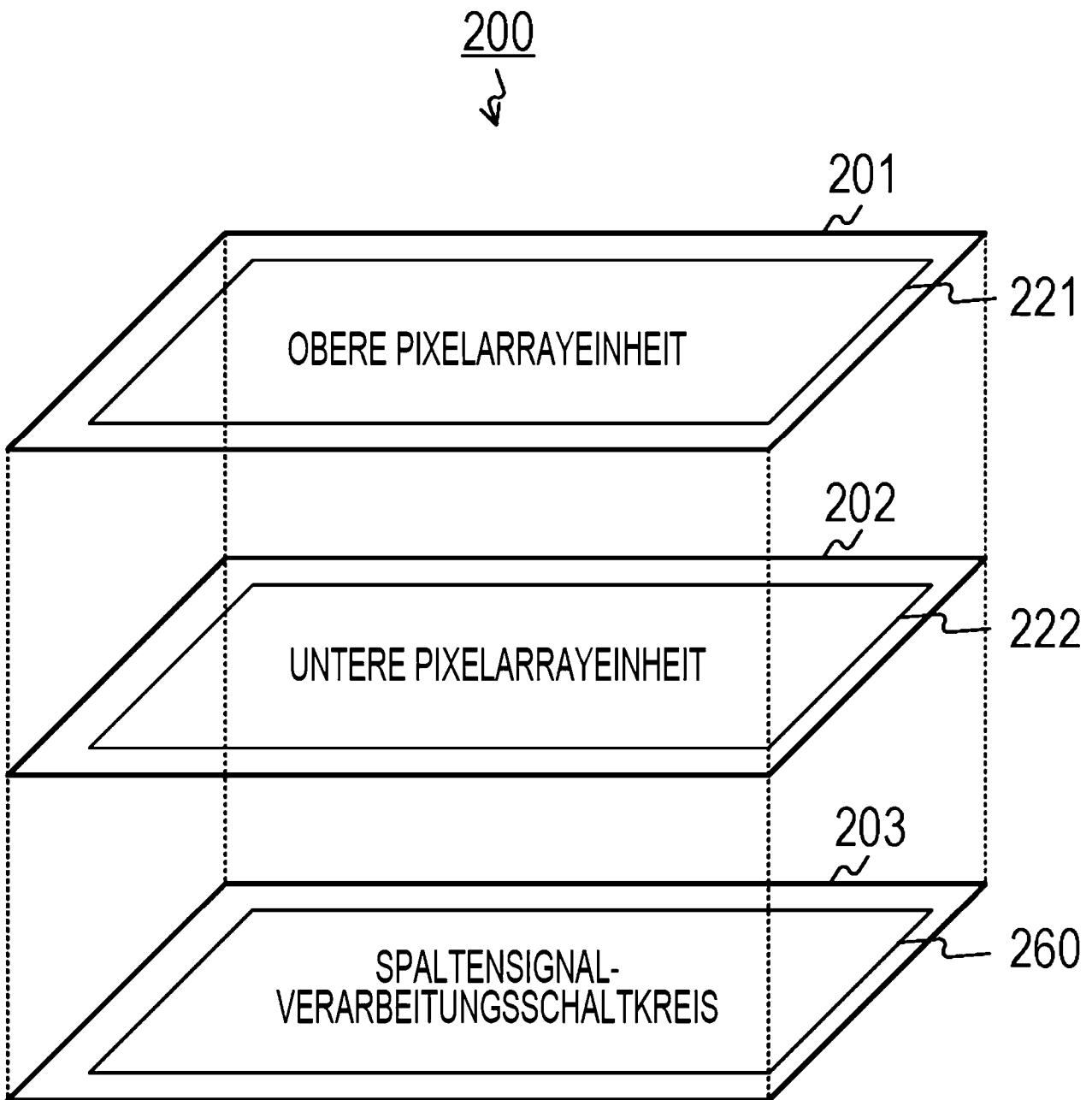


FIG. 18

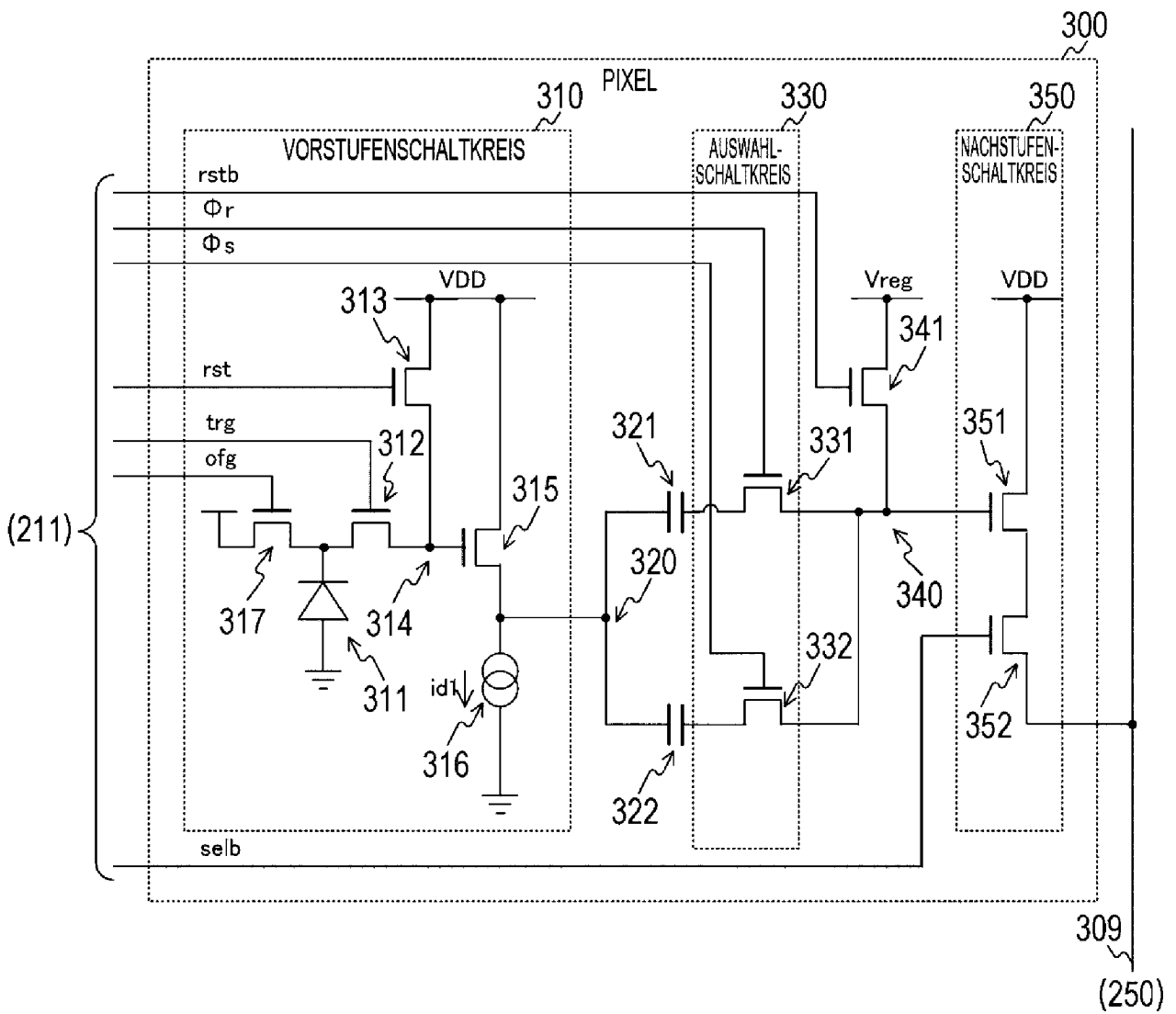


FIG. 19

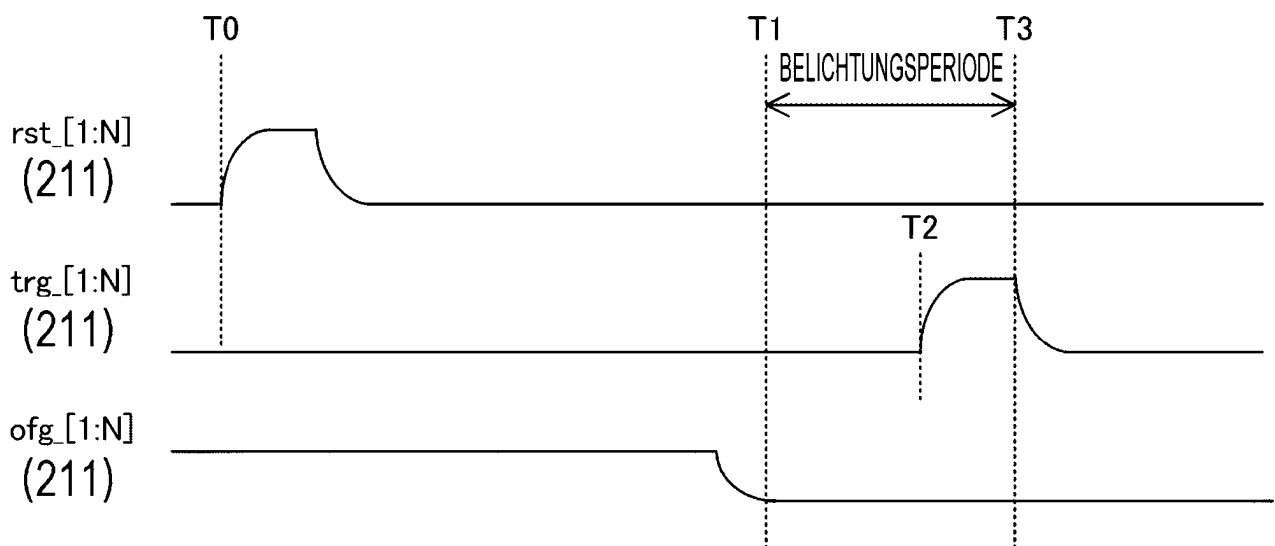


FIG. 20

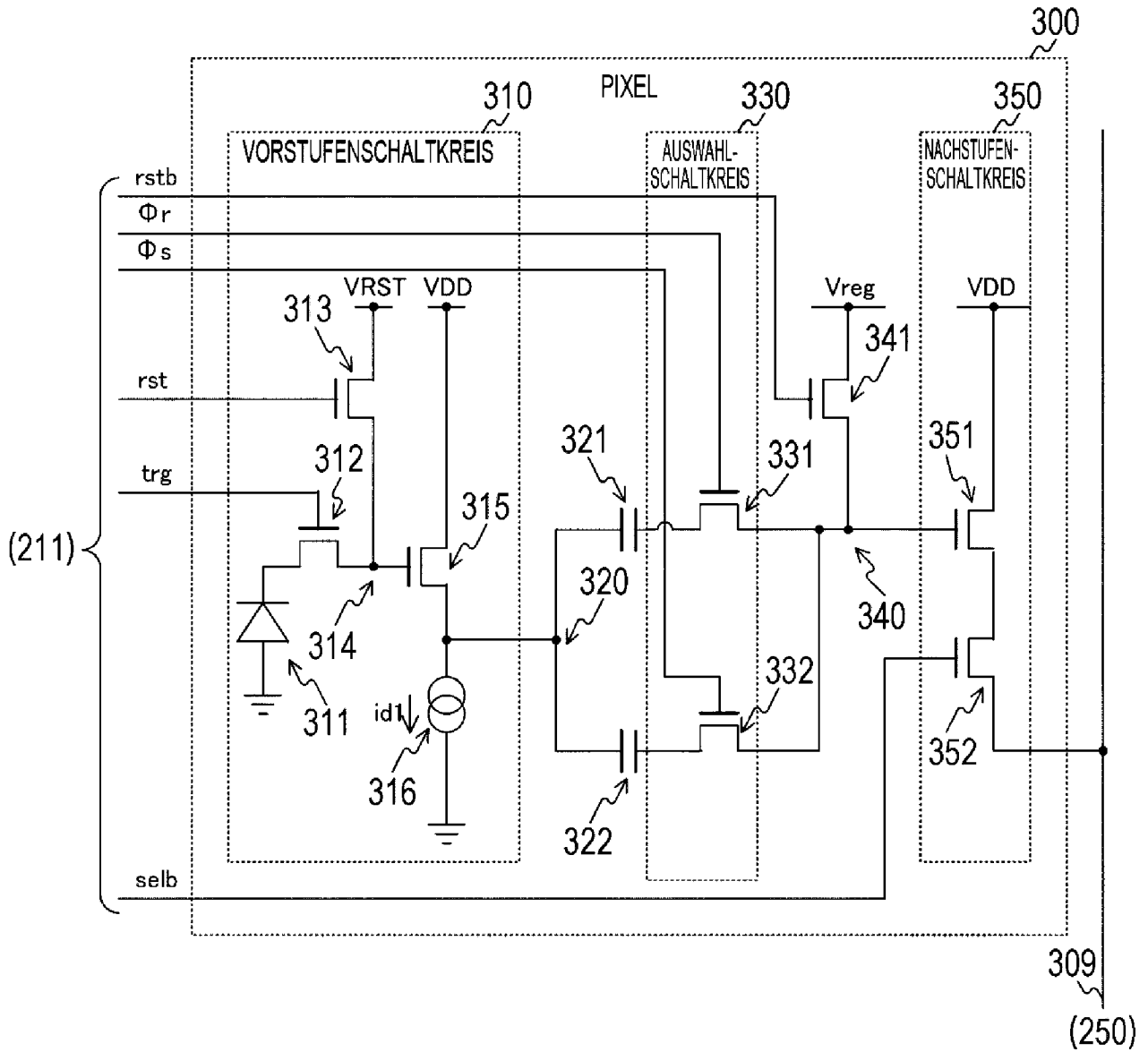


FIG. 21

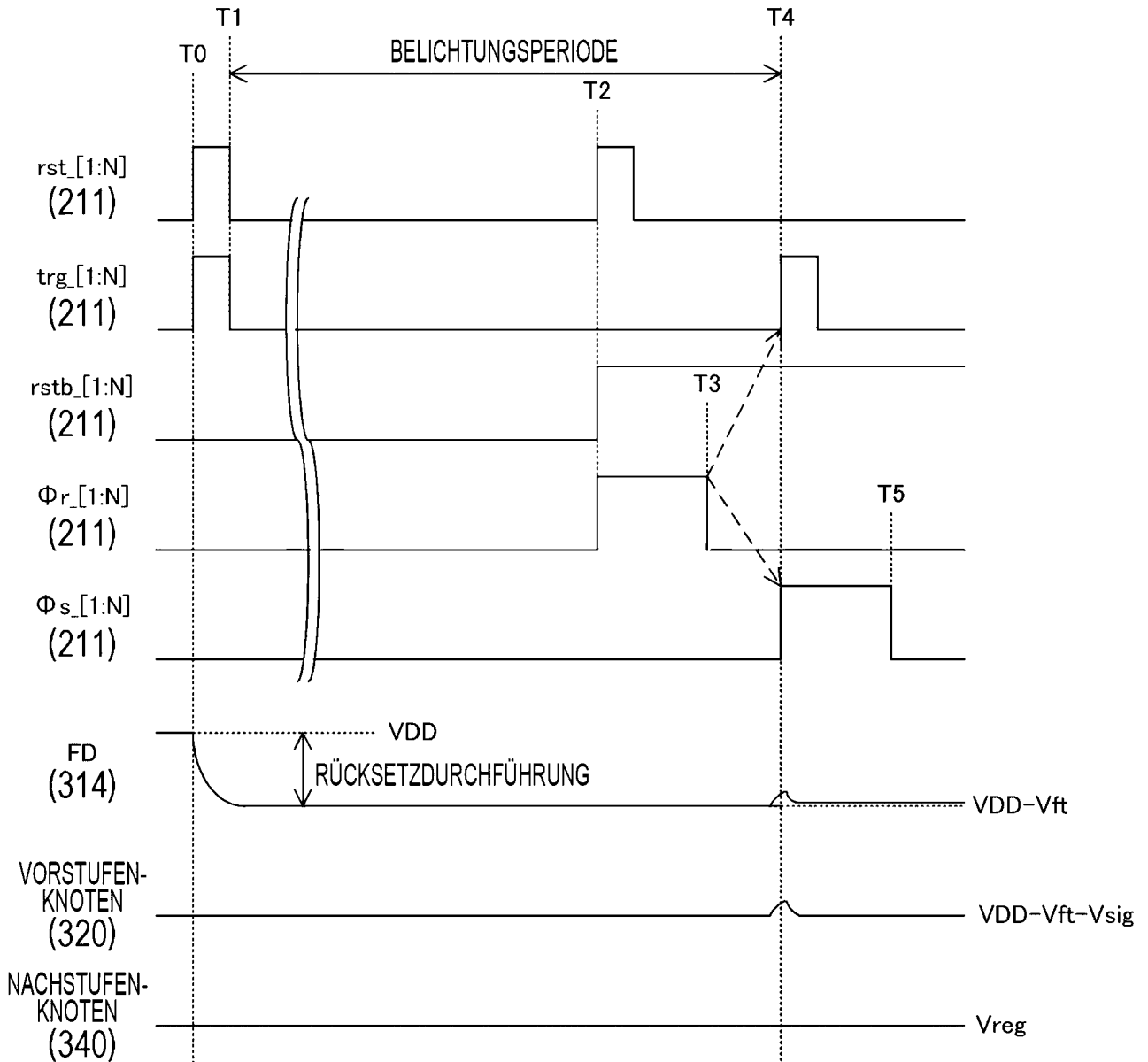


FIG. 22

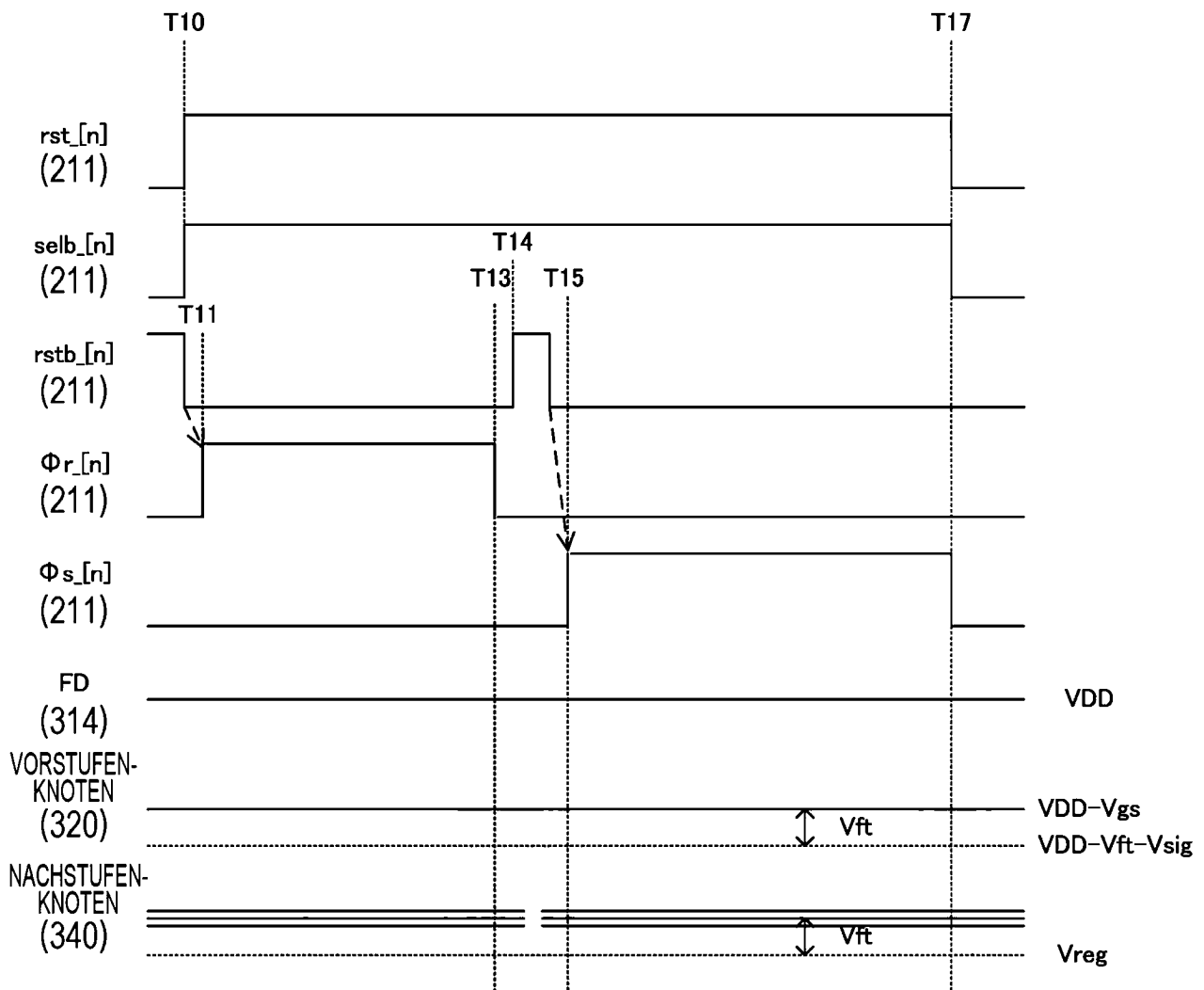


FIG. 23

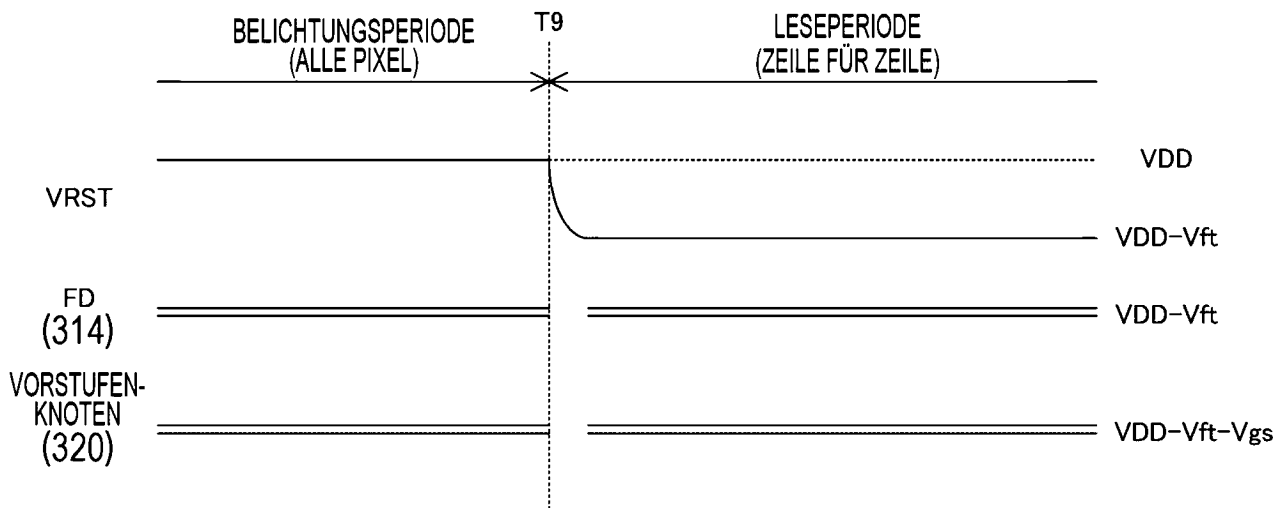


FIG. 24

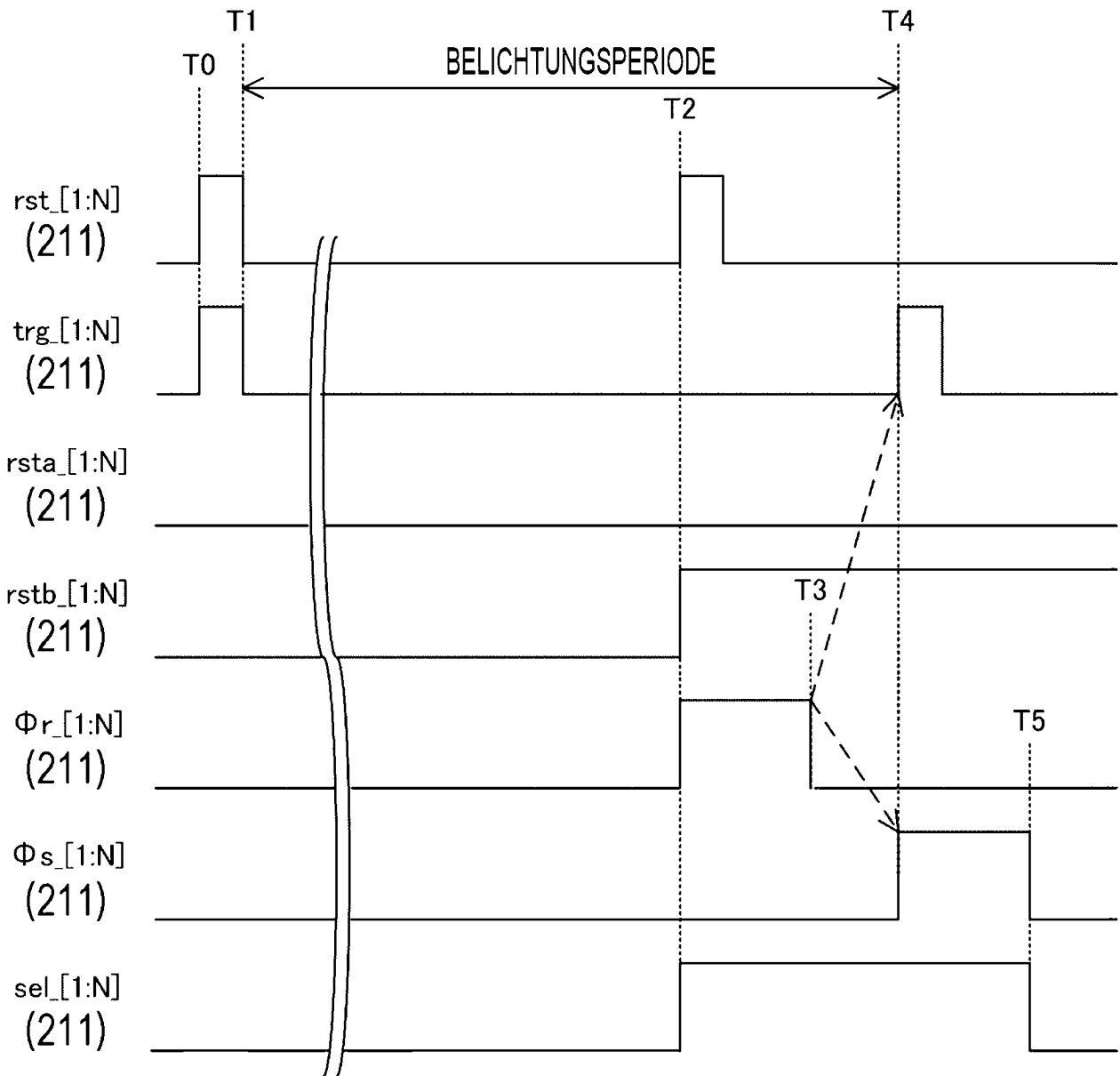


FIG. 25

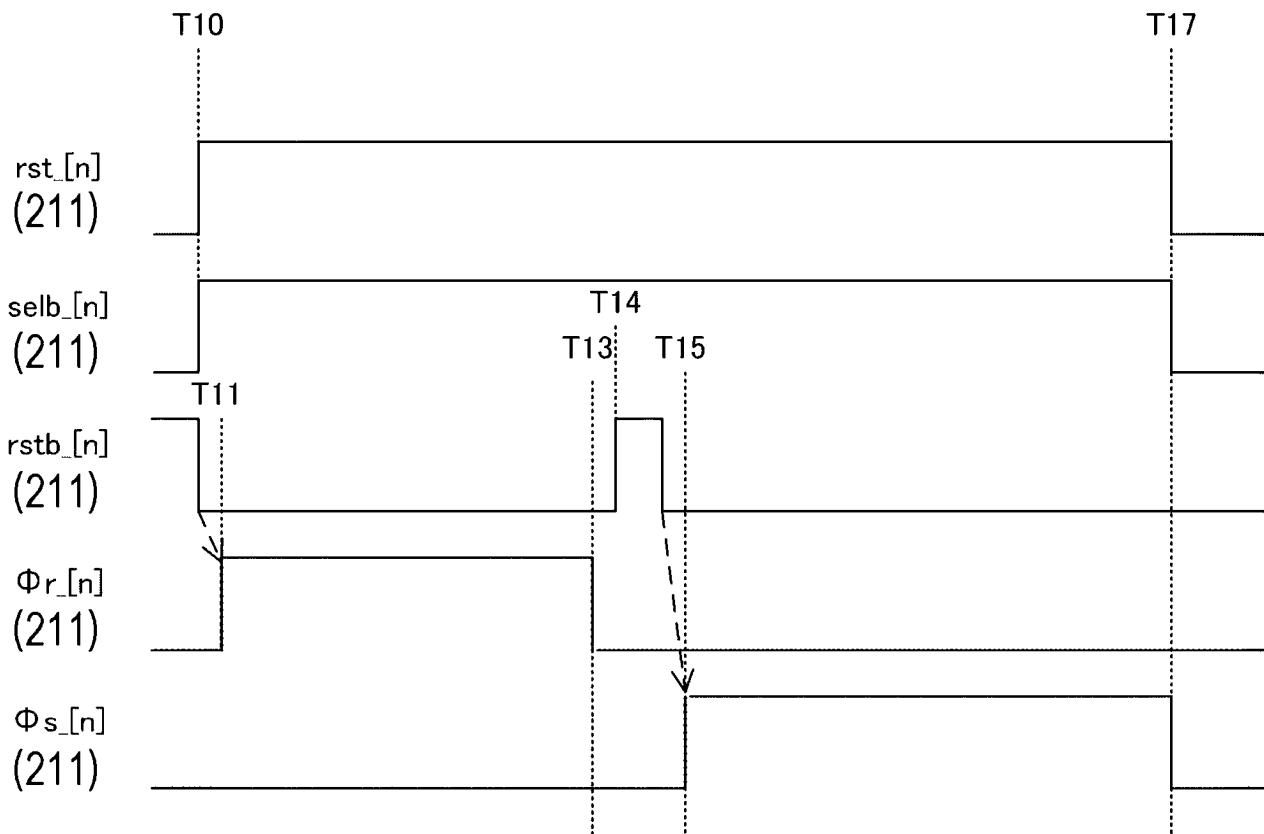


FIG. 26

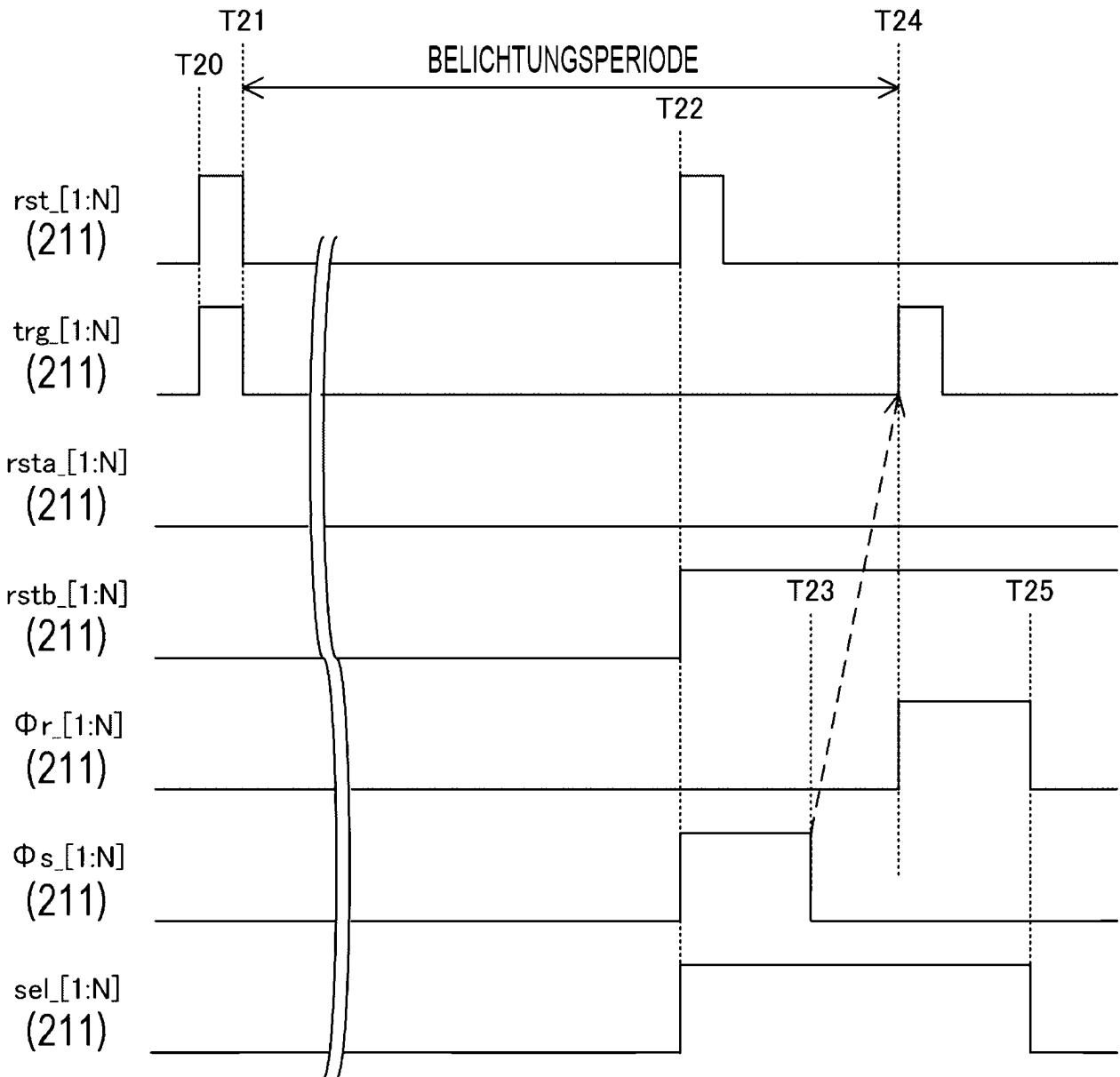


FIG. 27

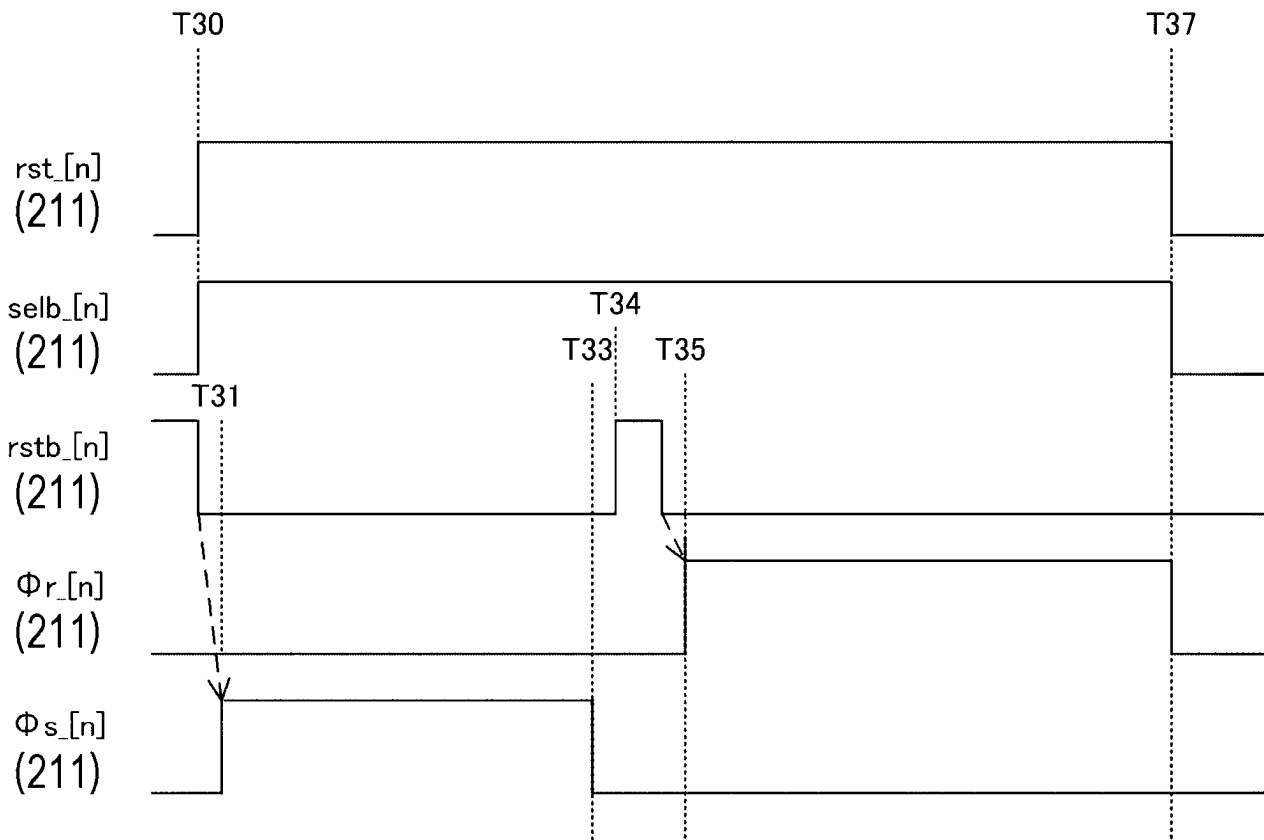


FIG. 28

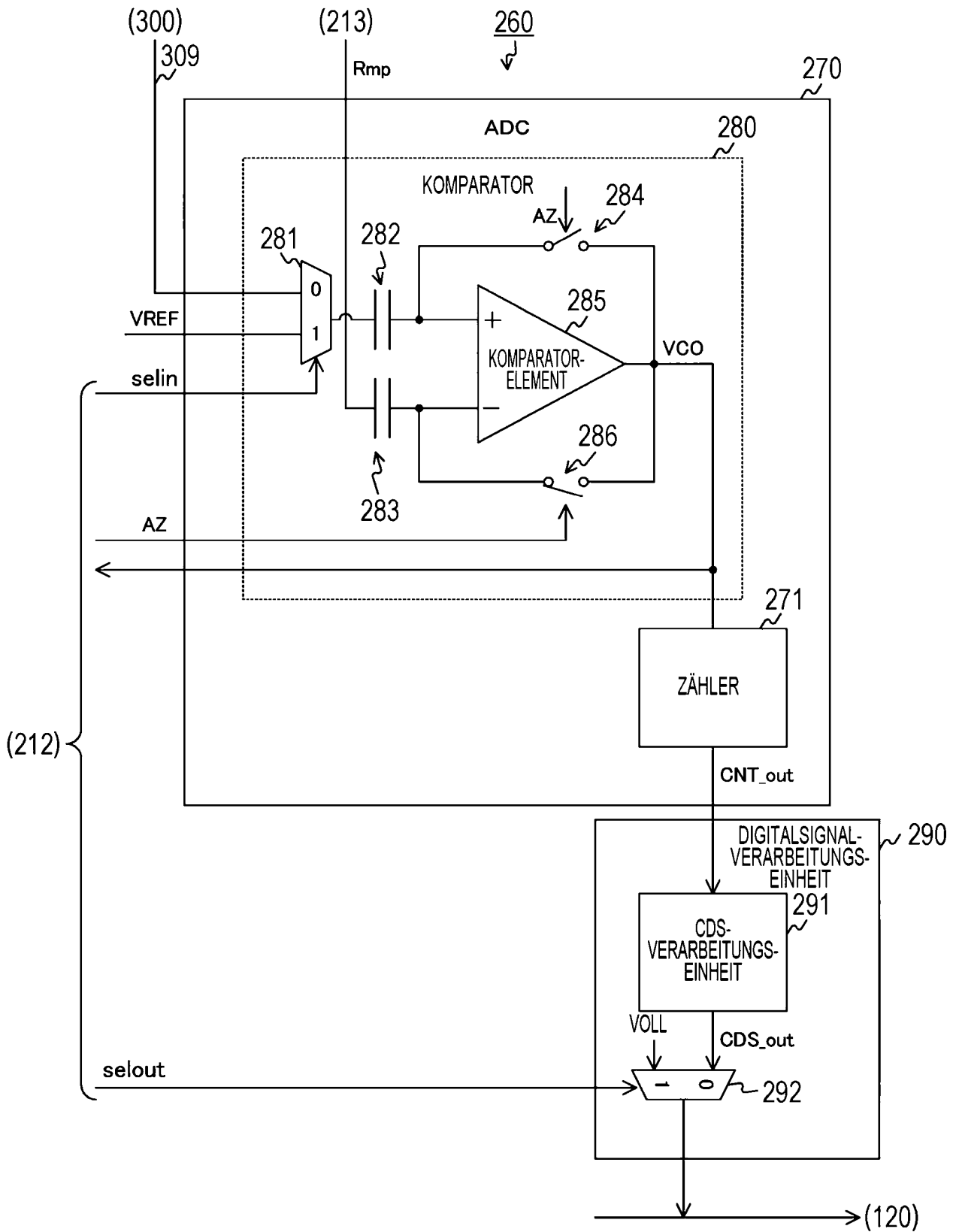


FIG. 29

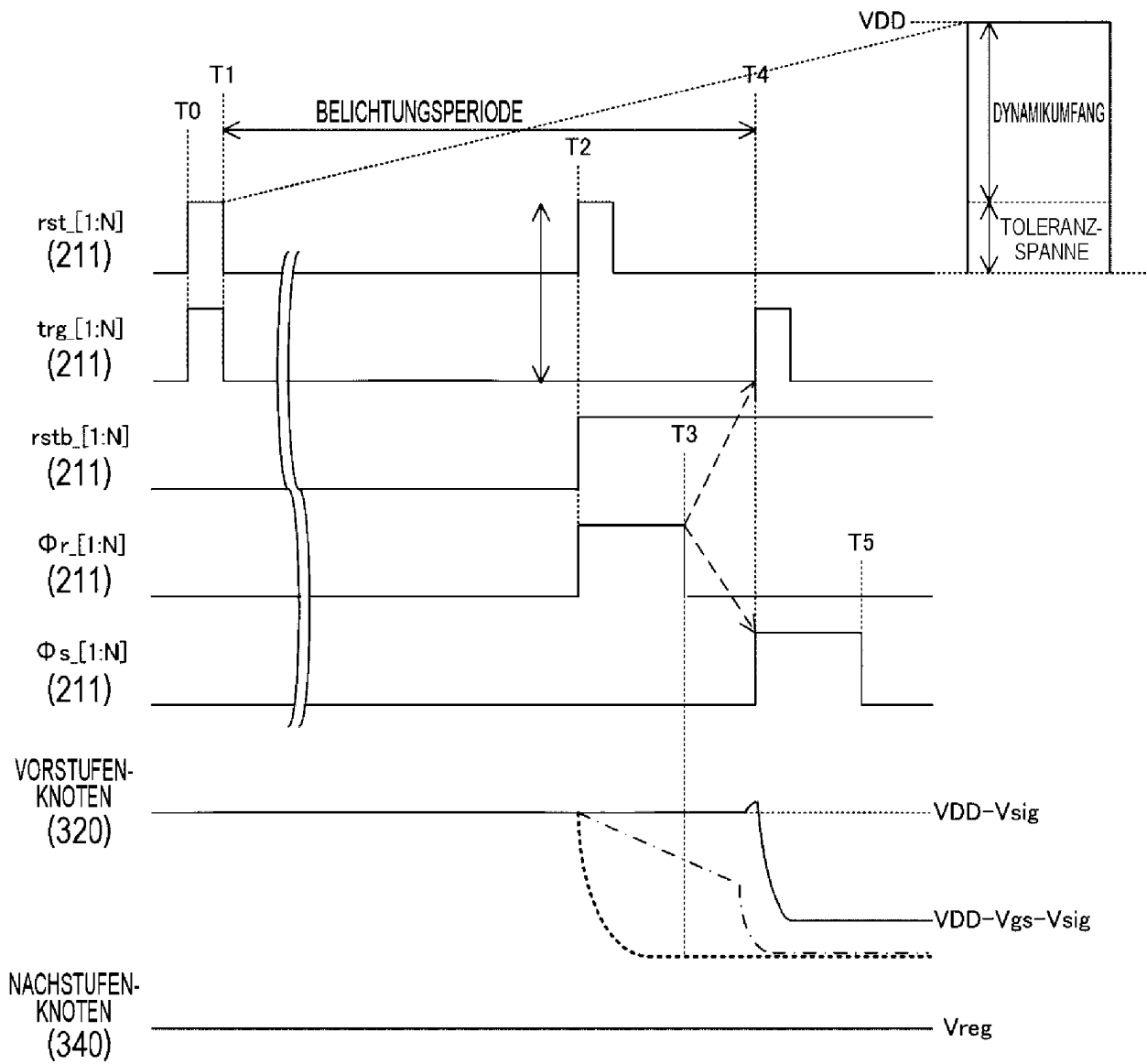


FIG. 30

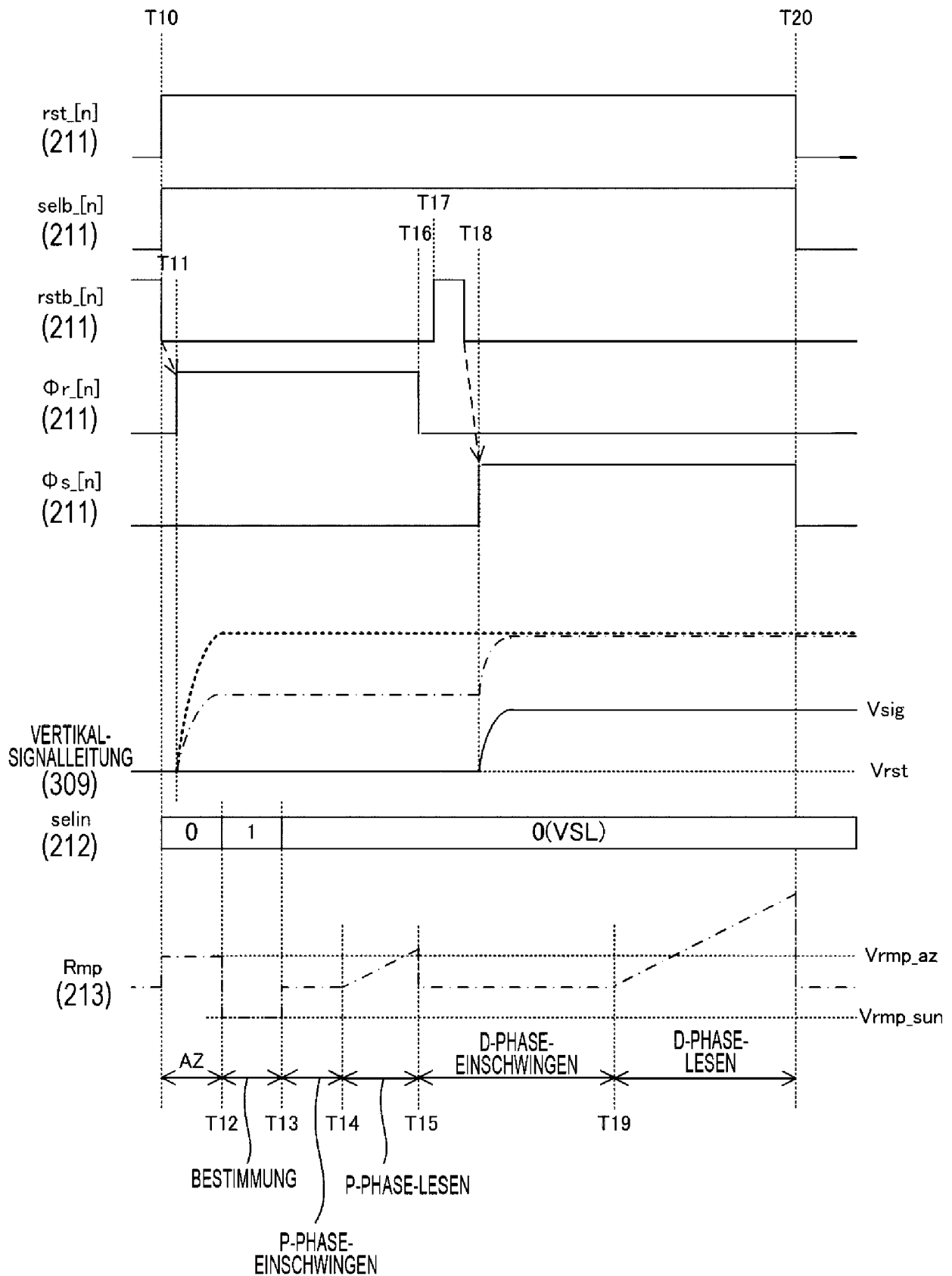


FIG. 31

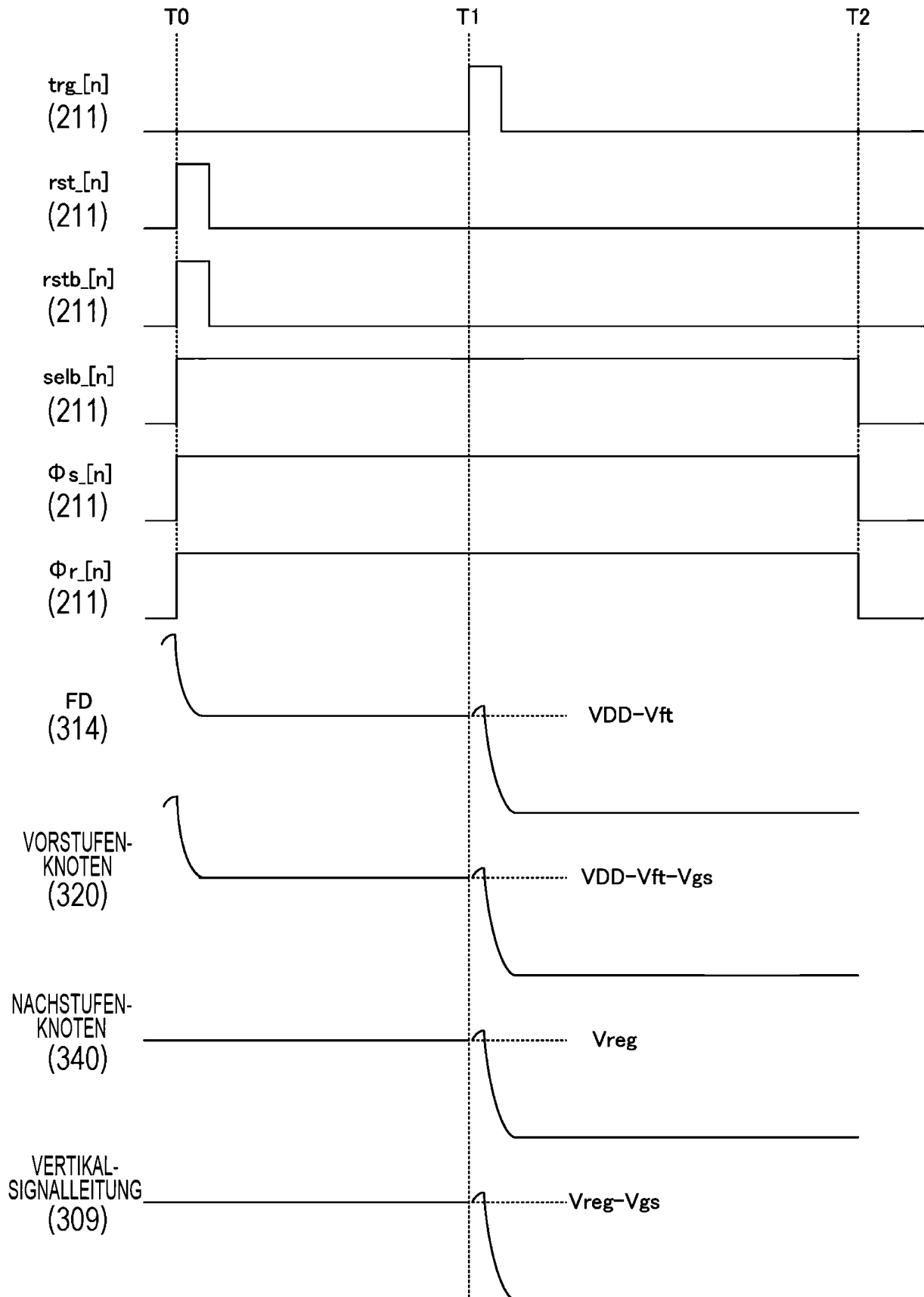


FIG. 32

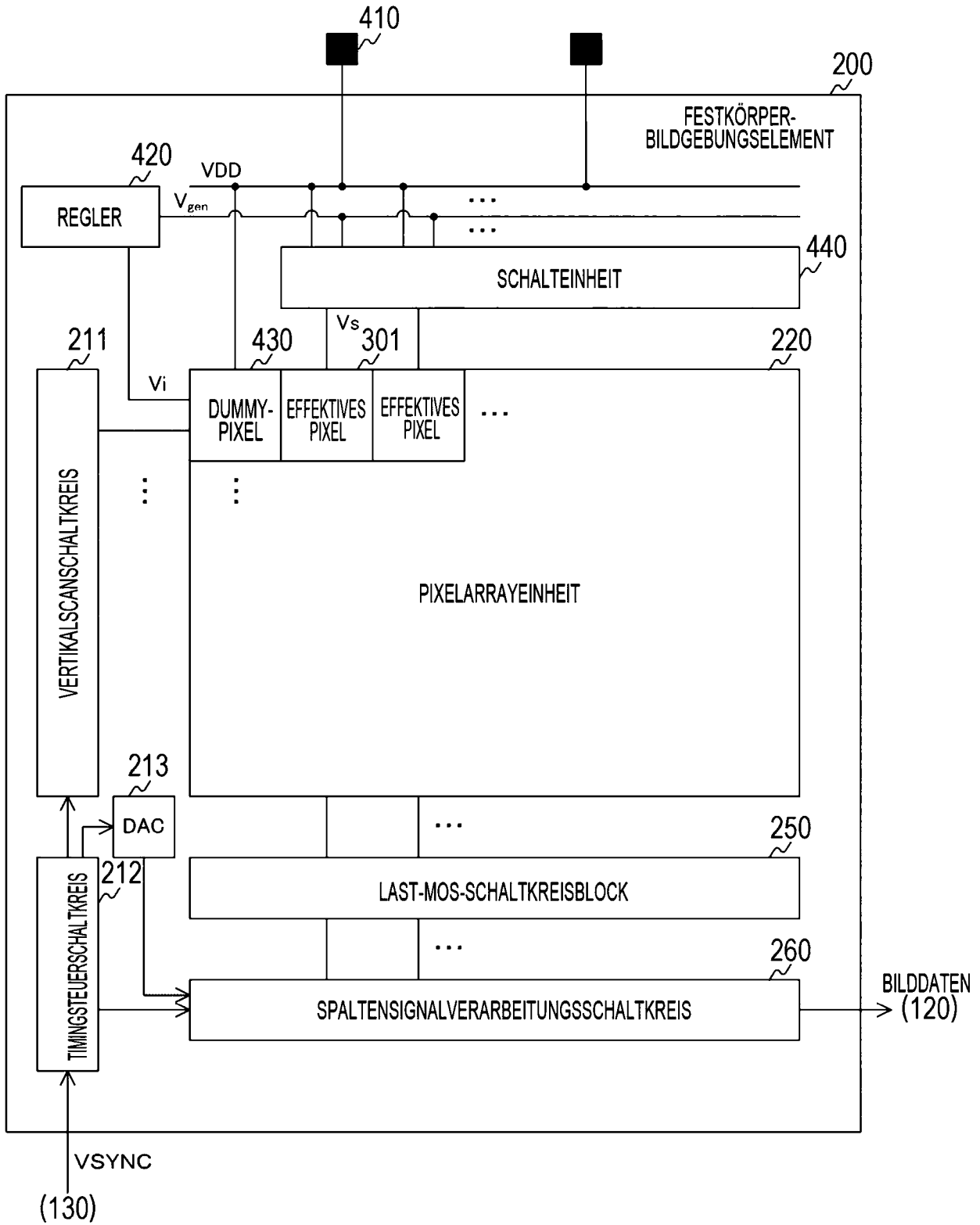
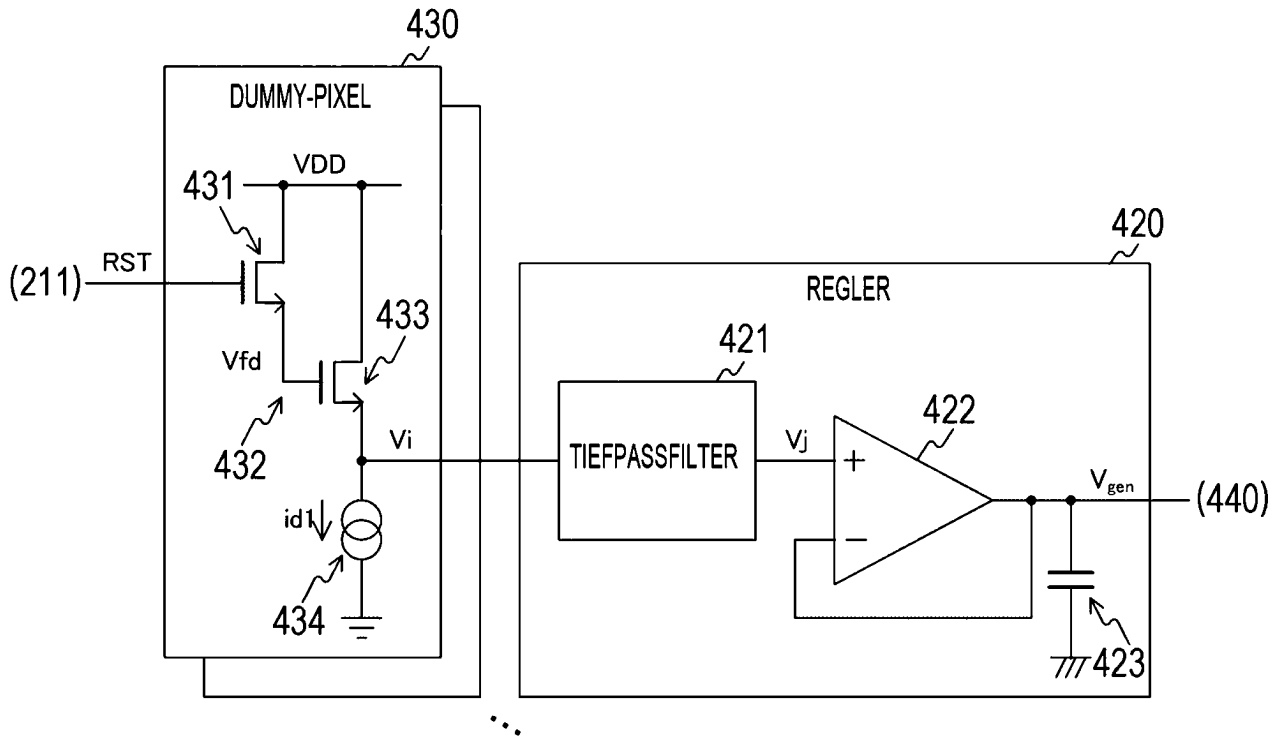
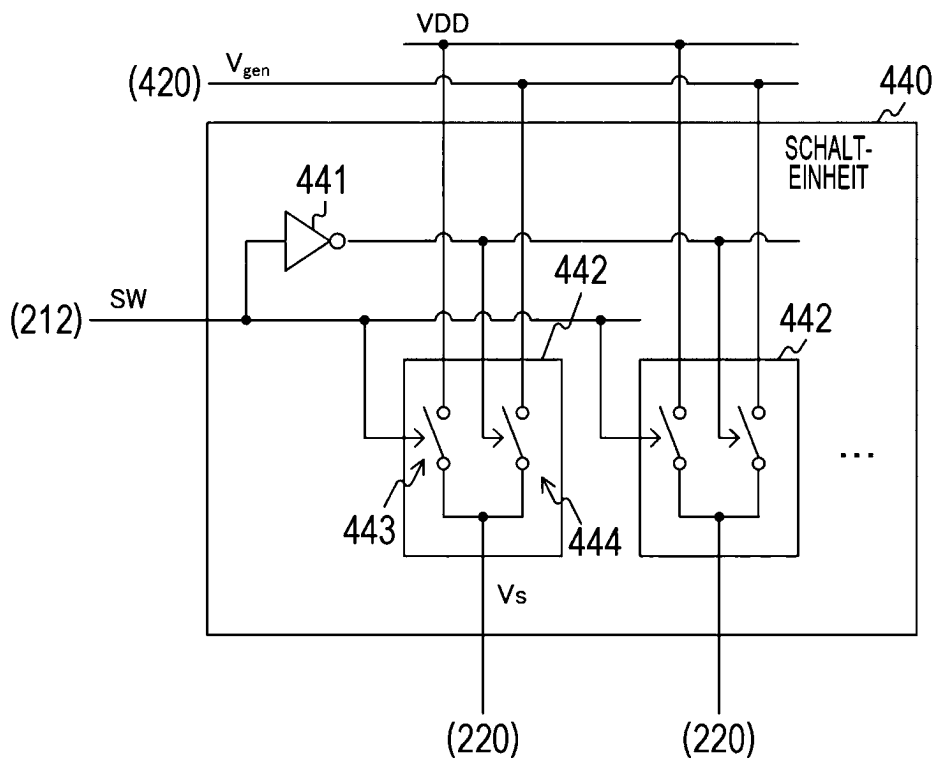


FIG. 33



a



b

FIG. 34

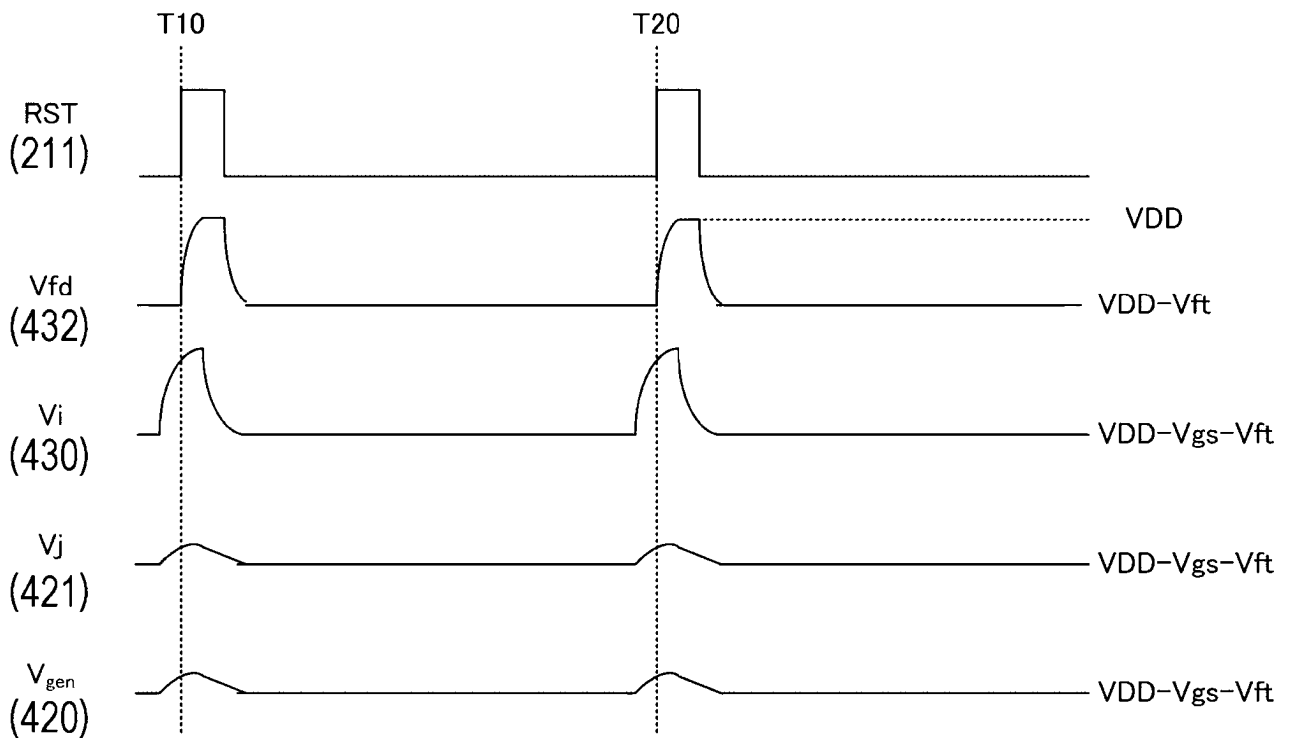


FIG. 35

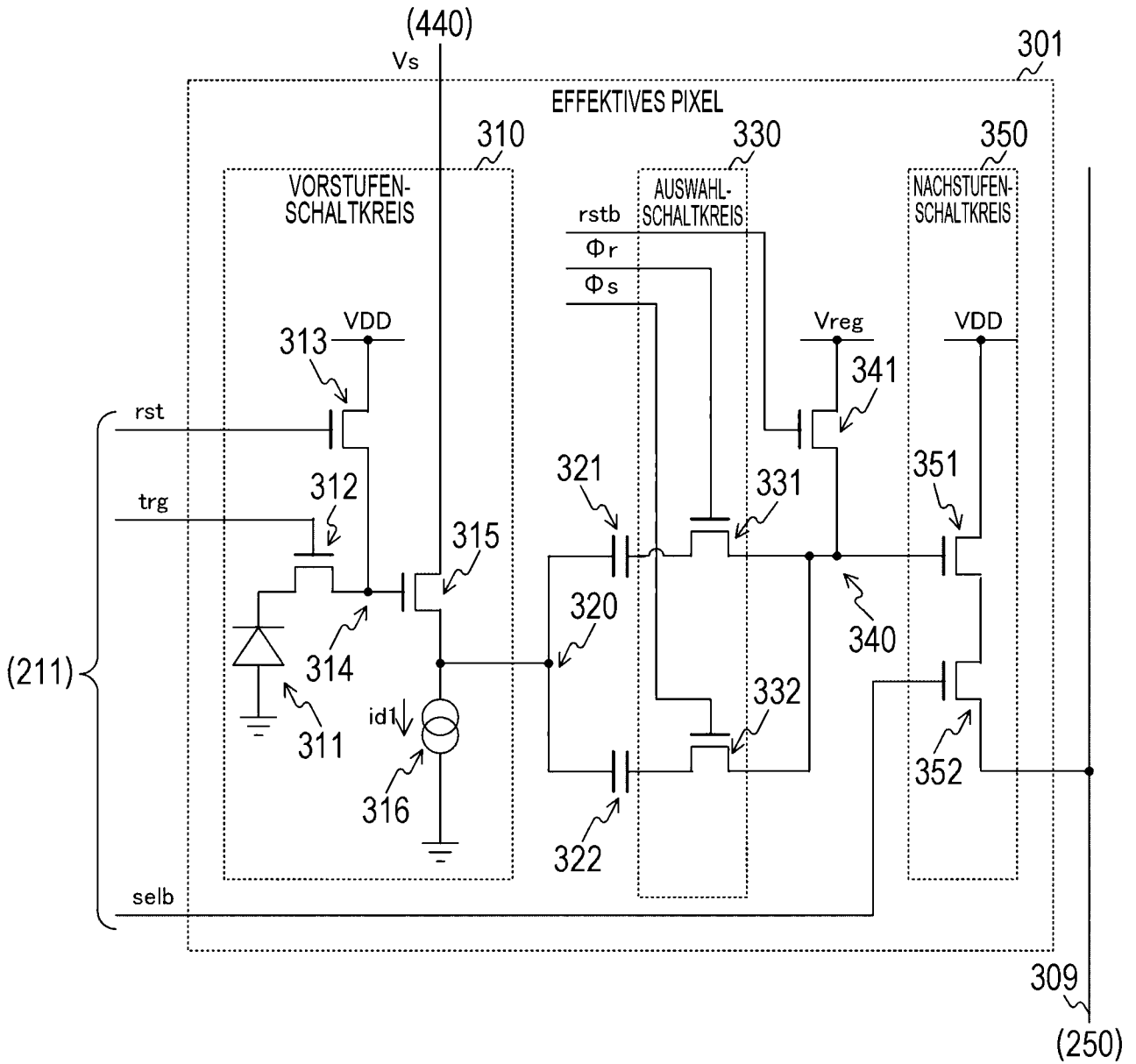


FIG. 36

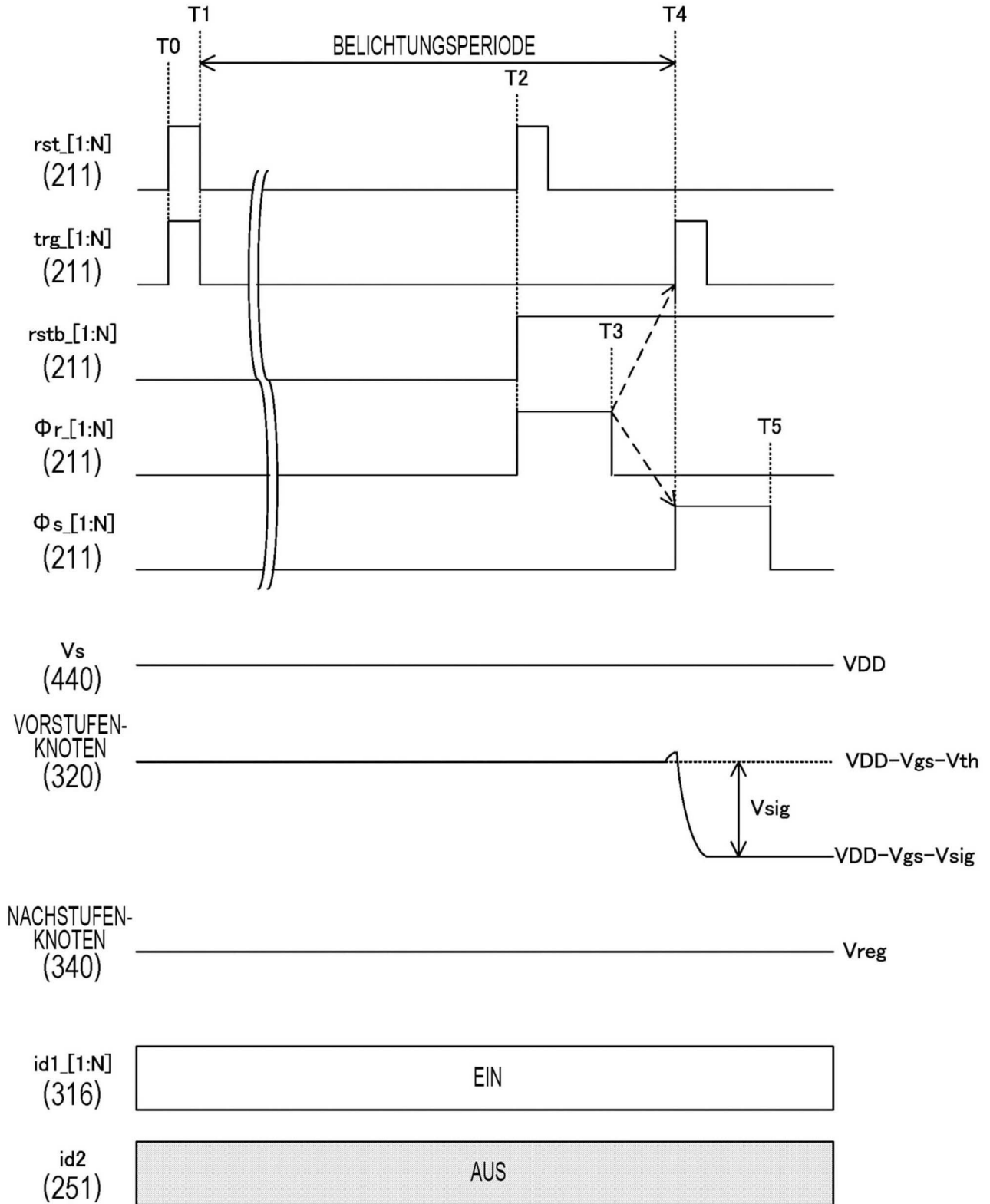


FIG. 37

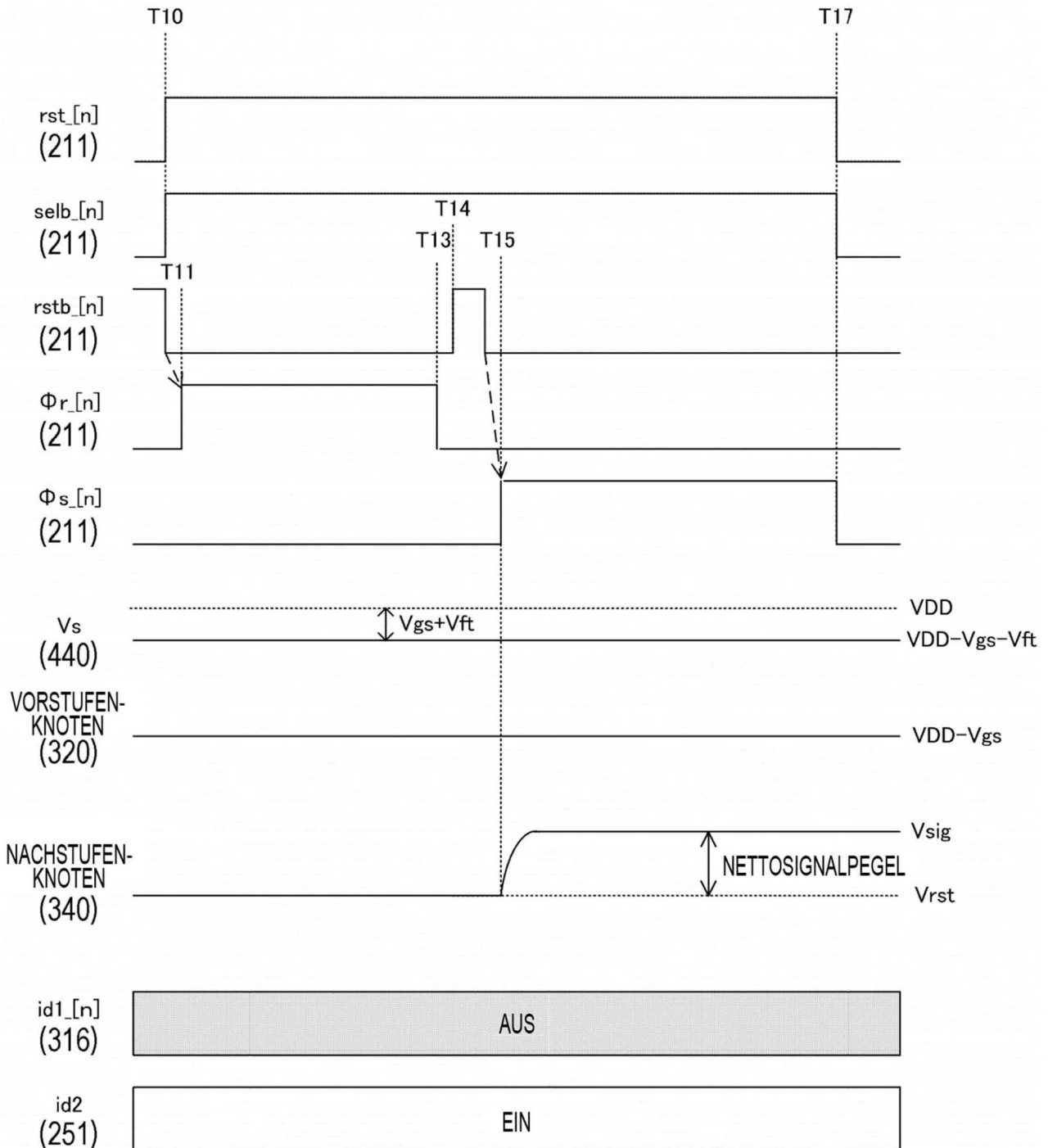


FIG. 38

OPERATION	RAUSCHEN	RN (μ Vrms)		ANMERKUNGEN
		ERSTE AUSFÜHRUNGSFORM	SIEBTE AUSFÜHRUNGSFORM	
GLOBALER VERSCHLUSS	PIXEL-KTC-RAUSCHEN	450	450	SH-KAPAZITÄT 50 fF
SEQUENTIELLES LESEN	RAUSCHEN IN VORSTUFEN-SF	380	0	—
	RAUSCHEN IN NACHSTUFEN-SF UND FOLGENDEN STUFEN	160	160	ADC-RAUSCHEN ENTHALTEN
GESAMT		610	478	—

FIG. 39

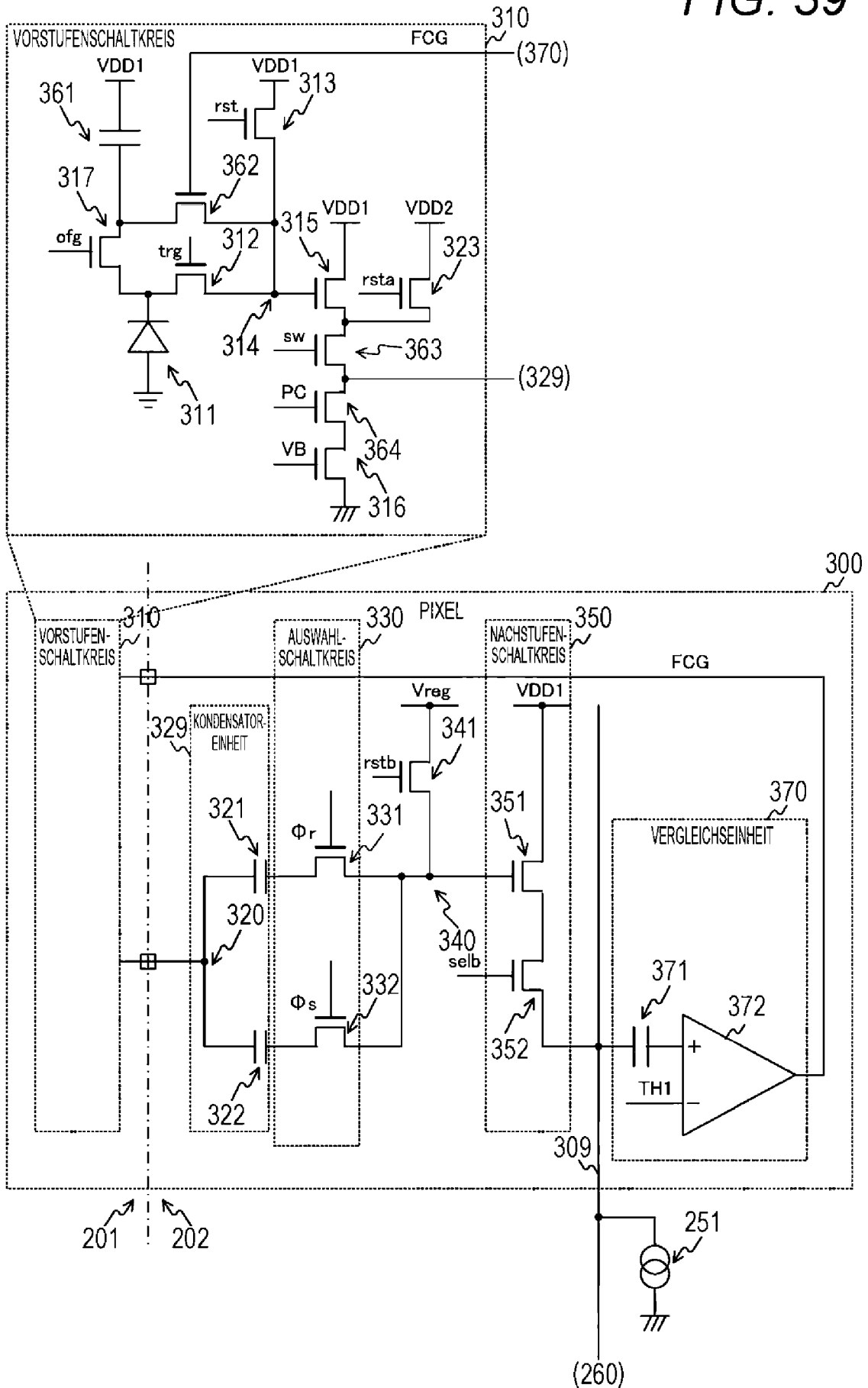


FIG. 40

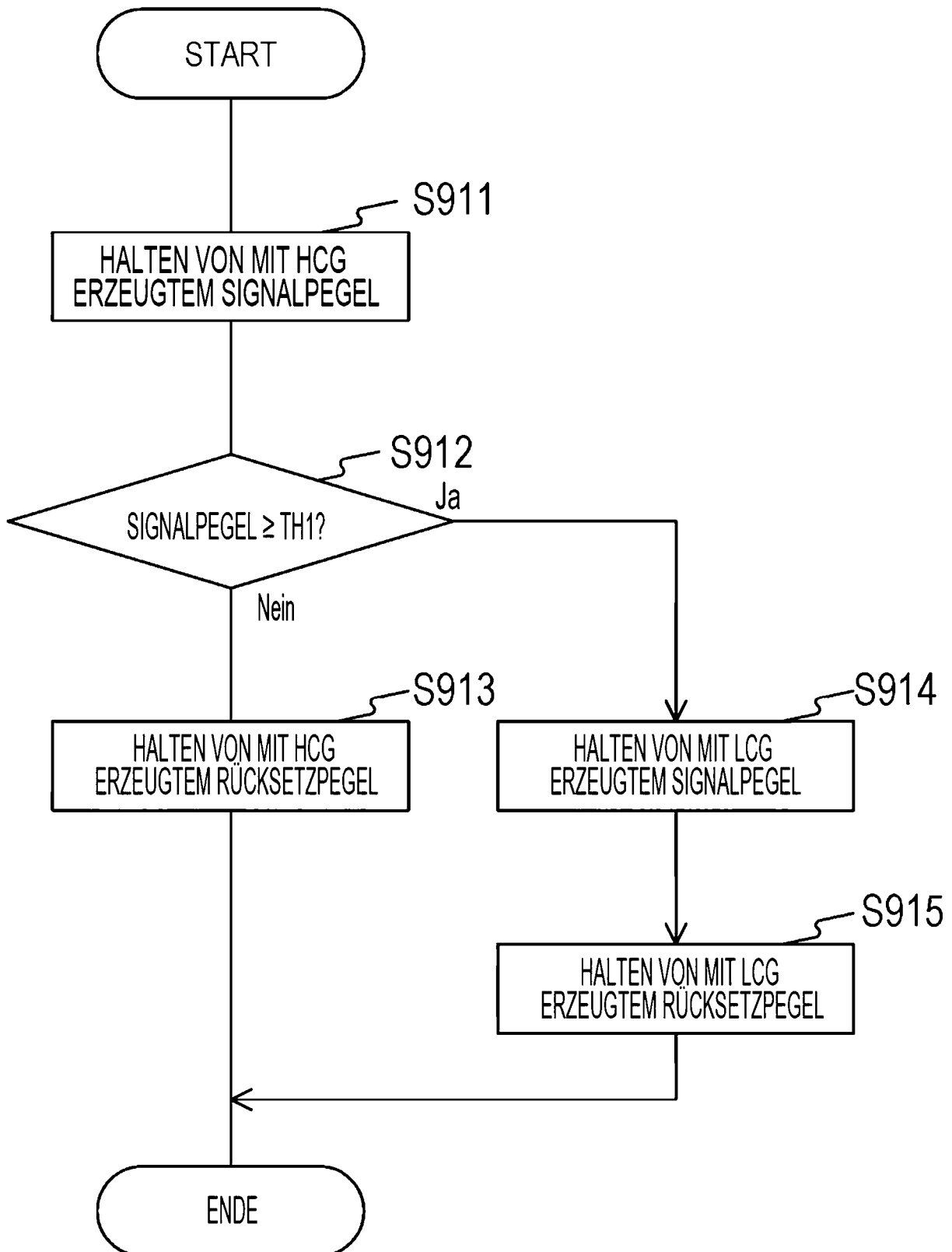


FIG. 41

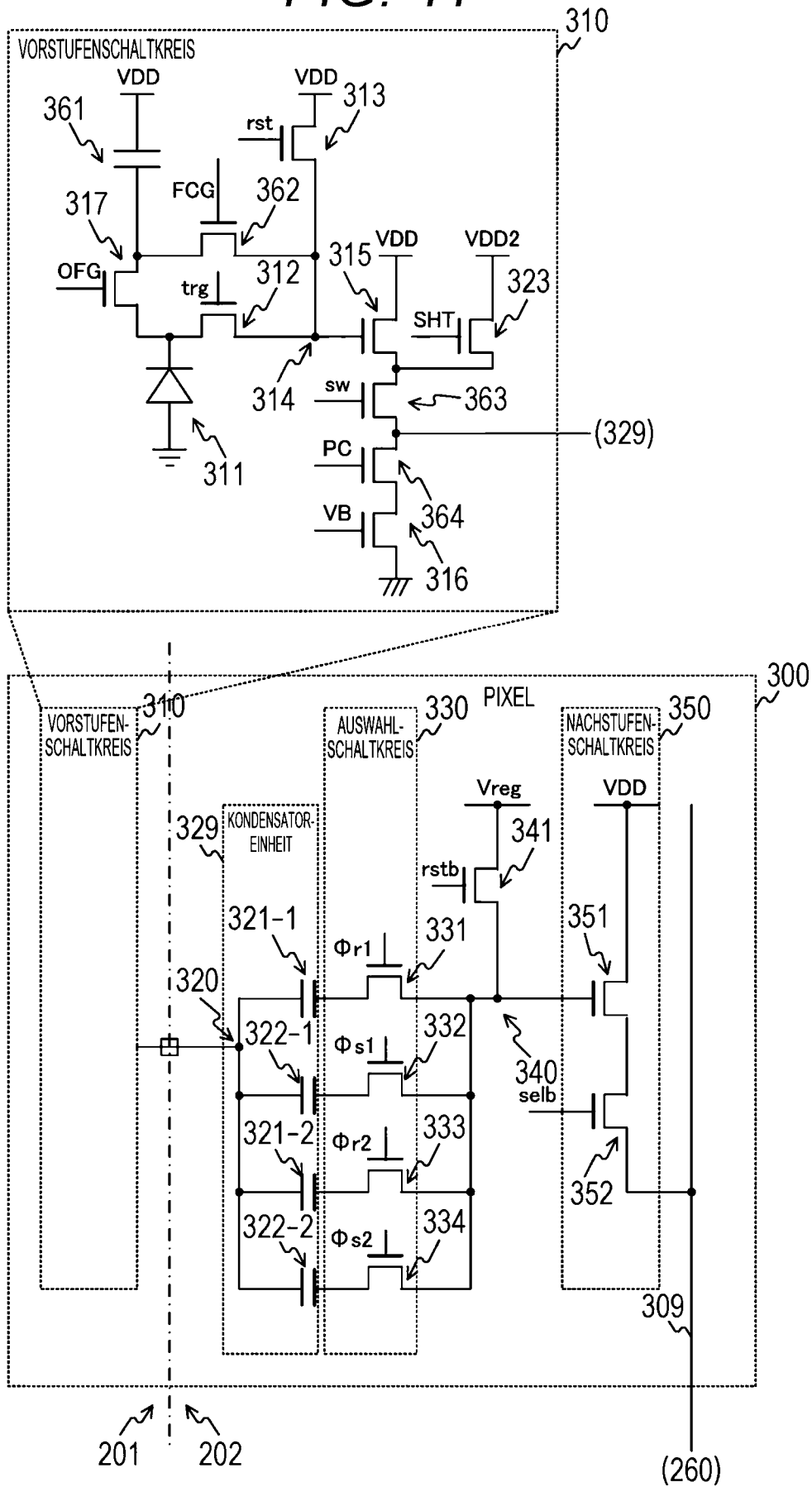


FIG. 42

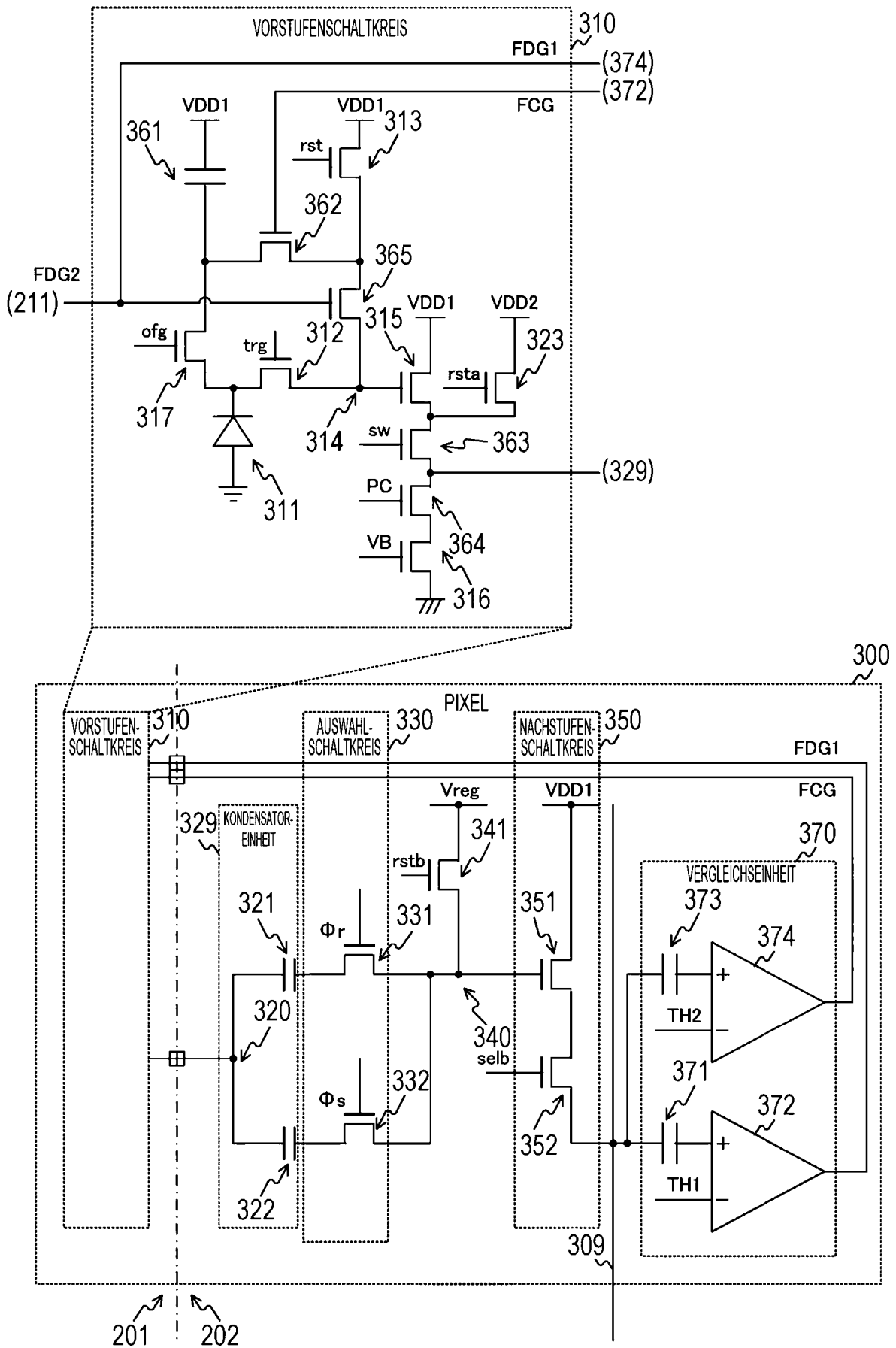


FIG. 43

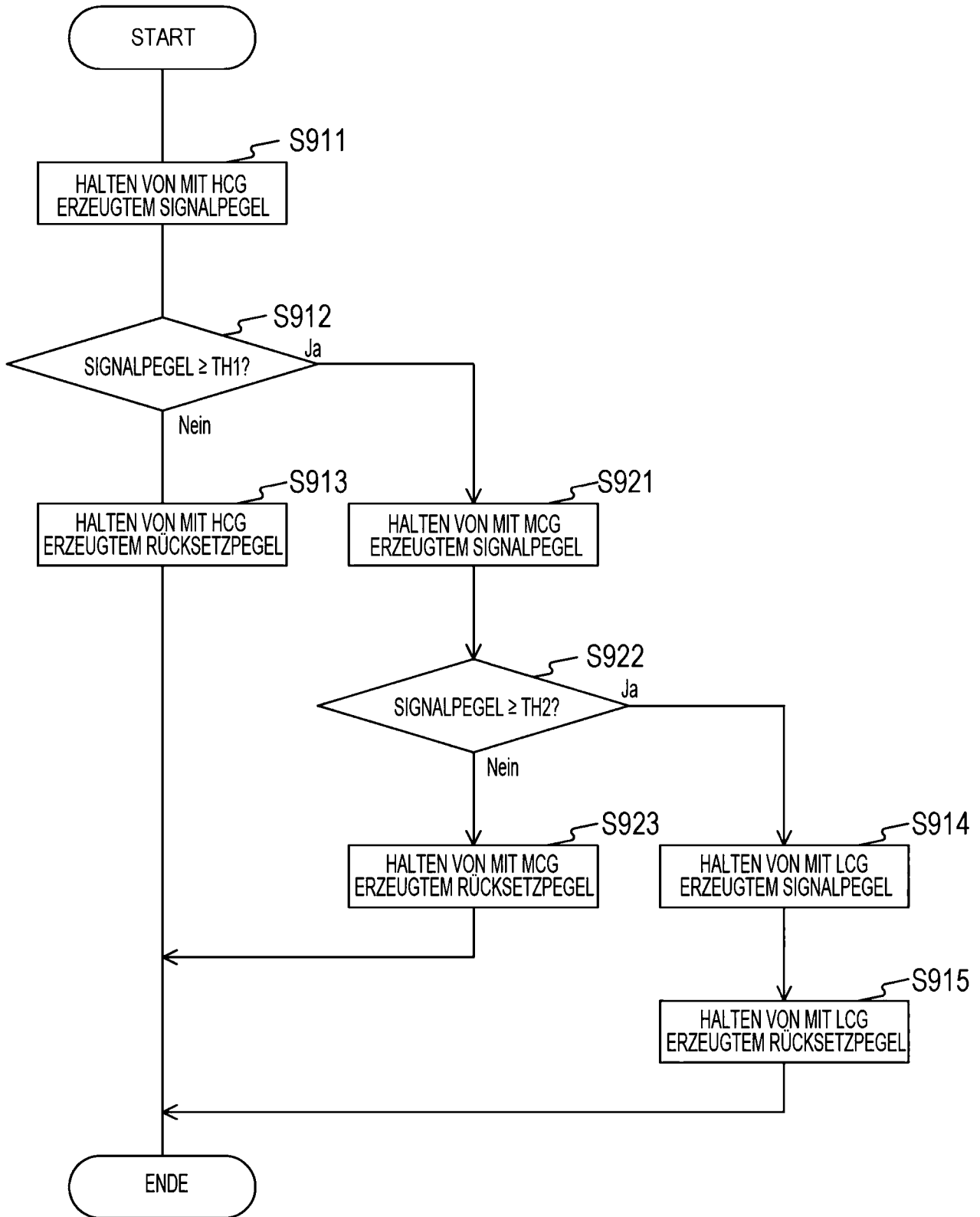


FIG. 44

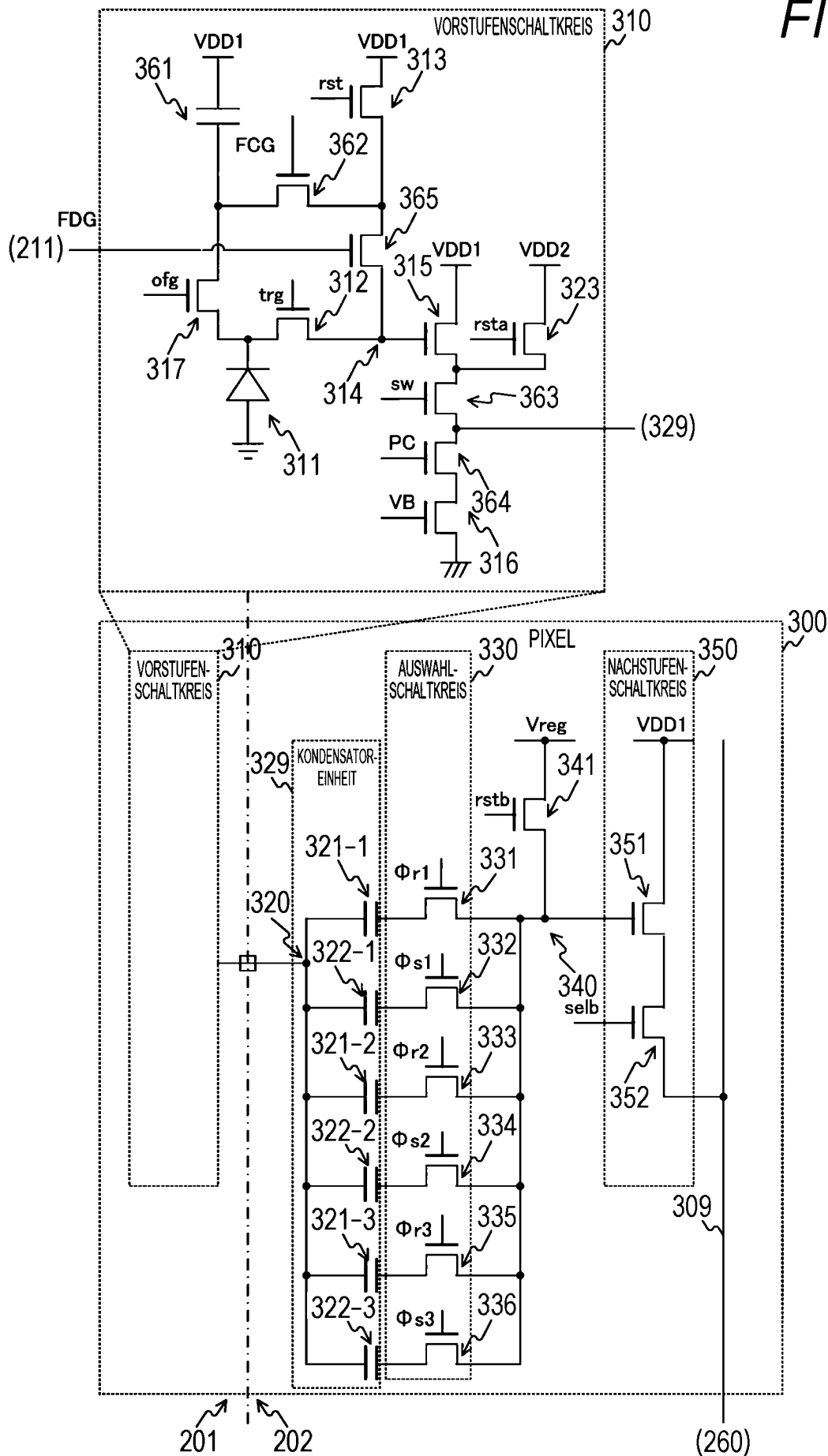


FIG. 45

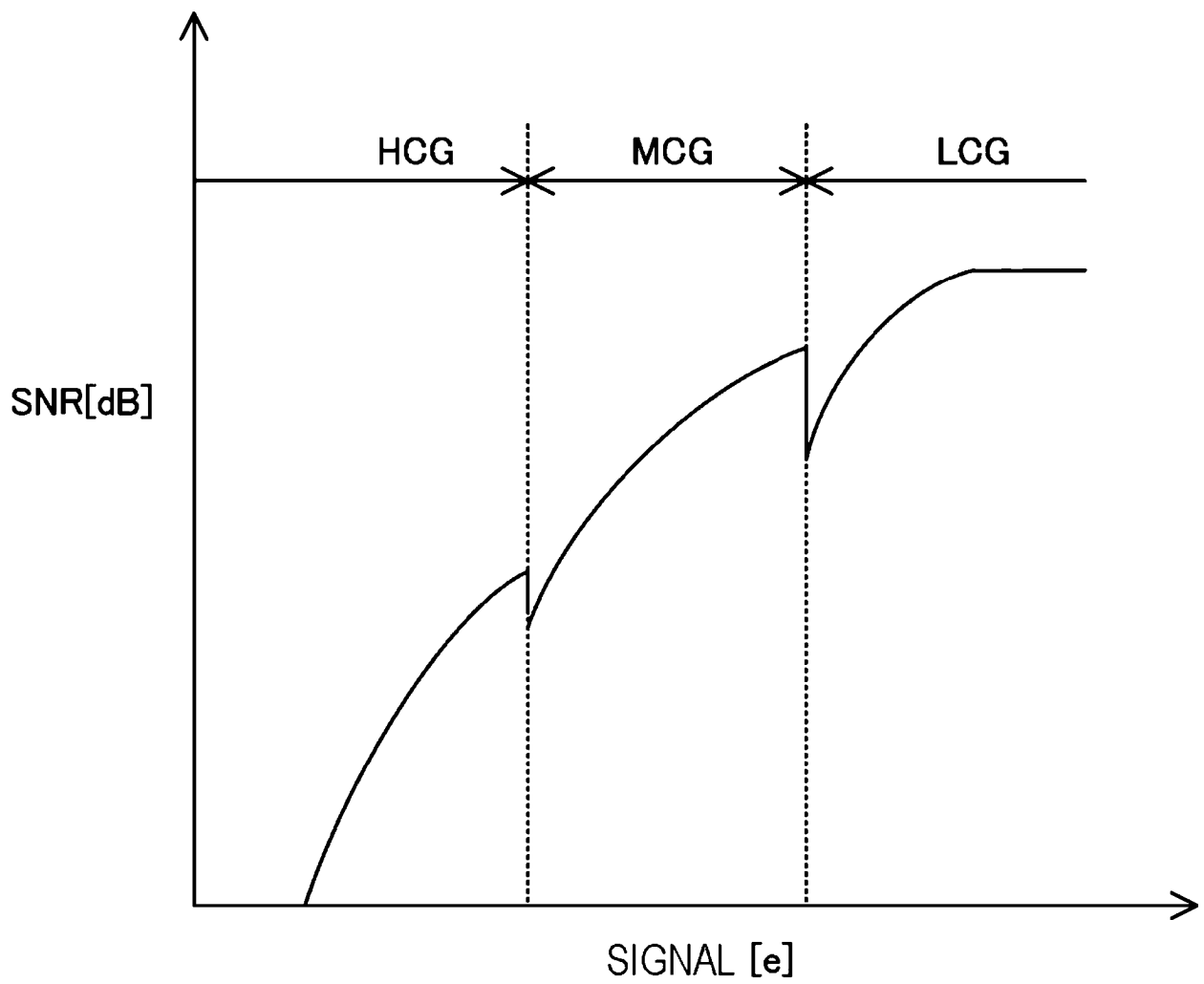


FIG. 46

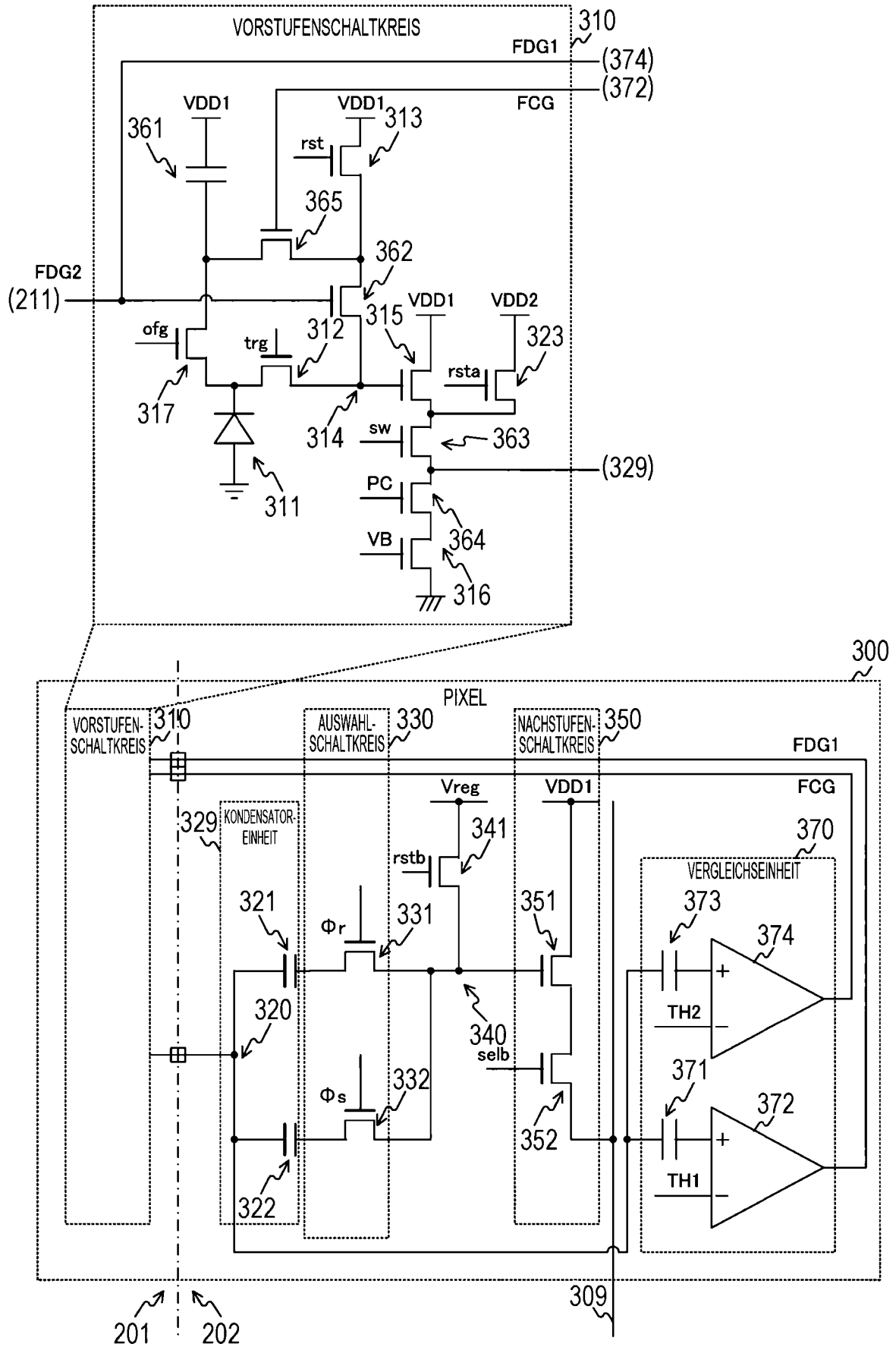


FIG. 47

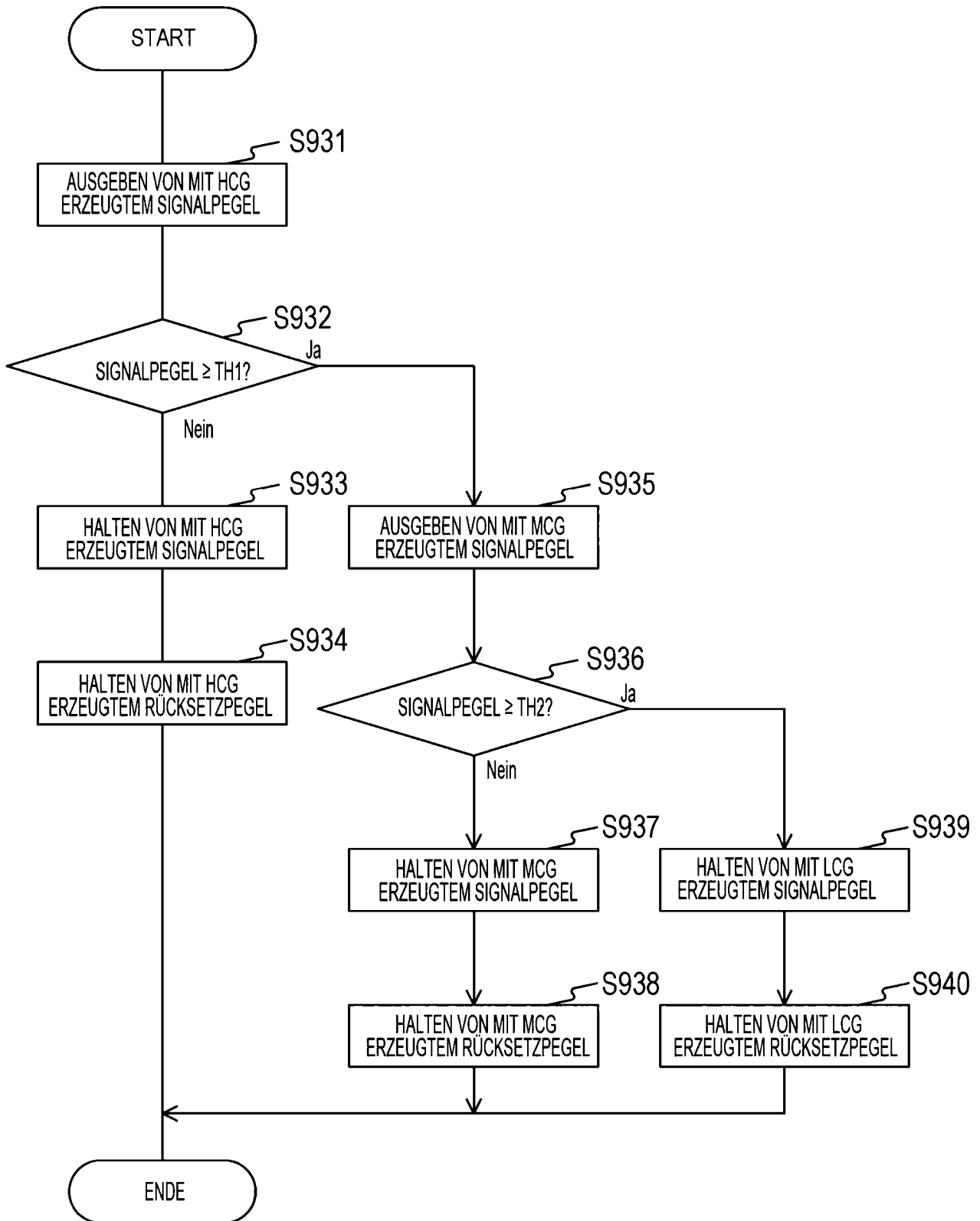


FIG. 48

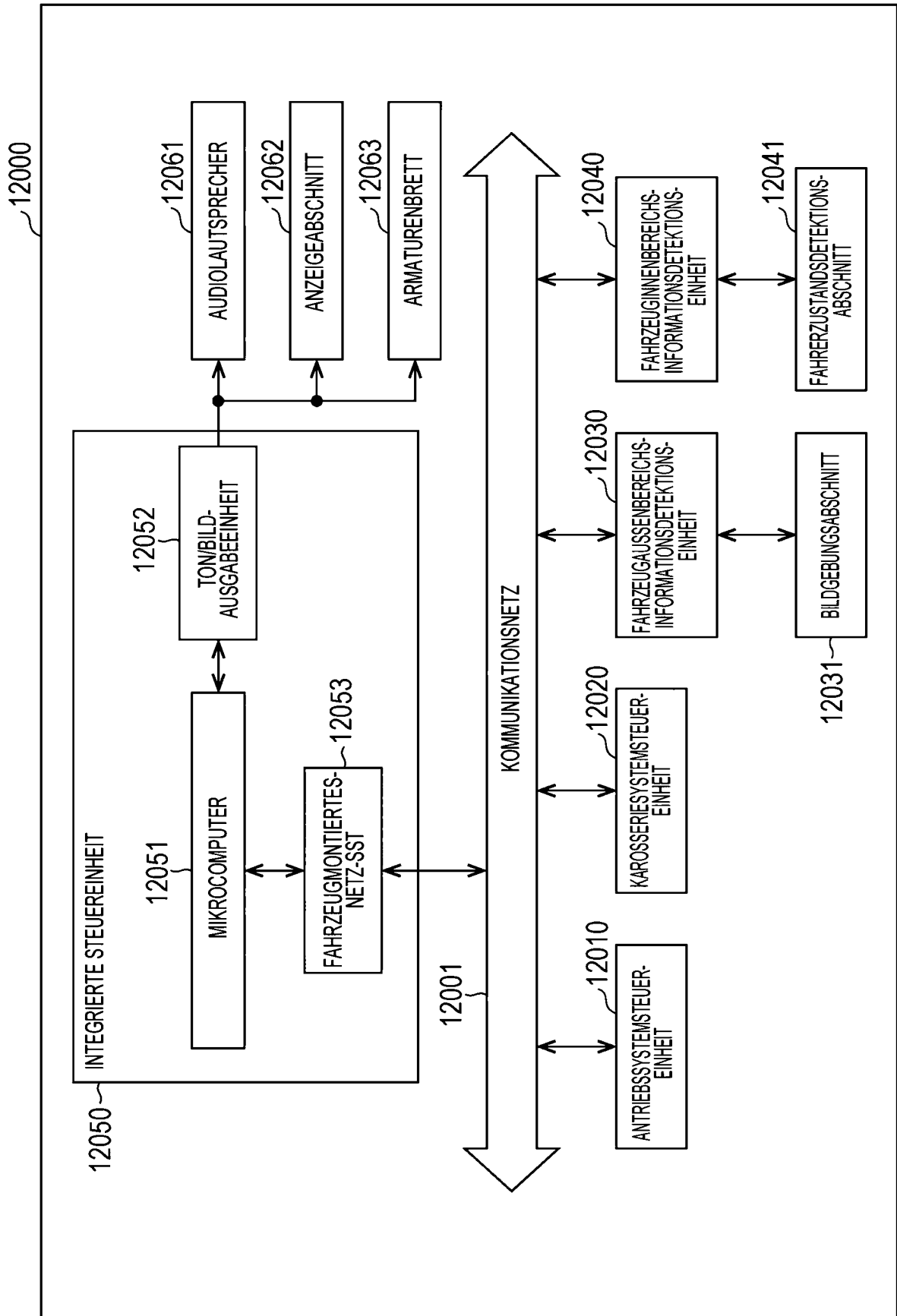


FIG. 49

