



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2021년03월08일
(11) 등록번호 10-2224640
(24) 등록일자 2021년03월02일

(51) 국제특허분류(Int. Cl.)
H04L 25/03 (2006.01)
(52) CPC특허분류
H04L 25/03267 (2013.01)
H04L 25/03318 (2013.01)
(21) 출원번호 10-2019-0109731
(22) 출원일자 2019년09월04일
심사청구일자 2019년09월04일
(56) 선행기술조사문헌
JP2003224496 A*
KR101498831 B1*
KR1020070110612 A*
*는 심사관에 의하여 인용된 문헌

(73) 특허권자
국방과학연구소
대전광역시 유성구 북유성대로488번길 160 (수남동)
한양대학교에리카산학협력단
경기도 안산시 상록구 한양대학로 55
(72) 발명자
배호석
대전광역시 유성구 북유성대로488번길 160 (수남동)
김현수
경기도 안산시 상록구 한양대학로 55 (사동)
(뒷면에 계속)
(74) 대리인
제일특허법인(유)

전체 청구항 수 : 총 8 항

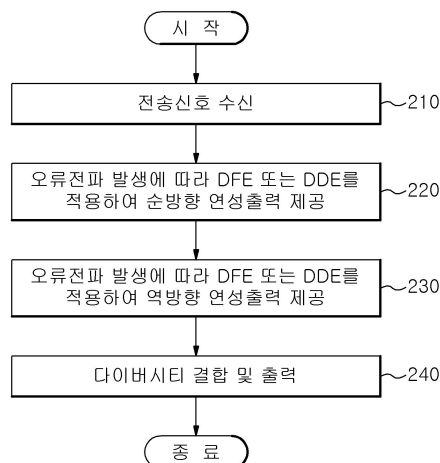
심사관 : 황철규

(54) 발명의 명칭 오류 전파 검출에 기반하는 양방향 등화 장치 및 그 방법, 그 방법을 프로세서가 수행하도록 하기 위한 명령어를 포함하는 컴퓨터 판독 가능한 기록매체 및 컴퓨터 프로그램

(57) 요약

본 발명은 오류 전파 검출에 기반하는 양방향 등화 장치 및 그 방법, 그 방법을 프로세서가 수행하도록 하기 위한 명령어를 포함하는 컴퓨터 판독 가능한 기록매체 및 컴퓨터 프로그램에 관한 것으로, 수신되는 전송신호에 대한 오류 전파 발생 여부에 따라 결정 케환 등화기(DFE)를 적용하거나, 혹은 결정 직접 등화기(DDE)를 적용하여 순방향 처리신호를 제공하는 단계와, 상기 전송신호에 대해 시간 역전을 수행한 후, 오류 전파 발생 여부에 따라 상기 결정 케환 등화기(DFE)를 적용하거나, 혹은 상기 결정 직접 등화기(DDE)를 적용하여 역방향 처리신호를 제공하는 단계와, 상기 순방향 처리신호와 상기 역방향 처리신호를 다이버시티 결합하여 출력하는 단계를 포함함으로써, 통신시스템의 오류 발생을 감소시킬 수 있다.

대표도 - 도2



(52) CPC특허분류
H04L 2025/03802 (2013.01)

최지웅
부산광역시 영도구 해양로 385 (동삼동)

(72) 발명자
김선효
부산광역시 영도구 해양로 385 (동삼동)

공지예외적용 : 있음

명세서

청구범위

청구항 1

전송신호를 수신하는 신호 수신부와,

상기 신호 수신부로부터 전달되는 상기 전송신호에 대한 오류 전파 발생 여부에 따라 결정 궤환 등화기(DFE)를 적용하거나, 혹은 결정 직접 등화기(DDE)를 적용하여 순방향 연성출력을 제공하는 순방향 처리부와,

상기 전송신호에 대해 시간 역전을 수행한 후, 오류 전파 발생 여부에 따라 상기 결정 궤환 등화기(DFE)를 적용하거나, 혹은 상기 결정 직접 등화기(DDE)를 적용하여 역방향 연성출력을 제공하는 역방향 처리부와,

상기 순방향 연성출력과 상기 역방향 연성출력에 대해 다이버시티 결합을 수행하여 출력하는 신호 출력부를 포함하고,

상기 순방향 처리부는, 상기 전송신호를 멀티 채널 TR(time reverse) 결합에 의해 처리하고, 상기 결정 궤환 등화기(DFE)를 통해 순방향으로 등화시킨 후, 상기 오류 전파 발생을 체크한 후에, 상기 오류 전파가 발생한 경우 상기 결정 직접 등화기(DDE)를 적용하여 상기 순방향 연성출력을 상기 신호 출력부로 전달하거나, 혹은 상기 오류 전파가 발생하지 않은 경우 상기 결정 궤환 등화기(DFE)를 통해 순방향으로 등화된 상기 순방향 연성출력을 상기 신호 출력부로 전달하며,

상기 역방향 처리부는, 상기 전송신호에 대해 시간 역전을 수행한 후, 멀티 채널 TR(time reverse) 결합에 의해 처리하고, 상기 결정 궤환 등화기(DFE)를 통해 역방향으로 등화시킨 후, 상기 오류 전파 발생을 체크한 후에, 상기 오류 전파가 발생한 경우 상기 결정 직접 등화기(DDE)를 적용하여 상기 역방향 연성출력을 상기 신호 출력부로 전달하거나, 혹은 상기 오류 전파가 발생하지 않은 경우 상기 결정 궤환 등화기(DFE)를 통해 순방향으로 등화된 상기 역방향 연성출력을 다시 시간 역전을 수행하여 상기 역방향 연성출력을 상기 신호 출력부로 전달하는

오류 전파 검출에 기반하는 양방향 등화 장치.

청구항 2

삭제

청구항 3

제 1 항에 있어서,

상기 순방향 처리부는, 상기 결정 궤환 등화기(DFE)를 적용하여 획득된 상기 순방향 연성출력과 결정된 심볼값과 비교하여 오차를 산출하는 방식으로 상기 오류 전파 발생을 검출하는 오류 전파 검출에 기반하는 양방향 등화 장치.

청구항 4

삭제

청구항 5

제 1 항에 있어서,

상기 역방향 처리부는, 상기 결정 궤환 등화기(DFE)를 적용하여 획득된 상기 역방향 연성출력과 결정된 심볼값과 비교하여 오차를 산출하는 방식으로 상기 오류 전파 발생을 검출하는 오류 전파 검출에 기반하는 양방향 등화 장치.

청구항 6

수신되는 전송신호에 대한 오류 전파 발생 여부에 따라 결정 궤환 등화기(DFE)를 적용하거나, 혹은 결정 직접

등화기(DDE)를 적용하여 순방향 연성출력을 제공하는 단계와,

상기 전송신호에 대해 시간 역전을 수행한 후, 오류 전과 발생 여부에 따라 상기 결정 궤환 등화기(DFE)를 적용하거나, 혹은 상기 결정 직접 등화기(DDE)를 적용하여 역방향 연성출력을 제공하는 단계와,

상기 순방향 연성출력과 상기 역방향 연성출력을 다이버시티 결합하여 출력하는 단계를 포함하고,

상기 순방향 연성출력을 제공하는 단계는,

상기 전송신호를 멀티 채널 TR(time reverse) 결합에 의해 처리하고, 상기 결정 궤환 등화기(DFE)를 통해 순방향으로 등화시키는 단계와, 상기 전송신호에서 오류 전과가 발생하는지를 체크하는 단계와, 상기 오류 전과가 발생하지 않은 경우 상기 결정 궤환 등화기(DFE)를 통해 순방향으로 등화된 순방향 연성출력을 제공하거나, 혹은 상기 오류 전과가 발생한 경우 상기 결정 직접 등화기(DDE)를 적용하여 순방향 연성출력을 생성 및 제공하는 단계를 더 포함하며,

상기 역방향 연성출력을 제공하는 단계는,

상기 전송신호에 대해 시간 역전을 수행하는 단계와, 상기 시간 역전을 수행한 후에, 멀티 채널 TR(time reverse) 결합에 의해 처리하고, 상기 결정 궤환 등화기(DFE)를 통해 역방향으로 등화시키는 단계와, 상기 전송신호에서 오류 전과가 발생하는지를 체크하는 단계와, 상기 오류 전과가 발생하지 않은 경우 상기 결정 궤환 등화기(DFE)를 통해 역방향으로 등화된 순방향 연성출력을 제공하거나, 혹은 상기 오류 전과가 발생한 경우 상기 결정 직접 등화기(DDE)를 적용하여 역방향 연성출력을 생성 및 제공하는 단계와, 상기 역방향 연성출력에 대해 다시 시간 역전을 수행하는 단계를 포함하는

오류 전과 검출에 기반하는 양방향 등화 방법.

청구항 7

삭제

청구항 8

제 6 항에 있어서,

상기 순방향 연성출력을 제공하는 단계는, 상기 결정 궤환 등화기(DFE)를 적용하여 획득된 상기 순방향 연성출력과 결정된 심볼값과 비교하여 오차를 산출하는 방식으로 수행되는 오류 전과 검출에 기반하는 양방향 등화 방법.

청구항 9

삭제

청구항 10

제 6 항에 있어서,

상기 역방향 연성출력을 제공하는 단계는, 상기 결정 궤환 등화기(DFE)를 적용하여 획득된 상기 역방향 연성출력과 결정된 심볼값과 비교하여 오차를 산출하는 방식으로 수행되는 오류 전과 검출에 기반하는 양방향 등화 방법.

청구항 11

컴퓨터 프로그램을 저장하고 있는 컴퓨터 판독 가능 기록매체로서,

상기 컴퓨터 프로그램은, 프로세서에 의해 실행되면,

수신되는 전송신호에 대한 오류 전과 발생 여부에 따라 결정 궤환 등화기(DFE)를 적용하거나, 혹은 결정 직접 등화기(DDE)를 적용하여 순방향 연성출력을 제공하는 단계와,

상기 전송신호에 대해 시간 역전을 수행한 후, 오류 전과 발생 여부에 따라 상기 결정 궤환 등화기(DFE)를 적용하거나, 혹은 상기 결정 직접 등화기(DDE)를 적용하여 역방향 연성출력을 제공하는 단계와,

상기 순방향 연성출력과 상기 역방향 연성출력을 다이버시티 결합하여 출력하는 단계를 포함하고,

상기 순방향 연성출력을 제공하는 단계는,

상기 전송신호를 멀티 채널 TR(time reverse) 결합에 의해 처리하고, 상기 결정 궤환 등화기(DFE)를 통해 순방향으로 등화시키는 단계와, 상기 전송신호에서 오류 전파가 발생하는지를 체크하는 단계와, 상기 오류 전파가 발생하지 않은 경우 상기 결정 궤환 등화기(DFE)를 통해 순방향으로 등화된 순방향 연성출력을 제공하거나, 혹은 상기 오류 전파가 발생한 경우 상기 결정 직접 등화기(DDE)를 적용하여 순방향 연성출력을 생성 및 제공하는 단계를 더 포함하며,

상기 역방향 연성출력을 제공하는 단계는,

상기 전송신호에 대해 시간 역전을 수행하는 단계와, 상기 시간 역전을 수행한 후에, 멀티 채널 TR(time reverse) 결합에 의해 처리하고, 상기 결정 궤환 등화기(DFE)를 통해 역방향으로 등화시키는 단계와, 상기 전송신호에서 오류 전파가 발생하는지를 체크하는 단계와, 상기 오류 전파가 발생하지 않은 경우 상기 결정 궤환 등화기(DFE)를 통해 역방향으로 등화된 순방향 연성출력을 제공하거나, 혹은 상기 오류 전파가 발생한 경우 상기 결정 직접 등화기(DDE)를 적용하여 역방향 연성출력을 생성 및 제공하는 단계와, 상기 역방향 연성출력에 대해 다시 시간 역전을 수행하는 단계를 포함하는 방법을 상기 프로세서가 수행하도록 하기 위한 명령어를 포함하는

컴퓨터 판독 가능한 기록매체.

청구항 12

컴퓨터 판독 가능 기록매체에 저장되어 있는 컴퓨터 프로그램으로서,

상기 컴퓨터 프로그램은, 프로세서에 의해 실행되면,

수신되는 전송신호에 대한 오류 전파 발생 여부에 따라 결정 궤환 등화기(DFE)를 적용하거나, 혹은 결정 직접 등화기(DDE)를 적용하여 순방향 연성출력을 제공하는 단계와,

상기 전송신호에 대해 시간 역전을 수행한 후, 오류 전파 발생 여부에 따라 상기 결정 궤환 등화기(DFE)를 적용하거나, 혹은 상기 결정 직접 등화기(DDE)를 적용하여 역방향 연성출력을 제공하는 단계와,

상기 순방향 연성출력과 상기 역방향 연성출력을 다이버시티 결합하여 출력하는 단계를 포함하고,

상기 순방향 연성출력을 제공하는 단계는,

상기 전송신호를 멀티 채널 TR(time reverse) 결합에 의해 처리하고, 상기 결정 궤환 등화기(DFE)를 통해 순방향으로 등화시키는 단계와, 상기 전송신호에서 오류 전파가 발생하는지를 체크하는 단계와, 상기 오류 전파가 발생하지 않은 경우 상기 결정 궤환 등화기(DFE)를 통해 순방향으로 등화된 순방향 연성출력을 제공하거나, 혹은 상기 오류 전파가 발생한 경우 상기 결정 직접 등화기(DDE)를 적용하여 순방향 연성출력을 생성 및 제공하는 단계를 더 포함하며,

상기 역방향 연성출력을 제공하는 단계는,

상기 전송신호에 대해 시간 역전을 수행하는 단계와, 상기 시간 역전을 수행한 후에, 멀티 채널 TR(time reverse) 결합에 의해 처리하고, 상기 결정 궤환 등화기(DFE)를 통해 역방향으로 등화시키는 단계와, 상기 전송신호에서 오류 전파가 발생하는지를 체크하는 단계와, 상기 오류 전파가 발생하지 않은 경우 상기 결정 궤환 등화기(DFE)를 통해 역방향으로 등화된 순방향 연성출력을 제공하거나, 혹은 상기 오류 전파가 발생한 경우 상기 결정 직접 등화기(DDE)를 적용하여 역방향 연성출력을 생성 및 제공하는 단계와, 상기 역방향 연성출력에 대해 다시 시간 역전을 수행하는 단계를 포함하는 방법을 상기 프로세서가 수행하도록 하기 위한 명령어를 포함하는

컴퓨터 프로그램.

발명의 설명

기술 분야

[0001] 본 발명은 통신시스템의 전송신호에 대한 오류 전파의 검출 유무에 따라 결정 궤환 등화기(DFE : decision feedback equalizer)를 적용하거나 혹은 결정 직접 등화기(DDE : decision direct equalizer)를 적용하여 통신시스템의 오류 발생을 감소시킬 수 있는 오류 전파 검출에 기반하는 양방향 등화 장치 및 그 방법, 그 방법을

프로세서가 수행하도록 하기 위한 명령어를 포함하는 컴퓨터 판독 가능한 기록매체 및 컴퓨터 프로그램에 관한 것이다.

배경 기술

- [0002] 잘 알려진 바와 같이, 다중경로 채널응답은 통신시스템의 전송신호에 인접 심볼간 간섭을 유발하여 시스템의 오류 성능을 크게 저하시키는 문제점이 있다.
- [0003] 이러한 채널의 영향을 보상하기 위해 결정 궤환 등화기(DFE)를 사용하는 양방향 등화기법(bidirectional equalization)이 제안되었는데, 이 양방향 등화기법은 여러 개의 수신기에서 수신한 수신신호들을 결합하여 인접 심볼간 간섭의 영향을 감소시킨 후 잔여 영향들을 결정 궤환 등화기로 제거하여 순방향 연성출력을 생성시킬 수 있다.
- [0004] 또한, 수신신호들을 시간 상에서 반전시킨 후 다시 한번 결합하고, 결정 궤환 등화기를 적용하여 역방향 연성출력을 생성시킬 수 있다.
- [0005] 다음에, 순방향 연성출력과 역방향 연성출력을 결합하여 추가적인 다이버시티 이득을 얻음으로써, 통신시스템의 오류 성능을 향상시킬 수 있다.
- [0006] 상술한 바와 같은 종래의 양방향 등화기법에서 사용하는 결정 궤환 등화기는 정상적으로 작동할 경우에는 시스템 오류를 효과적으로 감소시킬 수 있지만, 잘못된 결정이 재입력되어 잘못된 결정을 반복하는 오류 전파(error propagation)가 발생할 경우 시스템 오류 성능이 현저하게 감소할 수 있을 뿐만 아니라 순방향 연성출력과 역방향 연성출력이 결합되더라도 하나 이상의 연성출력이 오류 전파에 의해 많은 오류를 갖고 있을 경우 최종 출력도 오류가 현저하게 높아지는 문제점이 있다.

선행기술문헌

특허문헌

- [0007] (특허문헌 0001) 1. 한국공개특허 제10-2012-0075962호(2012.07.09.공개)
- (특허문헌 0002) 2. 한국공개특허 제10-2008-0104836호(2008.12.03.공개)

발명의 내용

해결하려는 과제

- [0008] 본 발명은 통신시스템의 전송신호에 대한 오류 전파의 검출 유무에 따라 결정 궤환 등화기(DFE)를 적용하거나 혹은 결정 직접 등화기(DDE)를 적용하여 통신시스템의 오류 발생을 감소시킬 수 있는 오류 전파 검출에 기반하는 양방향 등화 장치 및 그 방법, 그 방법을 프로세서가 수행하도록 하기 위한 명령어를 포함하는 컴퓨터 판독 가능한 기록매체 및 컴퓨터 프로그램을 제공하고자 한다.
- [0009] 본 발명의 실시예들의 목적은 이상에서 언급한 목적으로 제한되지 않으며, 언급되지 않은 또 다른 목적들은 아래의 기재로부터 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자에게 명확하게 이해될 수 있을 것이다.

과제의 해결 수단

- [0010] 본 발명의 일 측면에 따르면, 전송신호를 수신하는 신호 수신부와, 상기 신호 수신부로부터 전달되는 상기 전송신호에 대한 오류 전파 발생 여부에 따라 결정 궤환 등화기(DFE)를 적용하거나, 혹은 결정 직접 등화기(DDE)를 적용하여 순방향 연성출력을 제공하는 순방향 처리부와, 상기 전송신호에 대해 시간 역전을 수행한 후, 오류 전파 발생 여부에 따라 상기 결정 궤환 등화기(DFE)를 적용하거나, 혹은 상기 결정 직접 등화기(DDE)를 적용하여 역방향 연성출력을 제공하는 역방향 처리부와, 상기 순방향 연성출력과 상기 역방향 연성출력에 대해 다이버시티 결합을 수행하여 출력하는 신호 출력부를 포함하는 오류 전파 검출에 기반하는 양방향 등화 장치가 제공될 수 있다.
- [0011] 또한, 본 발명의 일 측면에 따르면, 상기 순방향 처리부는, 상기 전송신호를 멀티 채널 TR(time reverse) 결합에 의해 처리하고, 상기 결정 궤환 등화기(DFE)를 통해 순방향으로 등화시킨 후, 상기 오류 전파 발생을 체크한

후에, 상기 오류 전파가 발생한 경우 상기 결정 직접 등화기(DDE)를 적용하여 상기 순방향 연성출력을 상기 신호 출력부로 전달하거나, 혹은 상기 오류 전파가 발생하지 않은 경우 상기 결정 궤환 등화기(DFE)를 통해 순방향으로 등화된 상기 순방향 연성출력을 상기 신호 출력부로 전달하는 오류 전파 검출에 기반하는 양방향 등화 장치가 제공될 수 있다.

- [0012] 또한, 본 발명의 일 측면에 따르면, 상기 순방향 처리부는, 상기 결정 궤환 등화기(DFE)를 적용하여 획득된 상기 순방향 연성출력과 결정된 심볼값과 비교하여 오차를 산출하는 방식으로 상기 오류 전파 발생을 검출하는 오류 전파 검출에 기반하는 양방향 등화 장치가 제공될 수 있다.
- [0013] 또한, 본 발명의 일 측면에 따르면, 상기 역방향 처리부는, 상기 전송신호에 대해 시간 역전을 수행한 후, 멀티 채널 TR(time reverse) 결합에 의해 처리하고, 상기 결정 궤환 등화기(DFE)를 통해 역방향으로 등화시킨 후, 상기 오류 전파 발생을 체크한 후에, 상기 오류 전파가 발생한 경우 상기 결정 직접 등화기(DDE)를 적용하여 상기 역방향 연성출력을 상기 신호 출력부로 전달하거나, 혹은 상기 오류 전파가 발생하지 않은 경우 상기 결정 궤환 등화기(DFE)를 통해 순방향으로 등화된 상기 역방향 연성출력을 다시 시간 역전을 수행하여 상기 역방향 연성출력을 상기 신호 출력부로 전달하는 오류 전파 검출에 기반하는 양방향 등화 장치가 제공될 수 있다.
- [0014] 또한, 본 발명의 일 측면에 따르면, 상기 역방향 처리부는, 상기 결정 궤환 등화기(DFE)를 적용하여 획득된 상기 역방향 연성출력과 결정된 심볼값과 비교하여 오차를 산출하는 방식으로 상기 오류 전파 발생을 검출하는 오류 전파 검출에 기반하는 양방향 등화 장치가 제공될 수 있다.
- [0015] 본 발명의 다른 측면에 따르면, 수신되는 전송신호에 대한 오류 전파 발생 여부에 따라 결정 궤환 등화기(DFE)를 적용하거나, 혹은 결정 직접 등화기(DDE)를 적용하여 순방향 연성출력을 제공하는 단계와, 상기 전송신호에 대해 시간 역전을 수행한 후, 오류 전파 발생 여부에 따라 상기 결정 궤환 등화기(DFE)를 적용하거나, 혹은 상기 결정 직접 등화기(DDE)를 적용하여 역방향 연성출력을 제공하는 단계와, 상기 순방향 연성출력과 상기 역방향 연성출력을 다이버시티 결합하여 출력하는 단계를 포함하는 오류 전파 검출에 기반하는 양방향 등화 방법이 제공될 수 있다.
- [0016] 또한, 본 발명의 다른 측면에 따르면, 상기 순방향 연성출력을 제공하는 단계는, 상기 전송신호를 멀티 채널 TR(time reverse) 결합에 의해 처리하고, 상기 결정 궤환 등화기(DFE)를 통해 순방향으로 등화시키는 단계와, 상기 전송신호에서 오류 전파가 발생하는지를 체크하는 단계와, 상기 오류 전파가 발생하지 않은 경우 상기 결정 궤환 등화기(DFE)를 통해 순방향으로 등화된 순방향 연성출력을 제공하거나, 혹은 상기 오류 전파가 발생한 경우 상기 결정 직접 등화기(DDE)를 적용하여 순방향 연성출력을 생성 및 제공하는 단계를 포함하는 오류 전파 검출에 기반하는 양방향 등화 방법이 제공될 수 있다.
- [0017] 또한, 본 발명의 다른 측면에 따르면, 상기 오류 전파가 발생하는지를 체크하는 단계는, 상기 결정 궤환 등화기(DFE)를 적용하여 획득된 상기 순방향 연성출력과 결정된 심볼값과 비교하여 오차를 산출하는 방식으로 수행되는 오류 전파 검출에 기반하는 양방향 등화 방법이 제공될 수 있다.
- [0018] 또한, 본 발명의 다른 측면에 따르면, 상기 역방향 연성출력을 제공하는 단계는, 상기 전송신호에 대해 시간 역전을 수행하는 단계와, 상기 시간 역전을 수행한 후에, 멀티 채널 TR(time reverse) 결합에 의해 처리하고, 상기 결정 궤환 등화기(DFE)를 통해 역방향으로 등화시키는 단계와, 상기 전송신호에서 오류 전파가 발생하는지를 체크하는 단계와, 상기 오류 전파가 발생하지 않은 경우 상기 결정 궤환 등화기(DFE)를 통해 역방향으로 등화된 순방향 연성출력을 제공하거나, 혹은 상기 오류 전파가 발생한 경우 상기 결정 직접 등화기(DDE)를 적용하여 역방향 연성출력을 생성 및 제공하는 단계와, 상기 역방향 연성출력에 대해 다시 시간 역전을 수행하는 단계를 포함하는 오류 전파 검출에 기반하는 양방향 등화 방법이 제공될 수 있다.
- [0019] 또한, 본 발명의 다른 측면에 따르면, 상기 오류 전파가 발생하는지를 체크하는 단계는, 상기 결정 궤환 등화기(DFE)를 적용하여 획득된 상기 역방향 연성출력과 결정된 심볼값과 비교하여 오차를 산출하는 방식으로 수행되는 오류 전파 검출에 기반하는 양방향 등화 방법이 제공될 수 있다.
- [0020] 본 발명의 또 다른 측면에 따르면, 컴퓨터 프로그램을 저장하고 있는 컴퓨터 판독 가능 기록매체로서, 상기 컴퓨터 프로그램은, 프로세서에 의해 실행되면, 수신되는 전송신호에 대한 오류 전파 발생 여부에 따라 결정 궤환 등화기(DFE)를 적용하거나, 혹은 결정 직접 등화기(DDE)를 적용하여 순방향 연성출력을 제공하는 단계와, 상기 전송신호에 대해 시간 역전을 수행한 후, 오류 전파 발생 여부에 따라 상기 결정 궤환 등화기(DFE)를 적용하거나, 혹은 상기 결정 직접 등화기(DDE)를 적용하여 역방향 연성출력을 제공하는 단계와, 상기 순방향 연성출력과 상기 역방향 연성출력을 다이버시티 결합하여 출력하는 단계를 포함하는 방법을 상기 프로세서가 수행하도록 하

기 위한 명령어를 포함하는 컴퓨터 판독 가능한 기록매체가 제공될 수 있다.

[0021] 본 발명의 또 다른 측면에 따르면, 컴퓨터 판독 가능 기록매체에 저장되어 있는 컴퓨터 프로그램으로서, 상기 컴퓨터 프로그램은, 프로세서에 의해 실행되면, 수신되는 전송신호에 대한 오류 전파 발생 여부에 따라 결정 궤환 등화기(DFE)를 적용하거나, 혹은 결정 직접 등화기(DDE)를 적용하여 순방향 연성출력을 제공하는 단계와, 상기 전송신호에 대해 시간 역전을 수행한 후, 오류 전파 발생 여부에 따라 상기 결정 궤환 등화기(DFE)를 적용하거나, 혹은 상기 결정 직접 등화기(DDE)를 적용하여 역방향 연성출력을 제공하는 단계와, 상기 순방향 연성출력과 상기 역방향 연성출력을 다이버시티 결합하여 출력하는 단계를 포함하는 방법을 상기 프로세서가 수행하도록 하기 위한 명령어를 포함하는 컴퓨터 프로그램이 제공될 수 있다.

발명의 효과

[0022] 본 발명에서는, 통신시스템의 전송신호에 대한 오류 전파의 검출 유무에 따라 결정 궤환 등화기를 적용하거나 혹은 결정 직접 등화기를 적용하여 통신시스템의 오류 발생을 감소시킬 수 있다.

[0023] 또한, 본 발명은 통신시스템에서 결정 궤환 등화기만을 적용하여 양방향 등화를 수행하는 것에 비해 오류 전파에 강인하기 때문에, 통신시스템의 오류 성능을 향상시킬 수 있을 뿐만 아니라 오류 전파가 발생하지 않은 경우에는 결정 궤환 등화기를 사용하기 때문에 종래 양방향 등화기법의 장점도 함께 제공함으로써, 통신시스템의 성능 향상을 도모할 수 있다.

도면의 간단한 설명

[0024] 도 1은 본 발명의 일 실시예에 따른 오류 전파 검출에 기반하는 양방향 등화 장치를 예시한 도면이고, 도 2는 본 발명의 다른 실시예에 따른 오류 전파 검출에 기반하는 양방향 등화 방법을 나타낸 단계적 흐름도이며, 도 3은 본 발명의 다른 실시예에 따라 순방향 연성출력을 생성 및 제공하는 과정을 나타낸 단계적 흐름도이고, 도 4는 본 발명의 다른 실시예에 따라 역방향 연성출력을 생성 및 제공하는 과정을 나타낸 단계적 흐름도이며, 도 5는 종래의 양방향 등화 방법과 본 발명의 실시예에 따른 양방향 등화 방법의 비트 오류 성능을 나타내는 비교 그래프이다.

발명을 실시하기 위한 구체적인 내용

[0025] 본 발명의 실시예들에 대한 이점 및 특징, 그리고 그것들을 달성하는 방법은 첨부되는 도면과 함께 상세하게 후술되어 있는 실시예들을 참조하면 명확해질 것이다. 그러나 본 발명은 이하에서 개시되는 실시예들에 한정되는 것이 아니라 서로 다른 다양한 형태로 구현될 수 있으며, 단지 본 실시예들은 본 발명의 개시가 완전하도록 하고, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 발명의 범주를 완전하게 알려주기 위해 제공되는 것이며, 본 발명은 청구항의 범주에 의해 정의될 뿐이다. 명세서 전체에 걸쳐 동일 참조 부호는 동일 구성요소를 지칭한다.

[0026] 본 발명의 실시예들을 설명함에 있어서 공지 기능 또는 구성에 대한 구체적인 설명이 본 발명의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우에는 그 상세한 설명을 생략할 것이다. 그리고 후술되는 용어들은 본 발명의 실시예에서의 기능을 고려하여 정의된 용어들로서 이는 사용자, 운용자의 의도 또는 관례 등에 따라 달라질 수 있다. 그러므로 그 정의는 본 명세서 전반에 걸친 내용을 토대로 내려져야 할 것이다.

[0027] 이하, 첨부된 도면을 참조하여 본 발명의 실시예를 상세히 설명하기로 한다.

[0028] 도 1은 본 발명의 일 실시예에 따른 오류 전파 검출에 기반하는 양방향 등화 장치를 예시한 도면이다.

[0029] 도 1을 참조하면, 본 발명의 일 실시예에 따른 오류 전파 검출에 기반하는 양방향 등화 장치는 신호 수신부(110), 순방향 처리부(120), 역방향 처리부(130), 신호 출력부(140) 등을 포함할 수 있다.

[0030] 신호 수신부(110)는 전송신호를 수신하여 순방향 처리부(120) 및 역방향 처리부(130)로 전달할 수 있다.

[0031] 순방향 처리부(120)는 신호 수신부(110)로부터 전달되는 전송신호를 멀티 채널 TR(time reverse) 결합에 의해 처리(TR combining)하고, 결정 궤환 등화기(DFE)를 통해 순방향으로 등화시킨 후, 오류 전파 발생을 체크(Error propagation detection)할 수 있으며, 오류 전파가 발생한 경우 결정 직접 등화기(DDE)를 적용하여 순방향 연성

출력을 신호 출력부(140)로 전달하거나, 혹은 오류 전과가 발생하지 않은 경우 결정 궤환 등화기(DFE)를 통해 순방향으로 등화된 순방향 연성출력을 신호 출력부(140)로 전달할 수 있다.

[0032] 역방향 처리부(130)는 신호 수신부(110)로부터 전달되는 전송신호에 대해 시간 영역에서 신호를 뒤집는 시간 역전(Time reverse)을 수행한 후, 멀티 채널 TR(time reverse) 결합에 의해 처리(TR combining)하고, 결정 궤환 등화기(DFE)를 통해 역방향으로 등화시킨 후, 오류 전과 발생을 체크(Error propagation detection)할 수 있으며, 오류 전과가 발생한 경우 결정 직접 등화기(DDE)를 적용하여 역방향 연성출력을 신호 출력부(140)로 전달하거나, 혹은 오류 전과가 발생하지 않은 경우 결정 궤환 등화기(DFE)를 통해 순방향으로 등화된 역방향 연성출력을 다시 시간 역전(Time reverse)을 수행하여 역방향 연성출력을 신호 출력부(140)로 전달할 수 있다.

[0033] 신호 출력부(140)는 순방향 처리부(120)로부터 전달되는 순방향 연성출력과 역방향 처리부(130)로부터 전달되는 역방향 연성출력에 대해 다이버시티 결합(diversity combining)을 수행하여 출력(output symbol)할 수 있다.

[0034] 따라서, 통신시스템의 전송신호에 대한 오류 전과의 검출 유무에 따라 결정 궤환 등화기를 적용하거나 혹은 결정 직접 등화기를 적용하여 오류 발생을 감소시킬 수 있다.

[0035] 다음에, 상술한 바와 같은 구성을 갖는 수신기에서 전송신호에 대해 순방향 처리 및 역방향 처리를 수행하되, 순방향 처리 과정 및 역방향 처리 과정에서 오류 전과 발생을 체크한 후에, 오류 전과가 발생할 경우 결정 직접 등화기를 적용하여 순방향 연성출력 및 역방향 연성출력을 선택 제공하고, 다이버시티 결합을 수행하여 출력하는 과정에 대해 설명한다.

[0036] 도 2는 본 발명의 다른 실시예에 따른 오류 전과 검출에 기반하는 양방향 등화 방법을 나타낸 단계적 흐름도이며, 도 3은 본 발명의 다른 실시예에 따라 순방향 연성출력을 생성 및 제공하는 과정을 나타낸 단계적 흐름도이고, 도 4는 본 발명의 다른 실시예에 따라 역방향 연성출력을 생성 및 제공하는 과정을 나타낸 단계적 흐름도이다.

[0037] 도 2 내지 도 4를 참조하면, 신호 수신부(110)에서는 전송신호를 수신하여 순방향 처리부(120) 및 역방향 처리부(130)로 전달할 수 있다(단계210).

[0038] 그리고, 순방향 처리부(120)에서는 수신되는 전송신호에 대한 오류 전과 발생 여부에 따라 결정 궤환 등화기(DFE)를 적용하거나, 혹은 결정 직접 등화기(DDE)를 적용하여 순방향 연성출력을 제공할 수 있다(단계220).

[0039] 상술한 바와 같은 단계220에 대해 상세히 설명하면, 순방향 처리부(120)에서는 신호 수신부(110)로부터 전달되는 전송신호를 멀티 채널 TR(time reverse) 결합에 의해 처리하고, 결정 궤환 등화기(DFE)를 통해 순방향으로 등화시킬 수 있다(단계221).

[0040] 또한, 순방향 처리부(120)에서는 오류 전과가 발생하는지를 체크할 수 있다(단계222).

[0041] 여기에서, 순방향 처리부(120)에서 오류 전과 발생을 검출하는 과정에 대해 상세히 설명하면, 먼저 순방향 처리부(120)에서는 여러 개의 수신기를 통해 받은 전송신호를 결합하고(TR combining), 결정 궤환 등화기(DFE)를 적용하여 연성출력을 획득하는데, 이러한 연성출력은 전송 심볼에 상응하는 값이기 때문에 결정되는 심볼값과 비교하여 오차를 산출할 수 있다.

[0042] 즉, 순방향 처리부(120)에서는 오류 전과 발생을 검출하기 위해 결정 궤환 등화기를 적용하여 획득된 순방향 연성출력과 결정된 심볼값과 비교하여 오차를 산출할 수 있는데, N_f 개의 탭을 갖는 피드 포워드 필터와 N_b 개의 탭을 갖는 피드백 필터로 구성된 결정 궤환 등화기의 n 번째 오류는 다음의 수학적 식 1과 같이 나타낼 수 있다.

수학적 식 1

$$e(n, t) = I(n) - \sum_{k=-N_b}^{N_f-1} c_k^f(n-1)y(n-k), \quad n = 1, 2, \dots, N,$$

[0043]

$$c_k^f(n-1)$$

[0044] 여기에서, $I(n)$ 은 n 번째 검출되는 정보 심볼이고, $c_k^f(n-1)$ 는 t 회 갱신되고 $(n-1)$ 번째 결정으로부터 산출된 k 번째 탭 계수를 나타내며, $n \geq k$ 인 경우에 $y(n-k)$ 는 $n < k$ 일 때까지 검출된 수신 심볼이고, N 은 정보 심볼의 수를 의미한다.

[0045] 만약, 등화기의 계수들이 채널을 완벽하게 보상하도록 수치가 결정되었다면 상기 수학적 식 1은 다음의 수학적 식 2와 같이 나타낼 수 있다.

수학적 식 2

$$e(n, t) = \sum_{k=0}^{N_f-1} c_k^t(n-1)z(n-k),$$

[0046]

[0047] 여기에서, $z(n-k)$ 는 $(n-k)$ 번째 수신된 샘플에 포함된 백색 잡음을 의미한다.

[0048] 이러한 백색 잡음이 가우시안(Gaussian) 분포를 갖는다고 가정하면, 중앙 제한 이론(central limit theorem)에 의해 오류 또한 가우시안 분포를 갖기 때문에, 등화기가 채널을 완벽하게 보상하더라도 잡음에 의한 오류는 남게 된다.

[0049] 반면에, 오류 전파가 발생할 경우에는 등화기가 잘못된 연산을 반복하고 등화해야 하는 수신된 샘플보다 이전에 검출된 심볼에 더 큰 가중치를 주는 방식으로 값을 조정하게 되는데, 상기 수학적 식 1에서 k 가 $-N_b$ 에서 -1 일 때

$$c_k^t(n-1)$$

는 k 가 0에서 N_f-1 일 때보다 더 큰 값을 갖게 된다.

[0050] 만약, 수신된 샘플들에 대한 가중치가 0이 되면, 등화기에 의해 검출되는 정보 심볼과 연성 출력 사이의 오차는 다음의 수학적 식 3과 같이 나타낼 수 있다.

수학적 식 3

$$e_{EP}(n, t) = \hat{I}(n) - \sum_{k=-N_b}^{-1} c_k^t(n-1)\hat{I}(n-k),$$

[0051]

$$\hat{I}(n)$$

[0052] 여기에서, $\hat{I}(n)$ 은 등화기에서 n 번째로 검출한 심볼을 의미한다.

[0053] 상기 수학적 식 3에서 등화기는 반복적으로 이전에 잘못된 결정의 선형 조합에 근거하여 다음에도 반복적으로 잘못

$$c_k^t$$

$$c_k^t$$

된 결정을 내리지만, 등화기는 e_{EP} 를 최소화하기 위해 탭 계수 c_k^t 를 갱신하기 때문에, c_k^t 는 특정 값으로 수렴하고, e_{EP} 는 0으로 수렴할 수 있다.

[0054] 따라서, 결정 제한 등화기가 잘 작동한 경우에는 $e_{EP}(n, t)$ 가 잡음 수준의 분포를 갖지만, 오류 전파가 발생한 경우에는 $e_{EP}(n, t)$ 가 0으로 수렴하는 경향이 있기 때문에, 본 발명에서는 국소적인 오류가 잡음 수준보다 크게 떨어지는 경우에 오류 전파가 발생하는 것으로 판단할 수 있다.

[0055] 이에 따라, 오류 전파 발생을 검출하는 것을 아래의 수학적 식 4와 같이 나타낼 수 있다.

수학적 식 4

$$e(n) < \alpha\sigma^2, \quad n = 1, 2, \dots, N - L + 1,$$

[0056]

$$e(n) = \{|e_{EP}(n)|^2, |e_{EP}(n+1)|^2, \dots, |e_{EP}(n+L)|^2\}$$

[0057] 여기에서,

은 오류를 포함하는 벡터이고, α

는 성분별부등호이며, α 는 0에서 1사이의 값을 갖는 가중치 인자를 의미하는데, α 는 오류 전파를 검출하기 위한 역치를 결정하기 때문에, 시스템의 오류 성능을 결정하는데 중요한 역할을 수행할 수 있다. 예를 들면, α 가 작을 경우에는 오류 전파가 잘 검출되지만 오경보의 가능성이 증가하는 반면에, α 가 클 경우에는 오류 전파의 검출은 감소하지만 오경보율을 감소시킬 수 있다.

- [0058] 또한, σ^2 는 잡음의 전력을 나타내고, L은 국소 오류 벡터이며 등화기의 탭 길이로 설정할 수 있다.
- [0059] 상기 수학적 4가 만족할 경우 오류 전파가 발생한 것으로 판단하고, 결정 제한 등화기의 연성출력을 버리고, 후술하는 단계224와 같이 결정 직접 등화기를 적용하여 얻은 연성출력을 다이버시티 결합에 사용할 수 있다.
- [0060] 상기 단계(222)에서의 체크 결과, 오류 전파가 발생하지 않은 경우 순방향 처리부(120)에서는 결정 제한 등화기(DFE)를 통해 순방향으로 등화된 순방향 연성출력을 신호 출력부(140)로 제공할 수 있다(단계223).
- [0061] 그리고, 상기 단계(222)에서의 체크 결과, 오류 전파가 발생한 경우 순방향 처리부(120)에서는 결정 직접 등화기(DDE)를 적용하여 순방향 연성출력을 생성 및 제공할 수 있다(단계224).
- [0062] 이러한 결정 직접 등화기(DDE)는 수신되는 전송신호의 신호 대 잡음비(signal-to-noise ratio)가 낮거나 다소 큰 오류가 발생하더라도 오류 전파에 강인한 특징을 갖기 때문에 오류 성능을 향상시킬 수 있다.
- [0063] 한편, 역방향 처리부(130)에서는 전송신호에 대해 시간 역전을 수행한 후, 오류 전파 발생 여부에 따라 상기 결정 제한 등화기(DFE)를 적용하거나, 혹은 상기 결정 직접 등화기(DDE)를 적용하여 역방향 연성출력을 제공할 수 있다(단계230).
- [0064] 상술한 바와 같은 단계230에 대해 상세히 설명하면, 역방향 처리부(130)에서는 신호 수신부(110)로부터 전달되는 전송신호에 대해 시간 영역에서 신호를 뒤집는 시간 역전(time reverse)을 수행할 수 있다(단계231).
- [0065] 그리고, 역방향 처리부(130)에서는 멀티 채널 TR(time reverse) 결합에 의해 처리하고, 결정 제한 등화기(DFE)를 통해 역방향으로 등화시킬 수 있다(단계232).
- [0066] 다음에, 역방향 처리부(130)에서는 오류 전파가 발생하는지를 체크할 수 있다(단계233). 이러한 역방향 처리부(130)에서의 오류 전파 발생 검출은 결정 제한 등화기를 적용하여 획득된 역방향 연성출력과 결정된 심볼값과 비교하여 오차를 산출하는 방식으로 수행할 수 있는데, 상기 단계222에서 설명한 과정과 유사하므로 그 구체적인 설명은 생략하기로 한다.
- [0067] 상기 단계(233)에서의 체크 결과, 오류 전파가 발생하지 않은 경우 역방향 처리부(130)에서는 결정 제한 등화기(DFE)를 통해 역방향으로 등화된 역방향 연성출력을 제공할 수 있다(단계234).
- [0068] 그리고, 상기 단계(233)에서의 체크 결과, 오류 전파가 발생한 경우 순방향 처리부(120)에서는 결정 직접 등화기(DDE)를 적용하여 역방향 연성출력을 생성 및 제공할 수 있다(단계235).
- [0069] 다음에, 역방향 처리부(130)에서는 단계234 또는 단계235에서 전달되는 역방향 연성출력에 대해 다시 원래의 시간 영역으로 뒤집는 시간 역전을 수행한 후에, 신호 출력부(140)로 전달할 수 있다(단계236).
- [0070] 이어서, 신호 출력부(140)는 순방향 처리부(120)로부터 전달되는 순방향 연성출력과 역방향 처리부(130)로부터 전달되는 역방향 연성출력에 대해 다이버시티 결합(diversity combining)을 수행하여 출력(output symbol)할 수 있다(단계240).
- [0071] 도 5는 종래의 양방향 등화 방법과 본 발명의 실시예에 따른 양방향 등화 방법의 비트 오류 성능을 나타내는 비교 그래프로서, 도 5를 참조하여 종래의 통신시스템에서의 비트 오류 성능에 대해 설명한다.
- [0072] 먼저, 통신시스템의 성능을 검증하기 위한 전산 모의 실험에서는 채널의 경우 레일리(Rayleigh) 블록 페이딩이 적용된 세 개의 경로를 갖는 다중경로 채널을 고려하였고, 송신신호의 대역폭은 45, 75Hz이며, 이진 위상 천이(binary phase shift keying) 방법으로 변조하였고, 전송된 시퀀스는 총 511개의 심볼로 구성되며, 양 끝의 96개의 심볼들은 채널 추정을 위한 훈련 시퀀스로 사용하였으므로 정보 심볼은 319개이고, 채널은 최소 자승(least squares) 방법으로 추정되었다.
- [0073] 또한, 등화기의 피드 포워드 필터와 피드백 필터는 각각 10개, 5개의 탭으로 구성하였으며, 탭 계수의 갱신 알고리즘으로서 반복 최소 자승(recursive least squares) 방법에 0.99의 망각인자를 가지고 적용되었고, 오류 벡터의 길이인 L은 10으로 설정되었으며, α 는 0.1, 0.5, 1.0으로 적용되었다.

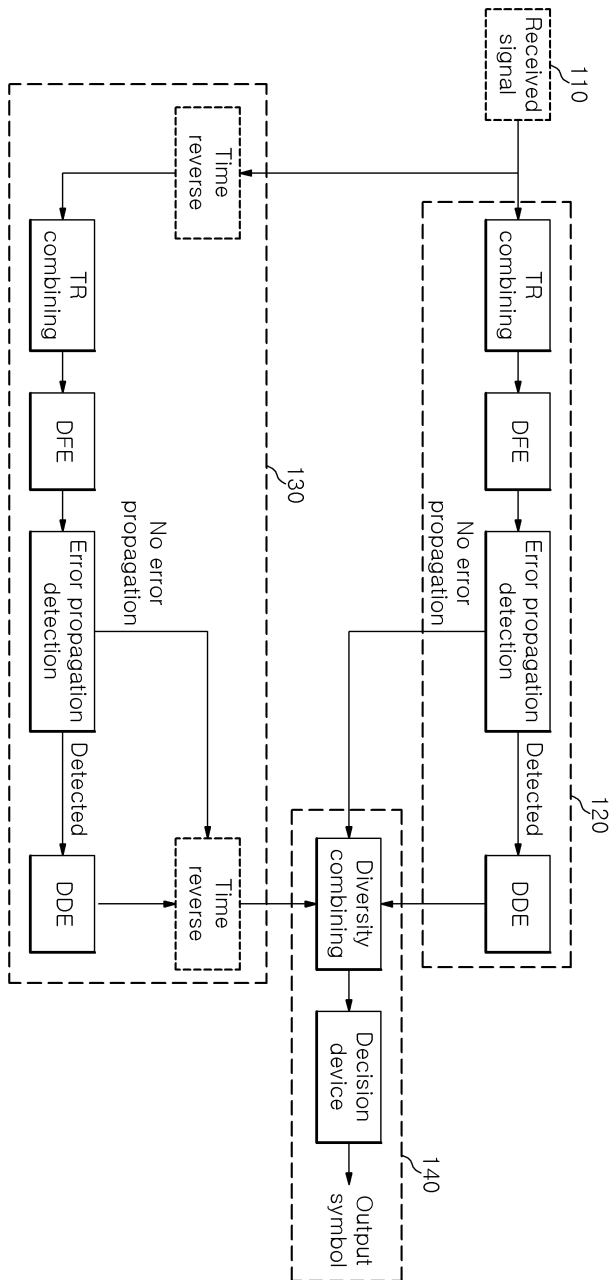
- [0074] 그 결과, 도 3에 도시한 바와 같이 등화기법에 따른 비트 오류율 곡선을 나타내고 있는데, 신호 대 잡음비가 증가함에 따라 본 발명의 실시예에 따른 오류 전과 검출에 기반하는 양방향 등화 방법을 적용할 경우 비트 오류율이 다른 종래의 양방향 등화기법에 비해 가장 낮게 나타남을 알 수 있었다.
- [0075] 또한, 목표 비트 오류율을 0.02로 가정하면 α 를 0.5로 설정한 본 발명의 실시예에 따른 양방향 등화 방법은 양방향으로 시간 역전 결합만 했을 경우(bidirectional TR+DDE), 시간 역전 결합에 결정 궤환 등화기만 적용했을 경우(bidirectional TR+DFE)보다 각각 2, 2.5, 6.5dB만큼 우수한 성능을 획득할 수 있음을 알 수 있다.
- [0076] 따라서, 본 발명은 통신시스템에서 결정 궤환 등화기만을 적용하여 양방향 등화를 수행하는 것에 비해 오류 전과에 강인하기 때문에, 통신시스템의 오류 성능을 향상시킬 수 있을 뿐만 아니라 오류 전과가 발생하지 않은 경우에는 결정 궤환 등화기를 사용하기 때문에 종래 양방향 등화기법의 장점도 함께 제공함으로써, 통신시스템의 성능 향상을 도모할 수 있다.
- [0077] 한편, 상술한 바와 같은 오류 전과 검출에 기반하는 양방향 등화 방법은 컴퓨터 프로그램을 저장하고 있는 컴퓨터 판독 가능 기록매체로 제공될 수 있는데, 이러한 컴퓨터 프로그램은, 프로세서에 의해 실행되면, 수신되는 전송신호에 대한 오류 전과 발생 여부에 따라 결정 궤환 등화기(DFE)를 적용하거나, 혹은 결정 직접 등화기(DDE)를 적용하여 순방향 연성출력을 제공하는 단계와, 상기 전송신호에 대해 시간 역전을 수행한 후, 오류 전과 발생 여부에 따라 상기 결정 궤환 등화기(DFE)를 적용하거나, 혹은 상기 결정 직접 등화기(DDE)를 적용하여 역방향 연성출력을 제공하는 단계와, 상기 순방향 연성출력과 상기 역방향 연성출력을 다이버시티 결합하여 출력하는 단계를 포함하는 방법을 프로세서가 수행하도록 하기 위한 명령어를 포함할 수 있다.
- [0078] 또한, 상술한 바와 같은 오류 전과 검출에 기반하는 양방향 등화 방법은 컴퓨터 판독 가능 기록매체에 저장되어 있는 컴퓨터 프로그램으로 제공될 수 있는데, 이러한 컴퓨터 프로그램은, 프로세서에 의해 실행되면, 수신되는 전송신호에 대한 오류 전과 발생 여부에 따라 결정 궤환 등화기(DFE)를 적용하거나, 혹은 결정 직접 등화기(DDE)를 적용하여 순방향 연성출력을 제공하는 단계와, 상기 전송신호에 대해 시간 역전을 수행한 후, 오류 전과 발생 여부에 따라 상기 결정 궤환 등화기(DFE)를 적용하거나, 혹은 상기 결정 직접 등화기(DDE)를 적용하여 역방향 연성출력을 제공하는 단계와, 상기 순방향 연성출력과 상기 역방향 연성출력을 다이버시티 결합하여 출력하는 단계를 포함하는 방법을 프로세서가 수행하도록 하기 위한 명령어를 포함할 수 있다.
- [0079] 이상의 설명에서는 본 발명의 다양한 실시예들을 제시하여 설명하였으나 본 발명이 반드시 이에 한정되는 것은 아니며, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자라면 본 발명의 기술적 사상을 벗어나지 않는 범위 내에서 여러 가지 치환, 변형 및 변경이 가능함을 쉽게 알 수 있을 것이다.

부호의 설명

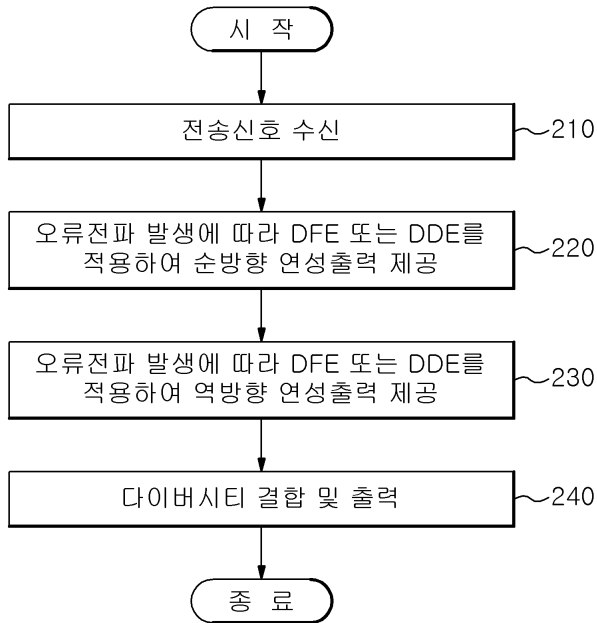
- [0080] 110 : 신호 수신부
- 120 : 순방향 처리부
- 130 : 역방향 처리부
- 140 : 신호 출력부

도면

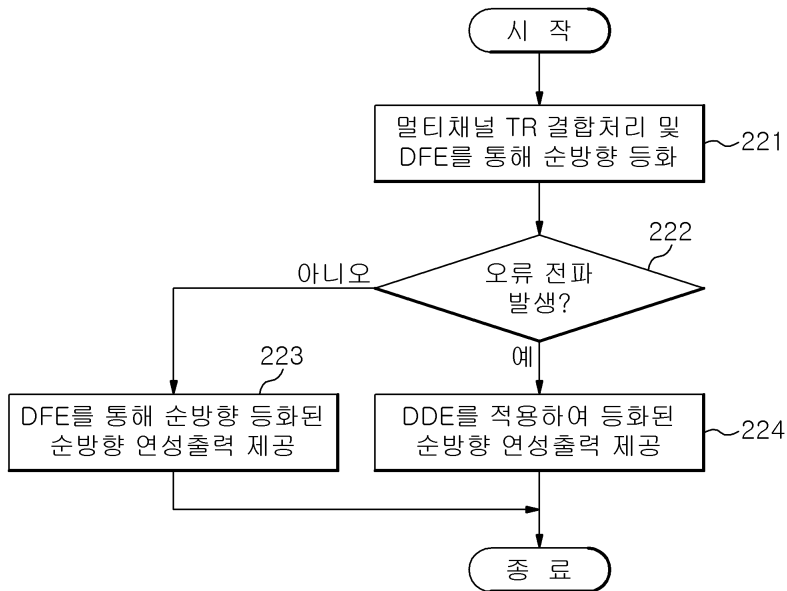
도면1



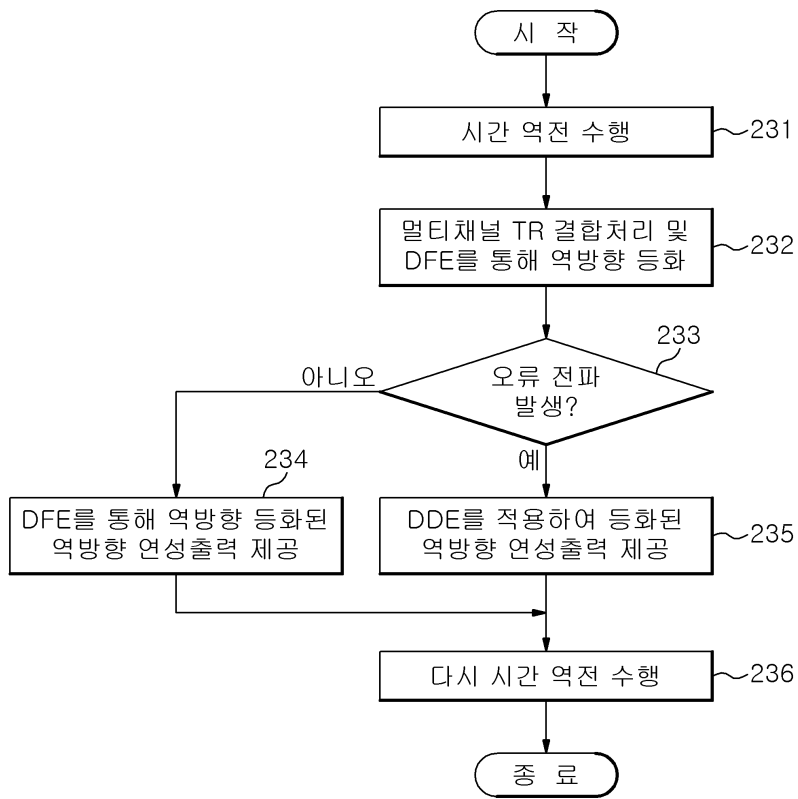
도면2



도면3



도면4



도면5

