



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2014년10월02일
 (11) 등록번호 10-1446341
 (24) 등록일자 2014년09월24일

(51) 국제특허분류(Int. Cl.)

G02F 1/136 (2006.01)

(21) 출원번호 10-2005-0135885

(22) 출원일자 2005년12월30일

심사청구일자 2010년12월23일

(65) 공개번호 10-2007-0071987

(43) 공개일자 2007년07월04일

(56) 선행기술조사문헌

KR1020020083143 A

KR1020050060959 A

KR1020050086904 A

전체 청구항 수 : 총 10 항

(73) 특허권자

엘지디스플레이 주식회사

서울특별시 영등포구 여의대로 128(여의도동)

(72) 발명자

최운섭

부산광역시 사상구 백양대로 697 (덕포동)

김성진

대구 동구 동북로 500, 103동 503호 (효목동, 태왕메트로시티)

(74) 대리인

특허법인로얄

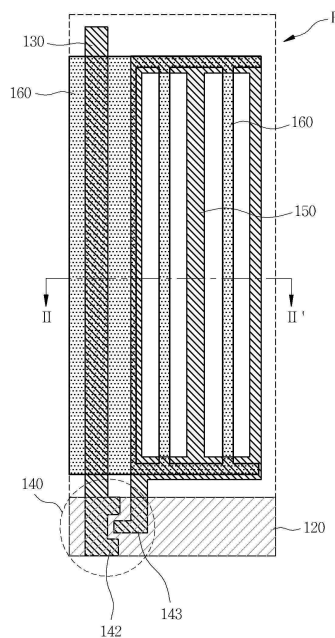
심사관 : 신창우

(54) 발명의 명칭 액정 표시 장치용 어레이 기판 및 그의 제조 방법

(57) 요약

본 발명은 액정 표시 장치에서 공통 전압의 왜곡을 유발하는 공통 전극 부근의 기생 커패시턴스(Cdc)를 최소화하여 화상 품질을 개선하기 위한 것으로, 투명 절연 기판과, 투명 절연 기판 상에 형성된 게이트 전극 및 게이트 라인과, 그 상부의 게이트 절연막과, 게이트 절연막 상에 서로 마주보도록 형성되어 게이트 전극과 함께 박막 트랜지스터를 이루는 소스 및 드레인 전극과, 게이트 라인과 교차되면서 화소 영역을 정의하는 데이터 라인과, 화소 영역 상에 형성되어 드레인 전극과 접촉하는 화소 전극이 구성되어 있는 금속층과, 그 상부의 보호막과, 보호막 상에 투명 도전성 금속으로 형성된 공통 전극과, 그 상부의 배향막을 포함하는 액정 표시 장치용 어레이 기판 및 그의 제조 방법을 제공한다.

대표도 - 도3



특허청구의 범위

청구항 1

투명 절연 기판;

상기 투명 절연 기판 상에 형성된 게이트 전극 및 게이트 라인;

상기 게이트 전극 및 상기 게이트 라인을 덮도록 상기 투명 절연 기판의 전면에 형성된 게이트 절연막;

상기 게이트 절연막 상에 서로 마주보도록 형성되어 상기 게이트 전극과 함께 박막 트랜지스터를 이루는 소스 및 드레인 전극과, 상기 게이트 라인과 교차되면서 화소 영역을 정의하는 데이터 라인과, 상기 화소 영역 상에 형성되어 상기 드레인 전극과 접촉하는 화소 전극이 구성되어 있는 금속층;

상기 소스 및 드레인 전극, 상기 데이터 라인, 상기 화소 전극을 덮도록 상기 투명 절연 기판의 전면에 형성된 보호막;

상기 보호막 상에 투명 도전성 금속으로 형성된 공통 전극; 및

상기 공통 전극을 덮도록 상기 투명 절연 기판의 전면에 형성된 배향막을 포함하고;

상기 공통 전극은 상기 게이트 라인이나 상기 데이터 라인이 형성되어 있는 상기 화소 영역의 외곽까지 확장되어 직접 공통전압을 인가받으며, 상기 공통전압을 인가하기 위한 드라이버는 상기 화소 영역의 외곽까지 확장된 상기 공통 전극에 콘택홀에 의하지 않고 직접 접촉되고,

상기 공통전압을 인가하기 위한 상기 드라이버는, 상기 게이트 라인에 구동 신호를 인가하기 위한 게이트 드라이버 및 상기 데이터 라인에 구동 신호를 인가하기 위한 소스 드라이버 중 어느 하나로 선택되는 것을 특징으로 하는 액정 표시 장치용 어레이 기판.

청구항 2

제1항에 있어서,

상기 금속층은,

몰리브덴(Mo)으로 이루어진 것을 특징으로 하는 액정 표시 장치용 어레이 기판.

청구항 3

제1항에 있어서,

상기 보호막은,

2.5 μm 내지 3.5 μm 의 두께를 갖는 것을 특징으로 하는 액정 표시 장치용 어레이 기판.

청구항 4

삭제

청구항 5

제1항에 있어서,

상기 게이트 라인 및 상기 데이터 라인은 직선 형상을 가지면서 서로 직교하며, 상기 화소 영역 상에 형성되는 상기 화소 전극 및 상기 공통 전극의 일부는 상기 데이터 라인과 평행하면서 서로 엇갈리도록 형성되는 것을 특징으로 하는 액정 표시 장치용 어레이 기판.

청구항 6

제1항에 있어서,

상기 데이터 라인은 꺾인 형상을 갖고, 상기 화소 영역 상에 형성되는 상기 화소 전극 및 상기 공통 전극의 일부는 상기 데이터 라인과 평행하면서 서로 엇갈리도록 형성되는 것을 특징으로 하는 액정 표시 장치용 어레이

기관.

청구항 7

투명 절연 기관 상에 게이트 전극 및 게이트 라인을 형성하는 단계;

상기 게이트 전극 및 상기 게이트 라인을 덮도록 상기 투명 절연 기관의 전면에 게이트 절연막을 형성하는 단계;

상기 게이트 절연막 상에 반도체층, 저항성 접촉층, 금속층을 차례대로 적층한 후 식각하는 공정을 통해 소스 및 드레인 전극을 형성하여 박막 트랜지스터를 이루도록 하고, 상기 금속층으로부터 상기 게이트 라인과 교차되면서 화소 영역을 정의하는 데이터 라인과, 상기 드레인 전극과 접촉하는 상기 화소 영역 상의 화소 전극을 형성하는 단계;

상기 소스 및 드레인 전극, 상기 데이터 라인, 상기 화소 전극을 덮도록 상기 투명 절연 기관의 전면에 보호막을 형성하는 단계;

상기 보호막 상에 투명 도전성 금속을 증착한 후 식각하여 공통 전극을 형성하는 단계; 및

상기 공통 전극을 덮도록 상기 투명 절연 기관의 전면에 배향막을 형성하는 단계를 포함하고;

상기 공통 전극은 상기 게이트 라인이나 상기 데이터 라인이 형성되어 있는 상기 화소 영역의 외곽까지 확장되어 직접 공통전압을 인가받으며, 상기 공통전압을 인가하기 위한 드라이버는 상기 화소 영역의 외곽까지 확장된 상기 공통 전극에 접촉홀에 의하지 않고 직접 접촉되고,

상기 공통전압을 인가하기 위한 상기 드라이버는, 상기 게이트 라인에 구동 신호를 인가하기 위한 게이트 드라이버 및 상기 데이터 라인에 구동 신호를 인가하기 위한 소스 드라이버 중 어느 하나로 선택되는 것을 특징으로 하는 액정 표시 장치용 어레이 기관의 제조 방법.

청구항 8

제7항에 있어서,

상기 금속층은,

몰리브덴(Mo)으로 이루어진 것을 특징으로 하는 액정 표시 장치용 어레이 기관의 제조 방법.

청구항 9

제7항에 있어서,

상기 보호막은,

2.5 μm 내지 3.5 μm 의 두께를 갖는 것을 특징으로 하는 액정 표시 장치용 어레이 기관의 제조 방법.

청구항 10

삭제

청구항 11

제7항에 있어서,

상기 게이트 라인 및 상기 데이터 라인은 직선 형상을 가지면서 서로 직교하며, 상기 화소 영역 상에 형성되는 상기 화소 전극 및 상기 공통 전극의 일부는 상기 데이터 라인과 평행하면서 서로 엇갈리도록 형성하는 것을 특징으로 하는 액정 표시 장치용 어레이 기관의 제조 방법.

청구항 12

제7항에 있어서,

상기 데이터 라인은 꺾인 형상을 갖고, 상기 화소 영역 상에 형성되는 상기 화소 전극 및 상기 공통 전극의 일부는 상기 데이터 라인과 평행하면서 서로 엇갈리도록 형성하는 것을 특징으로 하는 액정 표시 장치용 어레이

기관의 제조 방법.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- [0017] 본 발명은 액정 표시 장치용 어레이 기관 및 그의 제조 방법에 관한 것으로, 더욱 상세하게는 IPS(In-Plane Switching) 모드의 액정 표시 장치에 쓰이는 어레이 기관 및 그의 제조 방법에 관한 것이다.
- [0018] 액정 표시 장치는 상하부의 투명 절연 기관인 컬러 필터 기관과 어레이 기관 사이에 이방성 유전율을 갖는 액정 물질을 주입해 놓고, 액정 물질에 형성되는 전계의 세기를 조정하여 액정 물질의 분자 배치를 변경시키고, 이를 통하여 투명 절연 기관에 투과되는 빛의 양을 조절함으로써 원하는 화상을 표현하는 표시 장치이다. 액정 표시 장치로는 박막 트랜지스터(Thin Film Transistor; TFT)를 스위칭 소자로 이용하는 박막 트랜지스터 액정 표시 장치(TFT LCD)가 주로 사용되고 있다.
- [0019] 도 1은 종래 기술에 따른 액정 표시 장치용 어레이 기관을 나타낸 평면도이고, 도 2는 도 1의 I-I' 면을 나타낸 단면도로서, IPS 모드의 액정 표시 장치에 쓰이는 어레이 기관의 일례를 도시하고 있다.
- [0020] 액정 표시 장치용 어레이 기관에는 도 1에 도시된 것처럼, 행(row)을 이루는 게이트 라인(20)들과, 꺾인 구조를 갖고 열(column)을 이루면서 게이트 라인(20)들과 교차되는 데이터 라인(30)들이 매트릭스 타입으로 배열되며, 서로 교차되는 게이트 라인(20)들과 데이터 라인(30)들에 의해 구분되는 화소 영역(P)들이 모여 하나의 프레임(화면)을 이루게 된다. 게이트 라인(20)들에 순차적으로 스캔 펄스가 인가되면, 스캔 펄스에 응답하여 데이터 라인(30)들에 데이터 전압이 인가되면서, 액정 표시 장치 상에 하나의 프레임이 디스플레이 된다.
- [0021] 각 화소 영역(P)에는 게이트 라인(20)과 데이터 라인(30)의 교차 부위에 위치하여 스위칭 소자로 동작하는 박막 트랜지스터(40)와, 드레인 콘택홀(CH1)을 통해 박막 트랜지스터(40)의 드레인 전극(43)에 연결되는 화소 전극(50) 및 공통 전극(21, 22) 등이 구성된다.
- [0022] 박막 트랜지스터(40)는 게이트 라인(20)의 일부로 형성되는 게이트 전극과, 게이트 전극과 일정한 면적만큼 오버랩 되면서 서로 마주보는 소스 및 드레인 전극(42, 43) 등으로 구성된다. 도 1에서, 드레인 전극(43)은 I자 모양으로 형성되어 드레인 콘택홀(CH1)을 통해 화소 전극(50)에 연결되고, 데이터 라인(30)으로부터 분기되는 소스 전극(42)은 드레인 전극(43)을 둘러싸는 U자 모양으로 형성된다.
- [0023] 공통 전극(21, 22)으로는 게이트 전극(20)에 평행한 가로 방향의 두 라인과, 꺾인 형상을 갖고 데이터 라인(30)에 평행하게 배치되는 세로 방향의 두 라인으로 구성되어 화소 영역(P)을 둘러싸는 최외곽의 공통 전극(21)과, 화소 영역(P) 내측으로 데이터 라인(30)과 평행하게 분기되면서 화소 전극(50)과 서로 엇갈리도록 배치되는 공통 전극(22)이 형성된다.
- [0024] 도 2를 참조하여, 도 1의 수직 단면 구조를 살펴보면 다음과 같다.
- [0025] 화소 영역(P)의 내측으로 형성되는 공통 전극(22)은 도 2에 도시된 것처럼, 화소 전극(50)과 동일 층 상에 형성되어 공통 콘택홀(CH2)을 통해 투명 절연 기관(10) 상의 최외곽 공통 전극(21)에 접촉된다.
- [0026] 최외곽의 공통 전극(21)은 게이트 라인(20)과 함께 투명 절연 기관(10) 상에 형성되며, 도 2에 도시된 것처럼, 그 상부에 게이트 절연막(11)이 적층된 후 게이트 절연막(11) 상에 데이터 라인(30)과 함께 그로부터 분기되는 소스 전극(42) 및 소스 전극(42)과 마주보는 드레인 전극(43)이 형성되고, 그 상부에는 실리콘 질화막(SiNx) 등의 무기 절연 물질이나 유기 절연 물질로 이루어지는 보호막(12)이, 보호막(12)의 상의 화소 영역(P)에는 서로 엇갈리는 화소 전극(50)과 공통 전극(22)이 각각 구성된다.
- [0027] 화소 전극(50)과 공통 전극(22)이 형성된 어레이 기관의 상부로는 컬러 필터 기관과의 사이에 채워지는 액정 물질의 초기 배향을 설정하기 위한 배향막(13)이 형성된다. 배향막(13)은 액정 물질의 초기 배향이 기관 면과 일정한 프리틸트 각(pretilt angle)을 이루도록 러빙 처리된다.

[0028] 그런데, 이러한 구조를 갖는 IPS 모드의 액정 표시 장치에서는, 개구율을 감안한 패널 설계 마진에 의하여 데이터 라인(30)과 공통 전극(21)의 간격(d1)이 상당히 근접하게 설계될 수 밖에 없었다. 따라서, 교류인 데이터 전압이 인가되는 데이터 라인(30)과 직류인 공통 전압이 인가되는 공통 전극(21) 간의 기생 커패시턴스(Cdc)가 증가하여, 공통 전압의 왜곡 정도가 심해지는 현상이 발생하고, 그로 인한 그리니쉬(greenish)나 얼룩(smear), 블록 딤(block dim) 등에 의하여 화상 품질이 저하되는 문제점이 있었다.

발명이 이루고자 하는 기술적 과제

[0029] 따라서, 본 발명이 이루고자 하는 기술적 과제는 마스크 공정 등의 별다른 추가 공정 없이 공통 전압의 왜곡을 유발하는 공통 전극 부근의 기생 커패시턴스(Cdc)를 최소화함으로써, 그리니쉬나 얼룩 등을 제거하여 화상 품질을 향상시킬 수 있는 액정 표시 장치용 어레이 기판을 제공하는 것이다.

[0030] 본 발명이 이루고자 하는 다른 기술적 과제는 이와 같은 액정 표시 장치용 어레이 기판을 효율적으로 제조할 수 있는 액정 표시 장치용 어레이 기판의 제조 방법을 제공하는 것이다.

[0031] 본 발명이 이루고자 하는 기술적 과제들은 이상에서 언급한 기술적 과제들로 제한되지 않으며, 언급되지 않은 또 다른 기술적 과제들은 아래의 기재로부터 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 명확하게 이해될 수 있을 것이다.

발명의 구성 및 작용

[0032] 상기 기술적 과제를 달성하기 위한 본 발명의 일 실시예 및 다른 실시예에 따른 액정 표시 장치용 어레이 기판은 투명 절연 기판과, 상기 투명 절연 기판 상에 형성된 게이트 전극 및 게이트 라인과, 상기 게이트 전극 및 상기 게이트 라인을 덮도록 상기 투명 절연 기판의 전면에 형성된 게이트 절연막과, 상기 게이트 절연막 상에서 마주보도록 형성되어 상기 게이트 전극과 함께 박막 트랜지스터를 이루는 소스 및 드레인 전극과, 상기 게이트 라인과 교차되면서 화소 영역을 정의하는 데이터 라인과, 상기 화소 영역 상에 형성되어 상기 드레인 전극과 접촉하는 화소 전극이 구성되어 있는 금속층과, 상기 소스 및 드레인 전극, 상기 데이터 라인, 상기 화소 전극을 덮도록 상기 투명 절연 기판의 전면에 형성된 보호막과, 상기 보호막 상에 투명 도전성 금속으로 형성된 공통 전극과, 상기 공통 전극을 덮도록 상기 투명 절연 기판의 전면에 형성된 배향막을 포함하는 것을 특징으로 한다.

[0033] 본 발명의 일 실시예에 따른 액정 표시 장치용 어레이 기판에서, 상기 게이트 라인 및 상기 데이터 라인은 직선 형상을 가지면서 서로 직교하며, 상기 화소 영역 상에 형성되는 상기 화소 전극 및 상기 공통 전극의 일부는 상기 데이터 라인과 평행하면서 서로 엇갈리도록 형성된다.

[0034] 본 발명의 다른 실시예에 따른 액정 표시 장치용 어레이 기판에서, 상기 데이터 라인은 꺾인 형상을 갖고, 상기 화소 영역 상에 형성되는 상기 화소 전극 및 상기 공통 전극의 일부는 상기 데이터 라인과 평행하면서 서로 엇갈리도록 형성된다.

[0035] 본 발명의 일 실시예에 따른 액정 표시 장치용 어레이 기판의 제조 방법은 투명 절연 기판 상에 게이트 전극 및 게이트 라인을 형성하는 단계와, 상기 게이트 전극 및 상기 게이트 라인을 덮도록 상기 투명 절연 기판의 전면에 게이트 절연막을 형성하는 단계와, 상기 게이트 절연막 상에 반도체층, 저항성 접촉층, 금속층을 차례대로 적층한 후 식각하는 공정을 통해 소스 및 드레인 전극을 형성하여 박막 트랜지스터를 이루도록 하고, 상기 금속층으로부터 상기 게이트 라인과 교차되면서 화소 영역을 정의하는 데이터 라인과, 상기 드레인 전극과 접촉하는 상기 화소 영역 상의 화소 전극을 형성하는 단계와, 상기 소스 및 드레인 전극, 상기 데이터 라인, 상기 화소 전극을 덮도록 상기 투명 절연 기판의 전면에 보호막을 형성하는 단계와, 상기 보호막 상에 투명 도전성 금속을 증착한 후 식각하여 공통 전극을 형성하는 단계와, 상기 공통 전극을 덮도록 상기 투명 절연 기판의 전면에 배향막을 형성하는 단계를 포함하는 것을 특징으로 한다.

[0036] 기타 실시예들의 구체적인 사항들은 상세한 설명 및 도면들에 포함되어 있다. 본 발명의 이점 및 특징, 그리고 그것들을 달성하는 방법은 첨부되는 도면과 함께 상세하게 후술되어 있는 실시예들을 참조하면 명확해질 것이다. 명세서 전체에 걸쳐 동일 참조 부호는 동일 구성 요소를 지칭한다.

[0037] 이하, 본 발명의 바람직한 실시예에 따른 액정 표시 장치용 어레이 기판 및 그의 제조 방법에 대하여 첨부된 도면들을 참조하여 상세히 설명한다.

[0038] 도 3은 본 발명의 일 실시예에 따른 액정 표시 장치용 어레이 기판을 나타낸 평면도이고, 도 4는 도 3의 박막

트랜지스터를 간략화한 단면도이며, 도 5는 도 3의 II-II' 면을 나타낸 단면도이다.

- [0039] 게이트 라인(120)과 데이터 라인(130)은 직선 형상을 가지면서 서로 직교하여 화소 영역(P)을 정의하게 되고, 게이트 라인(120) 및 데이터 라인(130)의 교차 지점에는 박막 트랜지스터(140)가 구성된다. 또한, 화소 영역(P) 상에는 세로 방향으로 형성된 일부 라인이 서로 엇갈리도록 구성되는 화소 전극(150) 및 공통 전극(160)이 형성된다.
- [0040] 박막 트랜지스터(140)는 도 4에 도시된 것처럼, 투명 절연 기관(100) 상에 알루미늄 합금(AlNd) 등의 금속 물질로 형성된 게이트 전극(141)과, 게이트 전극(141)의 상부에 형성된 게이트 절연막(110), 반도체층(144), 저항성 접촉층(ohmic contact layer)(145, 146), 소스 전극(142) 및 드레인 전극(143) 등으로 구성된다.
- [0041] 게이트 전극(141)은 도 3에 나타나 있는 게이트 라인(120)의 일부로서 형성되거나, 게이트 라인(120)에서 화소 전극(150) 측으로 분기된 형태로 형성된다.
- [0042] 반도체층(144)은 게이트 절연막(110)의 상에 도핑되지 않은 비정질 실리콘 물질로 이루어지며, 게이트 전극(141)과 대응되는 영역이 채널부(ACT)로 정의된다.
- [0043] 도 3 및 도 4에 도시된 것처럼, 데이터 라인(130)에서 드레인 전극(143)의 양측으로 분기되는 소스 전극(142)과 화소 전극(150)에 접촉되는 드레인 전극(143)은 채널부(ACT)를 사이에 두고 서로 마주보도록 위치하며, 게이트 전극(141)과 일부 영역이 오버랩 되도록 형성된다.
- [0044] 저항성 접촉층(145, 146)은 소스 전극(142) 및 드레인 전극(143)과 반도체층(144) 간의 계면에 형성되며, n형 불순물이 농도로 도핑되어 있는 nt 수소화 비정질 실리콘 물질로 이루어진다.
- [0045] 박막 트랜지스터(140)의 상부에는 보호막(111)이 형성되고, 보호막(111)의 상부로는 폴리이미드(Polyimide) 등의 물질로 이루어져 액정 물질의 초기 배향을 정의하는 배향막(112)이 형성된다.
- [0046] 도 3 내지 도 5를 참조하여, 본 발명의 일 실시예에 따른 액정 표시 장치용 어레이 기관의 수직 단면 구조를 보다 구체적으로 살펴보면 다음과 같다.
- [0047] 먼저, 투명 절연 기관(100)의 전면에 게이트 라인(120) 및 게이트 전극(141)을 덮는 게이트 절연막(110)이 형성되고, 그 상부에 데이터 라인(130)과 데이터 라인(130)에서 분기되는 소스 전극(142), 화소 전극(150)과 화소 전극(150)에서 분기되는 드레인 전극(143)이 형성된다.
- [0048] 여기에서, 데이터 라인(130)과 소스 전극(142), 화소 전극(150) 및 드레인 전극(143)은 게이트 절연막(110) 상에 금속층을 증착한 후 이를 식각하는 방식으로 한 번에 형성하여 동일 금속층을 이루도록 하며, 금속층으로는 몰리브덴(Mo)이나 몰리브덴 합금의 단일막이나 다중막을 사용하는 것이 바람직하다. 몰리브덴이나 몰리브덴 합금은 식각시 미세한 기포가 발생하지 않고, 완만한 경사로 식각이 가능하며, 저항성 접촉층(145, 146)과 접촉 특성이 우수하다는 등의 장점을 갖는다.
- [0049] 종래의 IPS 모드 액정 표시 장치에서는, 데이터 라인(30)과, 소스 및 드레인 전극(42, 43)만을 동일 층(layer)인 게이트 절연막(11) 상에 형성하고, 화소 전극(50)은 이들을 덮는 보호막(12)의 상부에 형성한 후 드레인 콘택홀(CH1)을 통해 화소 전극(50)과 드레인 전극(43)을 접촉시키는 구조가 일반적이었다(도 1 및 도 2 참조).
- [0050] 이러한 종래의 구조에서는 화소 전극(50)이 드레인 콘택홀(CH1)을 거치게 되어 로드 저항이 증가하는 요인으로 작용하였으나, 본 발명에 따르면, 화소 전극(150)이 데이터 라인(130)과 동일한 층 상에 형성되어 드레인 콘택홀이 불필요해지므로, 이러한 문제점을 해결할 수 있다.
- [0051] 데이터 라인(130)과 소스 전극(142), 화소 전극(150) 및 드레인 전극(143)이 구성된 금속층의 상부로는 보호막(111)이 전면에 걸쳐 형성되며, 보호막(111) 상에 인듐-틴-옥사이드(ITO; indium tin oxide)나 인듐 아연 옥사이드(IZO; indium zinc oxide) 등 빛의 투과율이 비교적 뛰어난 투명 도전성 금속으로 이루어지는 공통 전극(160)이 형성된다.
- [0052] 여기에서, 도 5에 나타난 보호막(111)의 두께(h1)는 2.5 μ m 내지 3.5 μ m로 비교적 높게 형성하여, 화소 전극(150)과 공통 전극(160) 간의 거리를 넓혀 기생 커패시턴스(Cdc)가 낮아지도록 한다.
- [0053] 종래의 구조에서는 데이터 라인(30)과 최외곽의 공통 전극(21) 사이에 게이트 절연막(11)이 형성되었는데(도 2 참조), 실리콘 질화막(SiNx)이나 실리콘 산화막(SiOx) 등의 절연 물질로 이루어지는 게이트 절연막의 경우 공정의 특성 상 두께가 2000Å~ 4000Å 레벨로 비교적 낮게 형성되는 것이 일반적이어서, 기생 커패시턴스(Cdc)가

커지는 요인이 되었다.

- [0054] 그러나, 본 발명에서, 화소 전극(150)과 공통 전극(160) 간에 형성되는 보호막(111)은 종래에도 포토 아크릴(Photo acryl) 등 공정의 특성 상 3 μ m 레벨까지 쉽게 증착할 수 있는 재질로 이루어지는 것이 일반적이었으므로, 종래의 공정을 바꾸지 않고도 보호막(111)의 두께(h1)를 확보하여 기생 커패시턴스(Cdc)를 완화할 수 있다. 보호막(111)은 종래의 보호막과 같은 기능을 수행하게 되며, 공정 상 실리콘 질화막(SiNx)이나 실리콘 산화막(SiOx) 등의 절연 물질로 이루어지는 게이트 절연막에 비하여 비교적 두껍게 증착할 수 있는 다른 유기 절연 물질이나 무기 절연 물질로 대체될 수도 있을 것이다.
- 한편, 공통 전극(160)으로는 화소 영역(P)의 내측에 화소 전극(150)과 엇갈리도록 형성되는 일부 이외에도, 게이트 라인(120)이나 데이터 라인(130)이 형성되어 있는 화소 영역(P)의 외곽까지 확장되는 부분을 추가로 구성함으로써, 확장된 부분으로 종래 최외곽의 공통 전극을 대체하면서, 별도의 입력 단자 등 추가 요소 없이도 공통 전극(160)에 손쉽게 구동 신호를 인가하도록 할 수 있다.
- [0055] 삭제
- [0056] 도 3에서는, 이러한 공통 전극(160)의 확장을 나타내기 위한 일례로서 화소 영역(P)의 외곽부 중 데이터 라인(130)과 대응하는 영역으로 공통 전극(160)이 확장된 경우를 도시하고 있다.
- [0057] 이와 같이, 공통 전극(160)의 일부가 게이트 라인(120)이나 데이터 라인(130) 측의 영역까지 확장되어 형성되면, 차후, 구동 신호를 인가하기 위한 게이트 드라이버나 소스 드라이버가 부착되었을 때, 두 개의 드라이버 중 회로 구성이 쉬운 측으로부터 공통 전압을 인가 받도록 구성할 수 있다.
- [0058] 도 3 내지 도 5를 통해 설명된 액정 표시 장치용 어레이 기판의 구조는 도 3과 같은 형태의 IPS 구조뿐만이 아니라, 다른 형태의 IPS 구조에도 다양하게 확대 적용될 수 있다.
- [0059] 도 6은 본 발명의 다른 실시예에 따른 액정 표시 장치용 어레이 기판을 나타낸 평면도이고, 도 7는 도 6의 박막 트랜지스터를 간략화한 단면도이며, 도 8은 도 6의 III-III' 면을 나타낸 단면도이다.
- [0060] 본 발명의 다른 실시예는 도 3 내지 도 5에 도시된 일 실시예와 비교하여, 서로 엇갈리게 구성되는 공통 전극(160) 및 화소 전극(150)의 일부를 꺾인 형태로 변형하여 구성함으로써, 대비비와 응답 속도의 약점을 보완하면서 보다 넓은 광 시야각을 얻을 수 있다.
- [0061] 이러한 액정 표시 장치용 어레이 기판에는 도 6에 도시된 것처럼, 행(row)을 이루는 게이트 라인(120)들과, 꺾인 구조를 갖고 열(column)을 이루면서 게이트 라인(120)들과 교차되는 데이터 라인(130)들이 매트릭스 타입으로 배열되며, 서로 교차되는 게이트 라인(120)들과 데이터 라인(130)들에 의해 구분되는 화소 영역(P)들이 모여 하나의 프레임을 표시한다.
- [0062] 각 화소 영역(P)에는 게이트 라인(120)과 데이터 라인(130)의 교차 부위에 위치하여 스위칭 소자로 동작하는 박막 트랜지스터(140)와, 공통 전극(160) 및 화소 전극(150) 등이 구성된다.
- [0063] 박막 트랜지스터(140)는 게이트 라인(130)의 일부로 형성되는 게이트 전극과, 게이트 전극과 일정한 면적만큼 오버랩 되면서 서로 마주보는 소스 및 드레인 전극(142, 143) 등으로 구성되며, 드레인 전극(143)은 I자 모양으로 형성되어 화소 전극(150)에 연결되고, 소스 전극(142)은 드레인 전극(143)을 둘러싸는 U자 모양으로 형성되어 데이터 라인(130)과 연결된다.
- [0064] 이러한 구성을 갖는 U자형의 박막 트랜지스터(140)는 오버레이 마진(overlay margin)을 좋게 하거나, 소스 및 드레인 전극(142, 143)이 차지하는 영역을 줄여 개구율을 개선하는 등의 효과를 낼 수 있다.
- [0065] 공통 전극(160)은 가로 방향의 두 라인과, 꺾인 형상을 갖고 데이터 라인(130)과 평행하게 배치되는 세로 방향의 두 라인으로 구성되어 화소 영역(P)을 둘러싸는 부분과, 가로 방향의 라인에서 화소 영역(P)의 내측으로 분기되어 화소 전극(150)과 엇갈리도록 배치되는 부분으로 구성된다.
- [0066] 보호막(12) 상부의 공통 전극(22)이 공통 콘택홀(CH2)을 통해 최외곽의 공통 전극(21)과 접촉하도록 구성되었던 종래와는 달리, 본 발명의 공통 전극(160)은 모든 영역에서 동일 층 상에 형성되므로, 공통 콘택홀의 구성이 불필요해지게 된다.
- [0067] 도 6 내지 도 8을 참조하여, 본 발명의 다른 실시예에 따른 액정 표시 장치용 어레이 기판의 수직 단면 구조를

보다 구체적으로 살펴보면 다음과 같다.

- [0068] 먼저, 투명 절연 기판(100)의 전면에 게이트 라인(120)과, 게이트 라인(120)의 일부 영역으로 정의되는 게이트 전극(141)을 덮는 게이트 절연막(110)이 형성되고, 그 상부에 데이터 라인(130)과 데이터 라인(130)에서 분기되는 소스 전극(142), 화소 전극(150)과 화소 전극(150)에서 분기되는 드레인 전극(143)이 형성된다.
- [0069] 여기에서, 데이터 라인(130)과 소스 전극(142), 화소 전극(150) 및 드레인 전극(143)은 게이트 절연막(110) 상에 금속층을 증착한 후 이를 식각하는 방식으로 한 번에 형성하여 동일 층 상에 형성되도록 하며, 금속층으로는 몰리브덴이나 몰리브덴 합금 등을 사용하는 것이 바람직하다.
- [0070] 이와 같이, 데이터 라인(130)과 화소 전극(150), 소스 전극(142) 및 드레인 전극(143)은 게이트 절연막(110) 상의 동일 층에 형성되고, 공통 전극(160)은 보호막(111) 상에 서로 연결되도록 형성되므로, 드레인 콘택홀이나 공통 콘택홀은 구성할 필요가 없어지게 된다.
- [0071] 보호막(111) 상에 형성되는 공통 전극(160)은 인듐-틴-옥사이드(ITO; indium tin oxide)나 인듐 아연 옥사이드(IZO; indium zinc oxide) 등 빛의 투과율이 비교적 뛰어난 투명 도전성 금속으로 이루어진다.
- [0072] 여기에서, 보호막(111)의 두께(h1)는 2.5 μ m 내지 3.5 μ m로 비교적 높게 형성하여, 화소 전극(150)과 공통 전극(160) 간의 거리를 넓혀 기생 커패시턴스(Cdc)가 낮아지도록 한다.
- [0073] 공통 전극(160)이 형성된 어레이 기판의 상부로는 컬러 필터 기판과의 사이에 채워지는 액정 물질의 초기 배향을 설정하기 위한 배향막(112)이 형성되어 일정한 프리틸트 각(pretilt angle)을 갖도록 러빙 처리된다.
- [0074] 이와 같이, 본 발명의 일 실시예 및 다른 실시예에 따르면, 데이터 라인(130)과, 소스 전극(142) 및 드레인 전극(143)을 비롯한 화소 전극(150)을 동일 평면 상에 형성하고, 공통 전극(160)을 보호막(111)을 사이에 둔 다른 평면 상에 형성하는 구조를 채용함으로써, 드레인 콘택홀이나 공통 콘택홀의 필요성을 없애 화소 전극(150)이나 공통 전극(160)의 로드 저항을 줄이고, 데이터 라인(130)과 공통 전극(160) 간의 기생 커패시턴스(Cdc)를 최소화하여 공통 전압을 안정화할 수 있다.
- [0075] 도 9는 본 발명의 일 실시예에 따른 액정 표시 장치용 어레이 기판의 제조 방법을 나타낸 흐름도이다.
- [0076] 본 발명의 일 실시예에 따른 액정 표시 장치용 어레이 기판의 제조 방법은 게이트 전극(141) 및 게이트 라인(120)을 형성하기 위한 제 1 마스크 공정, 소스 및 드레인 전극(142, 143), 화소 전극(150)과 데이터 라인(130)을 형성하기 위한 제 2 마스크 공정, 소스 및 드레인 전극(142, 143)에 신호를 인가하는 홀을 형성하기 위한 제 3 마스크 공정, 공통 전극(160)을 형성하기 위한 제 4 마스크 공정으로 간략화할 수 있다.
- [0077] 먼저, S100 단계에서, 투명 절연 기판(100) 상에 금속 물질로 게이트 전극층을 증착하고, 게이트 전극층의 상부에 포토 레지스트를 도포한 다음, 제 1 마스크를 이용하는 사진 공정과 식각 공정으로 게이트 전극층을 패터닝함으로써 게이트 전극(141) 및 게이트 라인(120)을 형성한다. 게이트 전극층을 이루는 금속 물질은 알루미늄 합금(AlNd) 등 비저항 값이 낮은 금속 물질에서 선택된다.
- [0078] 다음으로, S110 단계에서, 게이트 전극(141) 및 게이트 라인(120)을 덮도록 투명 절연 기판(100)의 전면에 게이트 절연막(110)을 형성한다. 게이트 절연막(110)은 유기 절연 물질 또는 실리кон 질화막(SiNx), 실리кон 산화막(SiOx) 등의 무기 절연 물질에서 선택된다.
- [0079] 다음으로, S120 단계에서, 제 2 마스크를 이용하는 사진 공정과 식각 공정으로 소스 및 드레인 전극(142, 143), 데이터 라인(130)과 화소 전극(150)을 한 번에 형성한다. 이때, 게이트 절연막(110)의 상부에 도핑되지 않은 비정질 실리кон층으로 이루어진 반도체층(144), n형 불순물이 고농도로 도핑되어 있는 nt 수소화 비정질 실리кон층으로 이루어진 저항성 접촉층(145, 146), 몰리브덴 등의 금속 물질로 이루어진 금속층을 차례대로 적층한 후 식각하는 공정을 통해 소스 및 드레인 전극(142, 143)을 형성하여 박막 트랜지스터(140)를 이루도록 한다. 그리고, 금속층을 식각할 때 게이트 라인(120)과 교차되면서 화소 영역(P)을 정의하는 데이터 라인(130)과, 드레인 전극(142)과 연결되는 화소 전극(150)을 함께 형성한다.
- [0080] 다음으로, S130 단계에서, 소스 및 드레인 전극(142, 143), 데이터 라인(130), 화소 전극(150)을 덮도록 투명 절연 기판(100)의 전면에 보호막(111)을 형성한다. 여기서, 보호막(111)은 포토 아크릴 등의 물질로 2.5 μ m 내지 3.5 μ m의 두께를 갖도록 형성하는 것이 바람직하다.
- [0081] 여기에서, 소스 및 드레인 전극(142, 143)으로는 외부의 구동 회로(게이트 드라이버나 소스 드라이버)로부터 전기적인 구동 신호가 인가되어야 하므로, 제 3 마스크를 이용해 소스 및 드레인 전극(142, 143)의 외곽부에 홀을

형성하게 된다.

- [0082] 다음으로, S140 단계에서, 보호막(111) 상에 투명 도전성 금속을 증착한 후 제 4 마스크를 이용한 사진 공정과 식각 공정으로 공통 전극(160)을 형성한다. 공통 전극(160)은 게이트 라인(120)이나 데이터 라인(130)이 형성되어 있는 화소 영역(P)의 외곽까지 확장하여 쉽게 공통 전압을 인가할 수 있도록 구성하는 것이 바람직하다.
- [0083] 또한, 게이트 라인(120) 및 데이터 라인(130), 화소 전극(150)과 공통 전극(160)의 배치는 구현하고자 하는 화소 구조에 따라 IPS 모드의 범위 내에서 다양한 형태로 변형될 수 있다.
- [0084] 예컨대, 게이트 라인(120) 및 데이터 라인(130)은 직선 형상을 가지면서 서로 직교하며, 화소 영역(P) 상에 형성되는 화소 전극(150)과 공통 전극(160) 일부는 데이터 라인(130)과 평행하면서 서로 엇갈리도록 형성하거나(도 3 참조), 데이터 라인(130)을 비롯하여 이와 평행하게 배치되는 화소 전극(150) 및 공통 전극(160)의 일부를 꺾인 형상으로 형성할 수 있다(도 6 참조).
- [0085] 다음으로, S150 단계에서, 공통 전극(160)을 덮도록 투명 절연 기관(100)의 전면에 배향막(112)을 형성한다.
- [0086] 이와 같이, 본 발명의 일 실시예 및 다른 실시예에 따른 액정 표시 장치용 어레이 기관을 제조할 수 있으며, 마스크 공정을 최소화하는 범위 내에서 화소 전극(150)이나 공통 전극(160)의 로드 저항을 줄이고, 보호막(111)을 추가하여 공통 전극(160)과 데이터 라인(130) 간의 기생 커패시턴스(Cdc)를 최소화하여 공통 전압을 안정화함으로써, 화상 품질을 개선할 수 있다.
- [0087] 이상 첨부된 도면을 참조하여 본 발명의 실시예를 설명하였지만, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자는 본 발명이 그 기술적 사상이나 필수적인 특징을 변경하지 않고서 다른 구체적인 형태로 실시될 수 있다는 것을 이해할 수 있을 것이다.
- [0088] 따라서, 이상에서 기술한 실시예들은 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 발명의 범주를 완전하게 알려주기 위해 제공되는 것이므로, 모든 면에서 예시적인 것이며 한정적이 아닌 것으로 이해해야만 하며, 본 발명은 청구항의 범주에 의해 정의될 뿐이다.

발명의 효과

- [0089] 상기한 바와 같이 이루어진 본 발명의 바람직한 실시예에 따른 액정 표시 장치용 어레이 기관은 마스크 공정 등의 별다른 추가 공정 없이 공통 전압의 왜곡을 유발하는 공통 전극 부근의 기생 커패시턴스(Cdc)를 최소화함으로써, 그리니쉬나 얼룩 등을 제거하여 화상 품질을 향상시킬 수 있다.
- [0090] 또한, 본 발명의 바람직한 실시예에 따른 액정 표시 장치용 어레이 기관의 제조 방법은 이와 같은 액정 표시 장치용 어레이 기관을 효율적으로 제조할 수 있다.

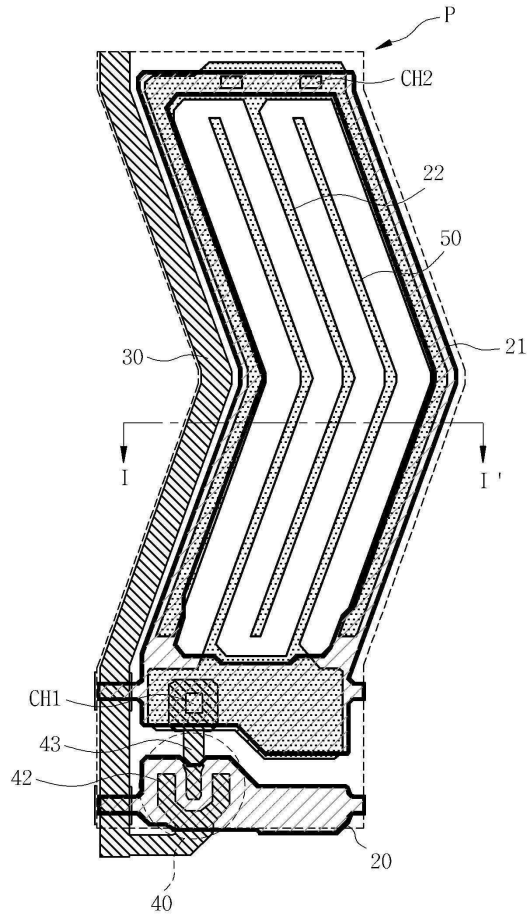
도면의 간단한 설명

- [0001] 도 1은 종래 기술에 따른 액정 표시 장치용 어레이 기관을 나타낸 평면도이다.
- [0002] 도 2는 도 1의 I-I' 면을 나타낸 단면도이다.
- [0003] 도 3은 본 발명의 일 실시예에 따른 액정 표시 장치용 어레이 기관을 나타낸 평면도이다.
- [0004] 도 4는 도 3의 박막 트랜지스터를 간략화한 단면도이다.
- [0005] 도 5는 도 3의 II-II' 면을 나타낸 단면도이다.
- [0006] 도 6은 본 발명의 다른 실시예에 따른 액정 표시 장치용 어레이 기관을 나타낸 평면도이다.
- [0007] 도 7는 도 6의 박막 트랜지스터를 간략화한 단면도이다.
- [0008] 도 8은 도 6의 III-III' 면을 나타낸 단면도이다.
- [0009] 도 9는 본 발명의 일 실시예에 따른 액정 표시 장치용 어레이 기관의 제조 방법을 나타낸 흐름도이다.
- [0010] (도면의 주요부분에 대한 부호의 설명)
- [0011] 100: 투명 절연 기관 110: 게이트 절연막
- [0012] 111: 보호막 112: 배향막

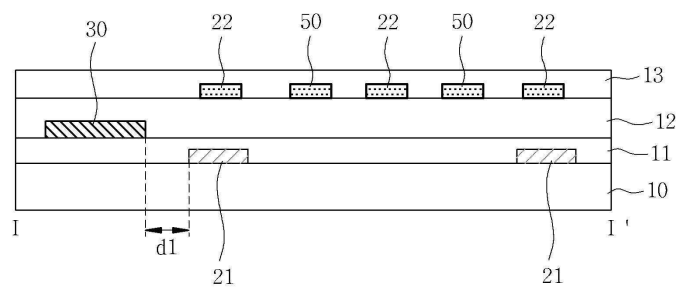
- | | | |
|--------|---------------|-------------|
| [0013] | 120: 게이트 라인 | 130: 데이터 라인 |
| [0014] | 140: 박막 트랜지스터 | 141: 게이트 전극 |
| [0015] | 142: 소스 전극 | 143: 드레인 전극 |
| [0016] | 150: 화소 전극 | 160: 공통 전극 |

도면

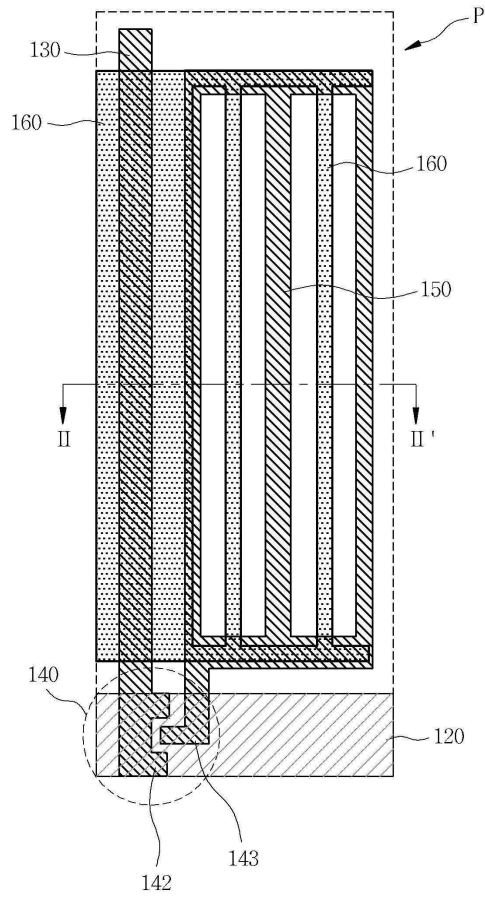
도면1



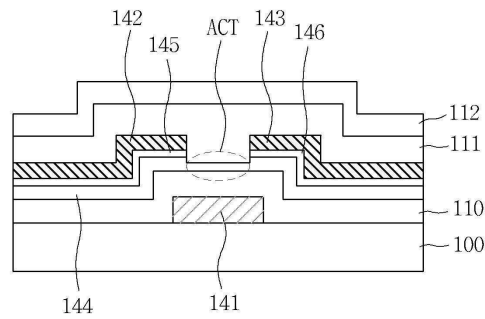
도면2



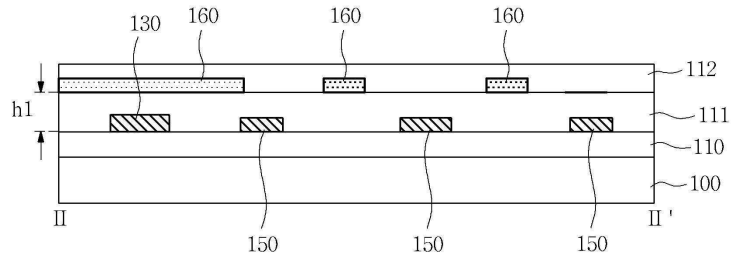
도면3



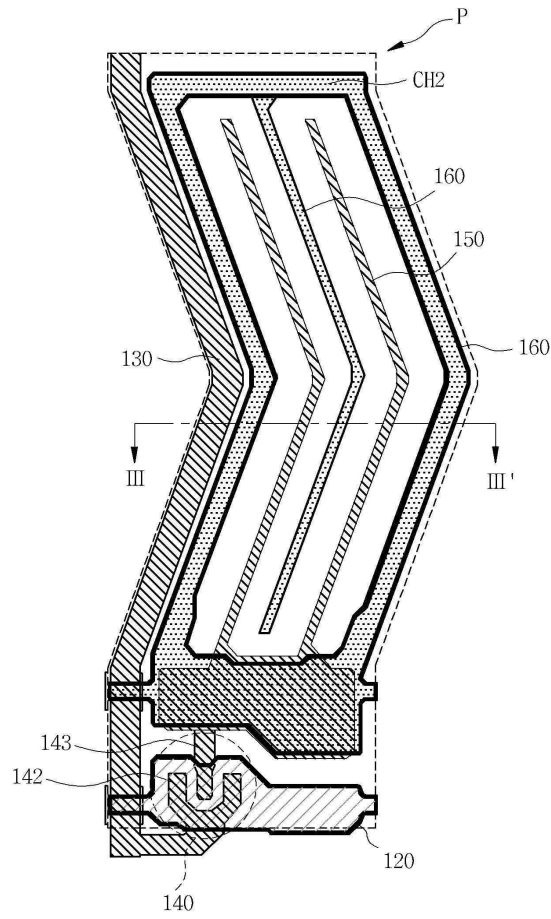
도면4



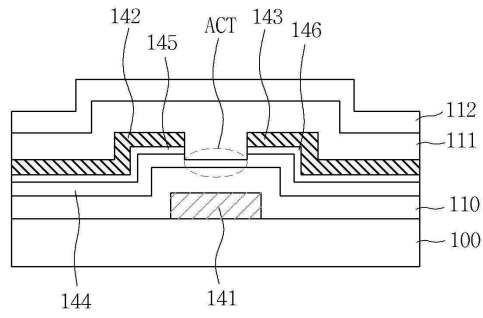
도면5



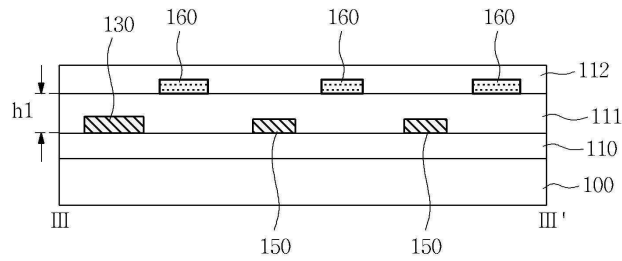
도면6



도면7



도면8



도면9

