



(19)
Bundesrepublik Deutschland
Deutsches Patent- und Markenamt

(10) **DE 10 2004 013 953 A1 2005.10.20**

(12)

Offenlegungsschrift

(21) Aktenzeichen: **10 2004 013 953.9**

(22) Anmeldetag: **22.03.2004**

(43) Offenlegungstag: **20.10.2005**

(51) Int Cl.7: **H03G 5/28**

(71) Anmelder:
Infineon Technologies AG, 81669 München, DE

(74) Vertreter:
Viering, Jentschura & Partner, 80538 München

(72) Erfinder:
Kienmayer, Christoph, 82008 Unterhaching, DE;
Tiebout, Marc, 81739 München, DE

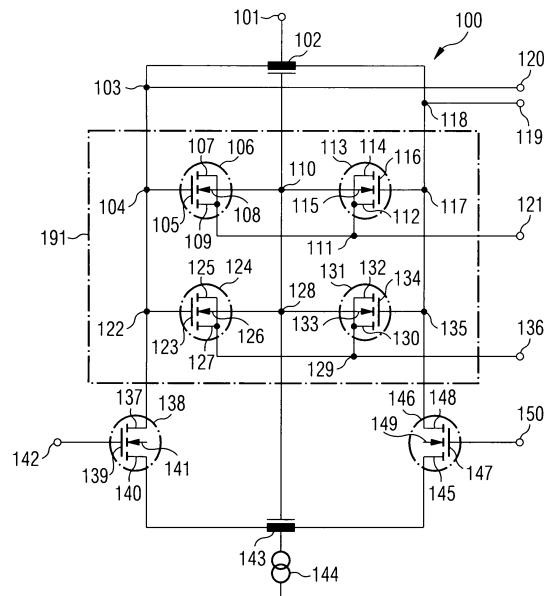
(56) Für die Beurteilung der Patentfähigkeit in Betracht
gezogene Druckschriften:
EP 09 09 018 B1

Die folgenden Angaben sind den vom Anmelder eingereichten Unterlagen entnommen

Prüfungsantrag gemäß § 44 PatG ist gestellt.

(54) Bezeichnung: **Integrierter Verstärker, elektronische Kommunikationseinheit mit integriertem Verstärker und Verfahren zum Betreiben der elektronischen Kommunikationseinheit mit integriertem Verstärker**

(57) Zusammenfassung: Ein integrierter Verstärker weist einen Resonanzkreis mit abstimmbarer Mittenfrequenz auf, bei dem der Resonanzkreis zumindest eine Spule und mindestens einen Varaktor zum Verändern einer Resonanzfrequenz des Resonanzkreises aufweist.



Beschreibung

[0001] Die Erfindung betrifft einen integrierten Verstärker, eine elektronische Kommunikationseinheit mit integriertem Verstärker und ein Verfahren zum Betreiben der elektronischen Kommunikationseinheit mit integriertem Verstärker.

Stand der Technik

[0002] Bei allen drahtlosen Kommunikationsanwendungen werden sogenannte rauscharme Verstärker, "low noise amplifier" (LNA) benötigt, um das Eingangssignal möglichst ohne zusätzliches Rauschen zu verstärken. Da bei drahtlosen Kommunikationsanwendungen immer höhere Frequenzen verwendet werden, wird es erforderlich, die rauscharmen Verstärker derart anzupassen, dass sie für diese höheren Frequenzen tauglich sind. Ferner sollte die Verlustleistung der rauscharmen Verstärker beziehungsweise eines gesamten Empfängers, in welchen ein rauscharmer Verstärker eingebaut ist, möglichst klein gehalten werden. Typische Beispiele von rauscharmen Verstärker sind aus [1] und [2] bekannt.

[0003] Um auch bei hohen Frequenzen noch eine hinreichende Verstärkung der rauscharmen Verstärker zu erreichen, werden beim Entwurf von Schaltungslayouts gewöhnlich Spulen verwendet. Spulen, welche für solche Anwendungen vorgesehen werden, besitzen im Allgemeinen hohe Güten, wodurch ein Einsatz der betreffend ausgestatteten rauscharmen Verstärker möglich wird. Ein Nachteil der Verwendung von Spulen ist jedoch, dass diese meist zu einer geringen zur Verfügung stehenden Bandbreite des Empfängers führen, d.h. die Erhöhung der Güte des rauscharmen Verstärker geht bei einer Verwendung von Spulen mit einer Verringerung der Bandbreite einher, welche für den Einsatz des rauscharmen Verstärkers zur Verfügung steht. Hierbei kann es dazu kommen, dass die Bandbreite des rauscharmen Verstärkers nicht ausreicht, um die für die heutigen drahtlosen Kommunikationsanwendungen benötigten Bandbreiten zu verarbeiten.

[0004] Eine Möglichkeit diesen Nachteil auszugleichen ist, mehrere Kapazitäten in dem Schaltungslayout vorzusehen, welche parallel zu der Spule geschaltet werden und zusammen mit dieser einen Schwingkreis ausbilden. Diese sind typischerweise als sogenannte "Metall zu Metall"-Kapazitäten (MIM-Caps) ausgeführt. Durch Verwenden solcher Kapazitäten in rauscharmen Verstärkern lässt sich die Bandbreite der Signale, welche von den rauscharmen Verstärkern verarbeitet werden kann, erhöhen, jedoch wird im Gegenzug hierbei die Güte der rauscharmen Verstärker verringert.

[0005] Eine Möglichkeit, die Mittenfrequenz, d.h. die Resonanzfrequenz, eines solchen Schwingkreises

zu verschieben, ist das Verwenden von Schaltern, z.B. Transistoren, welche in Reihe mit den MIMCaps geschaltet werden. Mittels der Transistoren ist es möglich, einzelne der eingebauten Kapazitäten an- und auszuschalten, wodurch die Resonanzfrequenz, d.h. die Mittenfrequenz, des Resonanzkreises verändert wird, d.h. der Resonanzkreis wird verstimmt. Solch ein verstimmbarer rauscharmer Verstärker ist beispielsweise aus [3] bekannt.

Aufgabenstellung

[0006] Der Erfindung liegt das Problem zugrunde, einen integrierten Verstärker, eine elektronische Kommunikationseinheit mit integriertem Verstärker und ein Verfahren zum Betreiben der elektronischen Kommunikationseinheit mit integriertem Verstärker zu schaffen, wobei der integrierte Verstärker gegenüber den im Stand der Technik bekannten rauscharmen Verstärkern einen geringeren Platzbedarf aufweist.

[0007] Das Problem wird durch einen integrierten Verstärker, eine elektronische Kommunikationseinheit mit integriertem Verstärker und ein Verfahren zum Betreiben der elektronischen Kommunikationseinheit mit integriertem Verstärker mit den Merkmalen gemäß den unabhängigen Patentansprüchen gelöst.

[0008] Ein erfindungsgemäßer integrierter Verstärker weist einen Resonanzkreis mit abstimmbarer Mittenfrequenz auf, wobei der Resonanzkreis zumindest eine Spule und mindestens einen Varaktor zum Verändern einer Resonanzfrequenz des Resonanzkreises aufweist.

[0009] Eine elektronische Kommunikationseinheit weist einen integrierten Verstärker mit einem Resonanzkreis mit abstimmbarer Mittenfrequenz, wobei der Resonanzkreis zumindest eine Spule und eine Mehrzahl von Varaktoren zum Verändern einer Resonanzfrequenz des Resonanzkreises aufweist, und eine Auswerteeinheit auf, wobei die Auswerteeinheit derart eingerichtet ist, dass mittels ihr bei einem Einschalten des integrierten Verstärkers verschiedene Kombinationen der Varaktoren als Kapazitäten in den Resonanzkreis geschaltet werden und die Auswerteschaltung anhand der resultierenden Mittenfrequenzen eine Kombination von Varaktoren auswählt, welche einem vorgegebenen Kriterium genügt. Vorzugsweise ist das vorgegebene Kriterium eine maximal erlaubte Differenz zwischen der aus einer jeweiligen Varaktorkombination resultierenden Mittenfrequenz und einer vorgegebenen Soll-Mittenfrequenz, d.h. es wird anschaulich diejenige Kombination von Varaktoren ausgewählt bei der die resultierende Mittenfrequenz des Resonanzkreises möglichst genau der vorgegebenen Soll-Mittenfrequenz entspricht.

[0010] Ein Verfahren zum Betreiben einer elektronischen Kommunikationseinheit, welche einen integrierten Verstärker mit einem Resonanzkreis mit abstimmbarer Mittenfrequenz, wobei der Resonanzkreis zumindest eine Spule und eine Mehrzahl von Varaktoren zum Verändern einer Resonanzfrequenz des Resonanzkreises aufweist, und eine Auswerteeinheit aufweist, aufweisend die Schritte, Einschalten des integrierten Verstärkers, Durchschalten einer Mehrzahl von möglichen Kombinationen von Varaktoren und Bestimmen der jeweils resultierenden Mittenfrequenz des Resonanzkreises mittels der Auswerteeinheit, Bestimmen derjenigen resultierenden Mittenfrequenz und der dazu korrespondierenden Varaktorenkombination, welche einem vorgegebene Kriterium genügt mittels der Auswerteeinheit und Speichern der Varaktorenkombination deren Mittenfrequenz dem vorgegebenen Kriterium genügt.

[0011] Anschaulich kann ein Aspekt der Erfindung darin gesehen werden, eine Mittenfrequenz eines Resonanzkreises mittels zumindest eines Varaktors zu variieren. Eine erfindungsgemäße Kapazität, d.h. ein Varaktor, eines Resonanzkreises weist außer einem Transistor keine sonstigen Schaltungselemente, insbesondere keine getrennt ausgebildeten Kapazitäten, auf. Zum Ausbilden der Kapazität eines Resonanzkreises eines integrierten Verstärkers wird also alleinig ein Varaktor, welcher mittels des Transistors ausgebildet ist, verwendet. Anstelle der Verwendung eines Transistors als Varaktor kann der Varaktor auch mittels einer Diode ausgebildet werden.

[0012] Der erfindungsgemäße integrierte Verstärker weist gegenüber einem integrierten Verstärker gemäß dem Stand der Technik den Vorteil auf, dass er einen geringeren Platzbedarf hat, da die getrennte seriell zu dem Transistor geschaltete Kapazität entfällt. Dadurch sind Schalter und Kapazität in einem Bauteil zusammengefasst. Die Vorteile sind u.a. ein sehr kompaktes Layout und die Einsetzbarkeit des integrierten Verstärkers bis hin zu höchsten Frequenzen. Ferner ist auch die resultierende Güte des Resonanzkreises und damit des integrierten Verstärkers sehr gut. Die Varaktoren, d.h. die Transistoren, ändern durch ein Anlegen eines Signals, d.h. einer Spannung, ihre Kapazität. Mittels der Signale ist es möglich den Resonanzkreis in diskreten Stufen zu schalten. Die Spannung wird an den Source/Drain-Anschlüssen der Varaktoren angelegt. Der geringere Platzbedarf ist insbesondere vorteilhaft, da eine immer stärkere Integration, d.h. eine immer stärkere Verkleinerung der Bauteile, einer elektronischen Schaltungsanordnung angestrebt wird.

[0013] Eine beispielhafte elektronische Schaltungsanordnung, für welche sich ein erfindungsgemäßer integrierter Verstärker insbesondere eignet, ist eine elektronische Kommunikationseinheit, zum Beispiel ein Empfänger (Receiver) einer drahtlosen Kommu-

nikationsvorrichtung, z.B. eines Handys.

[0014] Anschaulich werden bei einem erfindungsgemäßen Verfahren zum Betreiben einer elektronischen Kommunikationseinheit, z.B. eines Empfängers einer drahtlosen Kommunikationsvorrichtung, mögliche Kombinationen zu denen eine Mehrzahl von Varaktoren gekoppelt werden können nacheinander durchprobiert. Eine Auswerteeinheit kann die sich ergebenden Kapazitäten der Varaktorkombinationen messen und vergleicht die sich aus den einzelnen Varaktorkombinationen ergebenden Mittenfrequenzen des Resonanzkreises mit einer vorgegebenen Soll-Mittenfrequenz. Die Auswerteeinheit sucht die beste Varaktorkombination aus, indem sie beispielsweise die jeweilige Differenz der sich für jede Varaktorkombination ergebenden Mittenfrequenz und der Soll-Mittenfrequenz bestimmt. Die Messung und Auswertung wird vorzugsweise einmal beim Anschalten des Empfängers vorgenommen und die erhaltene beste Varaktorkombination während des Betriebs des Empfängers wird gespeichert. Nach Ausschalten und einem erneuten Anschalten des Empfängers wird die Bestimmung der besten Varaktorkombination vorzugsweise neuerlich durchgeführt, so dass eine eventuelle Veränderung der Varaktoren oder des Resonanzkreises mit der Zeit oder eine geänderte Soll-Mittenfrequenz berücksichtigt werden kann. Es hat sich ergeben, dass ein ständiges Bestimmen der besten Varaktorkombination während des Betriebes des Empfängers nicht notwendig ist, da die Mittenfrequenzen der Varaktorkombinationen während des Betriebes zeitlich stabil sind, d.h. sie unterliegen beispielsweise keiner ausgeprägten Drift mit sich ändernder Temperatur während des Betriebes des Empfängers. Die Auswerteeinheit kann beispielsweise als Prozessor mit entsprechender Software ausgebildet sein.

[0015] Bevorzugte Weiterbildungen der Erfindung ergeben sich aus den abhängigen Ansprüchen. Die weiteren Ausgestaltungen der Erfindung betreffen den integrierten Verstärker, die elektronische Kommunikationseinheit und das Verfahren zum Betreiben einer elektronischen Kommunikationseinheit mit einem integrierten Verstärker.

[0016] Der mindestens eine Varaktor kann mittels eines aus mindestens einem Transistor bestehenden Transistorblocks ausgebildet sein.

[0017] Vorzugsweise weist der Resonanzkreis eine Mehrzahl von Varaktoren auf, wobei jeder Varaktor mittels eines Transistorblocks ausgebildet ist.

[0018] Mittels des Verwendens mehrerer Varaktoren im Resonanzkreis des integrierten Verstärkers lässt sich in einfacher Weise eine Mittenfrequenz des Resonanzkreises und damit des gesamten Verstärkers nachträglich nachführen, indem einfach die am

besten geeignete Kombination, d.h. die Kombination von Varaktoren, welche eine Mittenfrequenz ergeben, welche am besten einer Soll-Mittenfrequenz des integrierten Verstärkers entspricht, von Varaktoren bestimmt wird. Ferner ist es möglich, am Ausgang des Verstärkers hohe Güten zu erreichen. Es ergibt sich also auf einfache Weise eine große Verstärkung auch bei hohen Frequenzen und es ist möglich, die Mittenfrequenz mittels Schaltens der Varaktoren einzustellen.

[0019] Besonders bevorzugt sind die Mehrzahl von Varaktoren parallel zueinander geschaltet.

[0020] Die Parallelschaltung der einzelnen Varaktoren ist besonders bevorzugt, da sich bei einer Parallelschaltung der einzelnen Varaktoren, d.h. der Transistorblöcke, die einzelnen Varaktoren auf einfache Weise schalten lassen und sich somit die am besten geeignete Kombination von Varaktoren ermitteln lässt, welche am besten eine Soll-Mittenfrequenz des integrierten Verstärkers ergibt.

[0021] In einer Weiterbildung besteht jeder Varaktor aus einem Transistorblock. Anschaulich bedeutet dies, dass jeder Varaktor nur Transistoren und keine sonstigen aktiven elektronischen Bauteilen aufweist, insbesondere keine zusätzlichen Kapazitäten. Als Kapazitäten der Varaktoren werden nur die Kapazitäten, welche jeder einzelne Transistor aufweist, verwendet. Mittels eines Spannungssignal, welches jeweils an die Source/Drain-Anschlüsse der Transistoren angelegt wird, lässt sich die Kapazität des einzelnen Transistors ändern, wodurch die Funktionalität eines Varaktors gegeben ist. Es wird also ein besonders kompaktes Layout der Schaltung ermöglicht.

[0022] In einer Weiterbildung ist der integrierte Verstärker als differenzieller integrierter Verstärker ausgebildet, d.h. als ein integrierter Verstärker, welchem zwei zu verstärkende Eingangssignale zugeführt werden, welche eine Phasenverschiebung zueinander aufweisen. In dem Fall weist jeder Transistorblock vorzugsweise genau zwei Transistoren auf.

[0023] Die Ausbildung des integrierten Verstärkers als differenzieller integrierter weist den Vorteil auf, dass mittels dieser Ausgestaltung auf einfache Weise differenzielle Signale verstärkt werden können, welche häufig in elektronischen Kommunikationseinheiten verwendet werden.

[0024] Vorzugsweise ist der integrierter Verstärker derart eingerichtet, dass die Mittenfrequenz des integrierten Verstärkers verstimmbar ist, indem an die Source/Drain-Anschlüsse des mindestens einen Transistors des Transistorblocks Signale angelegt sind.

[0025] In einer bevorzugten Ausgestaltung sind

der/die Transistor/Transistoren des/der Transistorblocks/Transistorblöcke MOS-Transistoren.

[0026] Die Verwendung von MOS-Transistoren als Transistoren der Transistorblöcke ist eine besonders geeignete Ausgestaltung der Varaktoren, da bei MOS-Transistoren auf einfache Weise die Kapazität mittels eines Steuersignals, welches an die Source/Drain-Anschlüsse der MOS-Transistoren angelegt wird, gesteuert werden kann. Die MOS-Transistoren können als PMOS- und/oder NMOS-Transistoren ausgebildet sein. Ferner können die Transistoren auch als PMOS-Transistoren in einer p-Wanne, d.h. als so genannte PCAP und/oder als NMOS-Transistoren in einer n-Wanne, d.h. als so genannte NCAP, ausgebildet sein. PCAP und NCAP werden auch als Accumulation Mode Varactors bezeichnet. In einer Weiterbildung sind die Transistoren der Transistorblöcke derart eingerichtet, dass zum Verändern der Kapazität des/der Varaktors/Varaktoren ein Steuersignal an die Source/Drain-Anschlüsse anlegbar ist.

[0027] Mittels des Steuersignals, welches an die Source/Drain-Anschlüsse anlegbar ist, lässt sich die Kapazität der Transistoren der Transistorblöcke steuern. Somit wird auf eine einfache Weise eine steuerbare Kapazität, d.h. ein Varaktor, realisiert.

[0028] Vorzugsweise weist der integrierte Verstärker einen zusätzlichen Resonanzkreis mit mindestens einer zusätzlichen Spule und mindestens einem zusätzlichen Varaktor auf. Besonders bevorzugt ist der Resonanzkreis und der zusätzliche Resonanzkreis baugleich, d.h. die Spule und der Varaktor des Resonanzkreises und die Spule bzw. der Varaktor des zusätzlichen Resonanzkreises sind baugleich ausgebildet.

[0029] Durch eine solche doppelte Ausbildung von Resonanzkreisen eines integrierten Verstärkers wird die Symmetrie der Schaltung des integrierten Verstärkers erhöht, wodurch sich eine verbesserte Leistungscharakteristik des integrierten Verstärkers ergibt.

[0030] Zusammenfassend kann ein Aspekt der Erfindung darin gesehen werden, dass ein Resonanzkreis eines integrierten Verstärkers eine Mehrzahl von Varaktoren aufweist, welche parallel geschaltet sind, wobei die Varaktoren alleine mittels Transistoren ausgebildet sind, d.h. die Varaktoren weisen keine separaten Kapazitäten auf. Die Transistoren werden mittels MOS-Transistoren ausgebildet, wodurch es möglich ist, die Mittenfrequenz des Resonanzkreises und damit des integrierten Verstärkers, nachzuführen, indem Steuersignale, d.h. Spannung, an die Source/Drain-Anschlüsse der Transistoren der Varaktoren angelegt werden. Erfindungsgemäß kann der integrierte Verstärker sowohl als einfacher integrierter Verstärker als auch als ein integrierter diffe-

rentieller Verstärker ausgebildet sein, d.h. als ein integrierter Verstärker, welchem zwei zu verstärkende Eingangssignale zugeführt werden, welche eine Phasenverschiebung zueinander aufweisen. Vorzugsweise beträgt die Phasenverschiebung der beiden zu verstärkenden Eingangssignale 180° . Es kann jedoch auch eine andere Phasenverschiebung verwirklicht werden, beispielsweise 90° oder 270° .

[0031] Bei der Verwendung eines solchen integrierten Verstärkers innerhalb eines Empfängers ist es besonders vorteilhaft, wenn bei jedem Einschalten des Empfängers, anschaulich gesprochen, verschiedene Kombinationen von Varaktoren ausprobiert werden, die sich bei jeder Kombination ergebende Mittenfrequenz des Resonanzkreises bestimmt wird und diejenige Varaktorenkombination bestimmt wird, welche am besten zu einer vorgegebenen Soll-Mittenfrequenz passt, d.h. die kleinste Differenz der sich ergebenden Mittenfrequenz zu der vorgegebenen Soll-Mittenfrequenz aufweist.

Ausführungsbeispiel

[0032] Ausführungsbeispiele der Erfindung sind in den Figuren dargestellt und werden im Weiteren näher erläutert.

[0033] Es zeigen:

[0034] [Fig. 1](#) eine schematische Darstellung einer Schaltungsanordnung eines integrierten Verstärker gemäß einem ersten Ausführungsbeispiel der Erfindung;

[0035] [Fig. 2](#) eine schematische Darstellung einer Schaltungsanordnung eines integrierten Verstärker gemäß einem zweiten Ausführungsbeispiel der Erfindung;

[0036] [Fig. 3](#) eine schematische Darstellung einer Anordnung zum Durchführen einer Initialisierungsphase; und

[0037] [Fig. 4](#) eine schematische Darstellung einer Schaltungsanordnung eines integrierten Verstärker gemäß einem dritten Ausführungsbeispiel der Erfindung.

[0038] In den Figuren bezeichnen gleiche oder ähnliche Bezugsziffern in unterschiedlichen Figuren gleiche oder ähnliche Komponenten.

[0039] Nachfolgend wird beziehend auf [Fig. 1](#) eine Schaltungsanordnung eines integrierten Verstärker gemäß einem ersten Ausführungsbeispiel der Erfindung beschrieben.

[0040] In [Fig. 1](#) ist schematisch ein integrierter Verstärker **100** dargestellt. Der Verstärker **100** weist eine

Versorgungsspannungsquelle **101** auf. Die Versorgungsspannungsquelle **101** ist mit einer ersten Induktivität **102** gekoppelt. In [Fig. 1](#) weist die erste Induktivität **102** einen Mittelabgriff auf, mit welchem die Versorgungsspannungsquelle **101** gekoppelt ist. Die Induktivität **102** kann auch in Form von zwei seriell geschalteten Einzelinduktivitäten ausgebildet sein, wobei dann die Versorgungsspannungsquelle **101** vorzugsweise zwischen den beiden Einzelinduktivitäten eingekoppelt ist.

[0041] Ein erster Anschluss der Induktivität **102** ist mit einem ersten Knoten **103** gekoppelt. Der erste Knoten **103** ist mit einem zweiten Knoten **104** gekoppelt. Der zweite Knoten **104** ist mit einem Gateanschluss **105** eines ersten Transistors **106** gekoppelt. Ein erster Source/Drain-Anschluss **107** des ersten Transistors **106** ist mit einem zweiten Source/Drain-Anschluss **109** des ersten Transistors **106** gekoppelt. Ein Bulkanschluss **108** des ersten Transistors **106** ist mit einem dritten Knoten **110** gekoppelt. Der zweite Source/Drain-Anschluss **109** des ersten Transistors **106** ist mit einem vierten Knoten **111** gekoppelt.

[0042] Der vierte Knoten **111** ist mit einem ersten Source/Drain-Anschluss **112** eines zweiten Transistors **113** gekoppelt. Ferner ist der vierte Knoten **111** mit einem ersten Steuersignaleingangsanschluss **121** gekoppelt. Ein zweiter Source/Drain-Anschluss **114** des zweiten Transistors **113** ist mit dem ersten Source/Drain-Anschluss **112** des zweiten Transistors **113** gekoppelt. Ein Bulkanschluss **115** des zweiten Transistors **113** ist mit dem dritten Knoten **110** gekoppelt. Ein Gateanschluss **116** des zweiten Transistors **113** ist mit einem fünften Knoten **117** gekoppelt.

[0043] Der fünfte Knoten **117** ist mit einem sechsten Knoten **118** gekoppelt. Der sechste Knoten **118** ist mit einem ersten Ausgangsanschluss **119** des Verstärkers **100** gekoppelt. Ferner ist der sechste Knoten **118** mit einem zweiten Anschluss der ersten Induktivität **102** gekoppelt. Ein zweiter Ausgangsanschluss **120** des Verstärkers **100** ist mit dem ersten Knoten **103** gekoppelt.

[0044] Der zweite Knoten **104** ist ferner mit einem siebten Knoten **122** gekoppelt. Der siebte Knoten **122** ist mit einem Gateanschluss **123** eines dritten Transistors **124** gekoppelt. Ein erster Source/Drain-Anschluss **125** des dritten Transistors **124** ist mit einem zweiten Source/Drain-Anschluss **127** des dritten Transistors **124** gekoppelt. Ein Bulkanschluss **126** des dritten Transistors **124** ist mit einem achten Knoten **128** gekoppelt. Der zweite Source/Drain-Anschluss **127** des dritten Transistors **124** ist mit einem neunten Knoten **129** gekoppelt.

[0045] Der neunte Knoten **129** ist mit einem ersten Source/Drain-Anschluss **130** eines vierten Transis-

tors **131** gekoppelt. Ferner ist der neunte Knoten **129** mit einem zweiten Steuersignaleingangsanschluss **136** gekoppelt. Ein zweiter Source/Drain-Anschluss **132** des vierten Transistors **131** ist mit dem ersten Source/Drain-Anschluss **130** des vierten Transistors **131** gekoppelt. Ein Bulkanschluss **133** des vierten Transistors **131** ist mit dem achten Knoten **128** gekoppelt. Ein Gateanschluss **134** des vierten Transistors **131** ist mit einem zehnten Knoten **135** gekoppelt. Der zehnte Knoten **135** ist mit dem fünften Knoten **117** gekoppelt.

[0046] Die bisher beschriebenen Komponenten des integrierten Verstärkers **100** bilden den Resonanzkreis **191** und dessen Eingangs- und Ausgangsanschlüsse aus, wobei der erste Transistor **106** und der zweite Transistor **113** bzw. der dritte Transistor **124** und der vierte Transistor **131** jeweils einen Transistorblock ausbilden und zusammen die Kapazität des Resonanzkreises **191** ausbilden.

[0047] Der siebte Knoten **122** ist mit einem ersten Source/Drain-Anschluss **137** eines fünften Transistors **138** gekoppelt. Ein Gateanschluss **139** des fünften Transistors **138** ist mit einem ersten Eingangsanschluss **142** gekoppelt. Ein zweiter Source/Drain-Anschluss **140** des fünften Transistors **138** ist mit einem ersten Anschluss einer zweiten Induktivität **143** gekoppelt. Ein Bulkanschluss **141** des fünften Transistors **138** kann auf Masse gelegt werden. In [Fig. 1](#) weist die zweite Induktivität **143** einen Mittelabgriff auf, an welchem eine Stromquelle **144** gekoppelt ist. Die Induktivität **143** kann auch in Form von zwei seriell geschalteten Einzelinduktivitäten ausgebildet sein, wobei dann die Versorgungsspannungsquelle **144** vorzugsweise zwischen den beiden Einzelinduktivitäten eingekoppelt ist.

[0048] Ein zweiter Anschluss der zweiten Induktivität **143** mit einem ersten Source/Drain-Anschluss **145** eines sechsten Transistors **146** gekoppelt. Ein Gateanschluss **147** des sechsten Transistors **146** ist mit einem zweiten Eingangsanschluss **150** gekoppelt. Ein zweiter Source/Drain-Anschluss **148** des sechsten Transistors **146** ist mit dem zehnten Knoten **135** gekoppelt. Ein Bulkanschluss **149** des sechsten Transistors **146** kann auf Masse gelegt sein.

[0049] Ferner sind der dritte Knoten **110**, der achte Knoten **128**, und eine Abschirmung und/oder eine parasitäre Substratschicht der ersten Induktivität **102** und der zweiten Induktivität **143** miteinander gekoppelt und auf Masse gelegt.

[0050] In [Fig. 1](#) sind alle dargestellten Transistoren als NMOS-Transistoren ausgebildet. Die Transistoren können jedoch erfindungsgemäß auch als PMOS-Transistoren ausgebildet sein. Im dem Fall dass die Transistoren als PMOS-Transistoren ausgebildet sind, kann auch der Bulkanschluss des ersten

Transistors **106**, des zweiten Transistors **113**, des dritten Transistors **124** und des vierten Transistors **131**, d.h. der Transistoren des Resonanzkreises **191**, welche die Varaktoren ausbilden, mit den Source/Drain-Anschlüssen der jeweiligen Transistoren kurzgeschlossen sein, während die Bulkanschlüsse im Falle der NMOS-Transistoren, wie beschrieben, auf Massepotential gelegt sind. Ferner können die Transistoren auch als PMOS-Transistoren in einer p-Wanne, d.h. als so genannte PCAP und/oder als NMOS-Transistoren in einer n-Wanne, d.h. als so genannte NCAP, ausgebildet sein. PCAP und NCAP werden auch als Accumulation Mode Varactors bezeichnet.

[0051] Das Ausführungsbeispiel gemäß [Fig. 1](#) zeigt eine bevorzugte Ausführungsform eines integrierten differentiellen Verstärkers, d.h. eines integrierten Verstärker, welchem zwei Eingangssignale zugeführt werden, welche eine Phasenverschiebung zueinander besitzen, welche im Allgemeinen 180° beträgt. Die beiden Eingangssignale, welche zu verstärken sind, werden dem im Zusammenhang mit [Fig. 1](#) beschriebenen Verstärker über den ersten Eingangsanschluss **142** und den zweiten Eingangsanschluss **150** zugeführt.

[0052] Die verstärkten differentiellen Ausgangssignale sind an dem ersten Ausgangsanschluss **119** und dem zweiten Ausgangsanschluss **120** abgreifbar. Zusätzlich weist der integrierte Verstärker **100** zwei Steuersignaleingangsanschlüsse **121** und **136** auf, mittels welchen die Transistoren **106**, **113**, **124** und **131** des Resonanzkreises, welche die Transistorblöcke der Varaktoren ausbilden, geschaltet werden können. Somit ist mittels Steuersignalen, welche an die Steuersignaleingangsanschlüsse **121** und **136** angelegt sind, die Kapazität des Resonanzkreises und damit die Mittenfrequenz des integrierten Verstärkers **100** schaltbar.

[0053] Erfindungsgemäß ist die Anzahl der Varaktoren, d.h. der Transistorblöcke nicht auf zwei beschränkt, sondern es können eine Mehrzahl von Transistorblöcken, d.h. Varaktoren innerhalb des integrierten Verstärkers vorgesehen sein, wobei die Schaltung derart angepasst wird, dass jedem Varaktor ein Steuersignal zugeführt werden kann. Beispielsweise wird die Anzahl der Steuersignaleingangsanschlüsse jeweils der Anzahl der innerhalb des integrierten Verstärkers vorgesehenen Varaktoren angepasst.

[0054] Wird eine elektronische Kommunikationseinheit, welche einen erfindungsgemäßen integrierten Verstärker mit einer Mehrzahl von Varaktoren aufweist, eingeschaltet, so werden in einer Initialisierungsphase, manuell gesteuert und/oder computer-gesteuert, durch eine Mess/Auswerteeinheit, z.B. einen Prozessor, die Steuersignaleingangsanschlüsse

des integrierten Verstärkers mit unterschiedlichen Signalen versorgt, welche bewirken, dass sich die Kapazität der einzelnen Varaktoren, damit die Kapazität des Resonanzkreises und damit die Mittenfrequenz des integrierten Verstärkers verändert. Die Mess/Auswerteeinheit geht systematisch die unterschiedlichen Kapazitäten des Resonanzkreises durch, welche durch unterschiedliche Steuersignale an den Steuersignaleingangsanschlüssen realisierbar sind und bestimmt diejenige Kapazität und damit diejenige Kombination von Steuersignaleingangssignalen, welche mit einer vorgegebenen Soll-Mittenfrequenz am besten übereinstimmt. Diese Kombination wird gespeichert und dann während des Betriebs der elektronischen Kommunikationseinheit verwendet, um die Mittenfrequenz des integrierten Verstärkers am besten mit der Soll-Mittenfrequenz in Übereinstimmung zu bringen. Während des Betriebes der elektronischen Kommunikationseinheit ist es im allgemeinen nicht nötig eine zweite Initialisierung, d.h. ein zweites Bestimmen der besten Kombination von Steuersignaleingangssignalen durchzuführen, da der integrierte Verstärker hinreichen stabil gegenüber Veränderungen, z.B. Temperaturveränderungen, ist. Jedoch wird vorzugsweise die beschriebene Initialisierungsphase bei jedem Einschalten der elektronischen Kommunikationseinheit erneut durchgeführt. Eine Anordnung zum Durchführen einer Initialisierungsphase wird nachfolgend mit Bezug auf [Fig. 3](#) noch kurz erläutert werden.

[0055] Unter Bezugnahme auf [Fig. 2](#) wird nachfolgend ein zweites Ausführungsbeispiel eines erfindungsgemäßen integrierten Verstärkers beschrieben.

[0056] In [Fig. 2](#) ist schematisch ein integrierter Verstärker **200** dargestellt. Der Verstärker **200** weist eine Versorgungsspannungsquelle **201** auf. Die Versorgungsspannungsquelle **201** ist mit einem elften Knoten **251** gekoppelt. Der elfte Knoten **251** ist mit einer ersten Induktivität **202** gekoppelt. In [Fig. 2](#) weist die erste Induktivität **202** einen Mittelabgriff auf, mit welchem der elfte Knoten **251** gekoppelt ist. Die Induktivität **202** kann auch in Form von zwei seriell geschalteten Einzelinduktivitäten ausgebildet sein, wobei dann der elfte Knoten **251** und damit die Versorgungsspannungsquelle **201** vorzugsweise zwischen den beiden Einzelinduktivitäten eingekoppelt ist.

[0057] Ein erster Anschluss der Induktivität **202** ist mit einem ersten Knoten **203** gekoppelt. Der erste Knoten **203** ist mit einem zweiten Knoten **204** gekoppelt. Der zweite Knoten **204** ist mit einem Gateanschluss **205** eines ersten Transistors **206** gekoppelt. Ein erster Source/Drain-Anschluss **207** des ersten Transistors **206** ist mit einem zweiten Source/Drain-Anschluss **209** des ersten Transistors **206** gekoppelt. Ein Bulkanschluss **208** des ersten Transistors **206** ist mit einem dritten Knoten **210** gekop-

pelt. Der zweite Source/Drain-Anschluss **209** des ersten Transistors **206** ist mit einem vierten Knoten **211** gekoppelt.

[0058] Der vierte Knoten **211** ist mit einem ersten Source/Drain-Anschluss **212** eines zweiten Transistors **213** gekoppelt. Ferner ist der vierte Knoten **211** mit einem ersten Steuersignaleingangsanschluss **221** gekoppelt. Ein zweiter Source/Drain-Anschluss **214** des zweiten Transistors **213** ist mit dem ersten Source/Drain-Anschluss **212** des zweiten Transistors **213** gekoppelt. Ein Bulkanschluss **215** des zweiten Transistors **213** ist mit dem dritten Knoten **210** gekoppelt. Ein Gateanschluss **216** des zweiten Transistors **213** ist mit einem fünften Knoten **217** gekoppelt.

[0059] Der fünfte Knoten **217** ist mit einem sechsten Knoten **218** gekoppelt. Der sechste Knoten **218** ist mit einem ersten Ausgangsanschluss **219** des Verstärkers **200** gekoppelt. Ferner ist der sechste Knoten **218** mit einem zweiten Anschluss der ersten Induktivität **202** gekoppelt. Ein zweiter Ausgangsanschluss **220** des Verstärkers **200** ist mit dem ersten Knoten **203** gekoppelt.

[0060] Der zweite Knoten **204** ist ferner mit einem siebten Knoten **222** gekoppelt. Der siebte Knoten **222** ist mit einem Gateanschluss **223** eines dritten Transistors **224** gekoppelt. Ein erster Source/Drain-Anschluss **225** des dritten Transistors **224** ist mit einem zweiten Source/Drain-Anschluss **227** des dritten Transistors gekoppelt. Ein Bulkanschluss **226** des dritten Transistors **224** ist mit einem achten Knoten **228** gekoppelt. Der zweite Source/Drain-Anschluss **227** des dritten Transistors **224** ist mit einem neunten Knoten **229** gekoppelt.

[0061] Der neunte Knoten **229** ist mit einem ersten Source/Drain-Anschluss **230** eines vierten Transistors **231** gekoppelt. Ferner ist der neunte Knoten **229** mit einem zweiten Steuersignaleingangsanschluss **236** gekoppelt. Ein zweiter Source/Drain-Anschluss **232** des vierten Transistors **231** ist mit dem ersten Source/Drain-Anschluss **230** des vierten Transistors **231** gekoppelt. Ein Bulkanschluss **233** des vierten Transistors **231** ist mit dem achten Knoten **228** gekoppelt. Ein Gateanschluss **234** des vierten Transistors **231** ist mit einem zehnten Knoten **235** gekoppelt. Der zehnte Knoten **235** ist mit dem fünften Knoten **217** gekoppelt.

[0062] Die bisher beschriebenen Komponenten des integrierten Verstärkers **200** bilden den Resonanzkreis **291** und dessen Eingangs- und Ausgangsanschlüsse aus, wobei der erste Transistor **206** und der zweite Transistor **213** bzw. der dritte Transistor **224** und der vierte Transistor **231** jeweils einen Transistorblock ausbilden.

[0063] Der siebte Knoten **222** ist ferner mit einem

ersten Source/Drain-Anschluss 252 eines siebten Transistors 253 gekoppelt. Ein Gateanschluss 254 des siebten Transistors 253 ist mit einem zwölften Knoten 255 gekoppelt. Der zwölfte Knoten 255 ist mit dem elften Knoten 251 gekoppelt. Ein zweiter Source/Drain-Anschluss 256 des siebten Transistors 253 ist mit einem ersten Source/Drain-Anschluss 237 eines fünften Transistors 238 gekoppelt. Ein Bulkanschluss 257 des siebten Transistors 253 kann auf Masse gelegt sein.

[0064] Ein Gateanschluss 239 des fünften Transistors 238 ist mit einem dreizehnten Knoten 258 gekoppelt. Der dreizehnte Knoten 258 ist mit einem ersten Eingangsanschluss 242 gekoppelt. Ein zweiter Source/Drain-Anschluss 240 des fünften Transistors 238 ist mit einem ersten Anschluss einer zweiten Induktivität 243 gekoppelt. Ein Bulkanschluss 241 des fünften Transistors 238 kann auf Masse gelegt sein. In [Fig. 1](#) weist die Induktivität 243 einen Mittelabgriff auf, an welchem eine Stromquelle 244 gekoppelt ist. Die Induktivität 243 kann auch in Form von zwei seriell geschalteten Einzelinduktivitäten ausgebildet sein, wobei dann die Versorgungsspannungsquelle 244 vorzugsweise zwischen den beiden Einzelinduktivitäten eingekoppelt ist.

[0065] Im Ausführungsbeispiel der [Fig. 2](#) ist eine Ausgestaltung der Stromquelle 244 detaillierter dargestellt. Die Stromquelle 244 weist einen achten Transistor 260 auf. Ein erster Source/Drain-Anschluss 259 des achten Transistors 260 ist an den Mittelabgriff der zweiten Induktivität 243 gekoppelt. Ein Bulkanschluss 263 des achten Transistors 260 kann auf Masse gelegt sein. Ein zweiter Source/Drain-Anschluss 262 des achten Transistors 260 ist mit einem ersten Source/Drain-Anschluss 264 eines neunten Transistors 265 gekoppelt. Ein Gateanschluss 266 des neunten Transistors 265 ist mit einem vierzehnten Knoten 270 gekoppelt. Ein zweiter Source/Drain-Anschluss 267 des neunten Transistors 265 ist mit einem Masseanschluss 269 gekoppelt. Ein Gateanschluss 261 des achten Transistors 260 ist ebenfalls mit dem vierzehnten Knoten 270 gekoppelt. Ferner ist der vierzehnte Knoten 270 mit einem Spannungsquellenanschluss 271 gekoppelt. Ein Bulkanschluss 268 des neunten Transistors 265 kann auf Masse gelegt sein. Die in diesem Abschnitt beschriebenen elektronischen Bauelemente stellen eine mögliche Form der Ausgestaltung einer Stromquelle 244 für den integrierten Verstärker 200 dar.

[0066] Ein zweiter Anschluss der zweiten Induktivität 243 mit einem ersten Source/Drain-Anschluss 245 eines sechsten Transistors 246 gekoppelt. Ein Gateanschluss 247 des sechsten Transistors 246 ist mit einem fünfzehnten Knoten 272 gekoppelt. Der fünfzehnte Knoten 272 ist mit einem zweiten Eingangsanschluss 250 gekoppelt. Ein zweiter Source/Drain-Anschluss 248 des sechsten Transistors

246 ist mit einem ersten Source/Drain-Anschluss 273 eines zehnten Transistors 274 gekoppelt. Ein Bulkanschluss 249 des sechsten Transistors 246 kann auf Masse gelegt sein. Ein Gateanschluss 275 des zehnten Transistors 274 ist mit dem elften Knoten 251 gekoppelt. Ein zweiter Source/Drain-Anschluss 276 des zehnten Transistors 274 ist mit dem zehnten Knoten 235 gekoppelt. Ein Bulkanschluss 277 des zehnten Transistors 274 kann auf Masse gelegt sein.

[0067] Der fünfzehnte Knoten 277 ist mit einem ersten Anschluss eines Widerstandes 278 gekoppelt, dessen zweiter Anschluss mit einem sechzehnten Knoten 279 gekoppelt ist. Der sechzehnte Knoten 279 ist über einen dritten Widerstand 290 an den dreizehnten Knoten 258 gekoppelt. Ferner ist der sechzehnte Knoten 279 mit einem Gateanschluss 280 eines elften Transistors 281 gekoppelt. Ein erster Source/Drain-Anschluss 282 des elften Transistors 281 ist mit einem siebzehnten Knoten 285 gekoppelt. Der siebzehnte Knoten 285 ist einerseits über einen zweiten Widerstand 286 an den zwölften Knoten 255 gekoppelt und andererseits an den sechzehnten Knoten 279 gekoppelt. Ein zweiter Source/Drain-Anschluss 283 des elften Transistors 281 ist mit einem achtzehnten Knoten 287 gekoppelt. Ein Bulkanschluss 284 des elften Transistors 281 kann auf Masse gelegt sein. Der achtzehnte Knoten 287 ist mit einem neunzehnten Knoten 288 gekoppelt, welcher mit dem achten Knoten 228 gekoppelt ist. Ferner ist der achtzehnte Knoten 287 mit einem Masseanschluss 289 gekoppelt.

[0068] Ferner sind der dritte Knoten 210, der achte Knoten 228, der neunzehnte Knoten 288 und eine Abschirmung und/oder eine parasitäre Substratschicht der ersten Induktivität 202 und der zweiten Induktivität 243 miteinander gekoppelt und auf Masse gelegt.

[0069] Die beschriebenen elektronischen Bauteile, welche nicht zu dem Resonanzkreis 291 oder zu der Stromquelle 244 gehörig beschrieben wurden, d.h. insbesondere der fünfte Transistor 238, der sechste Transistor 246, der siebte Transistor 253, der zehnte Transistor 274 und deren Verschaltung untereinander bilden eine sogenannte Kascodenschaltung aus.

[0070] Das Ausführungsbeispiel der [Fig. 2](#) zeigt eine bevorzugte Ausführungsform eines integrierten differentiellen Verstärkers, d.h. eines integrierten Verstärker, welchem zwei Eingangssignale zugeführt werden, welche eine Phasenverschiebung zueinander besitzen, welche im Allgemeinen 180° beträgt. Die beiden Eingangssignale, welche zu verstärken sind, werden den im Zusammenhang mit [Fig. 2](#) beschriebenen Verstärker über den ersten Eingangsanschluss 242 und den zweiten Eingangsanschluss 250 zugeführt.

[0071] Die verstärkten differentiellen Ausgangssignale sind an dem ersten Ausgangsanschluss **219** und dem zweiten Ausgangsanschluss **220** abgreifbar. Zusätzlich weist der integrierte Verstärker **200** zwei Steuersignaleingangsanschlüsse **221** und **236** auf, mittels welchen den Transistoren **206**, **213**, **224** und **231** des Resonanzkreises, welche die Transistorblöcke der Varaktoren ausbilden, Steuersignale zugeführt und damit geschaltet werden können. Somit ist mittels Steuersignalen, welche an die Steuersignaleingangsanschlüsse **221** und **236** angelegt werden, die Kapazität des Resonanzkreises und damit die Mittenfrequenz des integrierten Verstärkers **200** schaltbar.

[0072] Erfindungsgemäß ist die Anzahl der Varaktoren, d.h. der Transistorblöcke nicht auf zwei beschränkt, sondern es können eine Mehrzahl von Transistorblöcken, d.h. Varaktoren innerhalb des integrierten Verstärkers vorgesehen sein, wobei die Schaltung derart angepasst wird, dass jedem Varaktor ein Steuersignal zugeführt werden kann. Beispielsweise wird die Anzahl der Signaleingangsanschlüsse jeweils der Anzahl der innerhalb des integrierten Verstärkers vorgesehenen Varaktoren angepasst, d.h. für jeden Varaktor wird jeweils ein eigener Signaleingangsanschluss vorgesehen, wobei jeder Varaktor mehrere, im Falle eines differentiellen integrierten Verstärkers vorzugsweise zwei, Transistoren aufweist.

[0073] Wird eine elektronische Kommunikationseinheit, welche einen erfindungsgemäßen integrierten Verstärker mit einer Mehrzahl von Varaktoren aufweist, eingeschaltet, so wird vorzugsweise ein gleicher Initialisierungsprozess, wie mit Bezug auf [Fig. 1](#) beschrieben, durchgeführt.

[0074] In [Fig. 3](#) ist eine schematische Darstellung für eine Anordnung zum Durchführen eines Initialisierungsprozesses gezeigt. Eine Anordnung zum Durchführen eines Initialisierungsprozesses weist einen integrierten Verstärker **300** auf. Der integrierte Verstärker **300** wird mittels eines Prozessors oder Computers **301** mit Steuersignalen versorgt, mittels welchen, manuell gesteuert und/oder computergesteuert, verschiedene Kombinationen von Varaktoren des integrierten Verstärkers **300** geschaltet werden. Die sich aus diesen verschiedenen Kombinationen von Varaktoren ergebenden Kapazitäten und damit Mittenfrequenzen des Resonanzkreises des integrierten Verstärkers **300** werden mittels einer Messeinheit **302** gemessen. Die zu der jeweiligen Kombination von Varaktoren gemessenen Kapazitäten und/oder Mittenfrequenzen werden von der Messeinheit **302** an den Prozessor **301** übermittelt. Der Prozessor **301** wertet die gemessenen Mittenfrequenzen aus, indem er sie mit einer vorgegebenen Soll-Mittenfrequenz vergleicht. Ferner kann mittels des Prozessors **301** auch diejenige Kombination von Varaktoren

bestimmt und gespeichert werden, deren resultierende und gemessene Mittenfrequenz die geringste Differenz zu der vorgegebenen Mittenfrequenz aufweist.

[0075] Der Prozessor **301** und die Messeinheit **302** müssen nicht als getrennte Einheiten ausgeführt sein, sondern können auch als ein einzelner Prozessor vorgesehen sein, wobei der einzelne Prozessor vorzugsweise in der elektronischen Kommunikationseinheit vorgesehen ist.

[0076] In [Fig. 4](#) ist schematisch ein integrierter Verstärker **400** gemäß einem bevorzugten Ausführungsbeispiel dargestellt.

[0077] Der Verstärker **400** weist eine Versorgungsspannungsquelle **401** auf. Die Versorgungsspannungsquelle **401** ist mit einer ersten Induktivität **402** gekoppelt. In [Fig. 4](#) weist die erste Induktivität **402** einen Mittelabgriff auf, mit welchem die Versorgungsspannungsquelle **401** gekoppelt ist. Die Induktivität **402** kann auch in Form von zwei seriell geschalteten Einzelinduktivitäten ausgebildet sein, wobei dann die Versorgungsspannungsquelle **401** vorzugsweise zwischen den beiden Einzelinduktivitäten eingekoppelt ist.

[0078] Ein erster Anschluss der Induktivität **402** ist mit einem ersten Knoten **403** gekoppelt. Der erste Knoten **403** ist mit einem zweiten Knoten **404** gekoppelt. Der zweite Knoten **404** ist mit einem Gateanschluss **405** eines ersten Transistors **406** gekoppelt. Ein erster Source/Drain-Anschluss **407** des ersten Transistors **406** ist mit einem zweiten Source/Drain-Anschluss **409** des ersten Transistors **406** gekoppelt. Ein Bulkanschluss **408** des ersten Transistors **406** ist mit einem dritten Knoten **410** gekoppelt. Der zweite Source/Drain-Anschluss **409** des ersten Transistors **406** ist mit einem vierten Knoten **411** gekoppelt.

[0079] Der vierte Knoten **411** ist mit einem ersten Source/Drain-Anschluss **412** eines zweiten Transistors **413** gekoppelt. Ferner ist der vierte Knoten **411** mit einem ersten Steuersignaleingangsanschluss **421** gekoppelt. Ein zweiter Source/Drain-Anschluss **414** des zweiten Transistors **413** ist mit dem ersten Source/Drain-Anschluss **412** des zweiten Transistors **413** gekoppelt. Ein Bulkanschluss **415** des zweiten Transistors **413** ist mit dem dritten Knoten **410** gekoppelt. Ein Gateanschluss **416** des zweiten Transistors **413** ist mit einem fünften Knoten **417** gekoppelt.

[0080] Der fünfte Knoten **417** ist mit einem sechsten Knoten **418** gekoppelt. Der sechste Knoten **418** ist mit einem ersten Ausgangsanschluss **419** des Verstärkers **400** gekoppelt. Ferner ist der sechste Knoten **418** mit einem zweiten Anschluss der ersten Induktivität **402** gekoppelt. Ein zweiter Ausgangsan-

schluss **420** des Verstärkers **400** ist mit dem ersten Knoten **403** gekoppelt.

[0081] Der zweite Knoten **404** ist ferner mit einem siebten Knoten **422** gekoppelt. Der siebte Knoten **422** ist mit einem Gateanschluss **423** eines dritten Transistors **424** gekoppelt. Ein erster Source/Drain-Anschluss **425** des dritten Transistors **424** ist mit einem zweiten Source/Drain-Anschluss **427** des dritten Transistors **424** gekoppelt. Ein Bulkanschluss **426** des dritten Transistors **424** ist mit einem achten Knoten **428** gekoppelt. Der zweite Source/Drain-Anschluss **427** des dritten Transistors **424** ist mit einem neunten Knoten **429** gekoppelt.

[0082] Der neunte Knoten **429** ist mit einem ersten Source/Drain-Anschluss **430** eines vierten Transistors **431** gekoppelt. Ferner ist der neunte Knoten **429** mit einem zweiten Steuersignaleingangsanschluss **436** gekoppelt. Ein zweiter Source/Drain-Anschluss **432** des vierten Transistors **431** ist mit dem ersten Source/Drain-Anschluss **430** des vierten Transistors **431** gekoppelt. Ein Bulkanschluss **433** des vierten Transistors **431** ist mit dem achten Knoten **428** gekoppelt. Ein Gateanschluss **434** des vierten Transistors **431** ist mit einem zehnten Knoten **435** gekoppelt. Der zehnte Knoten **435** ist mit dem fünften Knoten **417** gekoppelt.

[0083] Die bisher beschriebenen Komponenten des integrierten Verstärkers **400** bilden einen ersten Resonanzkreis **491** und dessen Eingangs- und Ausgangsanschlüsse aus, wobei der erste Transistor **406** und der zweite Transistor **413** bzw. der dritte Transistor **424** und der vierte Transistor **431** jeweils einen Transistorblock ausbilden und zusammen die Kapazität des Resonanzkreises **491** ausbilden.

[0084] Der siebte Knoten **422** ist mit einem ersten Source/Drain-Anschluss **437** eines fünften Transistors **438** gekoppelt. Ein Gateanschluss **439** des fünften Transistors **438** ist mit einem ersten Eingangsanschluss **442** gekoppelt. Ein zweiter Source/Drain-Anschluss **440** des fünften Transistors **438** ist mit einem elften Knoten **451** gekoppelt. Ein Bulkanschluss **441** des fünften Transistors **438** kann auf Masse gelegt werden. Der elfte Knoten **451** ist mit einem Gateanschluss **452** eines siebten Transistors **453** gekoppelt. Ein erster Source/Drain-Anschluss **454** des siebten Transistors **453** ist mit einem zweiten Source/Drain-Anschluss **456** des siebten Transistors **453** gekoppelt. Ein Bulkanschluss **455** des siebten Transistors **453** ist mit einem zwölften Knoten **457** gekoppelt. Der zweite Source/Drain-Anschluss **456** des siebten Transistors **453** ist mit einem dreizehnten Knoten **458** gekoppelt.

[0085] Der dreizehnte Knoten **458** ist mit einem ersten Source/Drain-Anschluss **459** eines achten Transistors **460** gekoppelt. Ferner ist der dreizehnte Kno-

ten **458** mit einem dritten Steuersignaleingangsanschluss **465** gekoppelt. Ein zweiter Source/Drain-Anschluss **461** des achten Transistors **463** ist mit dem ersten Source/Drain-Anschluss **459** des achten Transistors **460** gekoppelt. Ein Bulkanschluss **462** des achten Transistors **460** ist mit dem zwölften Knoten **457** gekoppelt. Ein Gateanschluss **463** des achten Transistors **460** ist mit einem vierzehnten Knoten **464** gekoppelt. Der vierzehnte Knoten **464** ist mit einem ersten Source/Drain-Anschluss **445** eines sechsten Transistors **446** gekoppelt. Ein Gateanschluss **447** des sechsten Transistors **446** ist mit einem zweiten Eingangsanschluss **450** gekoppelt. Ein zweiter Source/Drain-Anschluss **448** des sechsten Transistors **446** ist mit dem zehnten Knoten **435** gekoppelt. Ein Bulkanschluss **449** des sechsten Transistors **446** kann auf Masse gelegt sein.

[0086] Der elfte Knoten **451** ist ferner mit einem fünfzehnten Knoten **466** gekoppelt. Der fünfzehnte Knoten **466** ist mit einem Gateanschluss **467** eines neunten Transistors **468** gekoppelt. Ein erster Source/Drain-Anschluss **469** des neunten Transistors **468** ist mit einem zweiten Source/Drain-Anschluss **471** des neunten Transistors **468** gekoppelt. Ein Bulkanschluss **470** des neunten Transistors **468** ist mit einem sechzehnten Knoten **472** gekoppelt. Der zweite Source/Drain-Anschluss **471** des neunten Transistors **468** ist mit einem siebzehnten Knoten **473** gekoppelt.

[0087] Der siebzehnte Knoten **473** ist mit einem ersten Source/Drain-Anschluss **474** eines zehnten Transistors **475** gekoppelt. Ferner ist der siebzehnte Knoten **473** mit einem vierten Steuersignaleingangsanschluss **480** gekoppelt. Ein zweiter Source/Drain-Anschluss **476** des zehnten Transistors **475** ist mit dem ersten Source/Drain-Anschluss **474** des zehnten Transistors **475** gekoppelt. Ein Bulkanschluss **477** des zehnten Transistors **475** ist mit dem sechzehnten Knoten **472** gekoppelt. Ein Gateanschluss **478** des zehnten Transistors **475** ist mit einem achtzehnten Knoten **479** gekoppelt. Der achtzehnte Knoten **479** ist mit dem vierzehnten Knoten **464** gekoppelt.

[0088] Der fünfzehnte Knoten **466** ist ferner mit einem ersten Anschluss einer zweiten Induktivität **443** gekoppelt. In [Fig. 4](#) weist die zweite Induktivität **443** einen Mittelabgriff auf, an welchem eine Stromquelle **444** gekoppelt ist. Die Induktivität **443** kann auch in Form von zwei seriell geschalteten Einzelinduktivitäten ausgebildet sein, wobei dann die Versorgungs-spannungsquelle **444** vorzugsweise zwischen den beiden Einzelinduktivitäten eingekoppelt ist.

[0089] Ferner sind der dritte Knoten **410**, der achte Knoten **428**, der zwölfte Knoten **457**, der sechzehnte Knoten **472** und eine Abschirmung und/oder eine parasitäre Substratschicht der ersten Induktivität **402** und der zweiten Induktivität **443** miteinander gekop-

pelt und auf Masse gelegt.

[0090] Anschaulich bilden die zweite Induktivität **443**, der siebter Transistor **453**, der achte Transistor **460**, der neunte Transistor **468** und der zehnte Transistor **475** einen zweiten Resonanzkreis aus. Hierbei bilden der siebter Transistor **453** und der achte Transistor **460**, bzw. der neunte Transistor **468** und der zehnte Transistor **475** jeweils einen Transistorblock aus, welche zusammen die Kapazität des zweiten Resonanzkreises **492** ausbilden.

[0091] Das in [Fig. 4](#) dargestellte Ausführungsbeispiel ist dem Ausführungsbeispiel, welches in [Fig. 1](#) schematisch dargestellt ist recht ähnlich. Jedoch ist in dem Ausführungsbeispiel der [Fig. 4](#) zugehörig zu der zweiten Induktivität **143** der [Fig. 1](#) eine zu der oben beschriebenen Kapazität, d.h. dem ersten Transistor **106**, dem zweiten Transistor **113**, dem dritten Transistor **124** und dem vierten Transistor **131**, des Resonanzkreises **191** gleichartig ausgebildete zusätzliche Kapazität ausgebildet. Hierdurch ist die Symmetrie der Schaltung, d.h. des integrierten Verstärkers **400**, und damit auch das Leistungsverhalten des integrierten Verstärkers **400** gegenüber dem in [Fig. 1](#) schematisch dargestellten integrierten Verstärker **100** verbessert.

[0092] Zusammenfassend schafft die Erfindung einen gegenüber dem Stand der Technik verbesserten integrierten Verstärker. Ein erfindungsgemäßer integrierter Verstärker weist einen Resonanzkreis mit zumindest einem Varaktor auf, welcher mittels eines Transistorblockes ausgebildet ist, d.h. der Varaktor weist keine speziellen Kapazitäten auf, sondern es wird die Kapazität des Transistors, welcher vorzugsweise ein MOS-Transistor ist, ausgenutzt. Hierdurch verringert sich der Platzbedarf des erfindungsgemäßen integrierten Verstärkers. Die MOS-Transistoren sind in ihrer Kapazität veränderbar, indem an die Source/Drain-Anschlüsse ein Steuersignal, d.h. ein Spannungssignal angelegt, wird. Hierdurch lässt sich die Mittenfrequenz des Resonanzkreises des integrierten Verstärkers und damit die Mittenfrequenz einer elektronischen Kommunikationseinheit, in welches der integrierte Verstärker eingebaut ist, nachträglich steuern und auf eine Soll-Mittenfrequenz abstimmen. Dies ist insbesondere beim Verwenden einer Mehrzahl von Varaktoren, d.h. MOS-Transistoren, möglich. Beim Verwenden einer Mehrzahl von Varaktoren ist es möglich Unterschiede der einzelnen MOS-Transistoren und/oder der sonstigen verwendeten elektronischen Bauteile, welche Unterschiede zu einer Veränderung der Mittenfrequenz des integrierten Verstärkers führen, auszugleichen. Hierdurch ist ein besserer und nachträglicher Abgleich, d.h. nach einem Zusammenbau der Einzelteile zu einem integrierten Verstärker, der Mittenfrequenz des integrierten Verstärkers mit einer vorgegebenen Soll-Mittenfrequenz möglich.

[0093] In diesem Dokument sind folgende Veröffentlichungen zitiert:

- [1] „A 2.7 Volt CMOS Broadband Low Noise Amplifier“, J. Johansens t al., 1997 Symposium on VLSI Circuits Digest of Technical Papers, pp. 87–88
- [2] „Broadband, 0.25µm CMOS LNAs with Sub-2dB NF for GSM Applications“, Q. Huang et al., IEEE 1998 Custom Integrated Circuits Conference, pp. 67–70
- [3] „A 4.5-mW 900-MHz CMOS Receiver for Wireless Paging“, H. Darabi and A.A. Abidi; IEEE Journal of Solid State Circuits; Vol. 35, No. 8 (Aug. 2000); pp. 1085–1096

Bezugszeichenliste

100	integrierter Verstärker
101	Versorgungsspannungsquelle
102	erste Induktivität
103	erster Knoten
104	zweiter Knoten
105	Gateanschluss eines ersten Transistors
106	erster Transistor
107	erster Source/Drain-Anschluss des ersten Transistors
108	Bulkanschluss des ersten Transistors
109	zweiter Source/Drain-Anschluss des ersten Transistors
110	dritter Knoten
111	vierter Knoten
112	erster Source/Drain-Anschluss eines zweiten Transistors
113	zweiter Transistor
114	zweiter Source/Drain-Anschluss des zweiten Transistors
115	Bulkanschluss des zweiten Transistors
116	Gateanschluss des zweiten Transistors
117	fünfter Knoten
118	sechster Knoten
119	erster Ausgangsanschluss
120	zweiter Ausgangsanschluss
121	erster Signaleingangsanschluss
122	siebter Knoten
123	Gateanschluss eines dritten Transistors
124	dritter Transistor
125	erster Source/Drain-Anschluss des dritten Transistors
126	Bulkanschluss des dritten Transistors
127	zweiter Source/Drain-Anschluss des dritten Transistors
128	achter Knoten
129	neunter Knoten
130	erster Source/Drain-Anschluss eines vierten Transistors
131	vierter Transistor
132	zweiter Source/Drain-Anschluss des vierten Transistors
133	Bulkanschluss des vierten Transistors
134	Gateanschluss des vierten Transistors
135	zehnter Knoten

136	zweiter Signaleingangsanschluss	232	zweiter Source/Drain-Anschluss des vierten Transistors
137	erster Source/Drain-Anschluss eines fünften Transistors	233	Bulkanschluss des vierten Transistors
138	fünfter Transistor	234	Gateanschluss des vierten Transistors
139	Gateanschluss des fünften Transistors	235	zehnter Knoten
140	zweiter Source/Drain-Anschluss des fünften Transistors	236	zweiter Signaleingangsanschluss
141	Bulkanschluss des fünften Transistors	237	erster Source/Drain-Anschluss eines fünften Transistors
142	erster Eingangsanschluss	238	fünfter Transistor
143	zweite Induktivität	239	Gateanschluss des fünften Transistors
144	Stromquelle	240	zweiter Source/Drain-Anschluss des fünften Transistors
145	erster Source/Drain-Anschluss eines sechsten Transistors	241	Bulkanschluss des fünften Transistors
146	sechster Transistor	242	erster Eingangsanschluss
147	Gateanschluss des sechsten Transistors	243	zweite Induktivität
148	zweiter Source/Drain-Anschluss des sechsten Transistors	244	Stromquelle
149	Bulkanschluss des sechsten Transistors	245	erster Source/Drain-Anschluss eines sechsten Transistors
150	zweiter Eingangsanschluss	246	sechster Transistor
191	Resonanzkreis	247	Gateanschluss des sechsten Transistors
200	integrierter Verstärker	248	zweiter Source/Drain-Anschluss des sechsten Transistors
201	Versorgungsspannungsquelle	249	Bulkanschluss des sechsten Transistors
202	erste Induktivität	250	zweiter Eingangsanschluss
203	erster Knoten	251	elfter Knoten
204	zweiter Knoten	252	erster Source/Drain-Anschluss eines siebten Transistors
205	Gateanschluss eines ersten Transistors	253	siebter Transistor
206	erster Transistor	254	Gateanschluss des siebten Transistors
207	erster Source/Drain-Anschluss des ersten Transistors	255	zwölfter Knoten
208	Bulkanschluss des ersten Transistors	256	zweiter Source/Drain-Anschluss des siebten Transistors
209	zweiter Source/Drain-Anschluss des ersten Transistors	257	Bulkanschluss des siebten Transistors
210	dritter Knoten	258	dreizehnter Knoten
211	vierter Knoten	259	erster Source/Drain-Anschluss eines achten Transistors
212	erster Source/Drain-Anschluss eines zweiten Transistors	260	achter Transistor
213	zweiter Transistor	261	Gateanschluss des achten Transistors
214	zweiter Source/Drain-Anschluss des zweiten Transistors	262	zweiter Source/Drain-Anschluss des achten Transistors
215	Bulkanschluss des zweiten Transistors	263	Bulkanschluss des achten Transistors
216	Gateanschluss des zweiten Transistors	264	erster Source/Drain-Anschluss eines neunten Transistors
217	fünfter Knoten	265	neunter Transistor
218	sechster Knoten	266	Gateanschluss des neunten Transistors
219	erster Ausgangsanschluss	267	zweiter Source/Drain-Anschluss des neunten Transistors
220	zweiter Ausgangsanschluss	268	Bulkanschluss des neunten Transistors
221	erster Signaleingangsanschluss	269	Massenanschluss
222	siebter Knoten	270	vierzehnter Knoten
223	Gateanschluss eines dritten Transistors	271	Spannungsquellenanschluss
224	dritter Transistor	272	fünfzehnter Knoten
225	erster Source/Drain-Anschluss des dritten Transistors	273	erster Source/Drain-Anschluss eines zehnten Transistors
226	Bulkanschluss des dritten Transistors	274	zehnter Transistor
227	zweiter Source/Drain-Anschluss des dritten Transistors	275	Gateanschluss des zehnten Transistors
228	achter Knoten	276	zweiter Source/Drain-Anschluss des zehnten Transistors
229	neunter Knoten	277	Bulkanschluss des zehnten Transistors
230	erster Source/Drain-Anschluss eines vierten Transistors		
231	vierter Transistor		

278	erster Widerstand	433	Bulkanschluss des vierten Transistors
279	sechzehnter Knoten	434	Gateanschluss des vierten Transistors
280	Gateanschluss eines elften Transistors	435	zehnter Knoten
281	elfter Transistor	436	zweiter Signaleingangsanschluss
282	erster Source/Drain-Anschluss des elften Transistors	437	erster Source/Drain-Anschluss eines fünften Transistors
283	zweiter Source/Drain-Anschluss des ersten Transistors	438	fünfter Transistor
284	Bulkanschluss des elften Transistors	439	Gateanschluss des fünften Transistors
285	siebzehnter Knoten	440	zweiter Source/Drain-Anschluss des fünften Transistors
286	zweiter Widerstand	441	Bulkanschluss des fünften Transistors
287	achtzehnter Knoten	442	erster Eingangsanschluss
288	neunzehnte Knoten	443	zweite Induktivität
289	Masseanschluss	444	Stromquelle
290	dritter Widerstand	445	erster Source/Drain-Anschluss eines sechsten Transistors
291	Resonanzkreis		
300	integrierter Verstärker	446	sechster Transistor
301	Prozessor/Computer	447	Gateanschluss des sechsten Transistors
302	Messeinheit	448	zweiter Source/Drain-Anschluss des sechsten Transistors
400	integrierter Verstärker	449	Bulkanschluss des sechsten Transistors
401	Versorgungsspannungsquelle	450	zweiter Eingangsanschluss
402	erste Induktivität	451	elfter Knoten
403	erster Knoten	452	Gateanschluss eines siebten Transistors
404	zweiter Knoten	453	siebter Transistor
405	Gateanschluss eines ersten Transistors	454	erster Source/Drain-Anschluss des siebten Transistors
406	erster Transistor	455	Bulkanschluss des siebten Transistors
407	erster Source/Drain-Anschluss des ersten Transistors	456	zweiter Source/Drain-Anschluss des siebten Transistors
408	Bulkanschluss des ersten Transistors	457	zwölfter Knoten
409	zweiter Source/Drain-Anschluss des ersten Transistors	458	dreizehnter Knoten
410	dritter Knoten	459	erster Source/Drain-Anschluss eines achten Transistors
411	vierter Knoten	460	achter Transistor
412	erster Source/Drain-Anschluss eines zweiten Transistors	461	zweiter Source/Drain-Anschluss des achten Transistors
413	zweiter Transistor	462	Bulkanschluss des achten Transistors
414	zweiter Source/Drain-Anschluss des zweiten Transistors	463	Gateanschluss des achten Transistors
415	Bulkanschluss des zweiten Transistors	464	vierzehnter Knoten
416	Gateanschluss des zweiten Transistors	465	dritter Signaleingangsanschluss
417	fünfter Knoten	466	fünfzehnter Knoten
418	sechster Knoten	467	Gateanschluss eines neunten Transistors
419	erster Ausgangsanschluss	468	neunter Transistor
420	zweiter Ausgangsanschluss	469	erster Source/Drain-Anschluss des neunten Transistors
421	erster Signaleingangsanschluss	470	Bulkanschluss des neunten Transistors
422	siebter Knoten	471	zweiter Source/Drain-Anschluss des neunten Transistors
423	Gateanschluss eines dritten Transistors	472	sechzehnter Knoten
424	dritter Transistor	473	siebzehnter Knoten
425	erster Source/Drain-Anschluss des dritten Transistors	474	erster Source/Drain-Anschluss eines zehnten Transistors
426	Bulkanschluss des dritten Transistors	475	zehnter Transistor
427	zweiter Source/Drain-Anschluss des dritten Transistors		
428	achter Knoten		
429	neunter Knoten		
430	erster Source/Drain-Anschluss eines vierten Transistors		
431	vierter Transistor		
432	zweiter Source/Drain-Anschluss des vierten Transistors		

- 476 zweiter Source/Drain-Anschluss des zehnten Transistors
- 477 Bulkanschluss des zehnten Transistors
- 478 Gateanschluss des zehnten Transistors
- 479 achtzehnter Knoten
- 480 vierter Signaleingangsanschluss
- 491 erster Resonanzkreis
- 492 zweiter Resonanzkreis

wobei die Auswerteeinheit derart eingerichtet ist, dass mittels ihr bei einem Einschalten des integrierten Verstärkers verschiedene Kombinationen der Varaktoren als Kapazitäten in den Resonanzkreis geschaltet werden und die Auswerteschaltung aus den resultierenden Mittenfrequenzen die eine Kombination von Varaktoren auswählt, welche einem vorgegebenen Kriterium genügt.

Patentansprüche

1. Integrierter Verstärker mit einem Resonanzkreis mit abstimmbarer Mittenfrequenz, bei dem der Resonanzkreis zumindest eine Spule und mindestens einen Varaktor zum Verändern einer Resonanzfrequenz des Resonanzkreises aufweist.

2. Integrierter Verstärker gemäß Anspruch 1, bei dem der mindestens eine Varaktor mittels eines aus mindestens einem Transistor bestehenden Transistorblocks ausgebildet ist.

3. Integrierter Verstärker gemäß Anspruch 1 oder 2, bei dem der Resonanzkreis eine Mehrzahl von Varaktoren aufweist und wobei jeder Varaktor mittels eines Transistorblocks ausgebildet ist.

4. Integrierter Verstärker gemäß Anspruch 3, bei dem die Mehrzahl von Varaktoren parallel zueinander geschaltet sind.

5. Integrierter Verstärker gemäß einem der Ansprüche 1 bis 4, bei dem jeder Varaktor aus einem Transistorblock besteht.

6. Integrierter Verstärker gemäß einem der Ansprüche 1 bis 5, bei dem der integrierte Verstärker als differenzieller integrierter Verstärker ausgebildet ist.

7. Integrierter Verstärker gemäß einem der Ansprüche 2 bis 6, welcher derart eingerichtet ist, dass die Mittenfrequenz des integrierten Verstärkers verstimmbar ist, indem an die Source/Drain-Anschlüsse des mindestens einen Transistors des Transistorblocks Signale angelegt sind.

8. Integrierter Verstärker gemäß einem der Ansprüche 2 bis 7, bei dem der/die Transistor/Transistoren des/der Transistorblockes/Transistorblöcke MOS-Transistoren sind.

9. Integrierter Verstärker gemäß einem der Ansprüche 1 bis 8, welcher einen zusätzlichen Resonanzkreis mit mindestens einer zusätzlichen Spule und mindestens einem zusätzlichen Varaktor aufweist.

10. Elektronische Kommunikationseinheit, welche einen integrierten Verstärker gemäß einen der Ansprüche 1 bis 9 und eine Auswerteeinheit aufweist,

11. Elektronische Kommunikationseinheit gemäß Anspruch 10, bei der das vorgegebene Kriterium eine Differenz zwischen der resultierenden Mittenfrequenz und einer vorgegebenen Soll-Mittenfrequenz ist.

12. Verfahren zum Betreiben einer elektronischen Kommunikationseinheit, welche einen integrierten Verstärker mit einem Resonanzkreis mit abstimmbarer Mittenfrequenz, wobei der Resonanzkreis zumindest eine Spule und eine Mehrzahl von Varaktoren zum Verändern einer Resonanzfrequenz des Resonanzkreises aufweist, und eine Auswerteeinheit aufweist und welches Verfahren die Schritte aufweist:

Einschalten des integrierten Verstärkers;
Durchschalten einer Mehrzahl von möglichen Kombinationen von Varaktoren und Bestimmen der jeweils resultierenden Mittenfrequenz des Resonanzkreises mittels der Auswerteeinheit;
Bestimmen derjenigen resultierenden Mittenfrequenz und der dazu korrespondierenden Varaktorenkombination, welche einem vorgegebenen Kriterium genügt mittels der Auswerteeinheit;
Speichern der Varaktorenkombination deren Mittenfrequenz dem vorgegebenen Kriterium genügt, solange bis der Verstärker ausgeschaltet wird.

Es folgen 3 Blatt Zeichnungen

Anhängende Zeichnungen

FIG 1

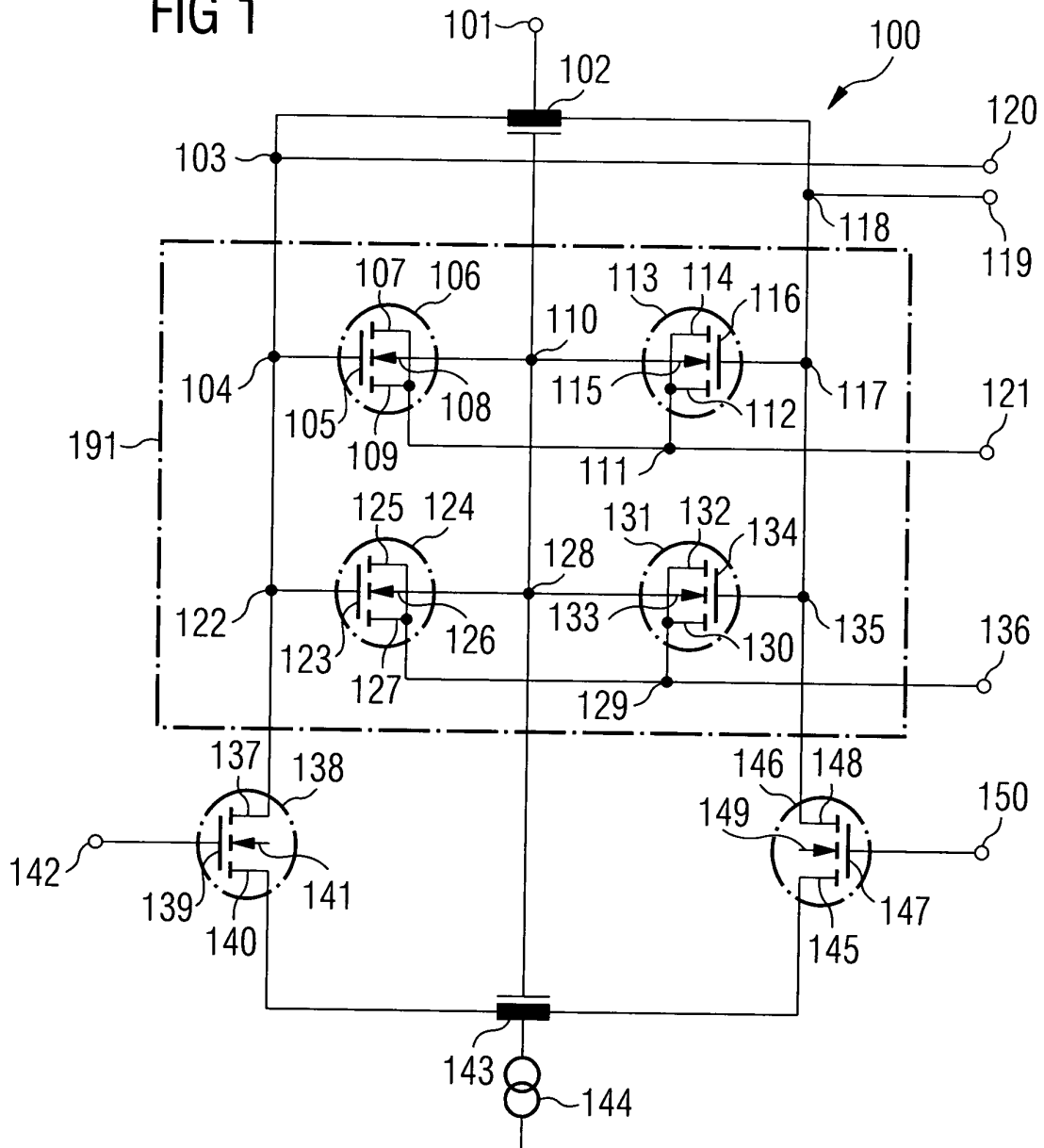
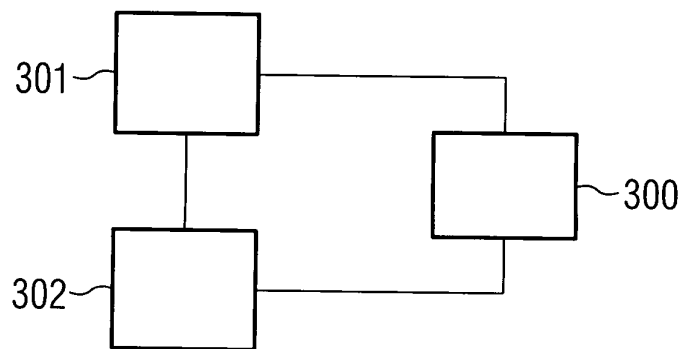


FIG 3



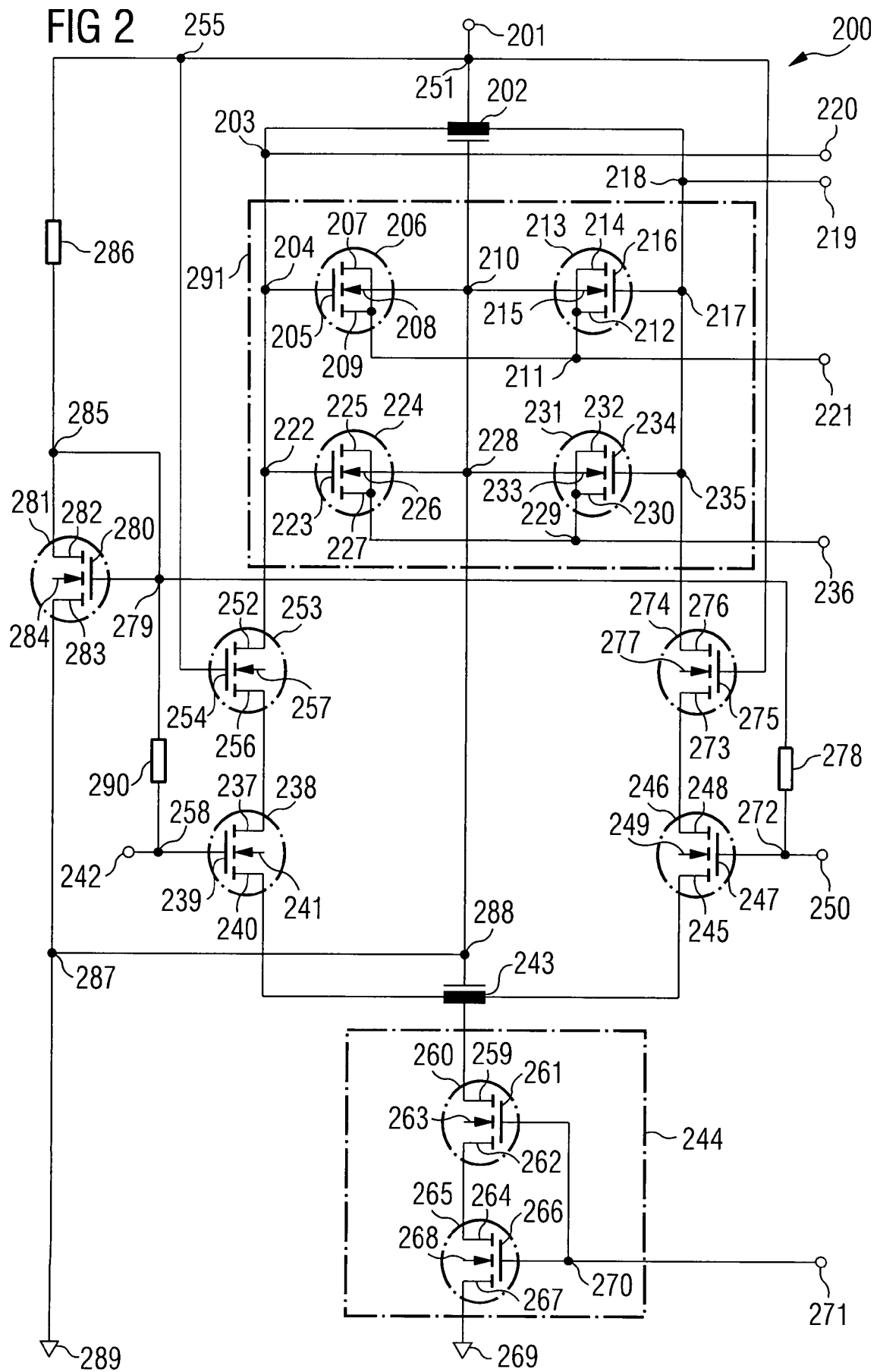


FIG 4

