



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2008년01월08일
 (11) 등록번호 10-0792407
 (24) 등록일자 2008년01월02일

(51) Int. Cl.

H01L 29/786 (2006.01)

(21) 출원번호 10-2006-0098467
 (22) 출원일자 2006년10월10일
 심사청구일자 2006년10월10일
 (56) 선행기술조사문헌
 JP2005210086 A
 (뒷면에 계속)

(73) 특허권자

고려대학교 산학협력단

서울 성북구 안암동5가1 고려대학교 내

(72) 발명자

김상식

서울 송파구 가락동 가락우성아파트 3-305

조경아

서울 광진구 능동 225-5

(뒷면에 계속)

(74) 대리인

김인한, 김희곤

전체 청구항 수 : 총 17 항

심사관 : 최광섭

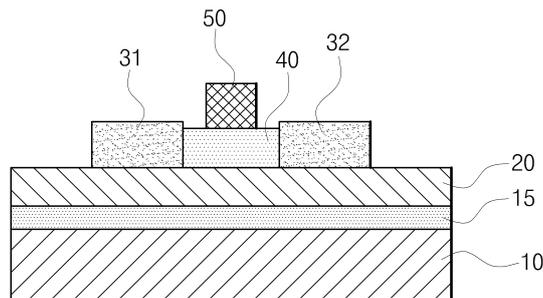
(54) 플렉시블 기판 상에 나노 입자를 이용한 전면 게이트 박막트랜지스터 및 그 제조 방법

(57) 요약

본 발명은 플렉시블(flexible) 기판 상에 나노입자를 이용한 박막 트랜지스터 제조 방법 및 이를 이용하여 제조된 박막 트랜지스터에 관한 것으로, 특히 기판 상에 친수성의 버퍼층을 증착하여, 나노입자 필름 형성을 용이하게 할 뿐 아니라, 열처리된 나노입자를 활성층으로 이용하고, 고 유전상수의 절연체를 게이트 절연막으로 이용하며, 상기 게이트 절연막 상에 전면 게이트 전극을 형성시킴으로써, 저전압 구동이 가능하고 저온에서도 제작이 가능하도록 한 플렉시블 기판 상에 나노입자를 이용한 전면 게이트 박막 트랜지스터 및 그 제조 방법에 관한 것이다.

본 발명인 플렉시블 기판 상에 나노입자를 이용한 박막 트랜지스터 제조 방법을 이루는 구성수단은, 플렉시블 기판 상에 친수성 물질로 버퍼층(buffer layer)을 증착 형성하는 단계, 상기 버퍼층 상에 나노입자 필름을 형성시키고 열처리 하는 단계, 상기 나노입자 필름에 소스 전극과 드레인 전극을 형성시키는 단계, 상기 소스와 드레인 전극이 형성된 나노입자 필름 상부에 절연체를 증착시켜 게이트 절연막을 형성시키는 단계, 상기 게이트 절연막 상부에 전면 게이트 전극(topgate electrode)을 형성시키는 단계를 포함하여 이루어진 것을 특징으로 한다.

대표도 - 도1d



(72) 발명자

김동원

서울 금천구 시흥1동 한양아파트 3-1305

장재원

대구 수성구 만촌동 869-32

(56) 선행기술조사문헌

KR1020060008526 A

KR1020060059607 A

KR1020060059608 A

KR1020040054010 A

KR1020050113729 A

KR1020020089313 A

특허청구의 범위

청구항 1

플렉시블 기판 상에 나노입자를 이용한 박막 트랜지스터 제조 방법에 있어서,

플렉시블 기판 상에 친수성 물질로 버퍼층(buffer layer)을 증착 형성하는 단계;

상기 버퍼층 상에 나노입자를 용매에 분산시켜 나노입자 용액을 마련하고, 상기 나노입자 용액에 침전제를 혼합시키고, 상기 침전제가 포함된 나노입자 용액을 상기 기판 상에 도포하여 나노입자 필름을 형성시키고 저온 열처리 하는 단계;

상기 나노입자 필름에 소스 전극과 드레인 전극을 형성시키는 단계;

상기 소스와 드레인 전극이 형성된 나노입자 필름 상부에 절연체를 증착시켜 게이트 절연막을 형성시키는 단계;

상기 게이트 절연막 상부에 전면 게이트 전극(top gate electrode)을 형성시키는 단계를 포함하여 이루어진 것을 특징으로 하는 플렉시블 기판 상에 나노입자를 이용한 전면 게이트 박막 트랜지스터 제조 방법.

청구항 2

청구항 1에 있어서,

상기 플렉시블 기판은 플라스틱 기판인 것을 특징으로 하는 플렉시블 기판 상에 나노입자를 이용한 전면 게이트 박막 트랜지스터 제조 방법.

청구항 3

청구항 2에 있어서,

상기 플라스틱 기판은 PET(Polyethylene Terephthalate), PEN(polyethylenapthanate), PC(polycarbonate) 및 PES(polyethylen sulfone) 중 어느 하나인 것을 특징으로 하는 플렉시블 기판 상에 나노입자를 이용한 전면 게이트 박막 트랜지스터 제조 방법.

청구항 4

청구항 1에 있어서,

상기 버퍼층은 친수성의 무기물 또는 친수성의 유기물인 것을 특징으로 하는 플렉시블 기판 상에 나노입자를 이용한 전면 게이트 박막 트랜지스터 제조 방법.

청구항 5

청구항 4에 있어서,

상기 친수성의 무기물은 Al_2O_3 , HfO_2 , Ta_2O_5 , La_2O_3 및 SiO_2 중 어느 하나인 것을 특징으로 하는 플렉시블 기판 상에 나노입자를 이용한 전면 게이트 박막 트랜지스터 제조 방법.

청구항 6

청구항 5에 있어서,

상기 친수성의 무기물은 원자층증착법(ALD) 또는 스퍼터링법(sputtering)을 이용하여 형성되는 것을 특징으로 하는 플렉시블 기판 상에 나노입자를 이용한 전면 게이트 박막 트랜지스터 제조 방법.

청구항 7

청구항 4에 있어서,

상기 유기물은 AIDCN, Polyaniline, Cd-AA, PVP, PVA 및 PEDOT 중 어느 하나인 것을 특징으로 하는 플렉시블 기판 상에 나노입자를 이용한 전면 게이트 박막 트랜지스터 제조 방법.

청구항 8

청구항 7에 있어서,

상기 유기물은 반응가스로 O_3 를 사용한 자외선(UV) 공정 또는 반응가스로 O_2 를 사용한 플라즈마 공정을 통해 표면이 친수화되는 것을 특징으로 하는 플렉시블 기판 상에 나노입자를 이용한 전면 게이트 박막 트랜지스터 제조 방법.

청구항 9

청구항 8에 있어서,

상기 유기물은 스펀코팅법, 스프레이법 및 프린팅법 중 어느 하나를 이용하여 형성되는 것을 특징으로 하는 플렉시블 기판 상에 나노입자를 이용한 전면 게이트 박막 트랜지스터 제조 방법.

청구항 10

청구항 1에 있어서,

상기 버퍼층의 두께는 2nm ~ 20nm 사이의 범위인 것을 특징으로 플렉시블 기판 상에 하는 나노입자를 이용한 전면 게이트 박막 트랜지스터 제조 방법.

청구항 11

청구항 1에 있어서,

상기 버퍼층은 100℃ ~ 150℃ 사이의 범위 온도에서 상기 기판 상에 증착되는 것을 특징으로 하는 플렉시블 기판 상에 나노입자를 이용한 전면 게이트 박막 트랜지스터 제조 방법.

청구항 12

삭제

청구항 13

청구항 1에 있어서,

상기 나노입자는 HgTe, HgSe, HgS, CdTe, CdSe, CdS, ZnTe, ZnSe, ZnS, PbTe, PbSe, PbS 및 ZnO 중 선택된 어느 하나인 것을 특징으로 하는 플렉시블 기판 상에 나노입자를 이용한 전면 게이트 박막 트랜지스터 제조 방법.

청구항 14

청구항 1에 있어서,

상기 침전제가 포함된 나노입자 용액을 상기 기판 상에 도포하는 방법은 스펀 코팅, 딥 코팅, 스텝핑, 스프레이 및 프린팅 방법 중 어느 하나를 이용하는 것을 특징으로 하는 플렉시블 기판 상에 나노입자를 이용한 전면 게이트 박막 트랜지스터 제조 방법.

청구항 15

청구항 1에 있어서,

상기 열처리는 100℃ ~ 185℃ 사이에서 10분 내지 200분 동안 이루어진 것을 특징으로 하는 플렉시블 기판 상에 나노입자를 이용한 전면 게이트 박막 트랜지스터 제조 방법.

청구항 16

청구항 1에 있어서,

상기 게이트 절연막은 고 유전 상수의 절연체를 상기 나노입자 필름 위에 증착하여 형성하는데, 이러한 절연체로서는 Al_2O_3 , HfO_2 , Ta_2O_5 , La_2O_3 , SiO_2 , AIDCN, Polyaniline, Cd-AA, PVP, PVA, PEDOT 중 선택된 어느 하나가 상기 나노입자 필름 상부에 증착되어 형성되는 것을 특징으로 하는 플렉시블 기판 상에 나노입자를 이용한 전면 게이트 박막 트랜지스터 제조 방법.

청구항 17

청구항 16에 있어서,

상기 고 유전상수의 절연체를 상기 나노입자 필름 상부에 증착할 때의 기판온도는 100℃ ~ 185℃ 사이의 범위로 하고, 상기 게이트 절연막의 두께는 10nm ~ 500nm 사이의 범위인 것을 특징으로 하는 플렉시블 기판 상에 나노입자를 이용한 전면 게이트 박막 트랜지스터 제조 방법.

청구항 18

나노입자를 이용한 박막 트랜지스터에 있어서,

플렉시블 기판 상에 친수성 물질로 증착되어 형성되는 버퍼층(buffer layer)과;

상기 버퍼층 상에 나노입자를 용매에 분산시켜 나노입자 용액을 마련하고, 상기 나노입자 용액에 침전제를 혼합시키고, 상기 침전제가 포함된 나노입자 용액을 상기 기판 상에 도포하고, 저온 열처리되어 형성된 나노입자 필름과;

상기 나노입자 필름 상에 형성되는 소스 전극 및 드레인 전극과;

상기 소스와 드레인 전극이 형성된 나노입자 필름 상부에 절연체를 증착시켜 형성되는 게이트 절연막과;

상기 게이트 절연막 상부에 형성되는 전면 게이트 전극(topgate electrode)을 포함하여 이루어진 것을 특징으로 하는 플렉시블 기판 상에 나노입자를 이용한 전면 게이트 박막 트랜지스터.

청구항 19

삭제

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- <13> 본 발명은 플렉시블(flexible) 기판 상에 나노입자를 이용한 박막 트랜지스터 제조 방법 및 이를 이용하여 제조된 박막 트랜지스터에 관한 것으로, 특히 기판 상에 친수성의 버퍼층을 증착하여, 나노입자 필름 형성을 용이하게 할 뿐 아니라, 열처리된 나노입자를 활성층으로 이용하고, 고 유전상수의 절연체를 게이트 절연막으로 이용하며, 상기 게이트 절연막 상에 전면 게이트 전극을 형성시킴으로써, 저전압 구동이 가능하고 저온에서도 제작이 가능하도록 한 플렉시블 기판 상에 나노입자를 이용한 전면 게이트 박막 트랜지스터 및 그 제조 방법에 관한 것이다.
- <14> 현재 액정 디스플레이(liquid crystal display, LCD)를 포함한 평면 패널 디스플레이(Flat Panel Display)에서 이용되는 박막 전계 효과 트랜지스터는 일반적으로 비정질 실리콘(aSi:H) 또는 다결정 실리콘을 활성층으로 이용하고, 게이트 절연체로는 실리콘 산화물이나 질화물을 이용하여 제작하고 있다.
- <15> 최근에는 저온 공정이 가능하고 저가의 제작 비용을 위해 펜타신(pentacene), 헥사티오펜(hexathiophene) 등의 유기물을 이용한 박막 트랜지스터 제작에 대한 연구가 활발히 진행되고 있다. 그러나 유기 박막 트랜지스터의 경우 이동도, 물리적 및 화학적 안정성 등에서 근본적인 한계를 가지고 있으며, 현재까지 무기 반도체를 중심으로 연구되어온 공정에 그대로 적용하는데 어려움이 있다.
- <16> 이러한 문제점을 해결하기 위해 1999년 미국 MIT 대학의 B. A. Ridley, B. Nivi, J. M. Jacobson는 CdSe 나노입자를 이용하여 박막 트랜지스터를 제작하였다(Science, 286권, 746 페이지 참조).
- <17> 이 연구에서는 $1\text{cm}^2/\text{Vsec}$ 수준의 전계 효과 이동도와 10^4 이상의 전류 점멸비를 갖는 트랜지스터를 제작하여 나노입자를 이용한 박막 트랜지스터의 가능성을 제시하였다. 또한 2005년 미국 IBM의 D. V. Talapin과 C. B. Murray는 PbSe 나노입자를 이용하여 박막 트랜지스터를 제작하였다(Science, 310권, 86 페이지 참조).

- <18> 이 연구에서는 하이드라진(hydrazine)을 나노입자 필름에 화학적으로 처리하여 필름의 전도도를 향상시켰으며, 열처리를 통해 n 채널 및 p 채널 트랜지스터를 제작하였다. 이처럼 무기 반도체 나노입자를 이용할 경우 유기 박막 트랜지스터와 같이 용액 상태의 공정의 장점과 유기 물질이 갖는 근본적인 문제점을 해결할 수 있다.
- <19> 그러나 대부분의 유기 박막 트랜지스터를 포함하여 지금까지 개발된 무기 반도체 나노입자를 이용한 트랜지스터의 경우 실리콘 기판을 산화한 SiO₂를 게이트 절연막으로 이용한 후면 게이트(back gate)의 트랜지스터로서, 트랜지스터를 작동시키기 위해 수 십 V 이상의 게이트 전압이 요구된다.

발명이 이루고자 하는 기술적 과제

- <20> 본 발명은 상기와 같은 종래 기술의 문제점을 해결하기 위해 창안된 것으로,
- <21> 플렉시블 기판 상에 친수성의 버퍼층을 증착하여 나노입자 필름 형성을 용이하게 할 뿐 아니라, 열처리된 나노입자를 활성층으로 이용하고, 게이트 절연막을 나노입자 필름 위에 형성시킨 전면 게이트 트랜지스터(top gate transistor)를 제작하여, 저전압 구동이 가능하고, 저온에서 제작 가능한 플렉시블 기판 상에 나노입자를 이용한 전면 게이트 박막 트랜지스터 및 그 제조 방법을 제공하는 것을 그 목적으로 한다.

발명의 구성 및 작용

- <22> 상기와 같은 기술적 과제를 해결하기 위하여 제안된 본 발명인 플렉시블 기판 상에 나노입자를 이용한 박막 트랜지스터 제조 방법을 이루는 구성수단은, 플렉시블 기판 상에 나노입자를 이용한 박막 트랜지스터 제조 방법에 있어서, 플렉시블 기판 상에 친수성 물질로 버퍼층(buffer layer)을 증착 형성하는 단계, 상기 버퍼층 상에 나노입자 필름을 형성시키고 열처리 하는 단계, 상기 나노입자 필름에 소스 전극과 드레인 전극을 형성시키는 단계, 상기 소스와 드레인 전극이 형성된 나노입자 필름 상부에 절연체를 증착시켜 게이트 절연막을 형성시키는 단계, 상기 게이트 절연막 상부에 전면 게이트 전극(topgate electrode)을 형성시키는 단계를 포함하여 이루어진 것을 특징으로 한다.
- <23> 또한, 상기 플렉시블 기판은 플라스틱 기판인 것이 바람직하고, 상기 기 플라스틱 기판은 PET(Polyethylene Terephthalate), PEN(polyethylenapthanate), PC(polycarbonate) 및 PES(polyethylen sulfone) 중 어느 하나인 것이 바람직하다.
- <24> 또한, 상기 버퍼층은 친수성의 무기물 또는 친수성의 유기물인 것을 특징으로 하고, 상기 친수성의 무기물은 Al₂O₃, HfO₂, Ta₂O₅, La₂O₃ 및 SiO₂ 중 어느 하나인 것이 바람직하다.
- <25> 또한, 상기 친수성의 무기물은 원자층증착법(ALD) 또는 스퍼터링법(sputtering)을 이용하여 형성되는 것을 특징으로 한다.
- <26> 또한, 상기 유기물은 AIDCN, Polyaniline, Cd-AA, PVP, PVA 및 PEDOT 중 어느 하나인 것을 특징으로 하고, 상기 유기물은 반응가스로 O₃를 사용한 자외선(UV) 공정 또는 반응가스로 O₂를 사용한 플라즈마 공정을 통해 표면이 친수화되는 것을 특징으로 한다.
- <27> 또한, 상기 유기물은 스핀코팅법, 스프레이법 및 프린팅법 중 어느 하나를 이용하여 형성되는 것을 특징으로 한다.
- <28> 또한, 상기 버퍼층의 두께는 2nm ~ 20nm 사이의 범위인 것을 특징으로 한다.
- <29> 또한, 상기 버퍼층은 100℃ ~ 150℃ 사이의 범위 온도에서 상기 기판 상에 증착되는 것을 특징으로 한다.
- <30> 또한, 상기 나노입자 필름을 형성시키는 단계는, 나노입자를 용매에 분산시켜 나노입자 용액을 마련하는 과정, 상기 나노입자 용액에 침전제를 혼합시키는 과정, 상기 침전제가 포함된 나노입자 용액을 상기 기판 상에 도포하는 과정을 포함하여 이루어진 것을 특징으로 한다.
- <31> 또한, 상기 나노입자는 HgTe, HgSe, HgS, CdTe, CdSe, CdS, ZnTe, ZnSe, ZnS, PbTe, PbSe, PbS 및 ZnO 중 어느 하나인 것을 특징으로 하고, 상기 침전제가 포함된 나노입자 용액을 상기 기판 상에 도포하는 방법은 스핀 코팅, 딥 코팅, 스텝핑, 스프레이 및 프린팅 방법 중 어느 하나를 이용하는 것이 바람직하다.
- <32> 또한, 상기 열처리는 100℃ ~ 185℃ 사이에서 10분 내지 200분 동안 이루어진 것을 특징으로 한다.
- <33> 또한, 상기 게이트 절연막은 고 유전 상수의 절연체를 상기 나노입자 필름 위에 증착하여 형성하는데, 이러한

절연체로서는 Al_2O_3 , HfO_2 , Ta_2O_5 , La_2O_3 , SiO_2 와 같은 무기물이나 AIDCN, Polyaniline, Cd-AA, PVP, PVA, PEDOT 과 같은 유기물 중 어느 하나가 상기 나노입자 필름 상부에 증착되어 형성되는 것을 특징으로 한다.

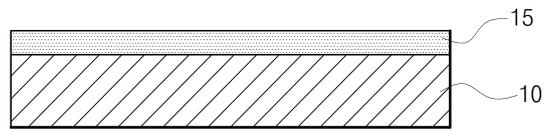
- <34> 또한, 상기 고 유전상수의 절연체를 상기 나노입자 필름 상부에 증착할 때의 기판온도는 $100^{\circ}C \sim 185^{\circ}C$ 사이의 범위로 하고, 상기 게이트 절연막의 두께는 $10nm \sim 500nm$ 사이의 범위인 것을 특징으로 한다.
- <35> 한편, 또 다른 본 발명인 나노입자를 이용한 박막 트랜지스터에 관한 구성수단은, 플렉시블 기판 상에 친수성 물질로 증착되어 형성되는 버퍼층(buffer layer)과, 상기 버퍼층 상에 도포되어 열처리되는 나노입자 필름과, 상기 나노입자 필름 상에 형성되는 소스 전극 및 드레인 전극과, 상기 소스와 드레인 전극이 형성된 나노입자 필름 상부에 절연체를 증착시켜 형성되는 게이트 절연막과, 상기 게이트 절연막 상부에 형성되는 전면 게이트 전극(topgate electrode)을 포함하여 이루어진 것을 특징으로 한다.
- <36> 이하, 첨부된 도면을 참조하여 상기와 같은 구성수단으로 이루어지는 본 발명인 나노입자를 이용한 박막 트랜지스터 제조 방법에 관한 바람직한 실시예를 상세하게 설명한다.
- <37> 도 1a 내지 도 1d는 본 발명에 따른 플렉시블 기판 상에 나노입자를 이용한 전면 게이트 박막 트랜지스터 소자의 제조 공정 단면도이다.
- <38> 먼저, 도 1a에 도시된 바와 같이, 플렉시블(flexible) 기판(10)의 상부에 친수성 물질로 버퍼층(buffer layer)(15)을 형성시킨다. 상기 플렉시블 기판(10)은 플렉시블하기만 하면 다양한 기판을 사용할 수 있다. 예를 들어 플렉시블(flexible)한 플라스틱 기판을 사용할 수 있다.
- <39> 본 발명에 따른 박막 트랜지스터는 저온의 공정에서 제조할 수 있기 때문에, 플라스틱 기판을 사용할 수 있다. 상기 플라스틱 기판(10)으로 플렉시블(flexible)한 플라스틱 기판을 사용한다면, PET(Polyethylene Terephthalate), PEN(polyethylenapthanate), PC(polycarbonate) 및 PES (Polyethylen sulfone) 등을 포함한 모든 플라스틱 기판 중 어느 하나를 사용할 수 있다.
- <40> 상기와 같은 플라스틱 기판(10) 상에 형성되는 버퍼층(15)은 친수성의 무기물 또는 친수성의 유기물을 이용하여 형성된다. 즉, 상기 버퍼층(15)은 무기물이나 유기물을 이용하여 형성할 수 있는데, 친수성인 물질로 형성되는 것이 바람직하다.
- <41> 상기 버퍼층(15)을 친수성의 무기물로 형성하는 경우에는, Al_2O_3 , HfO_2 , Ta_2O_5 , La_2O_3 및 SiO_2 등을 포함한 모든 무기물 중 어느 하나를 사용할 수 있다. 상기 친수성 무기물인 Al_2O_3 는 다양한 방법에 의하여 증착될 수 있는데, 본 발명에서는 원자층증착법(ALD) 및 스퍼터링(sputtering)법을 이용하여 상기 Al_2O_3 , HfO_2 , Ta_2O_5 , La_2O_3 및 SiO_2 등을 포함한 모든 친수성 무기물을 상기 플라스틱 기판(10) 상에 증착함으로써 버퍼층(15)을 형성한다.
- <42> 한편, 상기 버퍼층(15)을 친수성 유기물을 사용하는 경우에는, AIDCN, Polyaniline, Cd-AA, PVP, PVA 및 PEDOT 등을 포함한 모든 유기물 중 어느 하나를 사용한다. 상기 유기물들은 친수성을 띌 수 있도록 처리되어야 한다. 따라서, 상기 유기물들은 반응 가스로 O_3 를 사용한 자외선(UV) 공정 또는 반응 가스로 O_2 를 사용한 플라즈마 공정을 통해 표면이 친수화된다.
- <43> 상기 친수성의 유기물들은 다양한 방법에 의하여 형성될 수 있는데, 본 발명에서는 스핀코팅법, 스프레이법 및 프린팅법 중 어느 하나를 사용하여 형성될 수 있다.
- <44> 상기와 같은 버퍼층(15)은 다양한 두께로 형성될 수 있는데, 본 발명에서는 $2nm$ 내지 $20nm$ 사이의 범위 두께로 증착 형성되는 것이 바람직하다. 상기와 같은 두께로 상기 버퍼층(15)을 형성할 때는, 증착 온도로서는 비교적 낮은 온도인 $100^{\circ}C$ 내지 $150^{\circ}C$ 사이의 온도에서 상기 기판 상에 증착된다.
- <45> 상기와 같이 플라스틱 기판(10) 상에 버퍼층(15)을 형성함으로써, 다음과 같은 효과를 얻을 수 있다. 후술할 나노입자 용액은 친수성이기 때문에, 상기 플라스틱 기판(10)에 잘 증착되지 않는 문제점을 극복할 수 있다.
- <46> 상기와 같이 플라스틱 기판(10) 상에 버퍼층(15)을 형성한 후에는, 도 1b에 도시된 바와 같이, 상기 버퍼층(15) 상에 나노입자 필름(20)을 형성시킨다.
- <47> 상기와 같은 버퍼층(15) 상에 나노입자 필름을 형성시키는 과정을 구체적으로 설명하면 다음과 같다.
- <48> 먼저, 소정의 나노입자를 용매에 분산시켜 나노입자 용액을 마련한다. 이때 용매에 분산되는 나노입자의 농도는

0.01mg/ μ l 내지 1mg/ μ l인 것이 바람직하다. 상기와 같이 나노입자 용액이 마련된 후에는 2-프로판올(2-propanol)과 같은 침전제와 상기 나노입자 용액을 혼합시킨다.

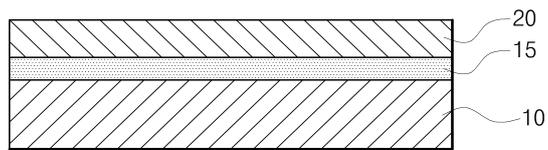
- <49> 이때 혼합되는 부피비는 1:100 내지 1:1 로 혼합한다. 그런 다음, 상기 침전제가 포함된 나노입자 용액을 상기 버퍼층(15) 상에 도포시킴으로써, 상기 버퍼층(15) 상에 나노입자 필름(20)을 형성시키게 된다.
- <50> 상기 과정에서 사용되는 나노입자는 다양하게 구성될 수 있지만, 본 발명에서는 HgTe, HgSe, HgS, CdTe, CdSe, CdS, ZnTe, ZnSe, ZnS, PbTe, PbSe, PbS 및 ZnO 등을 포함한 모든 반도체 나노입자 중 어느 하나를 사용한다.
- <51> 또한, 상기 침전제가 포함된 나노입자 용액을 상기 버퍼층(15) 상에 도포하는 방법은 스핀코팅, 딥 코팅, 스탬핑, 스프레이, 프린팅 방법 및 다른 용액 처리 기술 중 어느 하나를 이용하여 상기 버퍼층(15) 상에 나노입자 필름(20)을 형성시킨다.
- <52> 상기와 같은 과정에 따라, 버퍼층(15) 상에 나노입자 필름(20)이 형성된 후에는 상기 나노입자 필름(20)을 소정 온도로 열처리하는 과정을 수행한다. 이와 같은 열처리 과정은 나노입자의 종류에 따라서 100℃ 내지 185℃에서 10분 내지 200분간 수행된다. 현재 사용중인 PES 유연성 플라스틱 기판의 녹는 온도는 185℃이기 때문에, 상기와 같은 범위의 낮은 온도에서 열처리를 할 수 있다.
- <53> 이러한 열처리 공정은 나노입자 필름의 결정성을 향상시켜 이동도를 향상시켜 주는 역할과 접착력을 향상시켜 포토리소그래피 공정상에서 발생하는 나노입자층과 기판상에서 발생하는 접착력의 감소로 인한 나노입자층과 기판과의 분리되는 문제점을 방지하는 역할을 한다.
- <54> 도 2는 HgTe 나노입자 필름을 150도에서 180분 동안 열처리 한 후에 전류의 크기를 측정한 그래프이다. 도 2에 도시된 바와 같이, 열처리를 하지 않는 그래프('a'로 표기됨)와 열처리를 수행한 그래프('b'로 표기됨)를 비교하면, 열처리를 수행한 경우의 전류 크기가 10^5 배 이상 증가하는 것을 볼 수 있다. 상기 나노입자 필름(20) 부분은 열처리 과정이 수행되어 활성화층으로서 동작될 수 있다.
- <55> 상기와 같이 나노입자 필름에 열처리를 수행한 후에는, 도 1c에 도시된 바와 같이, 상기 나노입자 필름(20) 위에 소스 전극(31)과 드레인 전극(32)을 전자빔 또는 포토리소그래피 방법이나 금속 마스크를 이용하여 형성한다.
- <56> 상기와 같이 소스 전극(31)과 드레인 전극(32)을 상기 나노입자 필름(20) 상에 형성한 후에는, 도 1d에 도시된 바와 같이, 상기 소스 전극(31)과 드레인 전극(32)이 형성된 나노입자 필름(20) 상부에 고 유전상수를 갖는 절연체를 증착시켜 게이트 절연막(40)을 형성시킨다. 그런 다음, 상기 게이트 절연막(40) 상부에 전자빔 또는 포토리소그래피 방법이나 금속 마스크를 이용하여 게이트 전극(50)을 형성시킨다.
- <57> 상기 게이트 절연막(40)은 고 유전상수의 절연체를 증착하여 형성하는데, 이러한 절연체로서는 Al_2O_3 , HfO_2 , Ta_2O_5 , La_2O_3 , SiO_2 등을 포함한 모든 무기 절연체나 AIDCN, Polyaniline, CdAA, PVP, PEDOT 등을 포함한 모든 유기 절연체 중 어느 하나가 해당되는 것이 바람직하다.
- <58> 상기와 같은 절연체를 상기 나노입자 필름 상부에 증착할 때의 기판의 온도는 상온(100℃ 이상) 내지 185℃로 하고, 게이트 절연막의 두께는 10nm 내지 500nm로 하는 것이 바람직하다.
- <59> 도 3은 상기와 같은 절차에 의하여 형성되는 플라스틱 기판을 사용하여 제작된 전면 게이트 박막 트랜지스터의 전면도 광학 현미경 이미지이다. 그리고, 도 4는 본 발명의 실시예에 따라, 투명한 플라스틱 기판을 사용하여 제작한 전면 게이트 트랜지스터의 사진이고, 도 5는 본 발명의 실시예에 따라, 투명한 플라스틱 기판을 사용하여 제작한 전면 게이트 트랜지스터의 구부린 사진이다. 도 4 및 도 5에 도시된 바와 같이, 투명한 플라스틱 기판을 사용하여 전면 게이트 박막 트랜지스터를 제작하는 경우에는 투명하고 플렉시블(flexible)한 특성을 가질 수 있다.
- <60> 도 6a 및 6b는 본 발명에 따라, 플라스틱 기판 상에 전면 게이트로 제작한 트랜지스터의 특성으로 여기서는 HgTe 나노입자 필름을 활성화층으로 이용하였으며, 전면 게이트로 ALD 법으로 증착된 60 nm 두께의 Al_2O_3 게이트 절연막이 이용하여 제작하였다. 이 때의 소스드레인 간격은 10 μ m, 폭은 1000 μ m이다.
- <61> 도 6a는 게이트 전극에 인가되는 불연속적인 전압(V_G)에서 드레인 및 소스 전극에 인가되는 전압(V_{DS})에 대하여 드레인 전류(I_D)의 의존성을 나타낸다. 게이트 전압이 작아질수록 드레인 전류가 증가하는 것을 통해 p채널 트랜

도면

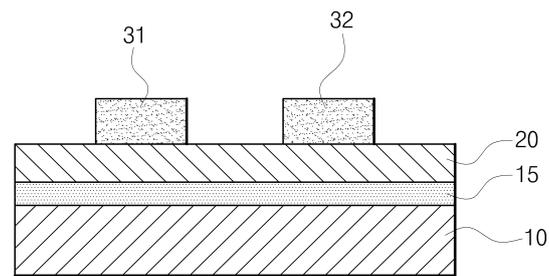
도면1a



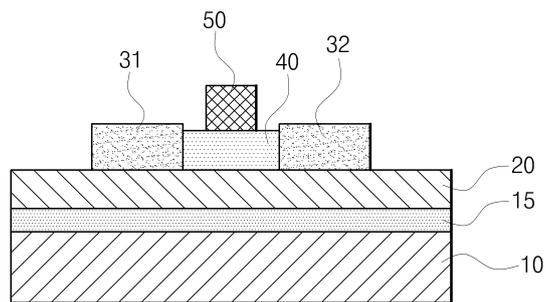
도면1b



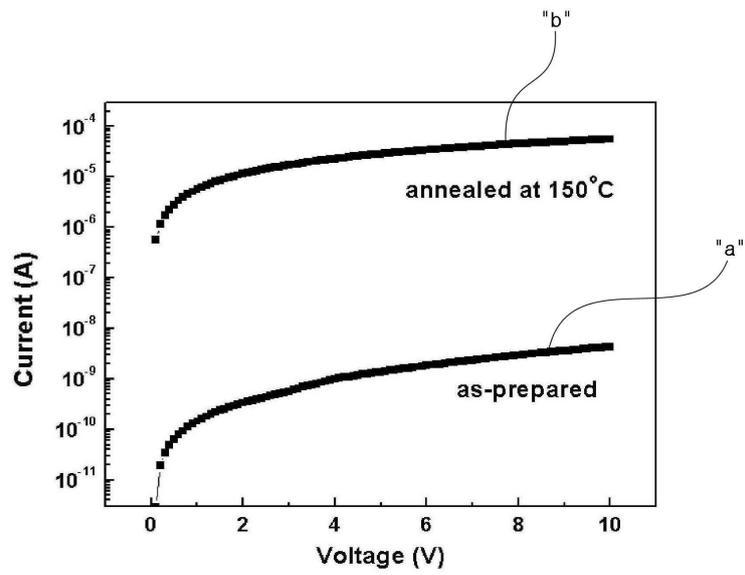
도면1c



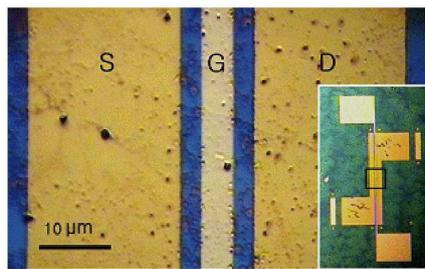
도면1d



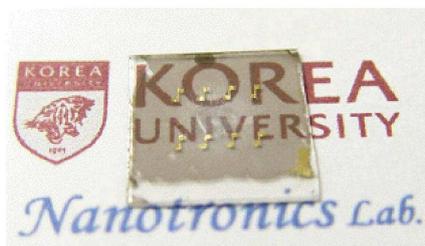
도면2



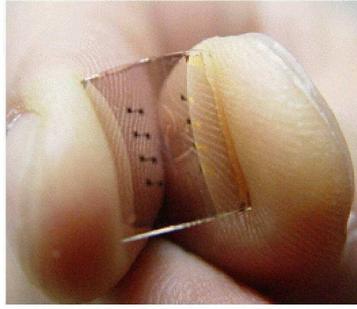
도면3



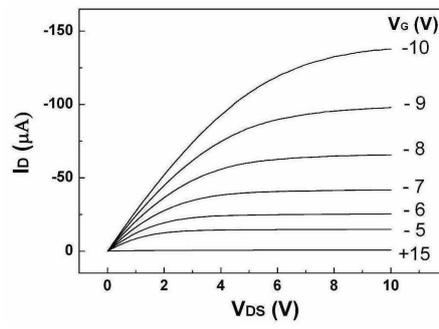
도면4



도면5



도면6a



도면6b

