

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.

H04L 29/08 (2006.01)

H04L 29/06 (2006.01)



[12] 发明专利说明书

专利号 ZL 200610066625.3

[45] 授权公告日 2009年6月10日

[11] 授权公告号 CN 100499666C

[22] 申请日 2006.4.13

[21] 申请号 200610066625.3

[73] 专利权人 杭州华三通信技术有限公司

地址 310053 浙江省杭州市高新技术产业
开发区之江科技工业园六和路 310
号华为杭州生产基地

[72] 发明人 肖亮 陈科 瞿凯 朱根俊

郭峰 解叶军 王书剑

[56] 参考文献

CN1688134A 2005.10.26

US2005/0044323A1 2005.2.24

CN1509024A 2004.6.30

CN1694042A 2005.11.9

审查员 刘慧卿

[74] 专利代理机构 北京集佳知识产权代理有限公司

代理人 逯长明

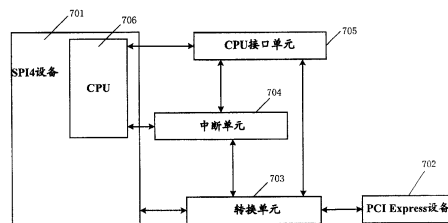
权利要求书 3 页 说明书 11 页 附图 8 页

[54] 发明名称

实现 SPI4 设备与 PCI Express 设备互连的系统及方法

[57] 摘要

本发明公开了一种实现 SPI4 设备与 PCI Express 设备互连的系统，所述系统包括：SPI4 设备及 PCI Express 设备；以及连接在 SPI4 设备及 PCI Express 设备之间的转换单元，用于将接收到的数据进行解析，并将所述数据转换为 SPI4 报文或 PCI Express 处理层协议内容，发送给 SPI4 设备或 PCI Express 设备。所述系统还可包括中断单元及中央处理器 CPU 接口单元。转换单元可以对 SPI4 设备发送的数据或 PCI Express 设备发送的数据进行解析，并进行格式的转换，以使转换后的数据格式符合 PCI Express 处理层协议包或 SPI4 报文的格式，有效的解决了 SPI4 设备与 PCI Express 设备互连的问题。本发明还提供了一种实现 SPI4 设备与 PCI Express 设备互连的方法。



1.一种实现 SPI4 设备与 PCI Express 设备互连的系统，其特征在于包括：

SPI4 设备及 PCI Express 设备；以及

连接在 SPI4 设备及 PCI Express 设备之间的转换单元，用于将接收到的数据进行解析，并将所述数据转换为 SPI4 报文或 PCI Express 处理层协议内容，发送给所述 SPI4 设备或所述 PCI Express 设备。

2.如权利要求 1 所述的实现 SPI4 设备与 PCI Express 设备互连的系统，其特征在于还包括：

分别与所述转换单元以及中央处理器 CPU 相连的中断单元，用于接收和处理中断请求或错误消息，并将处理结果上报给内置或外接于所述 SPI4 设备的中央处理器 CPU。

3.如权利要求 2 所述的实现 SPI4 设备与 PCI Express 设备互连的系统，其特征在于还包括：

分别与所述转换单元、所述中断单元及所述中央处理器 CPU 相连的中央处理器 CPU 接口单元，用于接收或转发所述中央处理器 CPU 与所述转换单元、所述中断单元之间传输的数据，并且解析由所述中央处理器 CPU 发出的配置信息，其中，所述中央处理器 CPU 与 SPI4 连接。

4.如权利要求 1 所述的实现 SPI4 设备与 PCI Express 设备互连的系统，其特征在于：所述转换单元与所述 SPI4 设备之间具有数据通道和控制通道，所述数据通道用于数据报文的传输，所述控制通道用于控制报文的传输。

5.一种利用权利要求 1 所述的系统实现 SPI4 设备与 PCI Express 设备互连的方法，其特征在于包括：

SPI4 设备或 PCI Express 设备向转换单元发送数据；

所述转换单元将所述数据转换为 PCI Express 处理层协议内容或 SPI4 报文，发送给所述 PCI Express 设备或所述 SPI4 设备。

6.如权利要求 5 所述的实现 SPI4 设备与 PCI Express 设备互连的方法，其特征在于还包括：所述转换单元在接收到所有的数据后，确

定所述数据的内容类型为配置内容类型时，所述转换单元将内置或外接于所述 SPI4 设备的中央处理器 CPU 通过中央处理器 CPU 接口单元或所述 SPI4 设备发送的所述配置内容封装成 PCI Express 的处理层协议包，发送给所述 PCI Express 设备，其中，CPU 接口单元分别与 CPU 和转换单元相连。

7.如权利要求 5 所述的实现 SPI4 设备与 PCI Express 设备互连的方法，其特征在于还包括：所述转换单元在接收到所有的数据后，确定所述数据的内容类型为中断和消息内容类型时，所述转换单元将所述中断和消息内容发送给中断单元处理，其中，所述中断单元分别与 CPU、CPU 接口单元以及转换单元相连，并且，CPU 接口单元分别与 CPU 和转换单元相连。

8.如权利要求 7 所述的实现 SPI4 设备与 PCI Express 设备互连的方法，其特征在于所述中断单元接收到所述中断和消息内容后进行如下处理：

将所有非错误消息内部终结；

将中断消息和错误消息解析后，通过消息信令中断 MSI 或直接上报给所述中央处理器 CPU。

9.如权利要求 5 所述的实现 SPI4 设备与 PCI Express 设备互连的方法，其特征在于：所述转换单元在接收到所有的数据后，确定所述数据的内容类型为数据内容类型时，所述转换单元将所述数据内容转换为 SPI4 报文发送给所述 SPI4 设备，或者所述转换单元将所述数据内容封装成 PCI Express 的处理层协议包发送给所述 PCI Express 设备。

10.如权利要求 9 所述的实现 SPI4 设备与 PCI Express 设备互连的方法，其特征在于：当所述 SPI4 设备对于接收的数据采用分块存储方式时，所述转换单元将所述数据内容的报文头与所述数据内容的载荷部分分为两个 SPI4 报文，并将所述两个 SPI4 报文连续发送给所述 SPI4 设备。

11.如权利要求 9 所述的实现 SPI4 设备与 PCI Express 设备互连的

方法，其特征在于：当所述 SPI4 设备对于接收的数据采用链表管理的存储方式时，所述转换单元将所述数据内容的报文头与所述数据内容的载荷部分组成一个 SPI4 报文，并将所述 SPI4 报文发送给所述 SPI4 设备。

实现 SPI4 设备与 PCI Express 设备互连的系统及方法

技术领域

本发明涉及网络技术，尤其涉及第 4 级系统包级接口(SPI4)与周边元件扩展接口(PCI Express)互连的实现技术。

背景技术

随着网络技术的发展，高速信号的传输在网络设计中的应用越来越普遍，当前所使用的高速信号的传输接口之一就是 SPI4。

SPI4 是物理层器件与链路层器件之间的数据包或信元传送接口，其可支持高达 16Gb/s 的数据传输速率。

而 PCI Express 同样也是一种芯片互连技术。它作为一种点到点的串行架构的互连总线，极大的提高了总线互连的性能，减少了系统的成本。

然而，上述两种互连技术也存在着很大的差异，其中，作为物理层与数据链路层互连的 SPI4 接口，其协议本身并不需要涉及到更高层应用中需要的地址概念，只是负责提供一条高速可靠的连接通路。而一般被划分为处理层、数据链路层和物理层的 PCI Express 协议，则要比 SPI4 接口协议多了一个处理层的协议内容，这个处理层的协议内容就包含了对地址的相应解析和处理。因此，SPI4 接口与 PCI Express 接口的应用场合通常也就各有不同。

但是在某些设计场合中，出于特定的考虑，我们也需要将 SPI4 设备与 PCI Express 设备进行互连，特别是需要实现两种设备间的高速数据收发，然而，由于 SPI4 接口只涉及物理层及数据链路层的内容，而 PCI Express 接口相对于 SPI4 接口多了一个处理层协议，所以，到目前为止，还没有一种技术方案能够解决 SPI4 接口与 PCI Express 接口互连的问题。

发明内容

本发明要解决的技术问题在于提供一种实现 SPI4 设备与 PCI Express 设备互连的系统，该系统能够解决 SPI4 接口与 PCI Express 接口互连的问题。

本发明提供了一种实现 SPI4 设备与 PCI Express 设备互连的系统，其包括：SPI4 设备及 PCI Express 设备；以及连接在 SPI4 设备及 PCI Express 设备之间的转换单元，用于将接收到的数据进行解析，并将所述数据转换为 SPI4 报文或 PCI Express 处理层协议内容，发送给所述 SPI4 设备或所述 PCI Express 设备。

所述系统还可包括与所述转换单元相连的中断单元，用于接收和处理中断请求或错误消息，并将处理结果上报给内置或外接于所述 SPI4 设备的中央处理器 CPU。

所述系统还可包括分别与所述转换单元、所述中断单元及所述中央处理器 CPU 相连的中央处理器 CPU 接口单元，用于接收或转发所述中央处理器 CPU 与所述转换单元、所述中断单元之间传输的数据，并且解析由所述中央处理器 CPU 发出的配置信息。

此外，所述转换单元与所述 SPI4 设备之间具有数据通道和控制通道，所述数据通道用于数据报文的传输，所述控制通道用于控制报文的传输。

本发明还提供了一种利用权利要求 1 所述的系统实现 SPI4 设备与 PCI Express 设备互连的方法，包括：SPI4 设备或 PCI Express 设备向转换单元发送数据；所述转换单元将所述数据转换为 PCI Express 处理层协议内容或 SPI4 报文，发送给所述 PCI Express 设备或所述 SPI4 设备。

其中，所述转换单元在接收到所有的数据后，判断所述数据的内容类型，当所述内容类型为配置内容类型时，所述转换单元将所述中央处理器 CPU 通过所述中央处理器 CPU 接口单元或所述 SPI4 设备发送的所述配置内容封装成 PCI Express 的处理层协议包，发送给所述 PCI Express 设备。

当所述内容类型为中断和消息内容类型时，所述转换单元将所述中断和消息内容发送给所述中断单元处理。

所述中断单元接收到所述中断和消息内容后进行如下处理：将所有非错误消息内部终结；将中断消息和错误消息解析后，通过消息信

令中断 MSI 或直接上报给所述中央处理器 CPU。

当所述内容类型为数据内容类型时，所述转换单元将所述数据内容转换为 SPI4 报文发送给所述 SPI4 设备，或者所述转换单元将所述数据内容封装成 PCI Express 的处理层协议包发送给所述 PCI Express 设备。

当所述 SPI4 设备对于接收的数据采用分块存储方式时，所述转换单元将所述数据内容的报文头与所述数据内容的载荷部分分为两个 SPI4 报文，并将所述两个 SPI4 报文连续发送给所述 SPI4 设备。

当所述 SPI4 设备对于接收的数据采用链表管理的存储方式时，所述转换单元将所述数据内容的报文头与所述数据内容的载荷部分组成一个 SPI4 报文，并将所述 SPI4 报文发送给所述 SPI4 设备。

由于本发明提供的系统设置有转换单元，所述转换单元可以对 SPI4 设备发送的数据或 PCI Express 设备发送的数据进行解析，并进行格式的转换，以使转换后的数据格式符合 PCI Express 处理层协议包或 SPI4 报文的格式，有效的解决了 SPI4 设备与 PCI Express 设备互连的问题。

本发明提供的系统还设置了中断单元和 CPU 接口单元，中断用于接收和处理中断请求和错误消息，并将处理结果上报给 CPU，CPU 接口单元是连接 CPU 与中断单元、转换单元之间的桥梁，利用这个桥梁可以使 CPU 对 PCI Express 设备的配置信息通过转换单元发送到 PCI Express 设备，所以，本发明还能有效的解决中断请求的处理和对 PCI Express 设备进行配置的问题。

由于本发明的转换单元可对接收到的数据进行分类，进而发送到不同的处理单元进行处理，可以说，是对完整的 PCI Express 协议内容进行了可定制的裁减，这种方法极大的降低了设计难度和成本。

本发明的转换单元配合 SPI4 设备的分块缓存和缓存链表管理两种方式，分别进行了不同的报文转换，最大限度的保证了数据互连、处理的效率。

此外，本发明的转换单元与 SPI4 设备分别用数据通道和控制通道

这两个独立的通道传输数据报文和控制报文，避免了两种报文共用一个通道而互相干扰，有效的提高了传输效率。

附图说明

图 1 为本发明系统的第一实施例的系统结构示意图。

图 2 为本发明系统的第一优选实施例的系统结构示意图。

图 3 为 PCI Express 报文分拆模式的示意图。

图 4 为 SPI4 设备的缓存采用分块存储方式的示意图。

图 5 为 PCI Express 报文的 TLP 头与载荷部分组成一个 SPI4 报文的示意图。

图 6 为 SPI4 设备的缓存采用链表管理存储方式的示意图。

图 7 为本发明系统的第二优选实施例的系统结构示意图。

图 8 为本发明方法的实施例的流程图。

具体实施方式

下面我们将结合附图，对本发明的最佳实施方案进行详细描述。首先要指出的是，本发明中用到的术语、字词及权利要求的含义不能仅仅限于其字面和普通的含义去理解，还包括进而与本发明的技术相符的含义和概念，这是因为我们作为发明者，要适当地给出术语的定义，以便对我们的发明进行最恰当的描述。因此，本说明和附图中给出的配置，只是本发明的首选实施方案，而不是要列举本发明的所有技术特性。我们要认识到，还有各种各样的可以取代我们方案的同等方案或修改方案。

首先，结合图 1，对本发明的第一实施例进行介绍。

如图 1 所示，本发明提供的互连系统包括：SPI4 设备 101 及 PCI Express 设备 102，以及连接在 SPI4 设备 101 及 PCI Express 设备 102 之间的转换单元 103，这个转换单元 103 可以从 SPI4 设备 101 及 PCI Express 设备 102 接收数据并将数据的格式进行转换。如果 SPI4 设备 101 向 PCI Express 设备 102 发送数据，则这个数据从 SPI4 设备 101 发出时是 SPI4 报文，转换单元 103 接收到 SPI4 报文时，首先进行解析，例如解析这个报文的地址等，之后将这个 SPI4 报文封装成

PCI Express 处理层协议包，再发送给 PCI Express 设备 102。相反，如果 PCI Express 设备 102 向 SPI4 设备 101 发送数据，则这个数据从 PCI Express 设备 102 发出时是 PCI Express 处理层协议包，转换单元 103 接收到 PCI Express 处理层协议包时，也要先进行解析，例如解析这个 PCI Express 处理层协议包的地址等，之后将这个 PCI Express 处理层协议包转换为 SPI4 报文，再发送给 SPI4 设备 101。

图 1 所示的系统所包含的各个设备或单元是实现本发明所必要的部分。但是，为了增强系统的功能，维护系统的稳定，本发明还提供了一个最佳实施例。

图 2 为本发明第一优选实施例的系统示意图。如图 2 所示，此系统包括：SPI4 设备 201 及 PCI Express 设备 202，连接在 SPI4 设备 201 及 PCI Express 设备 202 之间的转换单元 203，与转换单元 203 相连的中断单元 204，分别与转换单元 203 及中断单元 204 相连的 CPU 接口单元 205，与 SPI4 设备 201、中断单元 204 及 CPU 接口单元 205 相连的 CPU206。

在图 2 中，中断单元 204 用于接收和处理中断请求或错误消息，并将处理结果上报给 CPU206。中断单元 204 在接收到中断和消息后，可以进行如下处理：对于所有非错误消息都要内部终结，内部终结可以理解为对此类消息不处理；对于所有错误消息和中断消息，都要上报给 CPU206，上报的方式可以很灵活，例如，可以通过 CPU 接口单元 205 或 SPI4 设备 201 上报，也可以通过硬件直接上报给 CPU206。

在图 2 中，CPU 接口单元 205 用于接收或转发 CPU206 与转换单元 203、中断单元 204 之间传输的数据，可以说，CPU 接口单元 205 就是转换单元 203 或中断单元 204 与 CPU206 连接的桥梁，CPU206 与转换单元 203 或中断单元 204 之间的数据传输可以通过 CPU 接口单元 205 完成，而不是一定通过 SPI4 设备 201 完成。在本发明中，CPU 接口单元 205 能够实现的功能可以归纳为如下几点：实现 CPU206 对控制或状态寄存器的访问，本发明的控制或状态寄存器主要集中在转换单元 203 中；实现 CPU206 对中断寄存器的访问，这里主要是指中

断单元 204 中的中断寄存器；实现 CPU206 对 PCI Express 设备 202 的配置；在调试过程中，实现例如收发包的调试功能。

无论是图 1 或者图 2 的转换单元都可以对接收到的数据进行解析并分类。以图 2 的系统结构为例，转换单元 203 可以对从任何来源接收到的任何数据进行解析并分类，一般都将数据分为三类，即配置内容、中断和消息内容及数据内容。

这里的配置内容主要是指 CPU206 向 PCI Express 设备 202 发送的配置信息。CPU206 可以通过 CPU 接口单元 205 或者 SPI4 设备 201 向转换单元 203 发送配置信息，至于选择通过 CPU 接口单元 205 还是 SPI4 设备 201 发送要根据实际情况而定，例如，如果 SPI4 设备 201 与 PCI Express 设备 202 之间的数据传输量非常大时，为了减轻 SPI4 设备 201 的负担，可以选择通过 CPU 接口单元 205 来发送配置信息，转换单元 203 在对配置信息解析后，发现这个信息是配置内容，就将配置信息封装成 PCI Express 处理层协议内容，发送给 PCI Express 设备 202 处理，PCI Express 设备 202 可以按照配置信息的内容进行软件升级或者参数修改等操作。

需要说明的是，配置信息不仅可以由转换单元 203 解析，也可以由 CPU 接口单元 205 先进行解析，之后发送给转换单元 203，转换单元 203 可以不再对配置信息解析，而只将配置信息转换为 PCI Express 处理层协议内容，并发送给 PCI Express 设备 202。

中断和消息内容可以包括 PCI Express 设备 202 发出的中断请求及系统内部产生的各种消息，其中消息还可以分为非错误消息和错误消息，对于中断和消息内容的处理主要是由中断单元 204 完成的。以 PCI Express 设备 202 向 CPU206 发送中断请求为例，PCI Express 设备 202 首先向转换单元 203 发送中断请求消息，转换单元 203 对中断请求消息进行解析，如果中断单元 204 可以识别 PCI Express 处理层协议内容，则可直接将中断请求消息发送到 PCI Express 设备 202，如果中断单元 204 不能识别 PCI Express 处理层协议内容，则转换单元 203 要将 PCI Express 处理层协议格式的中断请求消息转换为中断单元 204

能够识别的中断请求消息，之后发送到中断单元 204 进行处理，中断单元 204 可以通过两个途径将处理结果上报给 CPU206，一种是通过 CPU 接口单元 205 上报，另一种是通过硬件直接上报给 CPU206，具体选择哪一种方式要根据实际情况决定。

作为数据内容的数据是 SPI4 设备 201 与 PCI Express 设备 202 之间传输量最大的数据。以存储器读写操作指令 Memory 读写的报文内容为例，在转换单元 203 与 SPI4 设备 201 之间可用数据和控制两个独立的通道传输数据，对于例如 Memory 读请求、设备寄存器读写的请求与回应以及 MSI 报文等小流量、小长度的报文可以在控制通道内传输，而涉及到存储器读写的大流量大长度的报文，例如 Memory 写请求、Memory 读回应等内容则可在数据通道内进行。采用数据和控制两个独立的通道传输数据的方式，可以避免数据报文与控制报文共用一个通道而造成的相互干扰，有效的提高了传输效率。

以 PCI Express 设备 202 从 SPI4 设备 201 读数据为例，对数据内容的传输过程进行说明。CPU206 在缓存或寄存器中准备操作信息队列等待 PCI Express 设备 202 读取，操作信息队列完成后，CPU206 向 PCI Express 设备 202 发送要求读数据请求，PCI Express 设备 202 以读操作的形式读取操作信息队列的内容，以获得有关操作的内容，例如操作类型、地址、长度等。PCI Express 设备 202 根据地址和长度，连续发起读指令，主动从 SPI4 设备 201 读数据。当 PCI Express 设备 202 读完需要的数据后，向 CPU206 发起 MSI 中断以通知 CPU206 操作已完成。PCI Express 设备 202 向 SPI4 设备 201 写数据的过程与上述过程类似，只是 CPU206 向 PCI Express 设备 202 发送的是要求写数据请求，PCI Express 设备 202 主动向 SPI4 设备 201 写入数据。其中，要求读数据请求和读取操作信息队列内容的报文可以通过 SPI4 设备 201 与转换单元 203 之间的控制通道传输，大流量的数据传输用数据通道传输，无论是要求读数据请求、读取操作信息队列内容的报文还是大流量的数据，CPU206 都是先以 SPI4 报文方式发送到转换单元

203, 经过格式转换后, 以 PCI Express 处理层协议内容发送到 PCI Express 设备 202。

为了尽可能的降低 CPU 的工作负荷, 提高数据处理的效率, 保证较高的带宽性能, 转换单元 203 对于数据报文的处理, 需要与 SPI4 设备 201 的工作方式相匹配。

当 SPI4 设备 201 对于接收的 SPI4 报文数据全部采用分块存储的方式存储, 或者说, SPI4 设备 201 接收的 SPI4 报文由 SPI4 设备 201 的接口单元(图中未绘示)存放在 CPU206 指定的 SPI4 设备 201 的缓存(图中未绘示)的某个连续块中, 则转换单元 203 在解析 PCI Express 报文之后, 可以提取报文头中的有用信息, 例如 TLP (PCI Express 中的处理层包协议) 中的读写地址和某些用户自定义的字段, 并与后续载荷分开为两个 SPI4 报文连续发送给 SPI4 设备 201, SPI4 设备 201 在处理 SPI4 报文时, 可以借助前次接收的地址(控制)信息, 来指定后续数据报文内容的存放地址, 从而避免了大量数据的内存拷贝与搬移, 特别要强调的是, 在采用这种方式时, 由于 CPU206 改变 SPI4 设备 201 的接口单元的搬移指针与接口单元硬件进行报文数据的动作是同时进行的, 所以, 转换单元 203 在发送数据和地址报文时, 需要将地址报文提前一轮发送, 以保证接口单元当前配置的地址指针确实是当前接收数据报文的对应指针, 与这种发送方式对应的是, 在报文发送的初始和结束, 也就存在着一轮的非报文内容数据和一轮非报文内容地址。如图 3 所示, TLP 报文可以分为地址和数据两个部分, 在发送顺序上, 首先发送的是当前地址, 接着发送的是前一个地址对应的数据, 再发送的是下一个地址, 之后发送的是当前地址对应的数据, 以此类推, 例如, 地址 1 与数据 1 之间相隔数据 0 和地址 2 两个报文, 相应的, 在报文发送的初始和结束, 就存在着非报文内容数据和非报文内容地址, 这两个报文的内容可以为空。这种方式对于 PCI Express 报文中地址相邻的数据内容, 是在 SPI4 设备 201 的缓存中确切指定相邻地址来存放的, 最终的结果是各个携带的 PCI Express 地址相邻的

SPI4 报文载荷被存放在一个连续的地址块中，如图 4 所示，数据 0 与数据 1 在 SPI4 设备 201 的缓存中被存放在连续的地址中。

正是因为当前地址与当前数据之间相隔两个其他报文，CPU206 就可以有相对充足的时间完成对当前地址的解析，并有宽裕的时间通知硬件将指针指向当前地址，在完成这些动作之后，恰好接收到当前数据，并将当前数据即时存储在指针指向的当前地址，所以，这种处理方式相对于现有技术中 SPI4 设备 201 将接收到的报文先全部接收、之后再将数据重新存放在对应的地址中的方式，避免了内存拷贝和搬移数据，明显可以提高 SPI4 设备 201 的存储效率。

当 SPI 设备 201 采用链表的方式管理数据的存放时，转换单元 203 在解析 TLP 头之后，不需要拆包，而是把需要发送的自定义头信息，例如包括了地址和用户定义信息，与载荷数据组成一个 SPI4 报文直接发送给 SPI4 设备 201，如图 5 所示，地址 0 与数据 0 组成一个 SPI4 报文，SPI4 设备 201 的接口单元在解析 SPI4 报文后，将 SPI4 报文存放到缓存中，需要说明的是，数据对应的地址可以是任意的，或者说，数据存放的位置不需要是连续的，可以由 CPU 来管理存放链表的指针偏移实现实际上的报文连续存放的效果。如图 6 所示，CPU206 具有一个链表，链表中具有多个指针，例如指针 1、指针 2 等，各个指针对应各个数据，例如指针 1 对应数据 1，采用这种方式时，CPU206 仍然是需要对各个数据对应的地址进行解析，但由于指针已经对应到 SPI4 设备 201 的缓存中，所以 SPI4 设备 201 在接收到报文后，无需进行任何存储处理，只需交由 CPU206 即时解析即时存储即可。

在本发明的图 2 中，SPI4 设备 201 外接了一个 CPU206，需要说明的是，SPI4 设备还可以将 CPU 内置。如图 7 所示，SPI4 设备 701 内置有 CPU706，CPU706 分别与 CPU 接口单元 705 及中断和消息终结处理单元 704 相连，其他连接方式及工作方式均与图 2 相同。

此外，为了整个系统能够获得较高的集成度，转换单元、中断单元及 CPU 接口单元可以集成为一个桥接设备，如此一来，这个桥接设

备就具有数据解析、格式转换、中断请求和消息处理及与 CPU 直接通信的多重功能。

本发明不但提供了一种实现 SPI4 设备与 PCI Express 设备互连的系统，还提供了一种实现 SPI4 设备与 PCI Express 设备互连的方法。

现在结合图 8，对本发明方法的实施例进行说明。如图 8 所示，在步骤 S801 中，SPI4 设备或 PCI Express 设备向转换单元发送数据，由 SPI4 设备发出的数据应该为 SPI4 报文，而由 PCI Express 设备发出的数据应该为 PCI Express 处理层协议内容。进入步骤 S802，所述转换单元将所述数据转换为 PCI Express 处理层协议内容或 SPI4 报文，发送给所述 PCI Express 设备或所述 SPI4 设备，如果转换单元接收的是由 SPI4 设备发出的 SPI4 报文，则需要将 SPI4 报文转换为 PCI Express 处理层协议内容，再发送到 PCI Express 设备，相反的，如果转换单元接收的是由 PCI Express 设备发出的 PCI Express 处理层协议内容，则需要将 PCI Express 处理层协议内容转换为 SPI4 报文，再发送到 SPI4 设备。

所述转换单元在接收到所有的数据后，可以识别数据的内容类型，以进行相应的操作。

当确定所述数据的内容类型为配置内容类型时，所述转换单元将内置或外接于所述 SPI4 设备的中央处理器 CPU 通过中央处理器 CPU 接口单元或所述 SPI4 设备发送的所述配置内容封装成 PCI Express 的处理层协议包，发送给所述 PCI Express 设备。

当所述数据的内容类型为中断和消息内容类型时，所述转换单元将所述中断和消息内容发送给所述中断单元处理。所述中断单元接收到所述中断和消息内容后进行如下处理：将所有非错误消息内部终结；将中断消息和错误消息解析后，通过消息信令中断 MSI 或直接上报给所述中央处理器 CPU。

当所述数据的内容类型为数据内容类型时，所述转换单元将所述数据内容转换为 SPI4 报文发送给所述 SPI4 设备，或者所述转换单元将所述数据内容封装成 PCI Express 的处理层协议包发送给所述 PCI

Express 设备。

当所述 SPI4 设备对于接收的数据采用分块存储方式时,所述转换单元将所述数据内容的报文头与所述数据内容的载荷部分分为两个 SPI4 报文,并将所述两个 SPI4 报文连续发送给所述 SPI4 设备。

当所述 SPI4 设备对于接收的数据采用链表管理的存储方式时,所述转换单元将所述数据内容的报文头与所述数据内容的载荷部分组成一个 SPI4 报文,并将所述 SPI4 报文发送给所述 SPI4 设备。

以上所述仅是本发明的优选实施方式,应当指出,对于本技术领域的普通技术人员来说,在不脱离本发明原理的前提下,还可以作出若干改进和润饰,这些改进和润饰也应视为本发明的保护范围。

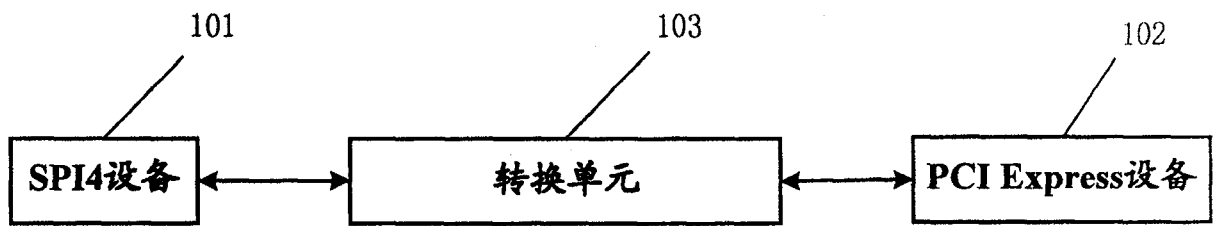


图1

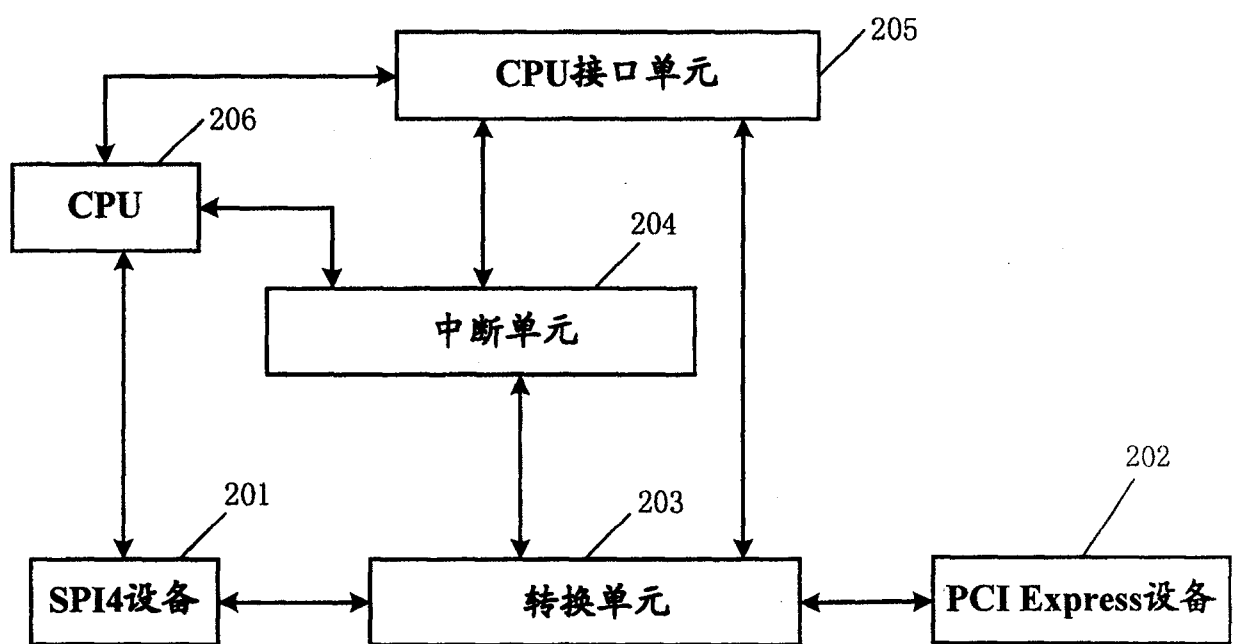


图2

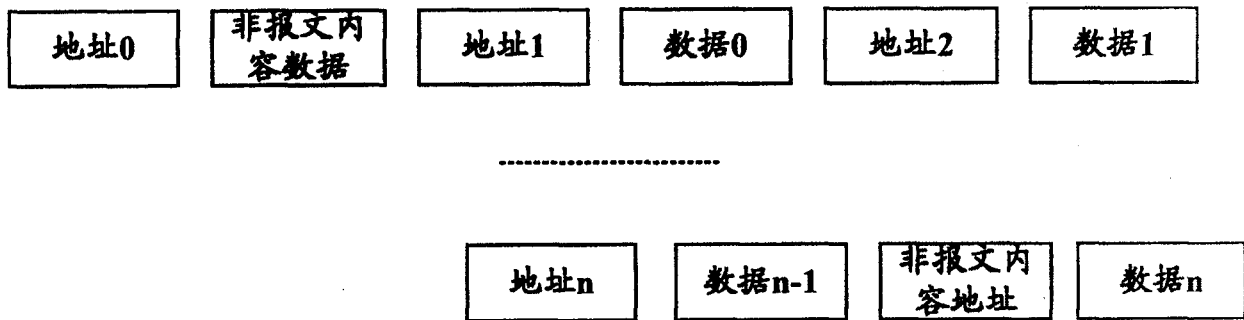


图3

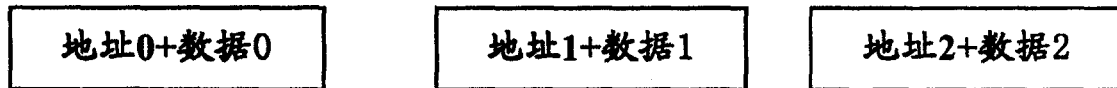


图4

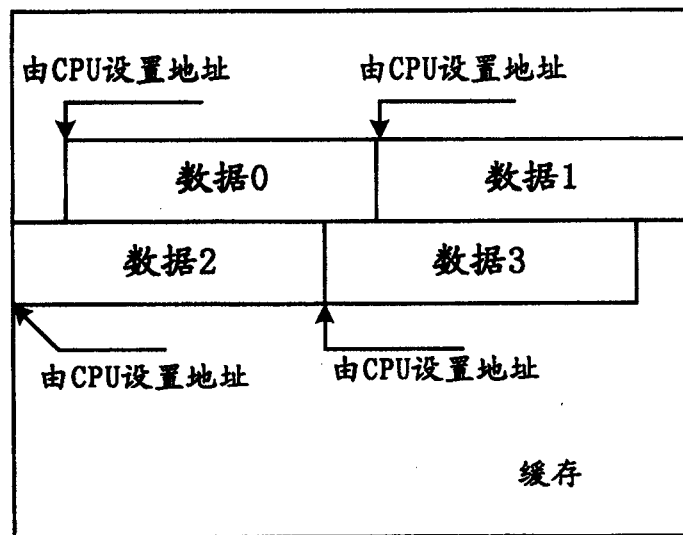


图5

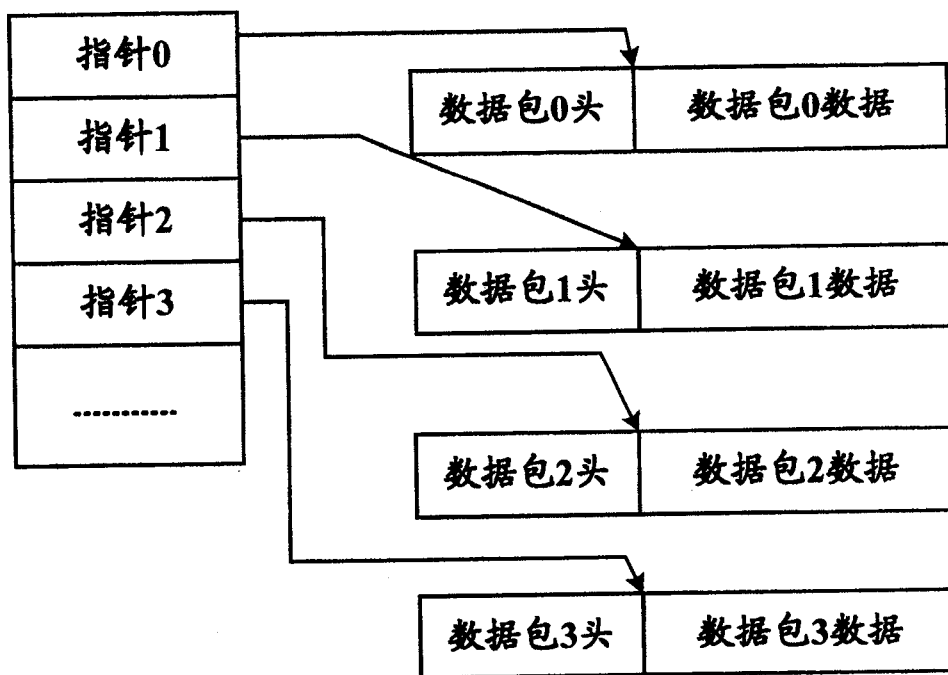


图6

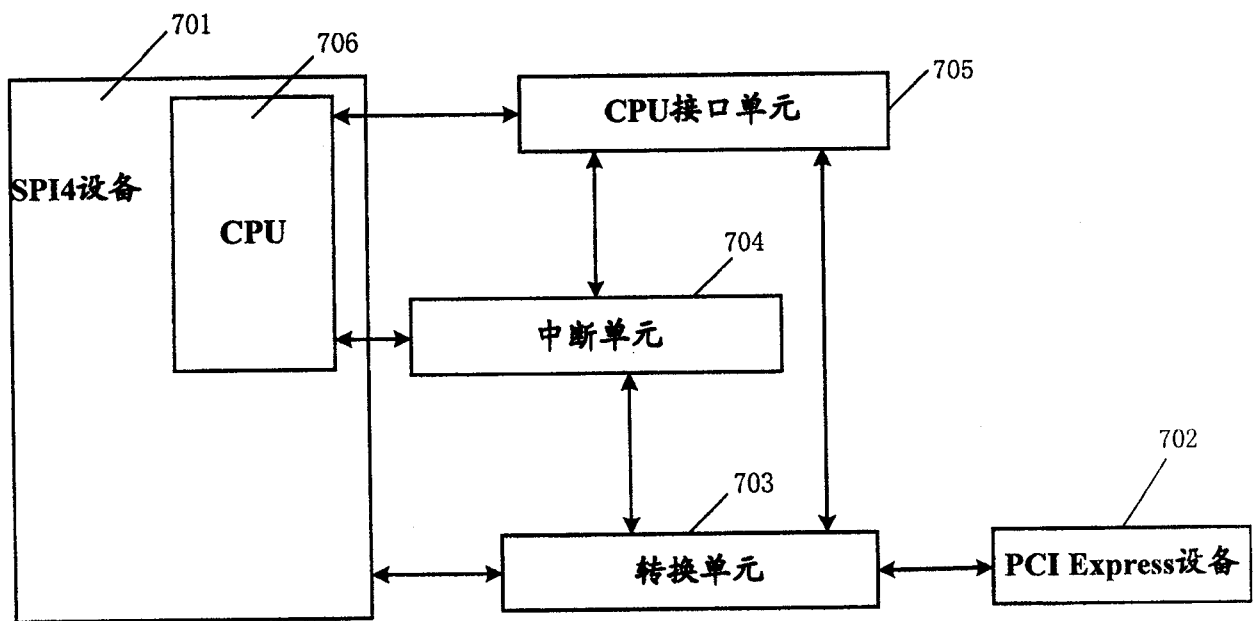


图7

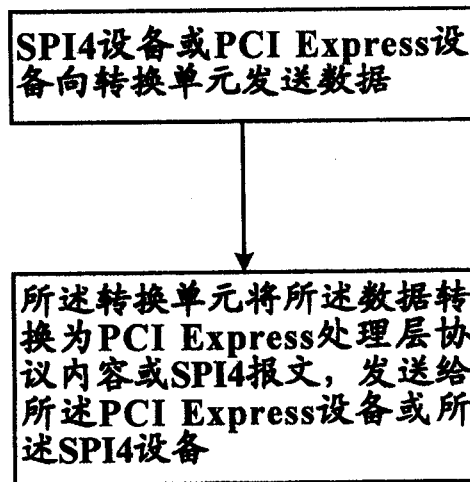


图8