



(51) МПК  
*G06N 3/063* (2006.01)  
*G06F 11/00* (2006.01)  
*G05B 23/00* (2006.01)

ФЕДЕРАЛЬНАЯ СЛУЖБА  
 ПО ИНТЕЛЛЕКТУАЛЬНОЙ СОБСТВЕННОСТИ

(12) ОПИСАНИЕ ИЗОБРЕТЕНИЯ К ПАТЕНТУ

(52) СПК

*G06N 3/063* (2006.01); *G06F 11/261* (2006.01); *G06F 11/2635* (2006.01)

(21)(22) Заявка: 2017120894, 14.06.2017

(24) Дата начала отсчета срока действия патента:  
 14.06.2017

Дата регистрации:  
 17.07.2018

Приоритет(ы):

(22) Дата подачи заявки: 14.06.2017

(45) Опубликовано: 17.07.2018 Бюл. № 20

Адрес для переписки:

129110, Москва, ул. Щепкина, 42, стр.1, 2,  
 Госкорпорация "Роскосмос", начальнику отдела  
 учета и анализа результатов научно-технической  
 деятельности Н.Г. Горбановскому

(72) Автор(ы):

Недорезов Дмитрий Александрович (RU)

(73) Патентообладатель(и):

Российская Федерация, от имени которой  
 выступает Государственная корпорация по  
 космической деятельности "Роскосмос" (RU)

(56) Список документов, цитированных в отчете

о поиске: RU 2549523 C1, 27.04.2015. RU  
 2447488 C1, 10.04.2012. RU 148904 U1,  
 20.12.2014. RU 94013455 A1, 20.09.1996. RU  
 2093885 C1, 20.10.1997. RU 2109329 C1,  
 20.04.1998. US 8418012 B2, 09.04.2013. US  
 20160306900 A1, 20.10.2016.

(54) СПОСОБ МУТАЦИОННОГО ТЕСТИРОВАНИЯ ЭЛЕКТРОННОЙ АППАРАТУРЫ И ЕЕ УПРАВЛЯЮЩЕГО ПРОГРАММНОГО ОБЕСПЕЧЕНИЯ С ОПРЕДЕЛЕНИЕМ ЛОКАЛИЗАЦИИ МУТАЦИЙ

(57) Реферат:

Изобретение относится к компьютерным системам, основанным на специфических вычислительных моделях. Техническим результатом изобретения является увеличение вероятности обнаружения неисправностей электронной аппаратуры. Способ мутационного тестирования электронной аппаратуры и ее управляющего программного обеспечения (ПО) заключается в том, что на языках описания аппаратуры создают проект исправной модели электронного устройства, имитирующей поведение его каналов ввода-вывода и проект модели электронного устройства с

неисправностями. Записывают получившиеся проекты модели в программируемую логическую интегральную схему (ПЛИС) устройства имитации неисправностей. Проводят тестирование на этой модели. Сравнивают результаты тестирования от исправной и неисправной моделей. Если в процессе тестирования исправной модели неисправностей не обнаруживают, а при тестировании неисправной обнаруживают весь массив внесенных неисправностей, то электронную аппаратуру или ее управляющее ПО считают прошедшими тестирование. 1 з.п. ф-лы.

RU 2 661 535 C1

RU 2 661 535 C1



FEDERAL SERVICE  
FOR INTELLECTUAL PROPERTY

(51) Int. Cl.  
*G06N 3/063* (2006.01)  
*G06F 11/00* (2006.01)  
*G05B 23/00* (2006.01)

**(12) ABSTRACT OF INVENTION**

(52) CPC

*G06N 3/063* (2006.01); *G06F 11/261* (2006.01); *G06F 11/2635* (2006.01)(21)(22) Application: **2017120894, 14.06.2017**(24) Effective date for property rights:  
**14.06.2017**Registration date:  
**17.07.2018**

Priority:

(22) Date of filing: **14.06.2017**(45) Date of publication: **17.07.2018** Bull. № 20

Mail address:

129110, Moskva, ul. Shchepkina, 42, str.1, 2,  
Goskorporatsiya "Roskosmos", nachalniku otdela  
ucheta i analiza rezultatov nauchno-tekhnicheskoj  
deyatelnosti N.G. Gorbanovskomu

(72) Inventor(s):

**Nedorezov Dmitrij Aleksandrovich (RU)**

(73) Proprietor(s):

**Rossijskaya Federatsiya, ot imeni kotoroj  
vystupaet Gosudarstvennaya korporatsiya po  
kosmicheskoj deyatelnosti "Roskosmos" (RU)**

**(54) METHOD OF MUTATION TESTING OF ELECTRONIC EQUIPMENT AND ITS CONTROL SOFTWARE WITH DETERMINATION OF MUTATION LOCALIZATION**

(57) Abstract:

FIELD: computer equipment.

SUBSTANCE: invention relates to the computer systems based on the specific computing models. Method of mutational testing of electronic equipment and its control software lies in the fact that in the equipment description languages the design of an operational model of the electronic device is created, this model simulates the behavior of its inlet-outlet channels and the design of an electronic device with malfunctions is created. Resulting model projects are recorded in the field programmable gate array (FPGA)

of the fault simulation device. Testing is carried out on this model. Test results from the operational and faulty models are compared. If no faults is detected during the testing of the operational model, and when testing the faulty the entire array of introduced faults is revealed, the electronic equipment or its control software is considered to have passed the testing.

EFFECT: technical result of the invention is the increased probability of detecting the faults of electronic equipment.

1 cl

Изобретение относится к компьютерным системам, основанным на специфических вычислительных моделях с использованием электронных средств.

Известен способ тестирования электронной аппаратуры, реализуемый при помощи устройства для имитации отказов и внутрисхемного тестирования элементов дискретной аппаратуры (патент РФ №2093885). Способ позволяет имитировать неисправности как на отдельных, так и на нескольких выводах цифровых элементов путем аппаратного макетирования. Обеспечивает возможность работы с элементами, имеющими двуправленные шины, а также предусматривает использование устройства в качестве цифрового внутрисхемного тестера за счет создания аппаратно-программной защиты каналов устройства от перегрузки. Позволяет осуществлять автоматизированное управление процессом тестирования. Недостатками данного устройства являются: отсутствие реконфигурируемой, при помощи языков описания аппаратуры, аппаратной части тестового устройства, что увеличивает время, затрачиваемое на имитацию отказов; отсутствие в способе описания правил локализации неисправностей.

Известен способ анализа безопасности устройств с использованием метода внесения неисправностей основанного на языках описания аппаратуры (патент США №US8418012 В2). Способ заключается в том, что получают базовый проект тестируемого электронного устройства на языке описания аппаратуры. Создают математические модели неисправностей для конфигурируемой интегральной схемы тестируемого электронного устройства. Описывают эти неисправности на языке описания аппаратуры. Вносят описанные неисправности в базовый проект особой конфигурируемой интегральной схемы тестируемого устройства. Проводят несколько экспериментов по внесению неисправностей, где каждый эксперимент включает неисправность, по крайней мере, одного сигнала.

Недостатками данного способа являются: невозможность имитации неисправностей устройств, не имеющих в своем составе программируемых логических интегральных схем (ПЛИС), по причине того, что неисправности вносятся в ПЛИС самого тестируемого устройства, при этом в составе тестового комплекса ПЛИС отсутствует; отсутствие возможности управления включением/выключением неисправностей в моделях без перекомпиляций проекта ПЛИС при помощи программного обеспечения (ПО) высокого уровня; отсутствие в способе описания правил локализации неисправностей.

Наиболее близким (прототипом) является способ мутационного тестирования радиоэлектронной аппаратуры и ее управляющего ПО (патент РФ №2549523). Способ заключается в том, что на языке описания аппаратуры создают два проекта модели электронного устройства: с неисправностями и исправный; затем проводят тестирование с использованием обоих проектов; сравнивают результаты тестирования от исправной и неисправной моделей на каждой неисправности из заданного массива, если в процессе тестирования исправной модели неисправностей не обнаруживают, а при тестировании неисправной обнаруживают весь массив внесенных неисправностей, то тестируемую электронную аппаратуру или ее управляющее ПО считают прошедшими тестирование. При этом в состав тестового комплекса входит ПЛИС для вышеописанного моделирования электронных устройств.

Недостатком данного способа является отсутствие описания правил локализации неисправностей.

Задачей изобретения является устранение указанного недостатка, что позволит, согласно правилам локализации, определять, какие именно мутации необходимо моделировать для увеличения вероятности обнаружения неисправностей тестируемой

электронной аппаратурой в ходе ее штатной эксплуатации.

Поставленная задача изобретения решается тем, что в проекты ПЛИС, реализованные на языках описания аппаратуры, намеренно вносят модели неисправностей; затем проводят тестирование с целью оценки вероятности обнаружения внесенных моделей 5 неисправностей тестируемой аппаратурой или ПО; на языке описания аппаратуры создают проект исправной модели электронного устройства, имитирующей поведение каналов ввода-вывода объекта испытаний (электронного устройства, разрабатываемого для конечного потребителя); записывают получившийся проект модели в ПЛИС 10 устройства имитации неисправностей, встроенного в устройство управления процессом тестирования и содержащего интерфейсные каналы ввода-вывода; проводят тестирование на этой модели; результаты тестирования заносят в протокол при помощи устройства управления процессом тестирования; на языках описания аппаратуры 15 создают проект модели объекта тестирования с неисправностями, причем предусматривают возможность их включения/выключения в процессе тестирования без перекомпиляции проекта, при помощи управляющего ПО высокого уровня; записывают получившийся проект модели в ПЛИС устройства имитации неисправностей, 20 встроенного в устройство управления процессом тестирования; при помощи устройства управления процессом тестирования формируют массив управляющих воздействий поочередно включающих неисправности, реализованные в модели и указанные в массиве; проводят тестирование на этой модели; результаты тестирования заносят в 25 протокол при помощи устройства управления процессом тестирования; при помощи устройства управления тестированием, сравнивают результаты тестирования от исправной и неисправной моделей на каждой неисправности из заданного массива, если в процессе тестирования исправной модели неисправностей не обнаруживают, а 30 при тестировании неисправной, обнаруживают весь массив внесенных неисправностей, то тестируемую аппаратуру или ПО считают прошедшими тестирование; если в процессе тестирования исправной модели обнаруживают неисправности, то определяют коэффициент первого этапа  $R1=1/o$ , где  $o$  - количество обнаруженных неисправностей; если в процессе тестирования неисправной модели обнаруживают не все неисправности, 35 то определяют коэффициент второго этапа  $R2=ov/oo$ , где  $ov$  - количество внесенных в модель неисправностей,  $oo$  - количество обнаруженных неисправностей.

Метод мутационного тестирования основывается на намеренном внесении неисправностей (мутаций) в объект тестирования (электронную аппаратуру, разрабатываемую для конечного потребителя) или его модель с последующим 40 тестированием их наличия ([ikit.sfu-kras.ru/files/ikit/7\\_Mutacionnoe\\_testirovanie.pdf](http://ikit.sfu-kras.ru/files/ikit/7_Mutacionnoe_testirovanie.pdf) - сайт Сибирского федерального университета; Budd T. A. Mutation Analysis of Program Test Data. PhD thesis. - New Haven CT, Yale University, 1980).

Для увеличения вероятности обнаружения неисправностей вводятся правила локализации неисправностей, заключающиеся в том, что необходимо имитировать:

- 40 1. Неисправность каждого элемента компонентной базы моделируемой аппаратуры и каждого элемента управляющего ПО не менее одного раза.
2. Неисправность в каждой из возможных ветвей алгоритма работы моделируемой системы не менее одного раза.
3. Неисправность каждой функции, которую выполняет тестируемая аппаратура не 45 менее одного раза.
4. Неисправности всех стандартов и интерфейсов передачи данных, представленных в тестируемой аппаратуре не менее одного раза.
5. Неисправности всех типов данных представленных в ПО тестируемой аппаратуры

не менее одного раза.

6. Неисправности всех диапазонов данных представленных в ПО тестируемой аппаратуры не менее одного раза.

Таким образом, реализация вышеперечисленных мутаций позволяет максимально  
5 полно проверить способность тестируемой электронной аппаратуры обнаруживать и  
правильно реагировать на неисправности различных типов, что впоследствии позволяет  
доработать ее и увеличить тем самым вероятность обнаружения и парирования данных  
неисправностей в дальнейшем.

Способ осуществляют следующим образом.

10 На языке описания аппаратуры создают проект исправной модели электронного  
устройства, имитирующей поведение каналов ввода-вывода объекта тестирования  
(электронного устройства или его частей), связывающих устройство имитации  
неисправностей с устройством управления процессом тестирования, содержащим  
устройства контроля. Записывают получившийся проект в ПЛИС устройства имитации  
15 неисправностей, встроенного в устройство управления процессом тестирования и  
содержащего интерфейсные каналы ввода-вывода. Реализация модели на ПЛИС  
позволяет исключить моделирование временных промежутков, так как современные  
ПЛИС поддерживают такой же уровень скоростей, как и аппаратура, создаваемая для  
конечного потребителя, имеющая чисто аппаратную реализацию. В то же время на  
20 ПЛИС можно реализовывать любые устройства, требуемые для тестирования, путем  
простого перепрограммирования, что занимает гораздо меньше времени, чем  
аппаратное макетирование, которое требует приобретения реальной компонентной  
базы электроники и сложного процесса ее монтажа на печатные платы. Далее проводят  
тестирование модели. Результаты тестирования автоматически заносятся в протокол  
25 устройством управления процессом тестирования. На языке описания аппаратуры  
создают проект модели электронной аппаратуры с неисправностями, причем  
предусматривают возможность их включения/выключения в процессе тестирования,  
при помощи управляющего ПО высокого уровня, что сильно сокращает количество  
перекомпиляций проектов ПЛИС. Например, необходимо имитировать 10 различных  
30 неисправностей, причем ввести их в процесс тестирования во всех возможных  
комбинациях. На каждую комбинацию потребуется переделать проект ПЛИС и провести  
его перекомпиляцию. Допустим, что наличие неисправности это 1, а отсутствие 0, это  
значит, что количество перекомпиляций (исключая исправную модель) составит  $1023$   
( $111111111_{\text{двоичная}} = 1024_{\text{десятичная}}$ ). В предлагаемом способе в проекте ПЛИС модели  
35 предусматривают возможность включения/выключения каждой отдельной  
неисправности путем введения программируемой логической структуры «ЕСЛИ»,  
которая управляется ПО высокого уровня формированием массива управляющих  
воздействия включения/выключения. Далее записывают получившийся проект в ПЛИС  
того же самого устройства имитации неисправностей, встроенного в устройство  
40 управления процессом тестирования. При помощи устройства управления процессом  
тестирования формируется массив управляющих воздействий автоматически поочередно  
включающих неисправности, реализованные в модели и указанные в массиве. Проводят  
тестирование на этой модели. Результаты тестирования автоматически заносятся в  
протокол устройством управления процессом тестирования. При помощи устройства  
45 управления тестированием, сравнивают результаты тестирования от исправной и  
неисправной моделей на каждой неисправности из заданного массива. Если в процессе  
тестирования исправной модели неисправностей не обнаружено, а также обнаружен  
весь массив внесенных неисправностей в неисправную модель, то аппаратура или ее

управляющее ПО считаются прошедшими тестирование. Если в процессе тестирования исправной модели обнаруживают неисправности, то определяют коэффициент первого этапа  $R1=1/o$ , где  $o$  - количество обнаруженных неисправностей. Если в процессе тестирования неисправной модели обнаруживают не все неисправности, то определяют коэффициент второго этапа  $R2=ov/oo$ , где  $ov$  - количество включенных в модель неисправностей,  $oo$  - количество обнаруженных неисправностей.

Описанный способ осуществим также с реализацией исправной и неисправной моделей в двух отдельных одинаковых устройствах. В этом случае тестирование исправной и неисправной моделей можно проводить одновременно, что дополнительно сократит время тестирования.

Необходимо отметить, что, в рамках предлагаемого способа мутационного тестирования аппаратуры и ее управляющего ПО, модели на ПЛИС функционируют как «Черный ящик», лишь функционально имитируя поведение каналов ввода-вывода электронных устройств или их частей, при этом ставится задачей максимально адекватно воспроизвести входные и выходные сигналы по временным параметрам, для обеспечения взаимодействия с внешней аппаратурой, подключенной к данным каналам в процессе тестирования. Внутренняя реализация моделей на ПЛИС имеет лишь отдаленную схожесть с внутренней реализацией имитируемого прибора.

Устройство управления процессом тестирования реализовано в крейт-шасси, управляемом крейт-контроллером, к которому подключаются манипуляторы (мышь и клавиатура). Данные о процессе тестирования выводятся на монитор. Управление крейт-контроллером обеспечивает операционная система и пакет прикладных программ. Также при помощи пакета прикладных программ задается массив неисправностей для неисправной модели. Данные, полученные в процессе тестирования, протоколируются, и результаты сравниваются. Вычисляются коэффициенты покрытия неисправностей проведенного тестирования ( $R1$  и  $R2$ ). Устройство имитации неисправностей в модульном исполнении, содержащее ПЛИС и каналы ввода-вывода для соединения с устройством управления, встраивают в крейт-шасси устройства управления. При помощи вышеописанного пакета прикладных программ оператор задает, какие неисправности и в какой последовательности включать в тестирование, и запускает процесс. Для каждой комбинации неисправностей автоматически поочередно проводится тестирование. Результаты автоматически анализируются и заносятся в протокол, содержащийся в памяти крейт-контроллера устройства управления.

Выбор моделируемых неисправностей определяется следующими правилами:

1. Необходимо имитировать неисправности каждого электронного компонента моделируемой аппаратуры и каждого элемента управляющего ПО не менее одного раза. В случае, если известен состав компонентной базы и исходный код управляющего ПО, необходимо разработать такие модели неисправностей, при которых каналы ввода-вывода модели имитируемого прибора будут вести себя так, как будто в нем неисправен конкретный аппаратный или программный элемент. К элементам аппаратной части могут относиться, например, реле, конденсаторы, транзисторы, резисторы, интегральные схемы и т.п. К элементам ПО - переменные, константы, условия, циклы, функции и т.п.

2. Необходимо имитировать неисправности в каждой из возможных ветвей алгоритма работы моделируемой системы не менее одного раза. Производится изменение порядка, отмена или внесение избыточных операций алгоритма работы имитируемой аппаратно-программной системы.

3. Необходимо имитировать невыполнение каждой функции, которую выполняет моделируемая аппаратура не менее одного раза. К подобным функциям могут

относиться, например, сбор данных с датчиков, преобразование цифрового сигнала в аналоговый, включение гидронасосов, определение местоположения объектов, коммутация электропитания, расчет числового значения и т.п.

4. Необходимо имитировать неисправности обмена по всем стандартам и интерфейсам передачи данных, представленных в моделируемой аппаратуре, не менее одного раза. К подобным относятся, например, внутри- или межприборные интерфейсы: Ethernet, МКО, DMA-T, RS-232, USB, SPI, LVDS и т.п.

5. Необходимо имитировать неисправности всех типов данных представленных в ПО моделируемой аппаратуры не менее одного раза. Подмена ожидаемых элементом ПО входных или выходных данных данными другого типа. Например, если функция принимает входной параметр типа Word подать на него значение типа Byte.

6. Необходимо имитировать неисправности всех диапазонов данных представленных в ПО моделируемой аппаратуры не менее одного раза. Например, если входной параметр функции управляющего ПО имитируемой электронной аппаратуры должен находиться в диапазоне от 100 до 200, подать на него значение 90.

Необходимо отметить, что объем моделирования вышеописанных неисправностей (мутаций) зависит от конкретных задач тестирования, сложности тестируемой аппаратуры, условий производственного процесса и других факторов и может включать в себя как моделирование всего спектра неисправностей в соответствии с вышеописанными правилами, так и отдельных их видов.

Таким образом, реализация заявляемого способа позволяет достигнуть увеличения вероятности обнаружения неисправностей тестируемой аппаратурой ввиду проверки ее способности обнаруживать неисправности различных типов с последующей доработкой.

#### (57) Формула изобретения

1. Способ мутационного тестирования электронной аппаратуры и ее управляющего программного обеспечения (ПО), при реализации которого в проекты программируемых логических интегральных схем (ПЛИС), реализованные на языках описания аппаратуры, намеренно вносят модели неисправностей, затем проводят тестирование с целью оценки вероятности обнаружения тестируемой аппаратурой или ее управляющим ПО внесенных моделей неисправностей, заключающийся в том, что на языке описания аппаратуры создают проект исправной модели электронного устройства, имитирующей поведение его каналов ввода-вывода; записывают получившийся проект исправной модели в ПЛИС устройства имитации неисправностей, содержащего интерфейсные каналы ввода-вывода; проводят тестирование исправной модели; результаты тестирования заносят в протокол при помощи устройства управления процессом тестирования (УУПТ); на языках описания аппаратуры создают проект модели электронного устройства с неисправностями (ПМСН), причем предусматривают возможность их включения/выключения без перекомпиляции проекта в процессе тестирования при помощи управляющего программного обеспечения высокого уровня; записывают получившийся ПМСН в ПЛИС устройства имитации неисправностей; при помощи УУПТ формируют массив управляющих воздействий, поочередно включающих неисправности, реализованные в модели ПМСН и указанные в массиве; проводят такое же тестирование этой модели ПМСН, как и в предыдущем случае с исправной моделью; результаты тестирования заносят в протокол при помощи устройства управления процессом тестирования; при помощи устройства управления процессом тестирования сравнивают результаты тестирования от исправной и неисправной моделей на каждой

неисправности из заданного массива, если в процессе тестирования исправной модели неисправностей не обнаруживают, а при тестировании неисправной обнаруживают весь массив внесенных неисправностей, то тестируемую электронную аппаратуру или ее управляющее ПО считают прошедшими тестирование; если в процессе тестирования исправной модели обнаруживают неисправности, то определяют коэффициент первого этапа  $R1=1/o$ , где  $o$  - количество обнаруженных неисправностей; если в процессе тестирования неисправной модели обнаруживают не все неисправности, то определяют коэффициент второго этапа  $R2=ov/oo$ , где  $ov$  - количество внесенных в модель неисправностей,  $oo$  - количество обнаруженных неисправностей, отличающийся тем, что имитируют неисправность каждого электронного элемента моделируемой аппаратуры и каждого элемента управляющего ПО не менее одного раза; имитируют неисправность в каждой из возможных ветвей алгоритма работы моделируемой системы не менее одного раза; имитируют невыполнение каждой функции, которую выполняет моделируемая аппаратура, не менее одного раза; имитируют неисправности всех стандартов и интерфейсов передачи данных, представленных в моделируемой аппаратуре, не менее одного раза; имитируют неисправности всех типов данных, представленных в ПО моделируемой аппаратуры, не менее одного раза; имитируют неисправности всех диапазонов данных, представленных в ПО моделируемой аппаратуры, не менее одного раза.

20 2. Способ по п. 1, отличающийся тем, что тестирование исправной модели и модели с неисправностями проводят одновременно.

25

30

35

40

45