(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2008년02월20일
(11) 등록번호 10-0805028
(24) 등록일자 2008년02월12일

(51) Int. Cl.
H01Q 1/38 (2006.01) *H01Q 1/24* (2006.01)
(21) 출원번호 10-2006-0087628
(22) 출원일자 2006년09월11일
심사청구일자 2006년09월11일
(30) 우선권주장
1020060083461 2006년08월31일 대한민국(KR)
(56) 선행기술조사문헌
JP10145133 A
JP14271133 A

(73) 특허권자
주식회사 아모텍
인천 남동구 남촌동 617 남동공단 5블록 1롯트
(72) 발명자
김종수
경기 용인시 기흥구 상갈동 금화마을 주공아파트 402-704
이경호
경기 화성시 병점동 한신아파트 104동 1104호
(뒷면에 계속)
(74) 대리인
한양특허법인

전체 청구항 수 : 총 8 항 심사관 : 남윤권

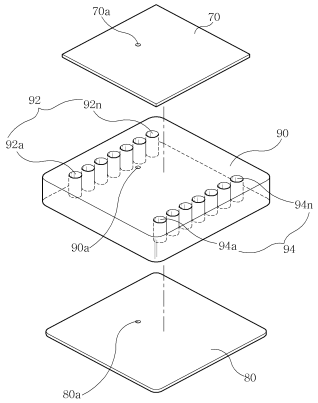
(54) 패치 안테나 및 그의 제조방법

(57) 요 약

비유전율이 낮은 유전체(저유전체)를 사용하여 소형화 및 대량생산을 도모하기 위하여, 패치와 접지판 사이의 유전체층을 하나의 유전체막으로 형성하되 하나의 이상의 구멍을 단일의 펀칭에 의해 그 유전체막에 형성시킨 패치 안테나 및 그의 제조방법이 제시된다.

이러한 구성의 본 발명에 의하면, 유전체층을 저유전율의 유전체로 하고서도 기존의 고유전율의 안테나와 동일한 공진주파수 특성을 갖는 안테나 구현이 가능하게 되고, 종래 고유전체를 사용하던 패치 안테나와는 달리 저유전체를 사용하여 구멍/슬릿을 통해 공진주파수 및 소형화 비율을 변화시킬 수 있으므로 원하는 사이즈 및 주파수를 충족시킬 수 있는 소형화된 안테나를 제조할 수 있게 된다.

대표도 - 도4



(72) 발명자

이인영

경기 화성시 반월동 신영통현대타운 405동 1501호

조상혁

인천 연수구 선학동 353 대동아파트 203동 705호

이현정

부산 중구 보수동2가 74-9번지 송파지오스 3차 402호

특허청구의 범위

청구항 1

삭제

청구항 2

삭제

청구항 3

삭제

청구항 4

삭제

청구항 5

삭제

청구항 6

삭제

청구항 7

삭제

청구항 8

상부 패치;

다수의 패치군으로 분리되고, 각각의 패치군은 다수의 슬롯에 의해 다수의 패치 박편으로 분리된 하부 패치;

상기 상부 패치와 하부 패치 사이에 설치된 제 1유전체층;

상기 하부 패치의 저부에 설치된 제 2유전체층; 및

상기 제 2유전체층의 저부에 설치된 접지판을 포함하고,

상기 상부 패치와 상기 하부 패치는 상기 제 1유전체층을 관통하는 구멍에 의해 상호 전기적으로 연결된 것을 특징으로 하는 패치 안테나.

청구항 9

청구항 8에 있어서,

상기 구멍은 상기 상부 패치와 하부 패치 및 제 1유전체층의 가장자리 부위를 관통하게 형성된 것을 특징으로 하는 패치 안테나.

청구항 10

청구항 8 또는 청구항 9에 있어서,

상기 구멍에는 전도재가 삽입된 것을 특징으로 하는 패치 안테나.

청구항 11

청구항 8 또는 청구항 9에 있어서,

상기 구멍의 내측면은 금속 재질로 도금처리된 것을 특징으로 하는 패치 안테나.

청구항 12

청구항 8에 있어서,

상기 하부 패치의 다수의 패치군은 상호 대향되는 패치군끼리 대칭되는 형상으로 형성된 것을 특징으로 하는 패치 안테나.

청구항 13

청구항 8에 있어서,

상기 제 1유전체층과 상기 제 2유전체층의 두께는 상이한 것을 특징으로 하는 패치 안테나.

청구항 14

청구항 8에 있어서,

상기 제 1유전체층과 상기 제 2유전체층의 비유전율은 상이한 것을 특징으로 하는 패치 안테나.

청구항 15

청구항 14에 있어서,

상기 제 2유전체층의 비유전율이 상기 제 1유전체층의 비유전율에 비해 높은 것을 특징으로 하는 패치 안테나.

명 세 서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

<26> 본 발명은 패치 안테나에 관한 것으로, 보다 상세하게는 저유전율의 유전체를 사용하여 소형화를 도모하도록 한 패치 안테나에 관한 것이다.

<27> 무선통신 기술이 발달함에 따라 휴대폰, PDA, GPS수신기 등과 같은 정보통신 단말기의 대중화가 가능하게 되었다. 이들 정보통신 단말기에는 소형 경량이며 평면형으로 얇게 제조가능한 패치 안테나가 주로 사용된다.

<28> 도 1은 종래의 패치 안테나의 일 예를 도시한 것이다. 도 1의 패치 안테나는 세라믹 유전체 기판을 사용하기 때문에 세라믹 패치 안테나라고도 한다. 도 1의 패치 안테나는 소정의 두께로 형성되는 유전체 기판(10)을 사이에 두고 일면(상면)에는 안테나의 역할을 하는 평면 형상의 패치(12)가 설치되고 타면(저면)에는 접지판(14)이 설치되는 구성으로 이루어진다.

<29> 여기에서 패치(12)의 형상은 사각형, 원형, 타원형, 심각형, 고리형 등 다양한 형상으로 형성되는데, 주로 사각형 또는 원형이 사용된다.

<30> 상기 패치(12)로의 급전은 마이크로스트립 라인을 설치하여 급전하는 방식 또는 프로브(probe)를 설치하여 급전하는 방식 등이 있다. 마이크로스트립 라인을 이용하는 급전 방식은 급전 위치에 따라 안테나의 특성 및 입력 임피던스가 달라지므로 급전선과 패치 사이의 매칭이 중요한 요소로 작용하지만 제작이 용이하다는 이점이 있다. 그리고, 프로브를 이용하는 급전 방식은 가장 매칭이 잘되는 지점을 찾아서 그 위치에 급전하는 것이 가능하므로 별도의 정합 회로가 필요없다.

<31> 일반적으로, 패치 안테나의 크기는 설계 주파수의 파장에 비례하며, 동일한 주파수에 대하여 패치 안테나의 크기를 줄여 소형화하기 위해서는 비유전율이 높은 유전체 기판을 사용하여야 한다.

<32> 그러나, 비유전율이 높은 유전체를 사용하면 안테나의 방사 특성이 저하되어 결과적으로 이득이 저하되므로 한계가 있다.

<33> 그리고, 유전체에 있어서 비유전율이 높아지면 상대적으로 제조원가가 상승함은 물론 생산 수율이 급격하게 저하되므로, 비유전율이 높은 유전체를 사용하여 안테나의 크기를 단축하는 데에도 한계가 있다.

<34> 그에 따라, 이와 같은 문제를 해결하기 위한 패치 안테나가 다양한 구조로 제시되고 있다. 그의 일 예로는 등록

번호 10-0562788호에 제시된 패치 안테나가 있다.

<35> 그 등록번호 10-0562788호의 패치 안테나는 하나 이상의 모서리를 "ㄷ"형상 또는 "ㅌ"형상으로 형성하는 패치와, 상기 패치와 소정의 간격을 두고 설치되고 하나 이상의 모서리를 상기 패치의 모서리를 감싸도록 "ㄷ" 형상으로 형성하는 접지판과, 상기 접지판과 패치 사이에 설치되는 유전체층을 포함하고, 상기 패치는 소정의 평면 형상을 갖는 패치 본체와 상기 패치 본체의 모서리를 2번 절곡하여 "ㄷ"형상 또는 "ㅌ"형상으로 형성되는 수직부 및 수평부로 이루어지고, 상기 접지판은 소정의 평면 형상을 갖는 판 본체와 상기 판 본체의 모서리로부터 연장하여 절곡되는 수직부 및 수평부로 이루어지고, 상기 접지판의 수평부는 상기 패치를 사이에 두고 상기 판 본체의 반대쪽에 위치한다.

<36> 상기의 등록번호 10-0562788호는 폴디드식의 패치 안테나로서, 상기 유전체층을 공기층으로 이용하는 경우에는 제작 및 제조공정을 간편하게 할 수 있겠으나, 소형화라는 목적을 달성하기 위해 유전체층을 공기 이외의 비유전율이 높은 유전체를 사용하게 되면 제작 및 제조공정이 복잡해지게 되는 단점이 있다.

<37> 그에 따라, 이의 대안으로 유전체 적층 공정을 이용한 패치 안테나(등록번호 10-0562786호)가 있을 수 있다.

<38> 그 등록번호 10-0562786호의 패치 안테나는 접지판과, 상기 접지판과 소정의 간격을 두고 설치되는 패치와, 상기 접지판과 패치 사이에 설치되는 유전체층과, 상기 패치 및/또는 접지판에 소정의 간격으로 배열되어 소정의 높이로 설치되는 다수의 돌출편을 포함하여 구성된다.

<39> 그 등록번호 10-0562786호의 패치 안테나는 도 2 및 도 3에 도시한 바와 같이, 유전체 적층 공정을 이용하여 소형화에 성공한 아이리스(Iris) 패치 안테나 구조이다. 도 2 및 도 3에서, 참조부호 20은 패치이고, 참조부호 22는 접지판이며, 참조부호 24는 돌출편이다. 그리고, 참조부호 32는 급전선이고, 참조부호 50은 유전체막이며, 참조부호 52는 패치구멍이다. 그리고, 참조부호 54는 돌출편구멍이고, 참조부호 56은 스루홀(through hole)이다.

<40> 도 2 및 도 3에 도시된 패치 안테나는, 필요로 하는 다수의 유전체막(50)을 준비하여 각각의 유전체막(50)에 패치구멍(52) 또는 스루홀(56)을 형성한 후 원하는 두께로 적층시킨 구조인데, 이를 종래의 GPS 패치 안테나와 같은 패치 안테나의 제작 공정과 비교하여 볼 때 공정상의 복잡함을 가지게 된다.

<41> 특히, 일반적인 패치 안테나의 중요한 특성중의 하나인 일정 이상의 이득 특성을 갖기 위해서는 패치면과 접지면 사이에 놓여 있는 유전체층의 두께가 일정 두께 이상으로 되어야 한다. 그런데, 유전체 적층 공정을 이용하여 완성시킨 도 2 및 도 3의 패치 안테나를 보면, 적층시킨 유전체막(50)들의 전체 두께를 원하는 두께로 만드는 공정 및 돌출편 형성 공정이 필요하고 이러한 공정들은 고가의 제조 장비를 이용하여야 만이 가능하다. 그에 따라, 제조원가가 상승되고, 상용시장에서 PDA 단말기 및 차량용 GPS안테나의 요구사항인 저가의 제품을 만족시키기가 어렵게 된다.

발명이 이루고자 하는 기술적 과제

<42> 본 발명은 상기한 종래의 문제점을 해결하기 위해 제안된 것으로, 비유전율이 낮은 유전체를 사용하여 소형화 및 대량생산을 도모하도록 한 패치 안테나 및 그의 제조방법을 제공함에 그 목적이 있다.

발명의 구성 및 작용

<43> 상기와 같은 목적을 달성하기 위하여 본 발명의 바람직한 실시예에 따른 패치 안테나는, 급전선이 연결되는 패치; 상기 패치와 소정 간격을 두고 설치되는 접지판; 및 상기 패치와 접지판 사이에 설치되되, 하나의 유전체막으로 이루어지고, 하나 이상의 구멍이 단일의 펀칭에 의해 형성된 유전체층을 포함한다.

<44> 상기 유전체층에 형성되는 각각의 구멍의 내측면은 도금되고, 상기 구멍의 상부 개구부는 상기 패치의 저면 가장자리 부위와 맞닿게 된다.

<45> 본 발명의 다른 실시예에 따른 패치 안테나는, 급전선이 연결되는 패치; 상기 패치와 소정 간격을 두고 설치되는 접지판; 및 상기 패치와 접지판 사이에 설치된 하나의 유전체막으로 이루어진 유전체층을 포함하고,

<46> 상기 패치와 유전체층에는 전도재가 삽입되는 하나 이상의 구멍이 단일의 펀칭에 의해 형성된다.

<47> 본 발명의 또 다른 실시예에 따른 패치 안테나는, 상부 패치; 다수의 패치군으로 분리되고, 각각의 패치군은 다수의 슬롯에 의해 다수의 패치 박편으로 분리된 하부 패치; 상기 상부 패치와 하부 패치 사이에 설치된 제 1유전체층; 상기 하부 패치의 저부에 설치된 제 2유전체층; 및 상기 제 2유전체층의 저부에 설치된 접지판을 포함

하고,

<48> 상기의 또 다른 실시예에서, 상기 상부 패치와 상기 하부 패치는 상기 제 1유전체층을 관통하는 구멍에 의해 상호 전기적으로 연결된다.

<49> 그리고, 상기의 또 다른 실시예에서, 상기 구멍은 상기 상부 패치와 하부 패치 및 제 1유전체층의 가장자리 부위를 관통하게 형성된다. 상기 구멍에는 전도체가 삽입되어도 되고, 상기 구멍의 내측면이 금속 재질로 도금처리되어도 된다.

<50> 그리고, 상기의 또 다른 실시예에서, 상기 하부 패치의 다수의 패치군은 상호 대향되는 패치군끼리 대칭되는 형상으로 형성된다.

<51> 그리고, 상기의 또 다른 실시예에서, 상기 제 1유전체층과 상기 제 2유전체층의 두께는 상이하다. 그리고, 상기 제 1유전체층과 상기 제 2유전체층의 비유전율은 상이한데, 바람직하게는 상기 제 2유전체층의 비유전율이 상기 제 1유전체층의 비유전율에 비해 높다.

<52> 한편, 본 발명의 실시예에 따른 패치 안테나의 제조방법은, 하나의 유전체막으로 이루어진 소정 두께의 유전체층을 준비하는 과정; 상기 유전체층에 하나 이상의 구멍을 단일의 펀칭에 의해 형성하는 과정; 상기 구멍의 내측면을 도금처리하는 과정; 및 상기 구멍이 형성된 유전체층의 상면에 패치를 설치하고 상기 유전체의 하면에 접지판을 설치하는 과정을 포함한다.

<53> 상기 구멍이 형성된 유전체층의 상면에 패치를 설치할 경우, 상기 구멍의 상부 개구부가 상기 패치의 저면 가장자리 부위와 맞닿게 된다.

<54> 본 발명의 다른 실시예에 따른 패치 안테나의 제조방법은, 하나의 유전체막으로 이루어진 소정 두께의 유전체층을 준비하는 과정; 상기 유전체층의 상면에 패치를 설치하는 과정; 상기 패치와 유전체층을 일체로 하여 하나의 이상의 구멍을 단일의 펀칭에 의해 상기 패치와 유전체층에 형성하는 과정; 상기 구멍에 전도재를 삽입시키는 과정; 및 상기 유전체층의 저면에 접지판을 설치하는 과정을 포함한다.

<55> 이하, 첨부된 도면을 참조하여 본 발명에 따른 패치 안테나에 대하여 설명하면 다음과 같다.

<56> 가급적 본 발명에서는 유전체층의 비유전율을 낮은 것으로 한다. 예를 들어, 기존에 비유전율이 20인 GPS 패치 안테나를 본 발명의 구성으로 구현한다면 본 발명에서는 유전체층의 비유전율을 7.5로 하거나 비유전율이 약 4.6인 일반 FR-4 PCB기판으로 하여도 된다.

<57> (제 1실시예)

<58> 도 4는 본 발명의 제 1실시예에 따른 패치 안테나의 분해사시도이고, 도 5는 도 4의 결합사시도이며, 도 6은 도 5의 A-A선의 단면도이고, 도 7은 도 5의 평면도이다.

<59> 제 1실시예의 패치 안테나는, 관통 홀(70a)이 형성되고 급전선(96)이 그 관통 홀(70a)을 통해 급전점(도시 생략)에 연결되는 패치(70); 관통 홀(80a)이 형성되고 상기 패치(70)와 소정 간격을 두고 설치되는 접지판(80); 및 상기 패치(70)와 접지판(80) 사이에 설치되되, 적어도 하나 이상의 구멍(92, 94)이 펀칭에 의해 형성된 유전체층(또는 유전체 기판)(90)을 포함한다.

<60> 여기서, 상기 패치(70)는 구리, 알루미늄, 금, 은 등과 같이 전기전도도가 높은 금속 재질의 박판이다.

<61> 상기 접지판(80)의 관통 홀(80a)의 직경은 상기 급전선(96)의 직경에 비해 크다. 왜냐하면, 그 급전선(96)과 접지판(80)과의 단락을 방지하기 위해서이다.

<62> 그리고, 상기 유전체층(90)은 다수의 시트(유전체막)의 적층에 의해 원하는 두께의 층으로 만들 수도 있고 하나의 시트(유전체막)로 원하는 두께의 층을 만들 수도 있는데, 제 1실시예에서는 하나의 시트로 원하는 두께의 층을 만드는 것으로 한다.

<63> 그리고, 상기 유전체층(90)에는 관통 홀(90a)이 형성되는데, 그 관통 홀(90a)을 통하여 상기 패치(70)에 대해 전원을 공급하기 위한 급전선(96)이 삽입설치된다. 그 삽입설치된 급전선(96)의 일단은 상기 패치(70)의 급전점(도시 생략)에 연결되고 상기 급전선(96)의 타단은 상기 접지판(80)의 관통 홀(80a)을 관통하여 통상적으로 PCB 기판(도시 생략)에 연결된다.

<64> 그리고, 상기 유전체층(90)에 형성된 구멍(92, 94)은 그 유전체층(90)의 가장자리 부위(보다 상세하게는, 패치(70)와 대면될 때 그 대면한 부위중에서 최외곽에 해당하는 부위)에 형성되는데, 펀칭에 의해 간단하게 형성된

다. 제 1실시예에서는 유전체층(90)의 상면 좌측부분에 다수개의 구멍(92a ~ 92n; 92)을 펀칭에 의해 직하 방향으로 형성하고, 그 유전체층(90)의 상면 우측부분에 다수개의 구멍(94a ~ 94n; 94)을 펀칭에 의해 직하 방향으로 형성하였다.

<65> 동 도면에서는 유전체층(90)의 상면 좌측/우측에 구멍(92, 94)을 형성시켰으나, 그 유전체층(90)의 상면 가장자리(보다 상세하게는, 패치(70)와 대면될 때 그 대면한 부위중에서 최외곽에 해당하는 부위)를 따라 전체적으로 구멍을 형성시켜도 된다. 상기 구멍(92, 94)은 상기 유전체층(90)을 관통되게 하여도 되고 일정 깊이로 형성되어도 된다. 그리고, 그 구멍(92, 94)의 내측면은 상기 패치(70)와의 전기적인 연결을 위해 도금처리됨이 바람직하다.

<66> 상기 구멍(92, 94)의 형상으로는 원형, 삼각형, 사각형, 오각형 등 다양하게 구성시킬 수 있다.

<67> 그리고, 그 구멍(92, 94)의 직경 및 개수 등은 원하는 공진주파수에 따라 달라지게 된다. 다시 말해서, 그 구멍(92, 94)의 크기, 개수, 길이 변화에 의해 공진주파수의 변화가 가능하므로, 그 구멍(92, 94)의 직경 및 개수 등은 원하는 공진주파수에 따라 달라지게 되는 것이다. 또한, 그 구멍(92, 94)의 수가 많을수록, 그리고 구멍(92, 94)간의 간격이 좁을수록, 그리고 구멍(92, 94)의 직경이 클수록 패치 안테나의 소형화 비율은 커지게 된다. 그리고, 상기 구멍(92, 94)이 관통되게 형성되지 않은 경우 즉, 일정 깊이로 형성된 경우에는 그 구멍(92, 94)의 깊이를 깊게 하면 할수록 소형화 비율이 커지게 된다.

<68> 이와 같이 구성되는 본 발명의 제 1실시예의 패치 안테나를 제조하기 위해서는 다양한 방법이 채택가능한데, 이하에서는 그 중의 한 가지 방법을 설명한다.

<69> 먼저, 비유전율이 예컨대 7.5이고 사이즈가 25*25 ㎜이며 두께가 4㎜인 유전체층(90)을 준비한다.

<70> 그리고 나서, 그 준비된 유전체층(90)의 가장자리 부위에 구멍(92, 94)을 통상의 펀칭기(예컨대, PCB기판의 제조공정에 사용되는 펀칭기; 도시 생략)(또는 드릴)를 이용하여 형성한다. 이때, 그 형성되는 구멍(92, 94)은 상기 유전체층(90)을 관통하여도 되고 일정 깊이(예컨대, 3.2㎜)로 하여도 된다.

<71> 그 후, 그 구멍(92, 94)의 내측면을 전도성 재질로 도금한다.

<72> 그리고, 상기 구멍(92, 94)이 형성된 유전체층(90)의 상면에는 패치(70)를 설치하고 그 유전체(90)의 하면에는 접지판(80)을 설치한다. 상기 구멍(92, 94)이 형성된 유전체층(90)의 상면에 패치(70)를 설치할 경우, 상기 구멍(92, 94)의 상부 개구부가 상기 패치(70)의 저면 가장자리 부위와 맞닿게 한다.

<73> (제 2실시예)

<74> 도 8은 본 발명의 제 2실시예에 따른 패치 안테나의 구성을 설명하기 위한 분해 사시도이다.

<75> 상술한 본 발명의 제 1실시예에서는 유전체층(90)의 가장자리 부위에 구멍(92, 94)을 형성하고 그 구멍(92, 94)의 내측면을 도금처리하였으나, 본 발명의 제 2실시예에서는 패치(70)와 유전체층(90)에 소정 직경의 구멍(95)을 형성하고 그 구멍(95)에 금속 핀(100)을 삽입시켰다.

<76> 즉, 도 8에서, 패치(70)의 가장자리부위를 따라 소정 직경의 구멍(95)이 천공되고, 유전체층(90)의 가장자리부위(즉, 상기 패치(70)의 구멍(95) 위치와 대응되는 위치)에도 상기 패치(70)의 구멍과 동일한 직경의 구멍(95)이 소정 깊이로 형성된다.

<77> 여기서, 상기 유전체층(90)에 형성된 각각의 구멍(95)은 상기 유전체층(90)을 관통하여도 되고 일정 깊이를 유지하여도 된다. 그리고, 상기 유전체층(90)에 형성된 각각의 구멍(95)의 깊이는 상호 동일한 것으로 한다.

<78> 상기 구멍(95)을 형성할 때에는, 상기 유전체층(90)위에 패치(70)를 적층시킨 후에 통상의 펀칭기를 이용하여 구멍을 형성하는 것이 보다 저가의 제품(패치 안테나)을 만드는데 바람직하다.

<79> 그리고, 금속 핀(100)이 상기 구멍(95)에 삽입된다. 그 금속 핀(100)은 중앙부가 비어 있어도 무방하다. 그리고, 그 금속 핀(100)은 상기 패치(70)와 직접 연결되거나 솔더링 등으로 연결된다.

<80> 도 9는 도 8의 변형예로서, 구멍(95)의 깊이 및 금속 핀(100)의 길이에서 차이난다.

<81> 즉, 도 8에서는 유전체층(90)에 형성된 각각의 구멍(95)의 깊이가 상호 동일하였으나, 도 9에서는 차등되게 하였다. 그에 따라, 금속 핀(100)의 깊이 역시 차등된다.

<82> 도 9에서 상기 유전체층(90)이 사각형의 평면을 가지는 것으로 도시되어 있으므로 이를 근거로 설명하면, 상기

유전체층(90)의 각각의 변에는 7개씩의 구멍(95)이 형성되는데, 그 7개의 구멍(95)중에서 중앙의 구멍의 깊이가 가장 깊고 그 중앙의 구멍에서 멀어질 수록 깊이가 작아지게 하였다. 이는 급전부에서 방사체까지의 길이를 다르게 하여 원형편파를 구현하기 위해 각 구멍(95)의 깊이를 다르게 구현한 것이다. 물론, 필요에 따라서는 그 구멍(95)의 깊이를 반대되게 하여도 된다. 이와 같이 상기 유전체층(90)의 각 변에 구멍(95)을 형성하는 이유는 그 부위의 전계의 세기가 가장 강하므로 그 부위를 변형을 가하게 되면 공진 주파수를 조정할 수 있기 때문이다. 따라서, 원하는 공진 주파수를 얻기 위한 하나의 방편으로, 그 구멍(95)의 깊이를 조정하면 되는 것이다.

<83> 이에 따라, 그 구멍(95)에 삽입되는 금속 핀(100)의 길이 역시 끼워질 구멍(95)의 깊이에 대응되게 상호 차이나게 된다.

<84> 특히, 상술한 도 8 및 도 9에서는 금속 핀(100)을 사용하기 때문에 구멍(95)의 내측면을 도금할 필요가 없게 된다. 다시 말해서, 본 발명의 제 1실시예에서는 구멍의 내측면을 도금하였으나, 본 발명의 제 2실시예 및 변형예에서는 금속 핀을 사용하므로 도금하지 않아도 되므로 본 발명의 제 1실시예에 비해 보다 간편하게 저가의 패치 안테나 구현이 가능하게 된다.

<85> 이와 같이 구성되는 본 발명의 제 2실시예 및 그의 변형예의 패치 안테나를 제조하기 위해서는 다양한 방법이 채택가능한데, 이하에서는 그 중의 한 가지 방법을 설명한다.

<86> 먼저, 비유전율이 예컨대 7.5이고 사이즈가 25*25 ㎜이며 두께가 4㎜인 유전체층(90)을 준비한다.

<87> 그리고 나서, 상기 유전체층(90)의 상면에 패치(70)를 설치한다.

<88> 그 후, 상기 패치(70)와 유전체층(90)을 일체로 하여 가장자리 부위에 다수개의 구멍(95)을 통상의 펀칭기(예컨대, PCB기판의 제조공정에 사용되는 펀칭기; 도시 생략)(또는 드릴)를 이용하여 형성한다. 이때, 그 형성되는 구멍(95)은 상기 유전체층(90)을 관통하여도 되고 일정 깊이(예컨대, 3.2㎜)로 하여도 된다. 물론, 상기 유전체층(90)에 형성되는 각각의 구멍(95)의 깊이를 서로 다르게 하여도 된다.

<89> 그리고, 상기 구멍(95)에 금속 핀(100)과 같은 전도재를 삽입시킨다.

<90> 마지막으로, 상기 유전체층(90)의 저면에 접지판(80)을 설치한다.

<91> 도 10은 본 발명의 제 1실시예 또는 제 2실시예에 의한 패치 안테나에 의해 종래와 같은 반사손실을 얻어낼 수 있음을 설명하기 위한 그래프이다.

<92> 도 10에서, a는 기존 GPS안테나(예컨대, 유전체층의 사이즈가 25*25 ㎜ 이고 유전체층의 두께가 4㎜이며 비유전율이 20인 안테나)의 반사손실을 나타낸 그래프이고, b는 종래 유전체 적층 및 아이리스(iris)를 이용한 GPS안테나(예컨대, 유전체층의 사이즈가 25*25 ㎜ 이고 유전체층의 두께가 4㎜이며 비유전율이 20인 안테나)의 반사손실을 나타낸 그래프이다.

<93> 도 10을 보면, 동일한 사이즈와 폭 및 비유전율을 사용하였을 경우 종래 유전체 적층 및 아이리스를 이용한 GPS안테나의 주파수(b)가 기존의 GPS안테나의 주파수(a)에서 약 500MHz 이상 저주파측으로 이동하였음을 볼 수 있다. 이는 아이리스(iris)로 인해 안테나의 길이가 길어진 효과를 나타냄을 의미한다.

<94> 따라서, 본 발명의 제 1실시예 또는 제 2실시예에 따른 패치 안테나를, 패치(70)의 사이즈를 22*22㎜로 하고, 유전체층(90)의 비유전율을 예컨대, 7.5로 하고 유전체층(90)의 사이즈를 25*25 ㎜로 하며 유전체층(90)의 두께를 4㎜로 하고 그 유전체층(90)의 구멍(92, 94)을 각각 7개씩으로 하며 그 구멍(92, 94)의 깊이를 3.2㎜로 하였을 경우 종래와 동일한 GPS대역으로 다시 이동하게 된다.

<95> 다시 말해서, 도 10에서 a는 비유전율 25를 사용한 기존 세라믹 패치 안테나의 반사손실 그래프이고, 도 10에서 b는 비유전율 25를 사용한 기존 세라믹 패치 안테나에 도 4와 같이 구멍을 형성하였을 경우에 나타나는 반사손실 그래프이므로, 도 10의 그래프(a, b)는 비유전율 20을 갖는 동일한 유전체에 구멍을 형성하였을 경우와 비교할 수 있는 그래프이다. 비유전율 20에 구멍을 형성한 패치 안테나를 비유전율을 약 7.5로 교체하게 되면 다시 공진주파수가 GPS대역으로 이동하게 된다.

<96> 즉, 그 유전체층(90)의 구멍(92, 94)의 개수 및 길이 등에 의해 공진주파수의 변화가 가능하므로, 동일한 방사특성 및 전기적 특성을 만족시키면서 비유전율이 낮은 유전체(저유전체)를 채용함으로써 비유전율이 높은 유전체(고유전체)를 사용함에 따라 야기되는 생산수율의 저하 및 이로 인한 제품 단가의 상승 등의 문제를 해결함을 의미한다.

<97> (제 3실시예)

<98> 도 11은 본 발명의 제 3실시예에 따른 패치 안테나의 분해 사시도이고, 도 12는 도 11의 결합상태도이며, 도 13a는 도 12에 도시된 제 1유전체층의 상면부를 나타낸 도면이고, 도 13b는 도 12에 도시된 제 1유전체층의 저면부를 나타낸 도면이다.

<99> 제 3실시예에 따른 패치 안테나는, 상부 패치(110)와 하부 패치(120)와 제 1유전체층(130)과 제 2유전체층(140) 및 접지판(150)을 포함한다.

<100> 상기 상부 패치(110)는 구리, 알루미늄, 금, 은 등과 같이 전기전도도가 높은 금속 재질의 박판으로서, 관통 홀(112)이 형성되어 있다. 그 관통 홀(112)을 통해 급전선(도시 생략)이 급전점(도시 생략)에 연결된다. 그리고, 상기 상부 패치(110)의 가장자리(예컨대, 4군데)에는 소정 직경의 구멍(132)이 천공된다.

<101> 상기 하부 패치(120)는 상기 상부 패치(110)와 동일한 재질의 박판이다. 그 하부 패치(120)는 다수의 패치군(도 11에서는 4개의 패치군)으로 분리형성되고 각각의 패치군은 다수의 슬롯(122)에 의해 다수의 패치 박편(121)으로 분리된다. 상기 하부 패치(120)의 다수의 패치군은 상호 이격되게 형성된다. 도 11에서는 상호 대향되는 패치군끼리 대칭되는 형상으로 형성되었지만 비대칭되는 형상으로 형성되어도 된다. 그리고, 상기 하부 패치(120)의 각각의 패치군의 최외곽 부위(즉, 패치 박편(121)의 최외측)에는 소정 직경의 구멍(132)이 천공된다.

<102> 여기서, 상기 슬롯(122)간의 간격이 좁으면 좁을수록 그 사이에서 형성되는 캐패시터값이 커지게 되므로 종래의 폴디드식 패치 안테나(등록특허 10-0562788호)에 비해 더 낮은 공진주파수 특성을 얻게 된다.

<103> 상기 제 1유전체층(130)은 상기 상부 패치(110)와 하부 패치(120) 사이에 설치된다. 그 제 1유전체층(130)의 가장자리(예컨대, 상부 패치(110)와 하부 패치(120)의 구멍(132) 위치와 대응되는 위치)에는 소정 직경의 구멍(132)이 직하 방향으로 천공된다.

<104> 여기서, 상기 상부 패치(110)와 하부 패치(120) 및 제 1유전체층(130)에 형성된 구멍(132)은 상호 동일 위치에 형성된다. 그리고, 그 상부 패치(110)와 하부 패치(120)를 전기적으로 연결시키기 위해 그 구멍(132)에는 금속 핀(160)과 같은 전도재가 삽입된다. 상기 금속 핀(160)은 중앙부가 비어 있어도 무방하다.

<105> 즉, 도 11의 경우에는 금속 핀(160)을 이용하여 상기 상부 패치(110)와 하부 패치(120)를 전기적으로 연결시키게 하였으나, 그 금속 핀(160)이 없어도 그 상부 패치(110)와 하부 패치(120)간의 연결이 가능하다. 예를 들어, 구멍(132) 도금을 이용하여 그 상부 패치(110)와 하부 패치(120)를 연결시킬 수도 있는데, 이는 별도의 도면을 제시하지 않아도 당업자라면 충분히 이해할 수 있다. 제 3실시예의 경우 금속 핀(160)을 추가하는 것보다는 펀칭 후에 구멍 도금으로 구멍을 형성하는 것이 제조 공정수를 줄이는 차원에서 보다 바람직하다.

<106> 이와 같이 제 1유전체층(130)을 사이에 두고 상부 패치(110)와 하부 패치(120)를 각각 분리함으로써 즉, 종래 폴디드식 패치 안테나(등록특허 10-0562788호)에서 접지판과 평행하게 형성되는 밑면 패치면(즉, "ㄷ"형상 또는 "ㅌ"형상의 패치에서 밑면 부분)을 동일한 면이 아니라 각각 분리함으로써 기존 폴디드식 패치 안테나(도 1 참조)와 동일한 공진주파수 특성을 나타냄과 더불어 기존 폴디드식 패치 안테나(등록특허 10-0562788호)의 단점인 평면형 패치 안테나와 비교하여 방사특성 저하 문제를 해결하게 된다. 다시 말해서, 상기 제 1유전체층(130)을 사이에 두고 상부 패치(110)와 하부 패치(120)를 각각 분리하게 되면 물리적으로는 기존 폴디드식 패치 안테나와 동일한 패치 면적을 가지면서도 하부 패치(120)에 형성된 슬롯(122)에 의해 패치 박편(121)들간의 커플링 현상으로 전기적인 패치 면적이 길어 보이게 되는 특성을 갖게 된다. 따라서, 도 14에서와 같이 본 발명의 제 3실시예에 따른 패치 안테나의 밴드폭((b)참조)은 40MHz로서 기존의 패치 안테나의 밴드폭((a)참조) 20MHz에 비해 광대역이다. 그리고, 도 15를 보면 기존의 폴디드식 패치 안테나의 공진주파수(1.79196875GHz; (a)참조)와 제 3실시예의 패치 안테나의 공진주파수(1.575GHz; (b)참조)가 다름을 알 수 있는데, 기존의 폴디드식 패치 안테나를 공진주파수 1.575GHz의 특성을 갖게 하기 위해서는 그 기존의 폴디드식 패치 안테나의 패치 사이즈를 본 발명의 제 3실시예의 패치 사이즈보다 크게 해야 됨을 알 수 있다.

<107> 한편, 도 11에서 제 2유전체층(140)은 상기 제 1유전체층(130)의 두께보다 적은 두께를 갖는다. 예를 들어, 상기 제 1유전체층(130)의 두께가 3.2㎜ 라면 상기 제 2유전체층(140)의 두께는 대략 0.8㎜ 정도이다. 그 제 2유전체층(140)에도 관통 홀(112)이 형성된다. 일정 두께에서 상부에 위치한 유전체층이 두꺼울수록 공진주파수가 낮아지는 현상이 발생하는데, 소형화를 위하여 제 3실시예에서는 상부에 위치한 제 1유전체층(130)의 두께를 하부에 위치한 제 2유전체층(140)의 두께 보다 두껍게 하였다.

<108> 제 3실시예에서는 상기 제 2유전체층(140)의 비유전율을 상기 제 1유전체층(130)의 비유전율보다 높게 한다. 상

기 제 1유전체층(130)과 제 2유전체층(140)의 비유전율을 동일하게 하여도 되지만, 다르게 하는 것이 바람직하다. 그 이유는 패치 안테나를 더욱 소형화하기 위함이다. 다시 말해서, 접지판(150)과 평행하게 형성되어 있는 하부 패치(120)의 면의 물리적인 길이를 상기 제 2유전체층(140)의 비유전율을 높게 함으로써 전기적으로 길어지게 하는 효과를 얻어 안테나를 더욱 소형화할 수 있기 때문이다. 또한, 이득 특성의 경우 비유전율을 높이면서 소형화를 구현하는 기존 구조에 비해 향상되는 장점을 가지게 된다.

<109> 그리고, 상기 제 1유전체층(130)과 제 2유전체층(140)의 두께를 합한 것인 기존 패치 안테나의 두께가 된다.

<110> 상기 접지판(150)에는 급전선(도시 생략)의 직경에 비해 큰 직경의 관통 홀(112)이 형성된다. 그 관통 홀(112)을 통하여 상기 상부 패치(110)의 급전점(도시 생략)에 연결되는 급전선(도시 생략)이 삽입설치된다. 그 삽입설치된 급전선(도시 생략)의 일단은 상기 상부 패치(110)의 급전점(도시 생략)에 연결되고 상기 급전선(도시 생략)의 타단은 상기 접지판(150)의 관통 홀(112)을 관통하여 통상적으로 PCB기판(도시 생략)에 연결된다.

<111> 그리고, 예를 들어 기존의 패치 안테나 및 제 3실시예에 따른 패치 안테나의 사이즈를 25*25*4㎜로 하고, 그 기존의 패치 안테나의 비유전율을 20으로 하고 제 3실시예에 따른 패치 안테나의 비유전율을 4.6(즉, 제 1유전체층(130)과 제 2유전체층(140)의 비유전율이 동일하게 4.6)으로 하였을 경우, 기존의 패치 안테나는 대략 9.5g 정도의 무게가 되고, 제 3실시예에 따른 패치 안테나는 대략 5.1g 정도의 무게가 된다.

<112> 그리고, 제 3실시예의 패치 안테나의 이득 특성과 기존의 패치 안테나의 이득 특성을 상호 비교하여 보면 도 16에서와 같이, 제 3실시예의 패치 안테나의 이득 특성((b)참조)이 기존의 패치 안테나의 이득 특성((a)참조)에 비해 다소 떨어진다. 그러나, 기존의 폴디드식 패치 안테나와 비교하여 보면 도 17에서와 같이 기존의 폴디드식 패치 안테나의 이득 특성((a)참조)은 -0.09dBi이고 제 3실시예에 따른 패치 안테나의 이득 특성((b)참조)은 2.97dBi로서, 대략 3dBi의 이득 특성의 차이가 있다. 따라서, 제 3실시예의 패치 안테나에 따르면 기존의 폴디드식 패치 안테나에서의 방사특성의 저하 문제가 개선되었음을 알 수 있다.

<113> 한편, 본 발명은 상술한 실시예로만 한정되는 것이 아니라 본 발명의 요지를 벗어나지 않는 범위내에서 수정 및 변형하여 실시할 수 있고, 그러한 수정 및 변형이 가해진 기술사상 역시 이하의 특허청구범위에 속하는 것으로 보아야 한다.

발명의 효과

<114> 이상 상세히 설명한 바와 같이 본 발명에 따르면 다음과 같은 효과가 있다.

<115> 제 1실시예의 경우, 하나의 박막으로 이루어진 저유전율의 유전체층에 다수개의 구멍을 펀칭으로 형성시켜 안테나를 구현함으로써, 기존의 유전체 적층 방식에 비해 훨씬 간편하게 안테나 제조가 이루어질 뿐만 아니라 저가의 제조 공정으로 대량생산이 가능하게 된다.

<116> 제 2실시예의 경우, 패치와 저유전율의 유전체층에 각각 구멍을 형성한 뒤 그 각각의 구멍을 도금하지 않고 금속 핀 등을 이용하여 패치와 연결함으로써 간편하게 소형화 및 저가의 패치 안테나를 대량으로 생산할 수 있게 된다.

<117> 제 3실시예의 경우, 패치를 다수의 구멍이 뚫린 상부 패치와 하부 패치로 하고 두 개의 저유전율의 유전체층을 사용하며 그 하부 패치에 슬롯을 형성함으로써 기존의 폴디드식 패치 안테나에 비해 복사 효율 및 이득 특성 등이 우수하고 사이즈 역시 기존의 폴디드식 패치 안테나보다 적은 사이즈가 된다.

<118> 그리고, 제 1 내지 제 3실시예는 유전체층을 저유전율의 유전체로 하고서도 기존의 고유전율의 안테나와 동일한 공진주파수 특성을 갖는 안테나 구현이 가능하게 된다.

<119> 또한, 제 1 내지 제 3실시예는 종래 고유전체를 사용하던 패치 안테나와는 달리 저유전체를 사용하고 구멍/슬롯을 통해 공진주파수 및 소형화 비율을 변화시킬 수 있으므로, 원하는 사이즈 및 주파수를 충족시킬 수 있는 소형화된 안테나를 제조할 수 있게 된다.

도면의 간단한 설명

<1> 도 1은 종래 패치 안테나의 구성을 설명하기 위한 사시도이다.

<2> 도 2 및 도 3은 종래의 아이리스 패치 안테나에서 유전체막을 이용하여 패치를 형성하는 방법을 개략적으로 설명하기 위한 분해사시도이다.

<3> 도 4는 본 발명의 제 1실시예에 따른 패치 안테나의 분해사시도이다.

<4> 도 5는 도 4의 결합사시도이다.

<5> 도 6은 도 5의 A-A선의 단면도이다.

<6> 도 7은 도 5의 평면도이다.

<7> 도 8은 본 발명의 제 2실시예에 따른 패치 안테나의 구성을 설명하기 위한 분해 사시도이다.

<8> 도 9는 도 8의 변형예를 도시한 분해 사시도이다.

<9> 도 10은 본 발명의 제 1실시예 또는 제 2실시예에 의한 패치 안테나에 의해 종래와 같은 반사손실을 얻을 수 있음을 설명하기 위한 그래프이다.

<10> 도 11은 본 발명의 제 3실시예에 따른 패치 안테나의 분해 사시도이다.

<11> 도 12는 도 11의 결합상태도이다.

<12> 도 13a는 도 12에 도시된 제 1유전체층의 상면부를 나타낸 도면이다.

<13> 도 13b는 도 12에 도시된 제 1유전체층의 저면부를 나타낸 도면이다.

<14> 도 14는 종래의 패치 안테나와 본 발명의 제 3실시예에 따른 패치 안테나의 대역폭을 비교하기 위한 그래프로서, (a)는 종래의 패치 안테나의 대역폭을 나타낸 그래프, (b)는 본 발명의 제 3실시예에 따른 패치 안테나의 대역폭을 나타낸 그래프이다.

<15> 도 15는 종래의 폴디드식 패치 안테나와 본 발명의 제 3실시예에 따른 패치 안테나의 반사손실을 비교한 그래프로서, (a)는 종래의 폴디드식 패치 안테나의 반사손실을 나타낸 그래프, (b)는 본 발명의 제 3실시예에 따른 패치 안테나의 반사손실을 나타낸 그래프이다.

<16> 도 16은 종래의 패치 안테나와 본 발명의 제 3실시예에 따른 패치 안테나의 이득 특성을 비교하기 위한 그래프로서, (a)는 종래의 패치 안테나의 이득 특성을 나타낸 그래프, (b)는 본 발명의 제 3실시예에 따른 패치 안테나의 이득 특성을 나타낸 그래프이다.

<17> 도 17은 종래의 폴디드식 패치 안테나와 본 발명의 제 3실시예에 따른 패치 안테나의 이득 특성을 비교하기 위한 그래프로서, (a)는 종래의 폴디드식 패치 안테나의 이득 특성을 나타낸 그래프, (b)는 본 발명의 제 3실시예에 따른 패치 안테나의 이득 특성을 나타낸 그래프이다.

<18> < 도면의 주요부분에 대한 부호의 설명 >

<19> 70 : 패치 80 : 접지판

<20> 90 : 유전체층 92, 94, 95 : 구멍

<21> 100 : 금속 핀 110 : 상부 패치

<22> 112 : 관통 홀 120 : 하부 패치

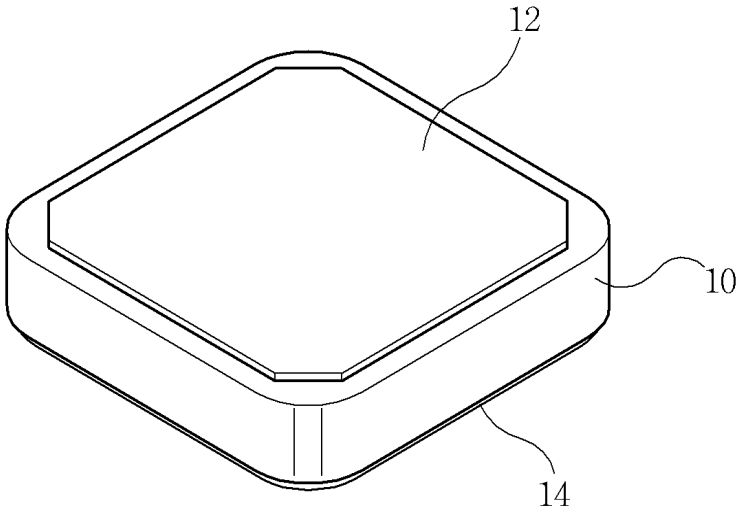
<23> 121 : 패치 박편 122 : 슬릿

<24> 130 : 제 1유전체층 132 : 구멍

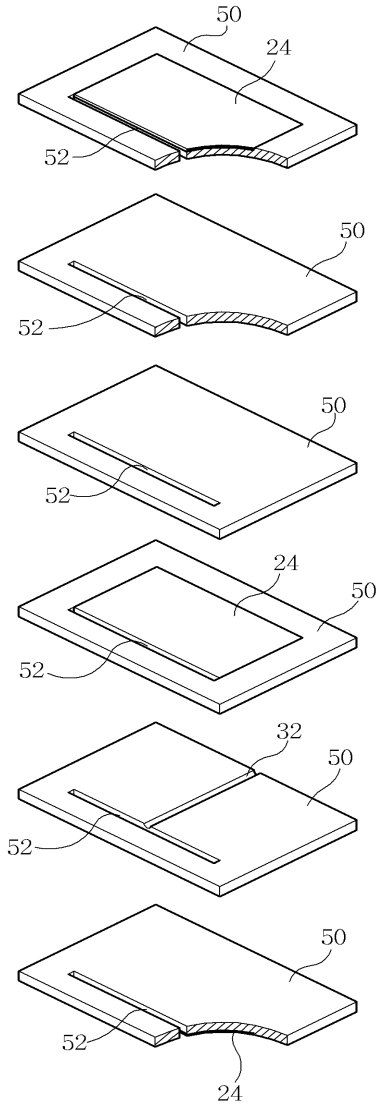
<25> 140 : 제 2유전체층 150 : 접지판

도면

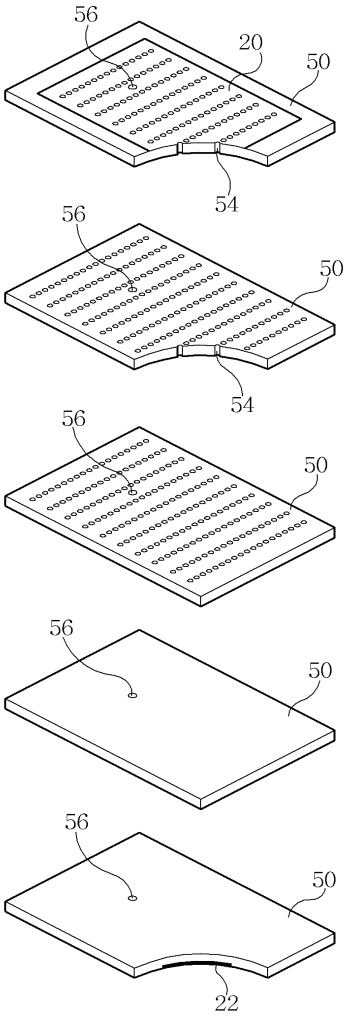
도면1



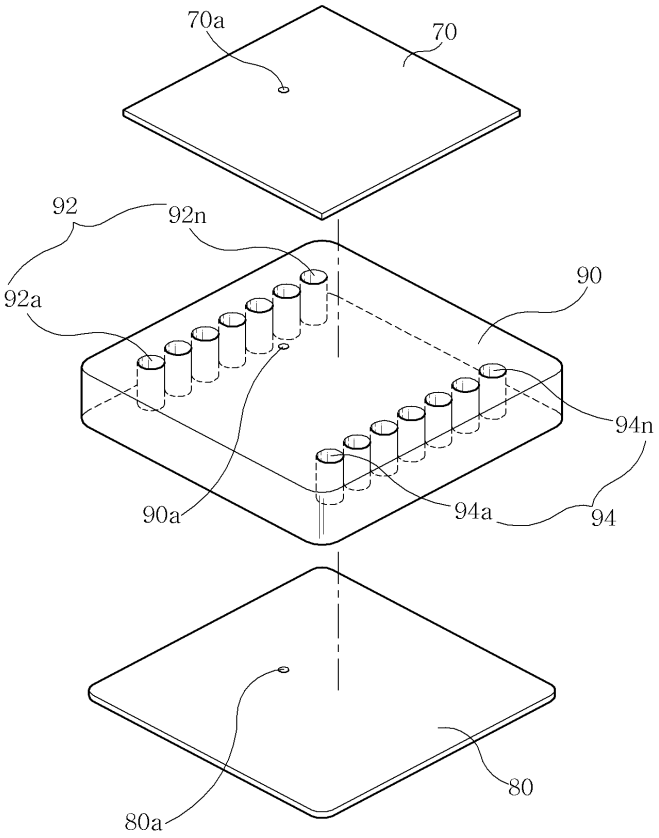
도면2



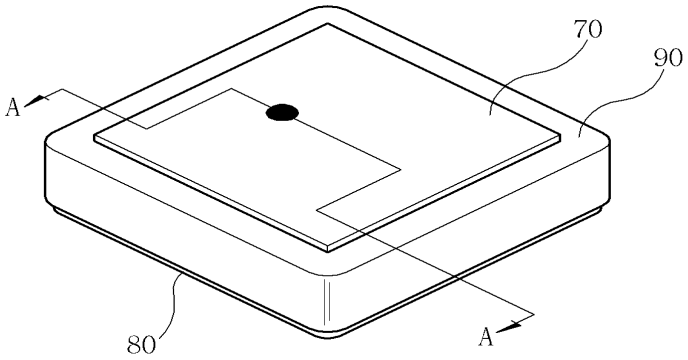
도면3



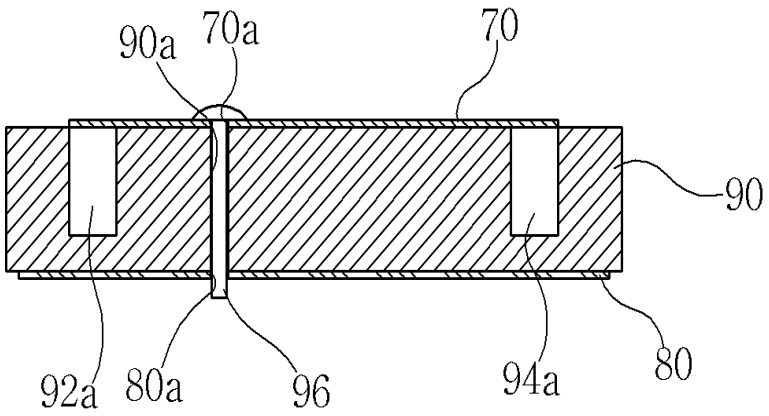
도면4



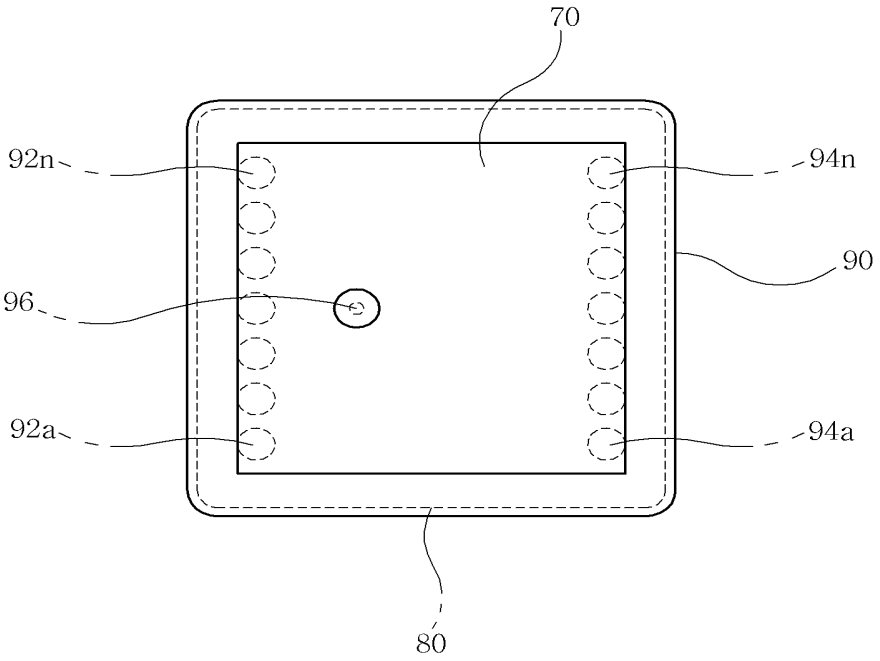
도면5



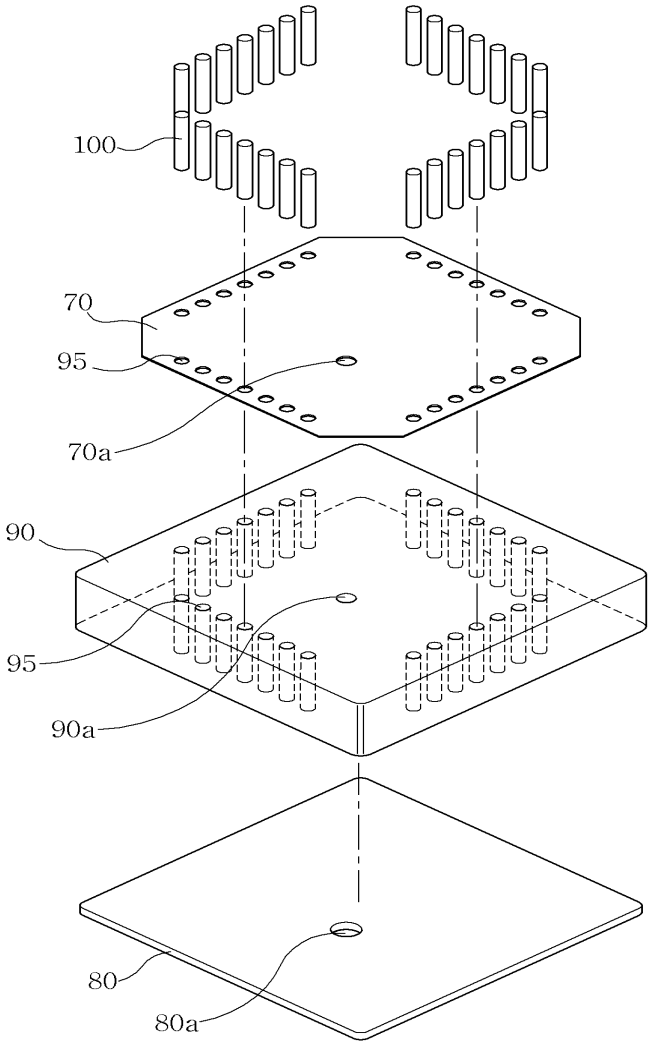
도면6



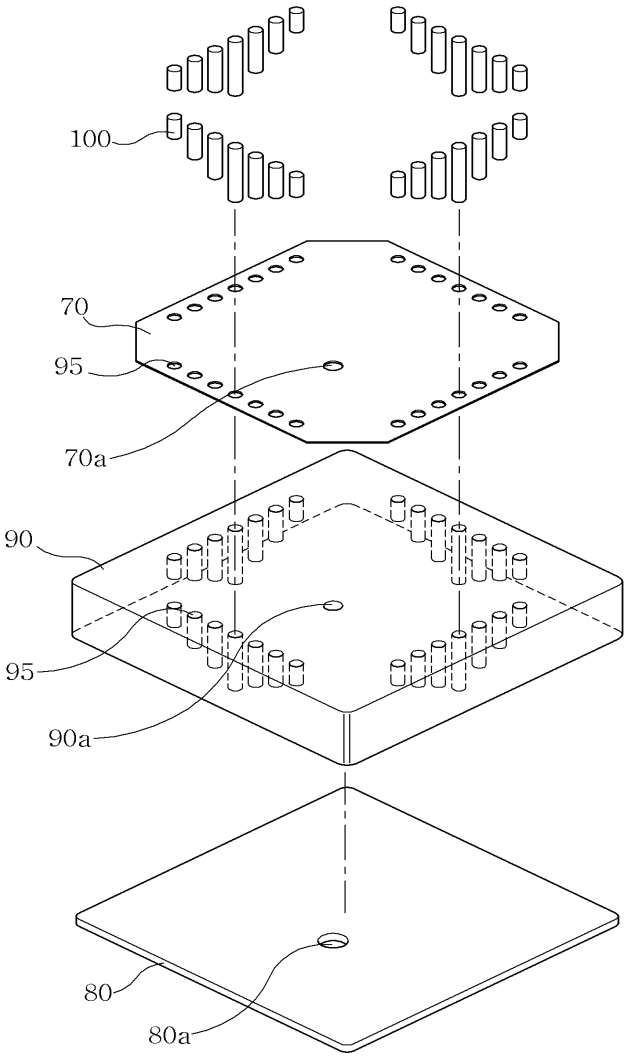
도면7



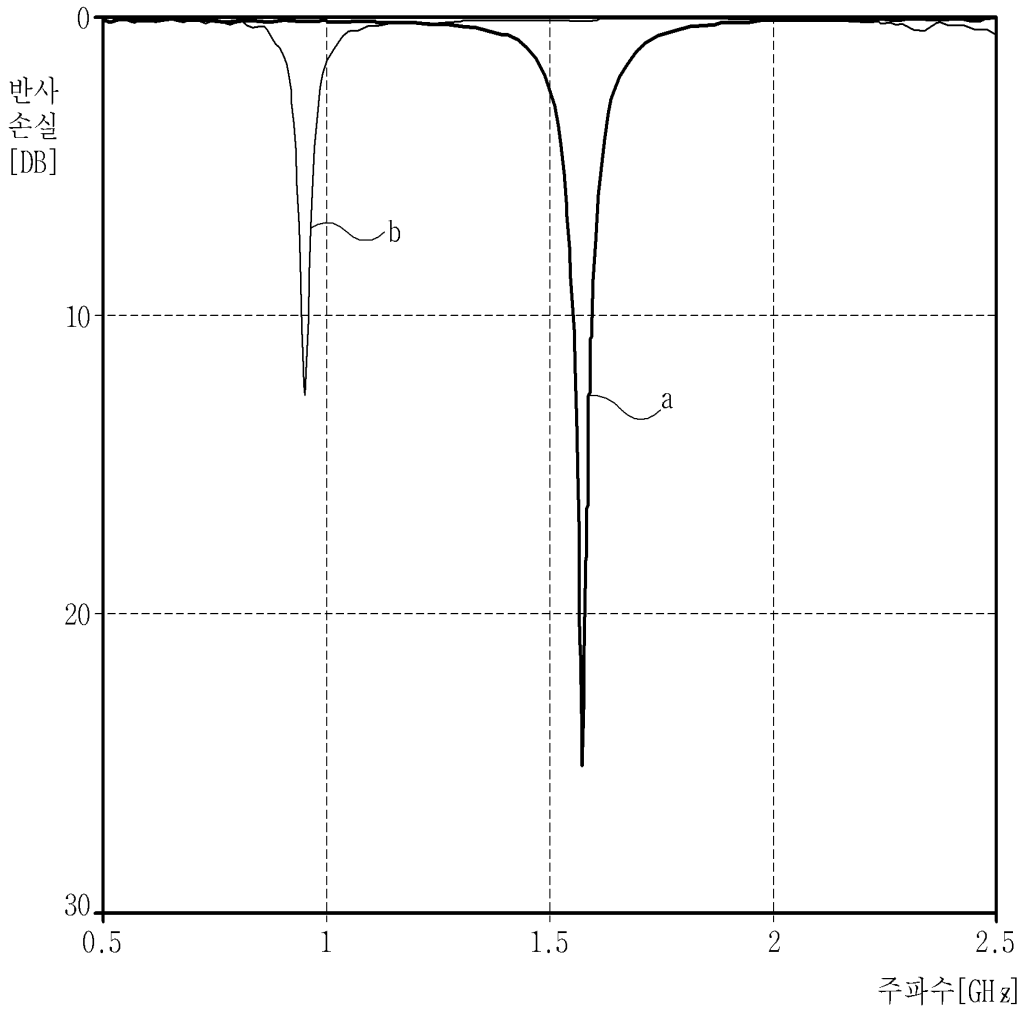
도면8



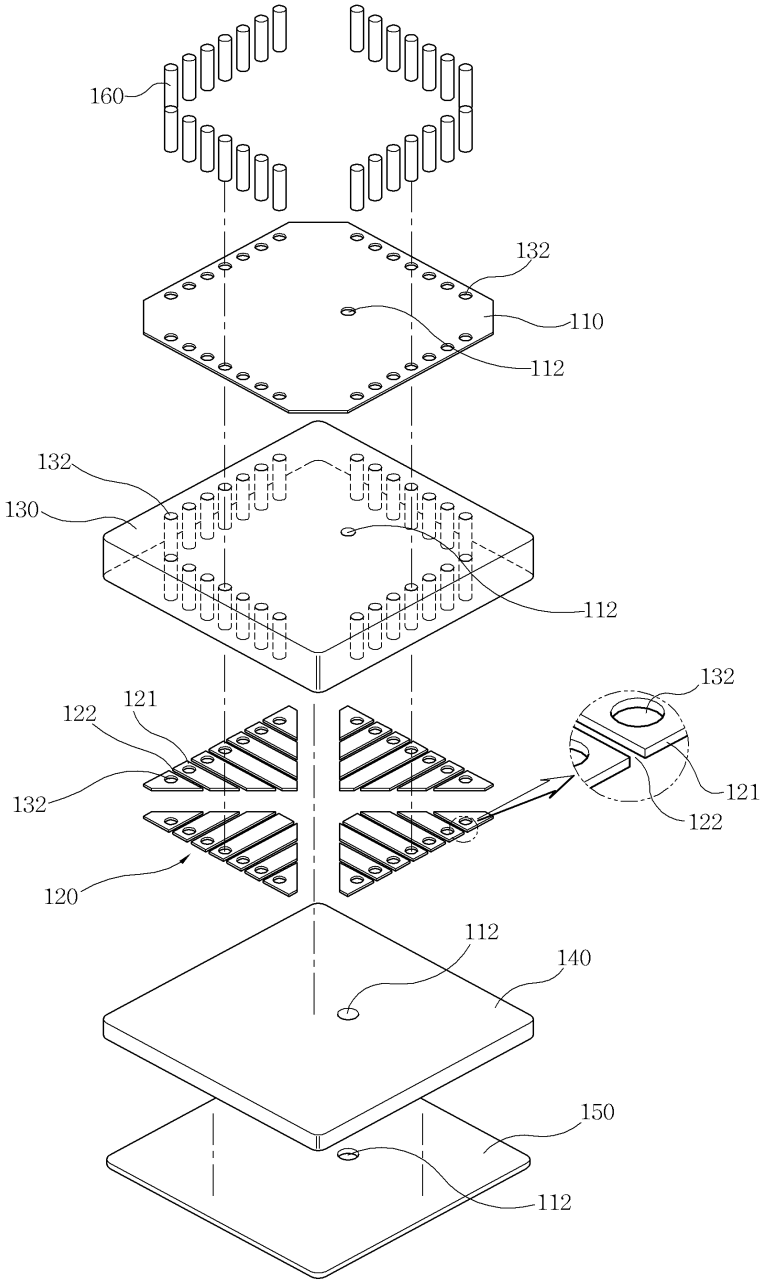
도면9



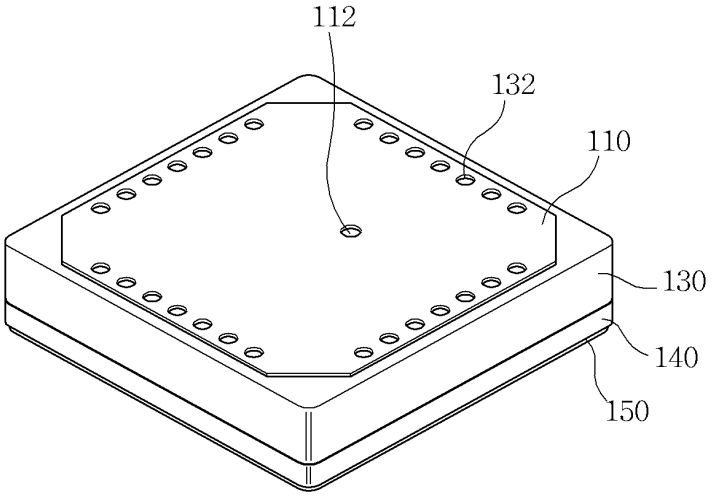
도면10



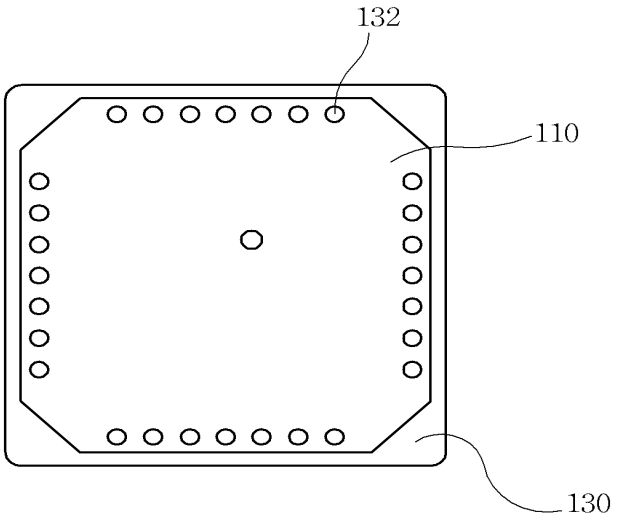
도면11


160
132
110
112
132
130
112
132
121
122
132
120
121
122
112
140
150
112

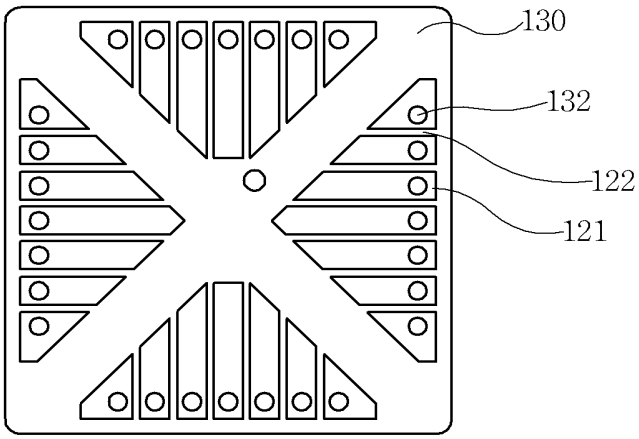
도면12



도면13a

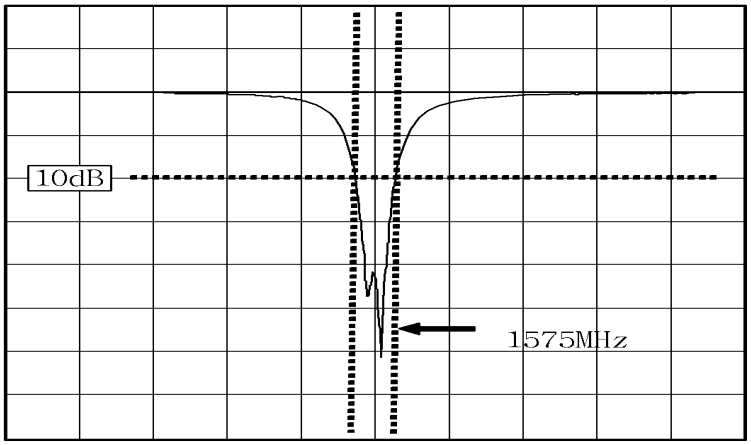


도면13b

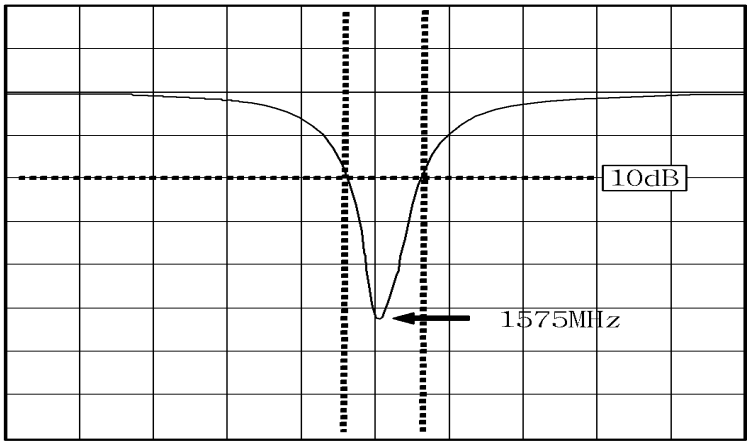


도면14

(a)

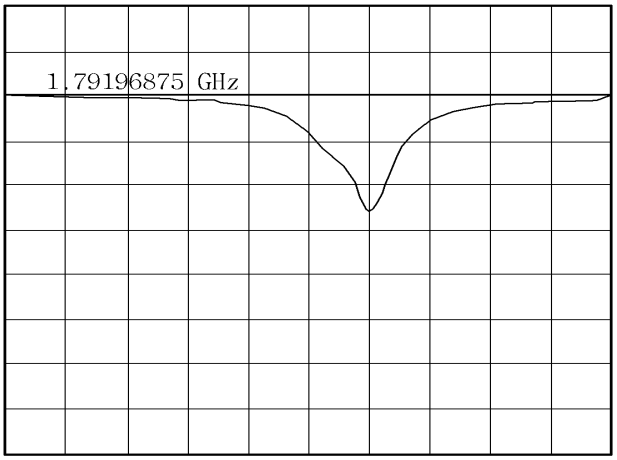


(b)

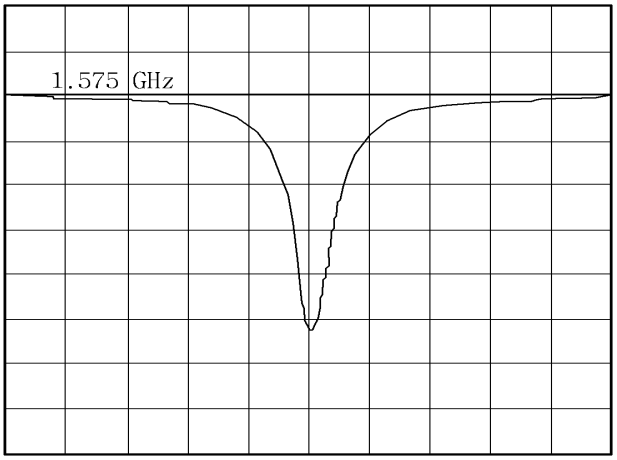


도면15

(a)

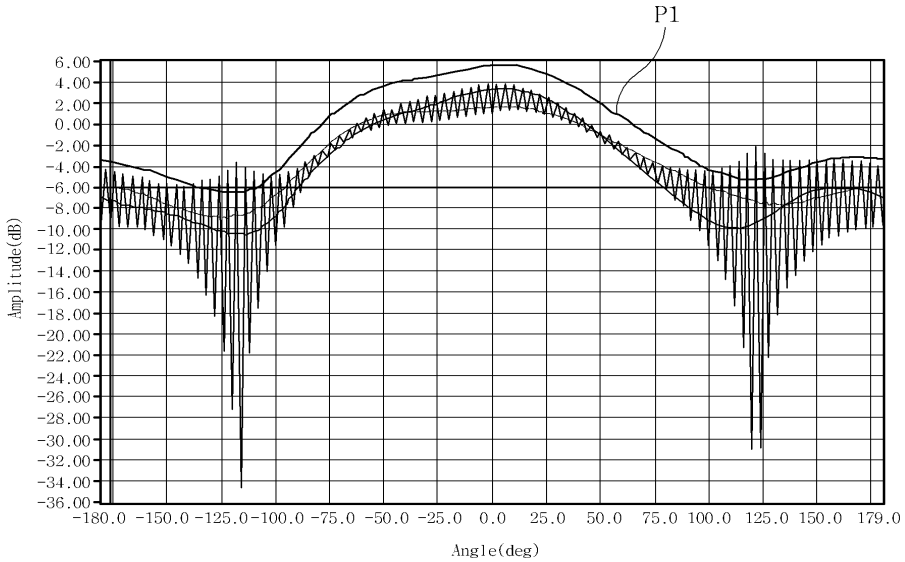


(b)

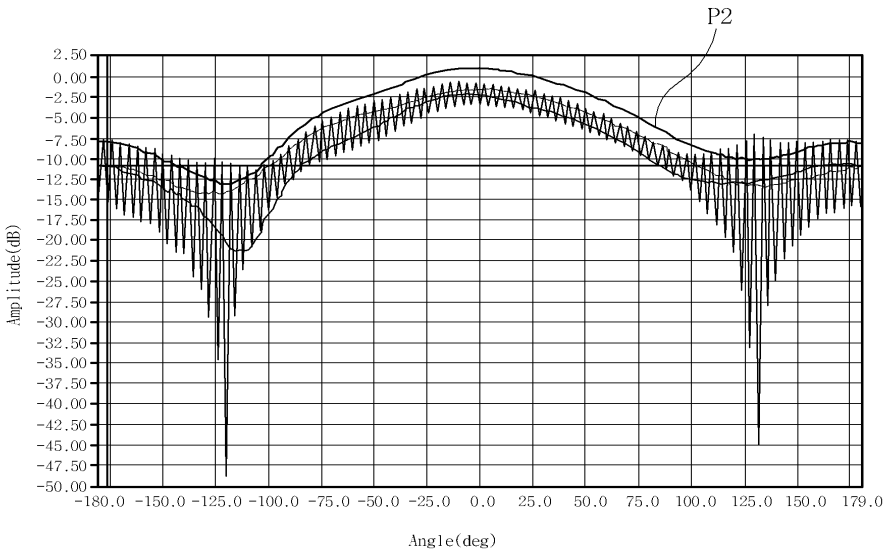


도면16

(a)

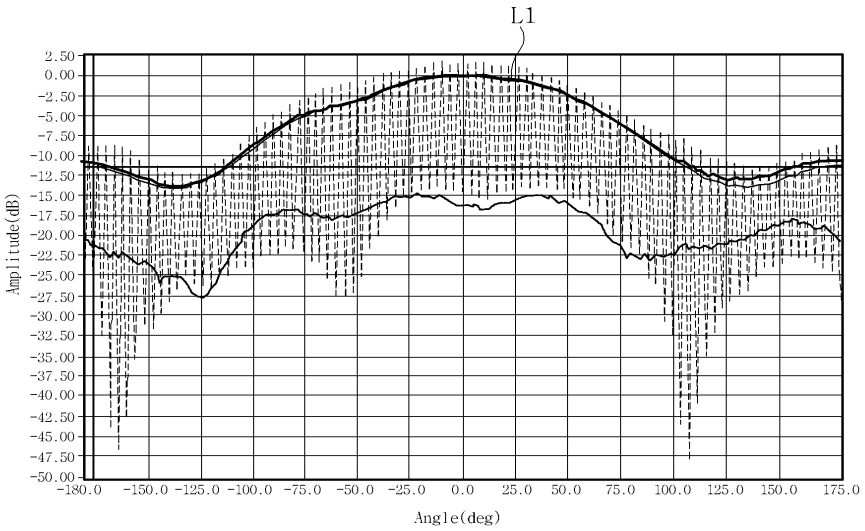

P1
6.00
4.00
2.00
0.00
-2.00
-4.00
-6.00
-8.00
-10.00
-12.00
-14.00
-16.00
-18.00
-20.00
-22.00
-24.00
-26.00
-28.00
-30.00
-32.00
-34.00
-36.00
Amplitude(dB)
-180.0 -150.0 -125.0 -100.0 -75.0 -50.0 -25.0 0.0 25.0 50.0 75.0 100.0 125.0 150.0 179.0
Angle(deg)

(b)

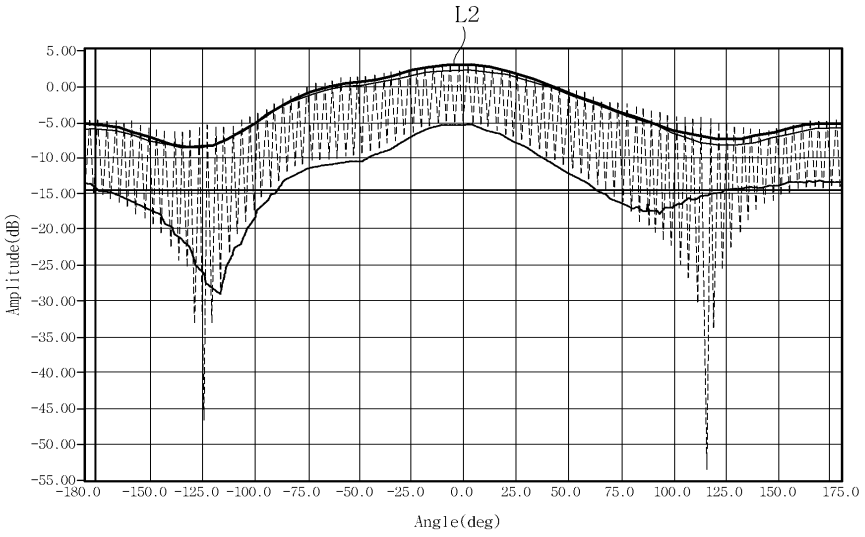

P2
2.50
0.00
-2.50
-5.00
-7.50
-10.00
-12.50
-15.00
-17.50
-20.00
-22.50
-25.00
-27.50
-30.00
-32.50
-35.00
-37.50
-40.00
-42.50
-45.00
-47.50
-50.00
Amplitude(dB)
-180.0 -150.0 -125.0 -100.0 -75.0 -50.0 -25.0 0.0 25.0 50.0 75.0 100.0 125.0 150.0 179.0
Angle(deg)

도면17

(a)


L1
2.50
0.00
-2.50
-5.00
-7.50
-10.00
-12.50
-15.00
-17.50
-20.00
-22.50
-25.00
-27.50
-30.00
-32.50
-35.00
-37.50
-40.00
-42.50
-45.00
-47.50
-50.00
Amplitude(dB)
-180.0 -150.0 -125.0 -100.0 -75.0 -50.0 -25.0 0.0 25.0 50.0 75.0 100.0 125.0 150.0 175.0
Angle(deg)

(b)


L2
5.00
0.00
-5.00
-10.00
-15.00
-20.00
-25.00
-30.00
-35.00
-40.00
-45.00
-50.00
-55.00
Amplitude(dB)
-180.0 -150.0 -125.0 -100.0 -75.0 -50.0 -25.0 0.0 25.0 50.0 75.0 100.0 125.0 150.0 175.0
Angle(deg)