

(19) 대한민국특허청(KR)
(12) 특허공보(B1)

(51) Int. Cl.⁵
H02P 6/02

(45) 공고일자 1994년 10월 01일
(11) 공고번호 특 1994-0009207

(21) 출원번호	특 1991-0010168	(65) 공개번호	특 1992-0001820
(22) 출원일자	1991년 06월 19일	(43) 공개일자	1992년 01월 30일
(30) 우선권 주장	2-161804 1990년 06월 20일 일본(JP) 2-161805 1990년 06월 20일 일본(JP) 2-186546 1990년 07월 13일 일본(JP) 2-323591 1990년 11월 26일 일본(JP) 2-323586 1990년 11월 26일 일본(JP)		
(71) 출원인	마쯔시다덴기산교 가부시기가이샤 다나이 아끼오 일본국 오오사까후 가도마시 오오아자가도마 1006반지		
(72) 발명자	이나지 토시오 일본국 오오사까후 미노오시 니이나 5-1-7 고또 마꼬또 일본국 효고켄 니시노미야시 나루오쵸 4-7-2		
(74) 대리인	신중훈		

심사관 : 윤병삼 (책자공보 제3762호)

(54) 무정류자 직류전동기

요약

내용 없음.

대표도

도 1

명세서

[발명의 명칭]

무정류자 직류전동기

[도면의 간단한 설명]

제1도는 본 발명의 제1실시예에 의한 무정류자 직류전동기의 블록선도.

제2도는 제1도에 도시된 전동기와 전력공급회로의 회로도.

제3도는 제2도에 도시된 회로소자의 각각으로부터 출력되는 신호파형도.

제4도는 제1도에 도시된 역기전력 검출회로의 회로도.

제5도는 제4도에 도시된 회로소자의 각각으로부터 출력되는 신호파형도.

제6도는 제1도에 도시된 펄스발생회로의 회로도.

제7a도는 전동기의 정상회전시에 제6도에 도시된 회로소자의 각각으로부터 출력되는 신호파형도.

제7b도는 전동기의 기동시에 제6도에 도시된 회로소자의 각각으로부터 출력되는 신호파형도.

제8도는 제1도에 도시된 펄스발생회로의 다른 예를 도시한 회로도.

제9a도는 정상회전시에 제8도에 도시된 회로소자의 각각으로부터 출력되는 신호파형도.

제9b도는 기동시에 제8도에 도시된 회로소자의 각각으로부터 출력되는 신호파형도.

제10도는 제1도에 도시된 펄스발생회로의 또다른 예를 도시한 회로도.

제11a도는 정상회전시에 제10도에 도시된 회로소자의 각각으로부터 출력되는 신호파형도.

제11b도는 기동시에 제10도에 도시된 회로소자의 각각으로부터 출력되는 신호파형도.

제12도는 제1도에 도시된 논리펄스발생회로의 회로도.

제13도는 제12도에 도시된 회로소자의 각각으로부터 출력되는 신호파형도 및 제14도에 도시된 회로소자의 각각으로부터 출력되는 신호파형도.

제14도는 제1도에 도시된 선택신호발생회로의 회로도.

제15도는 제1도에 도시된 위치신호형성회로의 회로도.

제16도는 제15도에 도시된 회로소자의 각각으로부터 출력되는 신호파형도.

제17도는 제1도에 도시된 펄스발생회로의 또다른 예를 도시한 회로도.

제18도는 정상회전시에 제17도에 도시된 회로소자의 각각으로부터 출력되는 신호파형도.

제19도는 기동시에 제17도에 도시된 회로소자의 각각으로부터 출력되는 신호파형도.

제20도와 제21도는 제1도에 도시된 무정류직류전동기의 기동순서를 도시한 벡터도.

*** 도면의 주요부분에 대한 부호의 설명**

- | | |
|------------------------|--------------------|
| (1) : 역기전력검출회로 | (2) : 논리펄스발생회로 |
| (3) : 펄스발생회로 | (4) : 위치신호형성회로 |
| (5) : 전력공급회로 | (6) : 선택신호발생회로 |
| (11),(12),(13) : 고정자권선 | (41) : 제1카운터 |
| (42) : 제2카운터 | (43) : 전송회로 |
| (44) : 클럭펄스발생회로 | (100) : 경사파형신호발생회로 |
| (101)~(106) : 신호합성회로 | |

[발명의 상세한 설명]

본 발명은 무정류가 직류전동기에 관한 것으로서, 특히 영구자석회전자의 회전 위치를 검출하는 위치센서를 구비하지 않은 무정류자 직류전동기에 관한 것이다.

근래, 무정류자 직류전동기는, 종래의 정류자 직류전동기와 같이 기계적인 접촉을 하지 않기 때문에 잡음 발생이 저감될 뿐만 아니라 유효수명도 개선되고, 따라서 높은 신뢰도가 요구되는 산업용기기, 오디오 또는 비디오에 널리 사용되고 있다.

전동기의 고정자권선의 통전상태를 질환하기 위하여, 종래의 무정류자 직류전동기는 대부분 정류자를 사용하는 대신에 회전자 위치센서(예를 들면, 홀(Hall)소자)를 사용하고 있다.

그러나, 회전자위치센서 자체는 값이 저렴하지 않으며, 부착하기 위하여 위치를 조정하는데 어려움이 따르며, 배선수가 증가하게 되므로, 무정류자 직류전동기의 가격이 정류자를 가지는 직류전동기에 비해서 고가이다.

또한, 전동기의 내부에 회전자 위치센서를 부착하는데 있어서 구조상의 제약이 따른다. 산업용기기, 오디오 또는 비디오가 소형화됨에 따라서 전동기의 두께와 크기도 소형화되고 있는 추세에 있으므로, 홀소자와 같은 회전자 위치센서가 점유하는 구획공간이 상당히 작아지고 있다. 따라서, 예를 들면, 홀소자와 같은 회전자 위치센서를 구비하지 않은 여러종류의 무정류자 직류전동기가 제안되고 있다.

그중 하나로서, 예를 들면, 일본국 특허공개소 55-160980호에 게시된 무정류자 직류전동기는, 회전자의 고정자권선에 단일방향으로 전류를 공급하는 소위 반파구동방법에 근거를 두고 있다. 상기 방법으로 3상의 고정자중에서 정지된 두개의 고정자권선에 유기되는 역기전력을 검출하고, 검출된 신호를 다음 통전상(conducting phase)을 결정하는 처리를 하여 고정자권선에 단일방향으로 전류를 계속 공급한다. 그러나, 상기 방법으로는, 전동기를 기동할때 회전자는 정지하고 있으므로 역기전력이 각 고정자권선에 발생되지 않는다. 따라서, 종래기술에 따른 상술한 무정류자 직류전동기에는 특정의 고정자권선을 여자시키기 위하여 기동회로를 특별히 구비하므로써 미리 회전자의 초기위치를 결정한다. 그러나 이 경우에는, 상기한 회전자의 초기위치를 결정하기 위하여 고정자권선의 1개의 상만을 여자하여도 회전자와 위치가 진동하여 안정시키기가 어렵기 때문에 기동시간이 길어지게 된다.

또한, 종래 기술에 무정류자 직류전동기는 고정자권선에 단일방향으로 전류가 공급되는 반파구동방법에 의거하고 있기 때문에, 기동회로의 구조가 간단하지 않으며, 고정자권선의 이용율과 효율이, 고정자권선에 양방향으로 전류를 공급하는 전파구동방법에 의거한 무정류자 직류전동기에 비해서, 낮으므로, 발생토크가 작다.

또한, 예를 들면, 일본국 특허공개 소62-260586에 게시된 무정류자 직류전동기는, 고정자권선에 양방향으로 전류를 공급하는 소위 전파구동방법에 근거를 두고 있다. 고정자권선에 흐르는 전류는, 기동펄스발생 회로로부터 출력되는 기동펄스 신호에 의하여 기동될때에, 강제적으로 연속해서 정류되고, 따라서 전동기를 구동한다. 전동기의 회전속도를 가속시키고 고정자권선에 역기전력이 유기될때에, 역기전력의 제로크로스점을 검출하므로써, 단안정 멀티바이브레이터로 일정한 시간동안 출력신호를 지연시킨다. 따라서, 전류가 통전되는 타이밍을 결정하지만, 이 경우에는, 고정자권선을, 기동시에 기동회로로부터 출력되는 펄스신호에 의하여 강제적으로 연속해서 질환할 경우에도, 회전자는 진동하면서 회전하게 된다. 따라서, 각 역기전력의 제로크로스점을 검출회로에 의해서 적절하게 검

출할 수 있지만, 고정자권선을 강제적으로 계속해서 절환하여 회전자를 구동하는 기동모드로부터, 고정자권선에 유기되는 역기전력의 제로크로스점을 검출하여 회전자를 구동하는 정상위치검출모드까지, 알맞게 변환하는 것은 어렵다. 즉, 회전자의 기동모드로부터 정상위치 검출모드로 절환하는 타이밍은 기술적으로 어려우므로, 전동기의 기동시간이 증가된다.

또한, 상술한 바와 같은 종래 기술에 따른 무정류자 직류전동기는, 단안정 멀티바이브레이터를 이용하여 소정의 주기동안 고정자권선의 각각에 유기되는 역기전력의 제로크로스점에서 발생하는 펄스신호를 지연시킴으로서 통전상을 결정하는 방법을 이용하고 있다.

그러나, 이 경우에는, 지연시간은 전동기의 회전속도와 관계없이 일정하기 때문에, 회전속도가 변경되어야 하는 응용분야에는 적당하지 않고, 따라서 응용의 융통성이 부족하다.

일반적으로, 회전자 위치센서를 구비하지 않은 무정류자 직류전동기에서는, 기동시에 회전자는 정지 상태이며, 고정자권선의 각각에 역기전력이 발생되지 않는다. 결과적으로, 초기단계에서 통전상이 결정되지 않기 때문에, 회전자 위치센서를 구비하지 않은 직류전동기 회전자위치센서를 구비한 직류전동기보다 기동특성이 현저하게 떨어지는 문제점이 있다.

또한, 기동시에 상절환을 강제적으로 행하게 하고, 기동에 알맞은 상절환의 주파수는, 전동기에 인가되는 부하량이나 회전자의 관성에 따라서 크게 변경된다는 점에서 회전자위치센서를 구비하지 않은 무정류자 직류전동기 동기전동기의 종류로 간주할 수 있다. 어느 경우에는, 고정자권선의 각각에 유기되는 역기전력의 제로크로스점이 영구적으로 알맞게 검출되지 않기 때문에, 고정자권선을 강제적으로 계속해서 절환하여 회전자를 구동하는 기동모드로부터, 각각의 역기전력의 제로크로스점을 검출하여 회전자를 구동하는 정상위치 검출모드까지, 알맞게 절환하는 것이 어렵다는 문제점이 지적되고 있다.

또한, 상기한 바와 같은 종래 기술에 의한 무정류자 직류전동기에 있어서, 구동하기 위하여 고정자권선에 흐르는 전류는, 전기각으로 약 120° 의 도전폭(conducting width)을 가지는 구형파로 되어 있다. 따라서, 상절환에 수반하여 유기되는 스파이크전압을 저감하기 위하여, 비교적 용량이 큰 커패시터를 가지는 필터회로가, 실제적으로 고정자권선의 통전단자에 구비되어야 한다. 또한, 고정자권선에 흐르는 전류는 급준성을 가지는 온-오프동작을 하도록 하므로써, 기동시에 진동과 잡음을 쉽게 발생하는 문제점을 일으키고, 전동기의 회전속도를 증가함에 따라서 상기 문제점이 가속화된다.

본 발명의 목적은, 상기 문제점을 고려해서, 위치센서를 구비하지 않음에도 불구하고 특정한 기동회로를 사용함이 없이 양호한 기동특성을 얻을 수 있는 무정류자 직류전동기를 제공하는데 있다.

본 발명의 다른 목적은, 고정자권선의 각각에 양방향으로 전류를 공급할 수 있는 전파구동방법에 의해 구동되는 무정류자 직류전동기 제공하는데 있다.

본 발명의 또다른 목적은, 상기 종래의 기술에 의한 무정류자 직류전동기에 사용되는 대용량의 커패시터를 구비한 필터회로를 가지지 않고, 고속으로 회전할 때에도 진동과 잡음의 발생이 극히 낮은 무정류자 직류전동기를 제공하는데 있다.

상기 목적을 달성하기 위하여, 본 발명에 따른 무정류자 직류전동기는, 복수상의 고정자권선과, 펄스신호열을 발생하기 위하여 복수상의 고정자권선의 각각에서 연속적으로 유기되는 역기전력으로부터 나오는 선택 신호에 응답하여 선택된 역기전력의 제로크로스점을 검출하는 역기전력검출회로와, 특정한 범위내에 있는 때에는 상기 펄스신호열의 주기에 비례하거나 대략 비례하는 시간만큼 지연되는 지연펄스신호를 발생하고, 특정한 범위를 초과한 때에는 의사출력펄스신호를 발생하는 펄스발생회로와, 상기 역기전력검출회로로부터 출력되는 펄스신호열과 의사 출력펄스신호에 응답하여 복수상의 신호를 발생하는 논리펄스발생회로와, 상기 지연펄스신호에 응답하여 복수상의 선택신호를 발생하는 선택신호발생회로와, 상기 논리펄스발생회로로부터의 출력펄스에 의해서 회전자의 위치신호를 형성하는 위치신호형성회로와, 상기와 같이 형성된 위치신호에 응답하여 상기 복수상의 고정자권선에 전력을 공급하는 전력공급회로로 구성되어 있다.

이상과 같이 구성된 본 발명의 의한 무정류자 직류전동기에 있어서는, 역기전력 검출회로는 고정자권선으로 유기되는 역기전력의 제로크로스점만을 검출함으로써, 홀소자와 같은 위치센서를 사용하지 않아도, 각 고정자권선에 양방향으로 전류를 공급하는 전파구동방법에 의거한 무정류자 직류전동기를 용이하게 제공할 수 있다. 결과적으로, 고정자권선의 각각에 단일방향으로 전류를 공급하는 반파구동방법에 의거한 무정류자 직류전동기에 비해서, 고정자권선의 이용을, 효율 및 발생토크가 현저하게 우수한 전동기를 제공할 수 있다.

또한, 종래의 무정류자 직류전동기에 사용되는 회전자위치센서를 사용할 필요가 없으므로, 본 발명에 의한 무정류자 직류전동기는 위치센서의 부착위치를 미세하게 조정하지 않아도 되고, 또한 권선수도 감소시킬 수 있기 때문에, 비용을 상당히 절감할 수 있다.

또한, 전동기내에 위치센서를 구비할 필요가 없기 때문에 구조적인 제약이 따르지 않고, 따라서 전동기의 크기와 무게를 작게할 수 있다.

또한, 본 발명에 따른 무정류자 직류전동기에 있어서, 기동시에, 역기전력검출회로는 펄스신호를 출력하지 않아도, 펄스발생회로는 의사출력펄스를 출력하여 연속하여 고정자권선의 통전상을 절환한다. 결과적으로, 특정한 기동회로를 구비하지 않아도, 상기 의사출력펄스가 연속해서 고정자권선의 통전상을 절환한다. 역기전력검출회로가 역기전력의 제로크로스점을 검출할때에, 고정자권선을 강제적으로 연속해서 절환하여 회전자를 구동하는 기동모드에서, 고정자권선에 유도된 역기전력의 제로크로스점을 검출하여 회전자를 구동하는 정상모드로 급속하게 절환시킬 수 있다. 또한, 전동기의 기동시에, 일정한 주기에 의해 통전상을 절환하지 않고 상이한 주기에 의해 통전상을 절환하므로써, 역기전력검출회로는 역기전력의 제로크로스점을 확실하게 검출할 수 있다. 결과적으로, 기동모드에서 정상모드로 절환하는 것을 확실하게 달성할 수 있다. 따라서, 회전자위치센서를 구비한 중

래의 전동기에서 얻어지는 기동특성과 양립할 수 있는 기동특성을 얻을 수 있다.

또한, 본 발명에 의한 무정류자 직류전동기는, 순차적으로 검출된 통전상에 유기되는 역기전력만을, 고정자권선의 통전상태에 응답하여, 펄스신호열로 변환하는 선택회로를 부가하여 포함하고 있다. 결과적으로, 역기전력의 제로크로스점의 검출오차에 기인하는 상절환의 오동작이 발생하지 않으므로 항상 안정하게 구동할 수 있다.

또한, 고정자권선의 각각에 공급되는 전류의 상절환을 상당히 원활하게 행할 수 있기 때문에, 고정자권선에 흐르는 전류를 급속하게 온-오프상태로 절환하지 않아도 된다. 따라서, 용량이 비교적 큰 커패시터를 구비한 필터회로를 고정자권선의 통전단자에 접속하지 않아도 되기 때문에 상절환에 수반하여 발생하는 스파이크전압을 저감시킬 수 있다. 결과적으로, 고속으로 회전하여도 진동과 잡음이 극히 작은 상태에서 구동할 수 있는 무정류자 직류전동기를 제공할 수 있다.

이하, 도면을 참조하면서, 본 발명에 의한 바람직한 실시예에 대하여 설명한다.

제1도는 본 발명의 제1실시예에 의한 무정류자 직류전동기의 블록도이다. 제1도에 있어서, (1)은 3상의 고정자권선(11), (12), (13)의 각각에서 유기되는 역기전력 및 선택신호발생회로(6)로부터 출력되는 6상의 선택신호를 수신하는 역기전력검출회로이다. 역기전력검출회로(1)는, 선택신호발생회로(6)로부터 출력되는 6상의 선택신호에 응답하여 3상의 역기전력의 제로크로스점을 검출하여 펄스열(m)로 변환한다. 펄스열(m)은 3상의 역기전력의 각각의 제로크로스점을 나타낸다. 역기전력검출회로(1)로부터 출력된 펄스열(m)은 논리펄스발생회로(2)와 펄스발생회로(3)에 입력된다. 논리펄스발생회로(2)는, 역기전력검출회로(1)로부터 출력된 펄스열(m)을 주파수분할하고 고정자권선(11), (12), (13)에서 유기되는 역기전력의 펄스신호와 동일한 주파수를 가진 6상의 펄스신호를 출력한다. 우선, 펄스발생회로(3)는, 펄스열(m)의 주기를 측정된 다음, 측정된 주기의 대략 절반주기동안 출력펄스를 지연시켜 선택신호발생회로(6)에 지연펄스(z)로서 출력한다. 또한, 상기 측정된 주기가 특정한 범위를 초과한 때에는, 펄스발생회로(3)는 논리펄스발생회로(2)에 의사출력펄스(t)를 출력한다. 논리펄스발생회로(2)에서 발생된 6상의 펄스신호는 위치신호형성회로(4)에 전송되고 전송된 펄스신호를 영구자석회전자(27)의 회전위치신호로 변환한다. 이들 위치신호는, 고정자권선(11), (12), (13)에 전력을 공급하는 전력공급회로(5)에 보내진다. 전력공급회로(5)는 위치신호형성회로(4)로부터 출력되는 위치신호에 응답하여 각각의 고정자권선(11), (12), (13)에 연속해서 양방향으로 전류를 공급한다.

이상과 같이 구성된 본 발명에 무정류자 직류전동기의 동작에 대해서 상세하게 이하 설명한다.

제2도는, 제1도에 도시된 전력공급회로(5)의 회로도이다. 제2도에 있어서, (27)은 영구자석회전자이고, (11), (12), (13)은 각각 고정자권선이고, (21), (22), (23), (24), (25), (26)은 각각 온-오프 동작에 응답하여 고정자권선(11), (12), (13)에 전력을 공급하는 구동트랜지스터이다. 이들 트랜지스터중에서, (21), (22), (23)은 PNP 트랜지스터이며, (24), (25), (26)은 NPN 트랜지스터이다. (20)은 전원을 나타낸다. 통상적으로, 무정류자 직류전동기는, 회전자(27)의 회전위치에 응답하여 얻어지는 6상의 위치신호를 구동트랜지스터 (21), (22), (23), (24), (25), (26)의 베이스에 각각 인가함으로써, 무정류자 직류전동기가 구동된다. 우선, 트랜지스터(21), (25)에 전원이 인가되어 고정자권선(11), (12)에 전류가 흐르게 된다. 다음에 트랜지스터(21), (26)에 전원을 인가함으로써 고정자권선(11), (13)에 전류가 흐르게 된다.

상기와 같이 연속해서 상을 절환함으로써 영구자석회전자(27)를 회전시킨다.

제3도는 제2도에 나타낸 회로(5)의 소자의 각각으로부터 출력되는 신호파형을 나타낸다.

제3도에 있어서, (a), (b), (c)는, 고정자권선(11), (12), (13)의 각각에서 유기되는 역기전력의 파형이고, (d), (e), (f), (g), (h), (i)는 위치신호형성회로(4)에 의해서 형성된 6상의 신호이고, 회전자(27)의 회전위치에 응답하여 얻은 6상의 위치신호와 동일하다. 이들 신호는 사다리꼴파형이며, 이들 사다리꼴파형을 얻는 방법에 대해서는, 제15도와 제16도의 위치신호형성회로(4)를 참조하면서 상세하게 후술한다.

6상의 위치신호(d), (e), (f), (g), (h), (i)의 각각은 이에 대응하는 구동트랜지스터(21), (22), (23), (24), (25), (26)에 입력된다. 그러나, 이 경우에는, PNP 트랜지스터(21), (22), (23)의 각각에 대해서는, 전류가 유출하는 방향으로 각각의 트랜지스터의 베이스에 신호를 인가하고, NPN 트랜지스터(24), (25), (26)의 각각에 대해서는 전류가 유입하는 방향으로, 각각의 트랜지스터의 베이스에 신호를 인가한다. 트랜지스터의 각각에 인가된 베이스전류를 증폭하여 베이스전류의 각각에 비례해서 이 베이스에 대응하는 컬렉터에 전류를 통전한다. 결과적으로, 제3도의 (j), (h), (i)에 도시된 바와 같이, 전류가 각각의 고정자권선(11), (12), (13)에 양방향으로 공급된다. 상기와 같이 연속해서 상을 절환함으로써 영구자석회전자(27)를 회전시킨다.

본 실시예에 의한 각각의 소자의 신호처리동작에 대한 상세설명에 대해서는 나중에 한다.

제4도는 제1도에 도시된 역기전력검출회로(1)의 회로도이다.

제4도에 있어서, (14), (15), (16)은 저항이고, 이 저항의 일단부의 각각은 고정자권선(11), (12), (13) 각각의 단자에 접속되고, 그 타단부는 공통접속점에 접속되어 있다. (31), (32), (33)의 각각은 비교기이고, 이 비교기의 한쪽의 입력단자(+)는 각각의 고정자권선(11), (12), (13)에 접속되며, 비교기의 다른 쪽의 입력단자(-)는 저항(14), (15), (16)의 공통접속점에 접속되고, (34), (35), (36)은 인버터이다. 인버터(34), (35), (36)의 입력단자의 각각에는 비교기(31), (32), (33)의 출력단자가 접속되어 있다. (71), (72), (73), (74), (75), (76)은 스위치이고, 이들 스위치중에서, 스위치(71), (73), (75)의 일단부는 인버터(36), (34), (35)의 출력단자에 각각 접속되고, 스위치(72), (74), (76)의 일단부는 비교기(32), (33), (31)의 출력단자에 각각 접속된다. 스위치(71), (72), (73), (74), (75), (76)의 타단부는 공통접속되어서, 역기전력검출회로(1)의 출력단자로서 제공된다.

제4도에 도시된 역기전력검출회로(1)의 동작에 대하여 제5도를 참조하면서 이하 설명한다.

저항(14), (15), (16)의 각각은 고정자권선(11), (12), (13)에 접속되어 있기 때문에, 고정자권선(11), (12), (13)의 중성점(0)과 동일한 전위를 저항(14), (15), (16)의 공통접속점에서 얻을 수 있다. 그러므로, 전동기로서, 고정자권선(11), (12), (13)의 중심점으로부터 별도로 신호선을 취할 필요가 없다. 고정자권선(11), (12), (13)에서 유기된 역기전력은 각각 제5도의 (a), (b), (c)에 도시한 바와 같은 신호파형이 된다. 이들 역기전력(a), (b), (c)의 각각은 제4도에 도시된 비교기(31), (32), (33)의 입력단자(+)에 입력되고, 저항(14), (15), (16)의 공통접속점에서 얻은 고정자권선(11), (12), (13)의 중성점의 전위는 비교기의 입력단자(-)에 입력된다. 따라서, 역기전력(a), (b), (c)을 파형정형화함으로써, 비교기(31), (32), (33)의 출력단자로부터 제5도의 (u), (v), (w)에 도시한 바와 같은 펄스신호를 얻는다. 파형(u), (v), (w)의 펄스에지(pulaw edge)와 역기전력(a), (b), (c)의 제로크로스점은 각각 일치한다. 제5도에 있어서, (t1), (t2), (t3), (t4), (t5), (t6)는, 선택신호발생회로(6)로부터 역기전력검출회로(1)에 출력되는 6상의 신호이며, 역기전력(a), (u), (c)의 제로크로스점의 타이밍으로부터 전기각으로 대략 30° 만큼 상승에지를 지연시키는 선택신호파형이다. 스위치(71), (72), (73), (74), (75), (76)는, 이들 선택신호가 "H" (하이레벨)일 때에는, 온상태로 절환되며, 선택신호가 "L" (로우레벨)일 때에는 오프상태로 절환된다. 결과적으로, 제5도의 (m)에 도시된 신호 파형이 스위치(71), (72), (73), (74), (75), (76)의 공통접속점으로부터 얻어짐으로서, 역기전력(a), (b), (c)의 제로크로스점과 일치하는 상승에지를 가지는 펄스신호파형으로 이루어진 펄스열을 출력할 수 있다. 즉, 역기전력(a), (b), (c)의 제로크로스점의 각각에서 펄스를 출력함으로써, 역기전력(a), (b), (c)의 각각의 주기마다 6개의 펄스(전기각으로 60°)를 가지는 펄스열(m)을 출력한다.

다음에, 제1도에 도시된 펄스발생회로(3)의 동작에 대하여 상세하게 설명한다.

제6도는, 제1도에 도시된 펄스발생회로(3)의 회로도이며, 제7a도는, 전동기의 정상회전시에, 제6도에 도시된 회로소자의 각각으로부터 출력되는 신호파형을 나타내는 신호파형도이며, 제7b도는, 전동기의 기동시에, 제6도에 도시된 회로소자의 각각으로부터 출력되는 신호파형도이다.

제6도에 있어서, (41)은 제1카운터이고, (42)는 제2카운터이고, (44)는 클록펄스발생회로이다. 제1카운터(41)는 그 계수치가 오우버플로우될때에 캐리플래그(t)를 출력하고, 제2카운터(42)는 그 계수치가 0일때에 제로플래그(z)를 출력한다. (43)은, 역기전력검출회로(1)로부터 출력되는 펄스열(m) 및 제1카운터(41)로부터 출력되는 펄스신호(t)를 수신하는 전송회로이다. 전송회로(43)는, 제1카운터(41)의 계수치를 리세트하는 리세트펄스(r)를 제1카운터(41)에 출력하고, 제1카운터(41)의 계수치를 로딩하는 로드펄스(s)를 제2카운터(42)에 출력한다. (45)는, 제1카운터(41)로부터 출력되는 펄스신호(t)를 수신하는 세트단자(5)를 가지고 또한 역기전력검출회로(1)로부터 출력되는 펄스열(m)을 수신하는 리세트단자(R)를 가지는 래치회로이다. 래치회로(45)의 출력단자(Q)는 클록펄스절환회로(46)에 절환신호(sc)를 출력한다. 클록펄스발생기(44)는, 3종류의 클록펄스(CK), (2CK) (클록펄스(CK)의 2배가 되는 주파수를 가짐), (4CK) (클록펄스(CK)의 4배가 되는 주파수를 가짐)를 발생한다. 클록펄스(CK)는 제1카운터(41)에 출력되고, 클록펄스(2CK), (4CK)는 클록펄스절환회로(46)에 출력된다. 클록펄스 절환회로(46)는, 입력된 절환신호(sc)에 응답하여 클록펄스(2CK)나 클록펄스(4CK)를 선택하고, 선택된 클록펄스를 클록신호(cp)로서 제2카운터(42)에 출력한다. 또한, 제2카운터(42)로부터 출력된 제로플래그(z)는, 선택신호발생회로(6)에 입력되는 지연펄스(z)에 대응하고, 제1카운터(41)로부터 출력된 펄스(t)는 논리펄스발생회로(3)에 입력되는 의사출력펄스(t)에 대응한다.

전동기의 정상회전시에 제6도에 도시된 펄스발생회로(3)의 동작에 대하여 제7a도를 참조하면서 아래 설명한다. 제7a도의 (m)과 (t)에 도시된 바와 같이, 역기전력검출회로(1)는 일정한 간격을 가진 펄스열(m)을 출력하고, 제1카운터는 펄스(t)를 출력하지 않기 때문에, 래치회로(45)의 출력단자(Q)로부터 출력된 출력신호를 리세트할 수 있고, 절환신호(sc)는, 제7a도에 도시된 바와 같이 "L"로 남아 있도록 할 수 있다. 절환신호(sc)가 "L"인 때에는, 클록펄스절환회로(46)는 클록펄스(2CK)를 선택하여 제2카운터(42) (DP=2CK)에 전송된다. 제1카운터(41)는, 전송회로(43)로부터 출력된 리세트펄스(r)를 수신할 때까지 클록펄스(CK)를 계속해서 업카운트한다. 리세트펄스(r)는 역기전력검출회로(1)로부터 출력된 펄스열(m)의 주파수와 동일한 주파수를 가지며, 제1카운터(41)의 계수치는, 역기전력검출회로(1)로부터 출력된 펄스열(m)의 주기를 계수한 것이 된다.

상기와 같은 상태가 제7a도의 (P)에 애널로그적으로 나타나 있다. 제1카운터(41)의 계수치(P)는, 전송회로(43)로부터 출력되는 로드펄스(s)의 타이밍에서, 제2카운터(42)에 전송된다.

제2카운터(42)는, 펄스열(m)의 주기를 측정하여 얻은 계수치(P)를 클록펄스(2CK)로 다운카운트함으로써 로드펄스(s)의 펄스열의 중간점(또는 펄스열(m)의 상승에서)에서 계수치를 0으로 할 수 있다. 상기 상태가 제7a도의 (q)에 애널로그적으로 나타나 있다. 제2카운터(42)는 계수치가 0인 때에는 제로플래그신호를 출력하도록 구성되어 있으므로, 제7a도의 (z)에 도시된 바와 같은 지연펄스(z)를 출력할 수 있다. 역기전력검출회로(1)로부터 출력된 펄스열(m)의 상승에지는 고정자권선(11), (12), (13)의 각각에서 유기된 역기전력(a), (b), (c)의 제로크로스점을 나타내므로, 펄스열(m)의 상승에지에서 출력된 펄스열(s)의 간격은 전기각으로 60°에 상당한다. 따라서, 제7a도에 도시된 펄스신호(z)는 역기전력(a), (b), (c)의 제로크로스점으로부터 전기각으로 30°만큼 지연되는 상승에지를 가지며, 선택신호발생회로(6)에 지연펄스신호로서 출력한다. 또한, 로드펄스신호(s)의 위상 및 리세트펄스신호(r)의 위상사이에는 제7a도에 도시한 바와 같은 관계가 존재한다. 리세트펄스(r)의 위상을 로드펄스(s)의 위상보다 지연시킴으로써 제2카운터(42)에 제1카운터(41)의 계수치를 확실하게 전송할 수 있다. 또한, 도면에서는, 펄스(s), (r)의 각각의 폭을 편의상 크게 하였으나, 실제로는 펄스 주기에 비해서 상당히 작다.

다음에, 전동기의 기동시에 펄스발생회로(3)의 동작에 대하여 제7b도를 참조하면서 이하 설명한다. 제1카운터(41)는 전송회로(43)로부터 출력된 리세트펄스(r)를 수신할때까지 계속해서 클록펄스(CK)를 카운트한다. 그러나, 이 경우에는 회전자는 정지이고 있기 때문에, 역기전력검출회로(1)는 펄스열(m)을 출력하지 않는다. 결과적으로, 제1카운터(41)의 계수치는 제7b도의 (p)에 도시된 바와 같이

단조 증가하고, 계수치가 오우버플로우된 경우, 제1카운터(41)는 펄스신호(t)를 전송회로(43)와 래치회로(45)에 출력한다. 전송회로(3)는 펄스신호(t)를 수신하여 리세트펄스신호(r)와 로드펄스신호(s)를 출력한다. 펄스신호(t)를 래치회로(45)의 세트단자(S)에 입력함으로써, 래치회로(45)로부터 출력된 절환신호(sc)는 제7b도의 (sc)에 도시된 바와 같이 "H" (하이레벨)로 된다. 절환신호(sc)는 "H"로 될때, 클럭펄스절환회로(46)는, 클럭펄스발생회로(44)로부터 클럭펄스(4CK)를 선택하여 제2카운터(42) (CP=4CK)에 보낸다. 제2카운터(42)는 로드펄스(s)로 초기치를 로딩하고, 계수치를 다운카운트하고, 다운카운트한 계수치가 '0'으로 될때에는, 선택신호 발생회로(6)에 지연펄스로서 제로플래그(z)를 출력한다.

또한, 캐리플래그(t)는 의사출력펄스로서 논리펄스발생회로(2)에 출력된다. 전동기의 기동시에는, 역기전력검출회로(1)는 펄스열(m)을 출력하지 않으며, 의사 출력펄스(t)는 고정자권선(11), (12), (13)의 상절환동작을 순차적으로 행하기 위한 의사신호로 되고, 이 의사출력펄스신호(t)에 의해 영구자석회전자(27)는 회전을 개시한다. 이때, 제7b도에 도시한 바와 같이, 역기전력검출회로(1)로부터 펄스열(m)이 출력되는 경우, 래치회로(45)는 펄스열(m)에 의해 리세트되고, 이 래치회로(45)로부터 출력되는 절환신호(sc)는 "L"로 된다. 그러나, 이 경우에는, 제2카운터(42)는 압력펄스(2CK)로서 남아 있는 압력클럭펄스를 다운카운트 한다. 이 제2카운터(42)의 계수치는 제7b도의 (q)에 점선으로 도시한 바와 같이 된다. 제7b도의 (q)에 점선으로 도시한 파형으로부터 명백한 바와 같이, 제2카운터(42)는 클럭펄스를 다운카운트하여 계수치가 0으로 되기전에, 제1카운터(41)의 계수치가 전송되는 경우가 발생한다. 이 경우에는, 제2카운터(42)의 계수치는 영으로 되지 않기 때문에, 지연펄스(z)가 출력되지 않는다.

따라서, 제7b도의 되지 않기 때문에, 지연펄스(z)가 발생되지 않고, 따라서 고정자권선(11), (12), (13)의 상절환동작이 의사출력펄스(t)에 의해 강제로 실행되는 경우에도, 유기되는 역기전력의 제로크로스점을 검출할 상의 선택신호가 선택신호발생회로(6)로부터 출력될 수 없어 전동기의 가속이 원활하게 실행될 수 없다. 따라서, 전송회로(43)가 펄스신호(t)를 수신한때에는, 클럭펄스절환회로(46)로부터 제2카운터(42)에 출력된 클럭펄스를(2CK)에서 (4CK)로 절환하도록 펄스발생회로(3)를 구성한다. 그 결과, 제2카운터(42)에 전송된 초기치는 (4CK)의 클럭펄스로 다운카운트되고, 이 계수치는 (2CK)의 클럭펄스로 다운카운트하기 위하여 필요한 시간의 1/2 시간에서 0으로 된다. 이것은 제7b도의 (q)에 실선으로 도시되어 있다. 그 결과, 제2카운터(42)의 계수치가 0으로 되기전에, 제1카운터(41)의 계수치는 제2카운터(42)에 전송되는 일은 발생되지 않는다. 이것은, 제7b도의 (q)에 실선으로 도시한 파형과 같이, 제2카운터(42)의 계수치가 확실히 0이 되어 지연펄스신호(z)를 출력하는 것을 의미한다. 그후, 상기 설명한 전동기의 정상회전시와 같은 조건하에서 제7b도에 도시한 바와같이 제2카운터(42)는 지연펄스신호(z)를 출력한다. 지연펄스신호(z)는 선택신호발생회로(6)에 전송되어, 전력공급회로(5)에 의해 3상의 고정자권선(11), (12), (13)사이의 통전상을 계속해서 절환한다. 따라서, 전동기는 원활하게 가속되어, 전동기의 양호한 기동특성을 얻게 된다.

제8도는, 제1도에 도시한 펄스발생회로(3)의 또 다른 예를 도시한 펄스발생회로의 회로도이다. 전동기의 정상회전시의 경우에는, 제8도에 도시한 회로의 구성요소의 각각으로부터 출력파형도가 제9a도에 도시되어 있고, 전동기의 기동시의 경우에는, 상기 출력의 파형도가 제9b도에 도시되어 있다. 이 경우에는, 제6도와 동일한 기능을 가진 구성요소에는 동일부호를 부기하고, 이들에 대한 상세한 설명의 중복을 피하기 위해 생략한다.

제8도에 있어서, 제1카운터(41)는 8비트디지탈카운터로 구성되고, 제2카운터(42)는 7비트디지탈카운터로 구성되어 있다. 제1카운터(41)와 제2카운터(42)의 각각에는 동일한 클럭펄스(CK)가 입력되어 있다. (47)은, r개의 스위치로 구성된 스위치전송회로로서, 전송회로(43)로부터 출력된 로드펄스신호(s)에 의해 짧은 시간동안만 접점(a) 또는 접점(b)에 접속된다. 또한, 래치회로(45)로부터 출력된 절환신호(sc)는 스위치전송회로(47)로 입력되고, 이 절환신호가 "L"인 상태하에서 로드펄스(s)가 입력되면, 스위치전송회로(47)는 접점(a)에 접속되고, 절환신호가 "H"인 상태하에서 입력되면 스위치전송회로(47)는 접점(b)에 접속된다. 스위치전송회로(47)가 접점(a)에 접속되면, 제1카운터(41)의 계수치의 최하위 비트를 제외한 비트(제9도의 예에서는 상위 7비트)가 제2카운터(42)에 전송된다. 또한, 스위치전송회로(47)가 접점(b)에 접속되면, 제1카운터(41)의 계수치의 최하위 비트로부터 2비트를 제외한 비트(제8도에 도시한 예에서는 상위 6비트)가 제2카운터(42)로 전송되어, 제2카운터(42)의 최상위 비트에는 "0"이 전송된다.

영구자석회전자(27)의 정상회전시에 제8도에 도시한 펄스발생회로의 동작에 대해서 제9a도를 참조하면서 설명한다.

전동기의 정상회전시에는, 래치회로(45)의 Q출력신호가 리세트되고, 절환신호(sc)는, 제9a도에 도시한 바와 같이 "L"로 유지된다. 그 결과, 로드펄스(s)가 입력되면 스위치전송회로(47)는 접점(a)에 접속되어, 제1카운터(41)의 계수치(P)의 최하위 비트를 제외한 비트를 제2카운터(42)로 전송한다. 따라서, 제1카운터(41)의 계수치(P)의 절반치가 초기치로서 제2카운터(42)에 부여된다. 그 결과, 제2카운터(42)는, 펄스열(m)의 주기를 계수함으로써 얻은 계수치의 절반에 상당하는 P/2의 값을 클럭펄스(CK)로 다운카운트하여, 로드펄스(s)의 펄스열의 중간점(또는 펄스열(m)의 상승에지)에서 계수치는 0이 된다. 이와 같은 상태가 제9a도의 (q)에 예널로그적으로 도시되어 있다. 제2카운터(42)의 계수치가 0이 되면, 제2카운터(42)는 제로플래그신호를 출력하면서, 제9a도의 (z)로 도시한 바와 같이 지연펄스신호(z)를 출력한다.

다음에, 전동기의 기동시에 제8도에 도시한 펄스발생회로의 동작에 대해서 제9b도를 참조하면서 설명한다. 전동기가 기동되면, 역기전력검출회로(1)는 펄스열(m)을 출력하지 않고, 제1카운터(41)는 계속해서 클럭펄스(CK)를 열카운트한다. 그 결과, 제1카운터(41)의 계수치는 제9b도의 (P)에 도시한 바와 같이 단조증가하고, 계수치가 오우버플로우되면, 제1카운터(41)는 캐리플래그(t)를 출력하여 전송회로(43)와 래치회로(45)에 전송한다. 따라서, 래치회로(45)로부터의 출력신호는 제9b도의 (sc)에 도시한 바와 같이 "H"로 된다. 이와 같은 상태하에서 로드펄스(s)가 입력되면, 스위치전송회로(47)는 접점(b)에 접속되어, 제1카운터(41)의 계수치(P)의 최하위 비트로부터 1비트를 제외한 비

트를 제2카운터(42)에 전송한다. 이와 같은 상태가 제9b도의 (q)에 실선으로 도시되어 있다. 제9b도의 (q)로부터 명백한 바와 같이, 제1카운터(41)의 계수치(P)의 1/4치가 제2카운터(42)에 초기치로서 부여된다. 그러나, 이 경우, 제9b도의 (q)에 점선으로 도시한 바와 같이, 전송회로(43)에 펄스신호(t)가 입력되면, 제1카운터(41)의 계수치의 절반에 상당하는 P/2의 값이 그대로 제2카운터(42)에 초기치로서 전송된다. 그후, 제9b도의 (q)의 실선으로 도시한 파형으로부터 명백한 바와 같이, 전동기가 기동되면, 제2카운터(42)가 초기치를 다운카운트하여 그 계수치가 0이 되기전에, 제1카운터(41)의 계수치는 제2카운터(42)에 전송된다. 이 경우, 제2카운터(42)의 계수치는 0으로 되지 않으므로 지연펄스(z)를 출력하지 않는다.

그 결과, 제9b도의 (z)에 도시한 바와 같이 펄스신호(X)는 발생되지 않는다. 따라서, 상절원환동작이 고정자권선사이에서 적절하게 수행될 수 없기 때문에, 전동기의 가속이 원활하게 수행될 수 없다. 따라서, 전송회로(43)가 전동기의 기동시 캐리플래그신호(t)를 수신한 때에는, 제1카운터(41)의 계수치의 절반에 상당하는 P/2의 값(이 경우 그 최하위 비트를 제외한 7비트)이 그대로 제2카운터(42)에 전송되지 않으나, 스위치전송회로(47)는 전송시의 짧은 시간동안 점점(b)에 접속된다.

따라서, 제2카운터(42)의 계수치의 1/4분에 상당하는 P/4의 값(이 경우, 제1카운터(41)의 상부 6비트)가 제2카운터에 전송되며, 이 상태가 제9b도의 (q)에 실선으로 도시되어 있다. 그 결과, 제2카운터(42)의 계수치가 0으로 되기전에 제1카운터(41)의 계수치를 제2카운터(42)에 전송하는 일은 생기지 않는다. 이것은, 제2카운터(42)의 계수치가 확실히 0으로 됨과 동시에 제로플래그신호(z)는 지연펄스신호로서 출력되기 때문이다. 그후, 전동기가 정상으로 회전되고 있는 경우의 동작과 마찬가지로, 제2카운터(42)는 제9b도의 (z)에 도시한 바와 같은 지연펄스신호(z)를 출력한다. 이와 같이 출력된 지연펄스신호(z)는 선택신호발생회로(6)에 전송되어, 전력공급회로(5)에 의해, 3상의 고정자권선(11), (12), (13)의 통전상을 계속해서 절환한다. 따라서, 전동기는 원활하게 가속되어, 전동기의 양호한 기동특성을 얻게 된다. 제6도에 도시한 실시예에 있어서는, 제1카운터(41)와 제2카운터(42)에 공급되는 클럭주파수가 서로 상이했으나, 제8도에 도시한 이 실시예에 있어서는, 한종류의 클럭주파수만이 유리하게 적용될 수 있다.

제10도는, 제1도에 도시한 펄스발생회로(3)의 또다른 예를 도시한 펄스발생회로의 주요부의 회로도이다. 전동기의 정상회전시의 경우에는 제10도에 도시한 회로의 회로소자의 각각의 파형이 제11a도에 도시되어 있으며, 전동기의 기동시의 경우에는 상기 파형이 제11b도에 도시되어 있다.

또한, 제8도와 동일한 기능을 가진 구성요소에는 동일번호를 부가하고, 설명의 중복을 피하기 위해 이들에 대한 상세한 설명은 생략한다.

제10도에 있어서, 제1카운터(41)는 8비트디지탈카운터이고, 제2카운터(42)는 5비트디지탈카운터이다. 제1카운터(41)와 제2카운터(42)에는 각각 동일한 클럭펄스(CK)가 입력되어 있다. 제1카운터(41)는 클럭펄스(CK)를 업카운트하고, 제2카운터(42)는 클럭펄스(CK)를 다운카운트한다. 스위치전송회로(47)는 5개의 스위치로 구성되어 있으며, 전송회로(43) (도시안함)는 로드펄스(s)에 의해 짧은 시간동안 점점(a)에 접속되고, 제1카운터(41)의 계수치의 최하위비트를 제외한 비트(제10도에 도시한 예에서는 5비트)가 제2카운터(42)에 전송된다. 또한, 제1카운터(41)의 계수치가 오우버플로우되어 캐리어플래그(t)를 출력할때는, 스위치전송회로(47)는 짧은 시간동안 점점(b)에 접속되어, 제2카운터(42)의 모든 비트가 "1"로 세트된다.

영구자석회전자(27)의 정상회전시에 제10도에 도시한 펄스발생회로의 동작에 대해서 제11a도를 참조하여 설명한다.

제2카운터(42)에는 전송회로(43)로부터 출력된 로드펄스(s)의 타이밍에서 제1카운터(41)의 계수치(P)가 전송된다. 그러나 이 경우에는, 제2카운터(42)에는 제1카운터(41)의 최하위 비트를 제외한 비트가 전송되므로, 제11a도의 (q)에 도시한 바와 같이, 제2카운터(42)에는 제1카운터(41)의 계수치(P)의 절반치가 초기치로서 전송된다. 제2카운터(42)는, 펄스열(s)의 주기를 계수하여 얻은 계수치의 절반치에 상당하는 P/2의 값을 클럭펄스(CK)로 다운카운트하므로, 이 펄스열(s)의 중간점에서 이와 같이 다운카운트한 계수치가 0으로 된다. 따라서, 제2카운터(42)는 제11a도에 도시한 바와 같이 지연펄스신호(z)를 출력한다. 따라서, 제11a도에 도시한 바와 같이, 지연펄스신호(z)의 상승에지는 역기전력(a), (b), (c)의 제로크로점으로부터 전기각으로 30° 만큼 지연되는 것으로 된다.

다음에, 전동기가 기동하는 경우 제10도에 도시한 펄스발생회로의 동작에 대해서 제11b도를 참조하여 설명한다. 전동기의 기동시, 역기전력 검출회로(1)는 펄스열(m)을 출력하지 않으므로, 제1카운터(41)는 클럭펄스(CK)를 계속 업카운트한다. 그결과, 제1카운터(41)의 계수치는 제11b도의 (P)에 도시한 바와 같이 단조증가하여, 계수치가 오우버플로우되면, 제1카운터(41)는 캐리플래그(t)를 출력하여 스위치전송회로(47) 및 전송회로(43) (도시안함)로 보낸다. 전송회로(43)는 신호(t)를 받아서 리세트펄스(r)와 로드펄스(s)를 출력한다. 제2카운터(42)는 이 로드펄스(s)에 의해 코딩된 초기치를 가진다. 그러나, 이 경우, 전송회로(43)는 신호(t)를 받아, 제1카운터(41)의 계수치의 절반분에 상당하는 P/2의 값(상부 7비트)을 그대로 제11b도의 (q)에 도시한 바와 같이 초기치로서 7비트카운터인 제2카운터(42)로 보낸다. 따라서, 제11b도의 (q)에 점선으로 도시한 파형으로부터 명백한 바와 같이, 이 경우, 기동시에 제2카운터(42)가 P/2의 값을 다운카운트하여 그 계수치가 0으로 되기전에 제1카운터(41)의 계수치를 제2카운터(42)로 전송할 수 있다. 이러한 경우에는, 제2카운터(42)의 계수치가 0으로 되지 않으므로, 지연펄스(z)를 출력할 수 없고, 따라서, 제11도의 (z)에 도시한 바와 같은 펄스(x)는 발생될 수 없다. 따라서, 펄스는 고정자권선에 적절하게 절환될 수 없으므로, 전동기의 가속이 원활하게 수행될 수 없다.

따라서, 전동기가 기동되는 경우, 전송회로(47)는 신호(t)를 받아서, 제1카운터(41)의 계수치의 절반분에 상당한 P/2의 값(이 경우, 제1카운터(41)의 계수치의 최하위 비트를 제외한 상부 7비트)을 제2카운터(42)로 직접 보내지 않고, 짧은 시간동안 이 스위치전송회로(47)는 점점(6)에 접속되어, 제1카운터(41)의 계수치의 절반분에 상당하는 P/2의 값보다 작은 소정의 값(이 경우, 모두 "1"인 5비트)을 제2카운터(42)로 보낸다. 따라서, 상기에 이미 설명한 바와 같이, 이 경우에는, 제2카운터

(42)의 계수치가 0이 되기전에, 제1카운터(41)의 계수치를 제2카운터(42)로 보내는 일이 발생하는 것을 방지할 수 있다. 그 결과, 제2카운터(42)의 계수치가 확실히 0으로 되어 지연신호(t)를 출력한다. 따라서, 전동기가 정상으로 회전하는 경우와 마찬가지로의 동작으로, 제2카운터(42)는 제11도의 (z)에 도시한 지연펄스(z)를 출력한다. 이 지연펄스(z)는 선택신호발생회로(6)로 전송되어, 전력공급회전(5)에 의해서 3상의 고정자권선(11), (12), (13)을 계속해서 절환된다. 그러므로, 진동기는 원활하게 가속되어 양호한 기동특성을 얻게 된다.

제8도에 도시한 실시예에 있어서는, 기동시에, 제1카운터(41)의 계수치의 1/4에 상당하는 P/4의 값이 제2카운터(42)로 보내진다. 한편, 제10도에 도시한 실시예에 있어서는, 기동시에, P/2의 값보다 작은 소정의 값(이 경우, 모두 "1"인 5비트)가 제2카운터(42)로 전송되기 때문에, 제2카운터(42)로 전송되는 비트 수가 유리하게 절감될 수 있다.

제12도는 제1도에 도시한 논리펄스발생회로(2)의 회로구성도이며, 제13도는 제12도에 도시한 회로의 구성요소의 각각으로부터 출력된 신호파형을 도시한 선도이다.

제12도에 있어서, (82)는 역기전력검출회로(1)로부터 출력된 펄스열(m)과 위사출력펄스(t)를 받는 2입력 OR회로이며, (81)은, OR회로(82)로부터의 출력신호를 받아 제13도에 도시한 바와 같은 6상의 펄스신호(p1), (p2), (p3), (p4), (p5), (p6)를 6개의 단자로부터 출력하는 6상의 링카운터이다. 이들 신호의 각각의 펄스폭은 전기각으로 60°이다. 이들 6상의 펄스신호(p1), (p2), (p3), (p4), (p5), (p6)는, 제1도에 도시한 위치신호발생회로(4)와 선택신호발생회로(6)로 출력된다.

제14도는, 제1도에 도시한 선택신호발생회로(6)의 회로도이고, 그 각부의 신호파형은 제13도에 도시되어 있다.

제14도에 있어서, (91), (92), (93), (94), (95), (96)은 D플립플롭이며, 펄스발생회로(3)로부터 출력된 지연펄스신호(z)가 입력되는 클럭단자(C)와, 논리펄스발생회로(2)로부터 출력된 6상의 펄스신호(p1), (p2), (p3), (p4), (p5), (p6)가 입력되는 입력단자(D)를 각각 구비하고 있다. 그 결과, D플립플롭의 출력단자(Q)의 각각으로부터는, 논리펄스발생회로(2)로부터 출력된 6상의 신호(p1), (p2), (p3), (p4), (p5), (p6)를 각각의 지연펄스신호(z)의 펄스폭만큼 지연한 6상의 신호(t1), (t2), (t3), (t4), (t5), (t6)를 출력하며, 이 신호의 파형의 각각은 제13도의 (t1), (t2), (t3), (t4), (t5), (t6)로 표시되어 있다. 이들 6상의 신호(t1), (t2), (t3), (t4), (t5), (t6)는, 제5도에 도시한 6상의 선택신호(t1), (t2), (t3), (t4), (t5), (t6)이며, 이 신호의 펄스폭은 전기각으로 60°이며, 역기전력검출회로(1)에 출력된다.

제15도는 제1도에 도시한 위치신호형성회로(4)의 회로도이며, 제16도는 상기 회로(4)의 구성요소의 각각으로부터 출력된 신호파형을 도시한 신호파형도이다.

제15도에 있어서, (50)은 리세트용 스위치이고(51)은, 논리펄스발생회로(2)로부터의 출력신호에 응답해서 톱니형상의 파형신호를 발생하기 위한 충방전용 콘덴서이다. 리세트용 스위치(50)는 상기 충방전용 콘덴서(51)에 저장된 전하를 방전시키기 위한 것이다. (52)는 충방전용 콘덴서(51)에 충전전류를 공급하기 위한 정전류원회로이며, (54)는 충방전용 콘덴서(51)에 접속된 입력단자를 가지는 버퍼앰프이다. 충방전용 콘덴서(51), 리세트용 스위치(50), 정전류원회로(52) 및 버퍼앰프(54)등으로 경사파형신호발생회로(100)를 구성한다. (55)는, 기준전압원(53)에 접속된 입력단자를 가지는 버퍼앰프이며, (56)은 버퍼앰프(54), (55)로부터의 출력신호가 입력되는 반전앰프이다. 각각의 버퍼앰프(54), (55) 및 반전앰프(56)의 출력신호는 신호형성회로(101), (102), (103), (104), (105), (106)에 각각 출력된다. 그러나, 이 경우, 신호형성회로(101), (102), (103), (104), (105), (106)는 서로 동일한 구성이므로, 신호형성회로(101)의 구성만을 제15도에 도시한다. 신호형성회로(101)에 있어서, (61), (62), (63)은 스위치로서, 각각의 일단부는, 버퍼앰프(54), 버퍼앰프(55) 및 반전앰프(56)에 접속되며, 타단부는 저항(64)에 공통접속되어 있다. 저항(64)을 개재하여 얻은 전압신호는 전류변환회로(65)에 의해서 전류신호로 변환되어, 신호형성회로(101)의 출력신호가 된다.

다음에, 제15도에 도시한 위치신호형성회로(4)의 동작에 대해서는 제16도를 참조하면서 이하 설명한다.

경사파형신호발생회로(100)의 스위치(50)가 개방된 경우에는, 충방전용 콘덴서(51)에는, 정전류원회로(52)에 의해 일정전류가 공급되고, 스위치가 폐쇄된 경우에는, 충방전용 콘덴서(51)에 저장된 전하가 순간적으로 방전된다. 그러나, 이 경우에는, 스위치(50)는 역기전력검출회로(1)로부터 출력된 펄스열(m)의 상승에지 타이밍의 짧은 시간 동안만 폐쇄되도록 구성되어 있으므로, 펄스열(m)의 상승에지의 타이밍에서 충방전용 콘덴서(51)에 저장된 전하를 순간적으로 방전시켜, 톱니형상파형신호발생회로(100)로부터는, 제16도의 (st)에 도시한 바와 같이, 펄스열(m)과 같은 위상의 경사파형을 얻을 수 있다. 기준전압원회로(53)의 신호파형을 제16도의 (sf)에 도시되어 있으며, 그 크기는 경사파형신호(st)의 피크치와 같이 설정된다.

반전앰프(56)로부터 출력된 신호파형을 제16도의 (sd)에 도시되어 있다. 반전앰프(56)는 버퍼앰프(54)로부터 출력된 신호(st)의 버퍼앰프(55)로부터 출력된 신호(sf)를 받아서, 제16도의 (sd)에 도시한 바와 같이, 신호(st)를 반전함으로서 얻어진 신호(sd=sf-st)를 출력한다. 신호형성회로(101)를 구성하는 스위치(61), (62), (63)는, 논리펄스발생회로(2)로부터 출력된 펄스신호(p1), (p2), (p3)에 응답해서 동작하고, 즉, 이들 신호가 "H"인 경우 온상태로 절환되며, 이들 신호가 "L"인 경우 오프상태로 절환되어, 버퍼앰프(54), (55) 및 반전앰프(56)로부터 각각 출력된 신호는 신호형성수단(101)에 의해서 합성된다. 또한, 신호(p1,p2,p3)가 모두 "L" 영역인 경우, 스위치(61), (62), (63)는 모두 오프상태로 절환되어, 저항(64)의 전위는 접지전위와 동일하게 된다. 이 저항(64)에 의해 얻어진 바와 같은 합성전압치는 전류변환회로(65)에 의해서 전류치(유입전류)로 변환되어, 제16도의 (d)와 같은 사다리꼴파형의 위치신호(d)가 출력단자(d)로부터 출력된다.

마찬가지로, 신호형성회로(102), (103), (104), (105), (106)는 펄스신호(p2,p3,p4), (p3,p4,p5), (p5,p6,p1), (p6,p1,p2)에 응답해서, 이들의 출력단자의 각각으로부터, 사다리꼴파형의 위치신호

(e), (f), (g), (h), (i)를 각각 출력한다. 그러나, 이 경우에는, 신호형성회로(102), (104), (106)로부터 각각 출력된 위치신호(e), (g), (i)는, 전류가 유출되는 종류이고, 회로(103), (105)로부터 각각 출력된 위치신호(f), (h)는 회로(101)로부터 출력된 신호(d)와 같이 전류가 유입되는 종류이다. 제16도에 도시한 바와 같이 형성된 사다리꼴파형의 신호(d), (e), (f), (g), (h), (i)는 영구자석회전자(27)의 위치신호로 되어, 전력공급회로(5)에 입력된다.

이상의 설명으로부터 명백한 바와 같이, 본 발명의 무정류자 직류전동기에서는, 역기전력 검출회로(1)는 6상의 선택회로(t1), (t2), (t3), (t4), (t5), (t6)에 응답해서 순차적으로 고정자권선(11), (12), (13)의 각각에서 유기되는 역기전력(a), (b), (c)의 제로크로스점만을 검출하고, 이와 같이 검출된 신호를 펄스열(m)로 정형화한다. 전동기가 정상으로 회전하고 있는 경우, 논리펄스발생회로(2)는 펄스열(m)을 받아서 6상의 펄스신호(p1), (p2), (p3), (p4), (p5), (p6)를 발생한다. 그러나, 이 경우에는, 전동기의 기동시에 역기전력검출회로(1)가 펄스열(m)을 출력하지 않으므로, 논리펄스발생회로(2)는 펄스열(m)을 수신하는 대신에 펄스발생회로(3)로부터 출력된 의사출력펄스(t)를 수신하여, 상기와 같은 6상의 펄스신호(p1), (p2), (p3), (p4), (p5), (p6)를 발생한다. 이들 6상의 펄스신호(p1), (p2), (p3), (p4), (p5), (p6)는 위치신호형성회로(4)로 출력되어 각각 제16도에 도시한 바와 같은 위치신호(d), (e), (f), (g), (h), (i)로 변환된다. 최종적으로, 전력공급회로(5)는 위치신호(d), (e), (f), (g), (h), (i)에 응답해서 순차적으로 고정자권선(11), (12), (13)에 제3도에 도시한 바와 같이 구동전류(j), (k), (l)를 양방향으로 공급하고, 따라서 영구자석회전자(27)는 회전된다.

따라서, 본 발명의 무정류차 DC 전동기는 출센서등의 위치센서를 사용하지 않은 각각의 고정자권선에 전류를 양방향으로 공급할 수 있는 전자구동전동기를 제공할 수 있으며, 또한, 특별한 기동회로를 설치하지 않아도 양호한 기동특성을 가지는 전동기를 제공할 수 있다.

또한, 제6도에 도시한 펄스발생회로에 있어서는, 전동기가 정상으로 회전하고 있는 경우, 제2카운터로 입력되는 신호의 클럭주파수의 크기는 제1카운터로 입력되는 신호의 클럭주파수 크기의 2배이나, 그 정수 배이여도 된다. 또한, 제8도에 도시한 펄스발생회로에 있어서, 전동기가 정상으로 회전하는 경우, 초기치로서 제2카운터에 전송되는 값은 제1카운터의 계수치의 절반의 값이었으나, 제1카운터의 계수치의 1/N배(N은 정수)의 값이여도 된다.

이상의 설명으로부터 명백한 바와 같이, 제6도, 제8도 및 제10도에 도시한 펄스발생회로(3)는, 전동기의 기동시에 일정한 주기로 의사출력펄스신호(t)를 반복해서 출력하는 구성이므로, 전동기가 기동되는 경우, 펄스발생회로(3)는 일정주기의 절환펄스를 논리펄스발생회로(2)에 공급하여, 고정자권선간의 상절환이 일정주파수로 강제적으로 실행된다.

제17도는 제1도에 도시한 펄스발생회로(3)의 또 다른 예를 도시한 펄스발생 회로의 회로구성도이다. 이것은 제6도에 도시한 펄스발생회로에 준해서 구성되어 있으며, 전동기의 기동시에 다른 주기의 의사출력신호(t)를 논리펄스발생회로(2)에 반복적으로 출력한다. 제18도는 정상회전전에 제17도의 구성요소의 각각으로부터의 신호파형을 도시한 파형도이며, 제19도는 전동기의 기동시에 제17도의 구성요소의 각각으로부터의 신호파형을 도시한 파형도이다. 제17도에 있어서, (41)은 제1카운터이고, (42)는 제2카운터이고, (44)는 클럭펄스발생회로이다. 클럭펄스발생회로(44)는 2종류의 클럭펄스(ck), (2ck)를 발생하며, 그중에서 클럭펄스(ck)는 제1카운터(41)에 입력되고, 클럭펄스(2ck) (이 경우, 클럭주파수의 크기는(ck)의 2배임)는 제2카운터(42)에 입력된다. 제1카운터(41)는 최상위 비트의 신호(d2)와 중간비트의 신호(d1)를 출력하고, 이와 같이 출력된 이들 비트신호(d1), (d2)는 데이터셀렉터(145)에 전송된다. 제2카운터(42)는 그 계수치가 0인 경우 제로플래그(z)를 출력한다. 데이터셀렉터(145)는 이에 입력된 선택신호(c3)에 응답해서 비트신호(d1) 또는 비트신호(d2)를 선택하여 펄스신호(t)를 출력한다. 전송회로(43)는 역기전력검출회로(1)로부터 출력된 펄스열(m)과 데이터셀렉터(145)로부터 출력된 펄스신호(t)를 수신하여, 제1카운터의 계수치를 리셋하기 위하여 제1카운터(41)로 리셋펄스(r)를 출력함과 동시에 제1카운터(41)의 계수치를 로딩하기 위하여 제2카운터(42)에 로딩펄스(s)를 출력한다. 제3카운터(146)는 데이터셀렉터(145)로부터 출력된 펄스신호(t)의 펄스수를 계수한다. 이 제3카운터(146)로부터 출력된 2종류의 비트출력(c2), (c3)은 AND회로(147)로 입력되며, 이 AND회로(147)는 비트출력신호(c2), (c3)가 모두 "H" 인 경우 "H"의 펄스신호(qc)를 출력한다. 이 펄스신호(qc)는 제3카운터의 계수치를 리셋하기 위한 제3카운터(146)의 리셋펄스이다. 또한, 제2카운터(42)로부터 출력된 제로플래그(z)는 선택신호발생회로(6)에 입력되는 지연신호(z)에 상당하며, 데이터셀렉터(145)로부터 출력된 펄스신호(t)는 논리펄스발생회로(2)에 입력되는 의사출력신호(t)에 상당한다.

전동기의 정상회전시에 제17도에 도시한 펄스발생회로(3)의 동작에 대해서 제18도를 참조하여 설명한다.

제1카운터(41)는 전송회로(43)로부터 출력된 리셋펄스(r)가 입력될때까지 클럭펄스(ck)를 계속하여 업카운트한다. 리셋펄스(r)는 역기전력검출회로(1)로부터 출력된 펄스열(m)의 주기와 같으므로, 제1카운터(41)의 계수치는, 역기전력검출회로(1)로부터 출력된 펄스열(m)의 주기를 계수한다. 이 상태가 제18도의 (p)에 애널로그적으로 도시되어 있다. 전동기가 정상으로 회전하고 있는 경우, 리셋펄스신호(r)의 주기는 충분히 짧기 때문에, 제1카운터(41)로부터 출력된 비트출력신호(d1), (d2)는 "H"로 되지 않는다. 또한, 제18도의 (p)에 점선으로 도시한 두 신호(d1), (d2)의 레벨은, 신호(d1), (d2)가 "H"인 경우 각각 제1카운터(41)의 계수치를 나타내므로, 데이터셀렉터(145)는 제18도의 (t)에 도시한 바와 같은 의사출력신호(t)를 출력하지 않는다. 제2카운터(42)에는, 전송회로(43)로부터 출력된 로드펄스(s)의 타이밍에서 초기치로서 제1카운터(41)의 계수치(p)가 전송된다. 제2카운터(42)는 역기전력 검출회로(1)로부터 출력된 펄스열(m)의 주기를 계수하여 얻은 계수치(p)를 클럭펄스(2ck)로 다운카운트함으로써, 그 계수치는, 로드펄스(s)의 중간점(또는 펄스열(m)의 상승에지)에서 0으로 되며, 이 상태가 제18도의 (q)에 애널로그적으로 도시되어 있다. 제2카운터(42)는 그 계수치가 0으로 되면 제로플래그를 출력하며, 이때는 제18도의 (z)에 펄스신호(z)를 출력한다.

역기전력검출회로(1)의 펄스열(m)의 상승에지는 고정자권선(11), (12), (13)의 각각에서 유기된 역기전력(a), (b), (c)의 제로크로스점을 나타내며, 펄스의 간격은 전기각으로 60°이다. 따라서, 제18도의(z)에 도시한 펄스신호(z)의 상승에지는 역기전력(a), (b), (c)의 대응 제로크로스점으로부터 전기각으로 30°만큼 지연된다. 펄스신호(z)는 지연신호로서 선택신호발생회로(6)에 출력된다. 또한, 제18도에 도시한 바와 같이 리세트펄스(r)와 로드신호(s)의 위상간의 관계가 있다. 즉, 리세트펄스(r)는 로드펄스(s)로부터 지연되어 있으므로, 제1카운터(41)의 계수치를 제2카운터(42)에 확실하게 전송하도록 한다. 또한, 제18도에 있어서, 펄스(r) 및 (s)의 펄스폭은 편의상 크기 도시하였으나, 이들은 펄스주기에 대해서 충분히 작다.

다음에, 전동기의 기동시에 제17도에 도시한 펄스발생회로(3)의 동작에 대하여 제19도를 참조하면서 설명한다. 제1카운터(41)는 전송회로(43)로부터 리세트펄스(r)가 입력될때까지 클럭펄스(ck)를 계속해서 업카운트한다. 그러나, 이 경우, 회전자(27)는 정지상태이며, 역기전력검출회로(1)는 펄스열(m)을 출력하지 않는다. 따라서, 제1카운터(41)의 계수치는 제19도의(p)에 도시한 바와 같이 단조 증가하며, 그 계수치가 소정치(제19도의(p)에 점선으로 도시한 부분)로 되면, 제1카운터(41)는 비트출력신호(d1, d2)를 데이터셀렉터(145)에 출력하고, 이 데이터셀렉터(145)는 신호(t)를 전송회로(43)로 출력한다. 신호(t)를 수신한 후, 전송회로(43)는 리세트펄스(r)와 로드펄스(s)를 출력한다. 제2카운터(42)는 초기치를 로드펄스(s)로 로딩한 후, 다운카운트한다. 이와같이 다운카운트된 계수치가 0으로 되면, 제2카운터(42)는 지연펄스로서 제로플래그(z)를 출력한다. 전동기의 기동시에, 역기전력검출회로(1)의 펄스열(m)을 출력하지 않고, 데이터셀렉터(145)는 펄스신호(t)를 계속하여 출력한다. 먼저, 데이터셀렉터(145)는 펄스신호(t)로서 제1카운터(41)의 비트출력신호(d2)를 선택하고, 제3카운터(146)는 이 신호(d2)의 펄스수를 계수한다. 여기에서는, 제3카운터(146)는 3비트카운터로 구성되어 있으며, 제19도의(c1), (c2), (c3)로 도시한 바와 같이 상기 펄스를 계수한다. 제3카운터(146)가 펄스신호(t)를 순차적으로 계수하여 출력신호(c2), (c3)가 "H" (펄스(t)를 6번 계수 한 것)로 되면, AND 회로(147)의 출력신호(qc)는, "H"로 된다. 따라서, 이 신호(qc)는 제3카운터(146)로 전송되어 입력된 계수치를 리세트한다. 다음에, 전동기가 회전을 개시하여, 역기전력검출회로(1)가 펄스열(m)을 출력할 때까지 상기한 동작을 반복한다.

그러나, 이 경우에는 데이터셀렉터(145)의 선택신호로서는 제3카운터(46)로부터의 출력신호(c3)가 역시 사용되고, 제19도의(c3)에 도시한 바와 같이 펄스신호(t)를 4번 계수한 후에 "H"로 된다. 그 결과, 데이터셀렉터(145)는, 이때 펄스(t)로서 제1카운터(41)의 비트출력신호(d1)를 선택한다. 비트출력신호(d1)는 제1카운터(41)의 중간비트이므로, 제19도의((p)에 도시한 바와 같이, 제1카운터(41)의 계수치는 데이터셀렉터(145)가 비트출력신호(d2)를 선택할 때 얻어지는 것보다 짧은 주기로 제2카운터(42)에 로딩된다. 로드펄스(s)로 초기치를 로딩한 후, 제2카운터(42)는 그것을 다운카운트하고, 제2카운터(42)의 계수치(q)는 보다 짧은 주기로 "제로"로 되어, 보다 짧은 주기의 지연펄스신호(z)를 출력한다. 그 결과, 비교적 긴 주기를 가지는 펄스(z)가 4회 반복해서 출력되고, 이에 비해 짧은 주기를 가지는 다른 펄스(z)가 2회반복해서 출력된다. 이들 상태가 제19도의(q) 및 (z)에 도시되어 있다.

상기와 바와 같이, 전동기가 기동되면, 제17도에 도시한 펄스발생회로(3)는 주기가 비교적 긴 펄스가 4회 반복해서 출력되고, 이에 대해서 주기가 짧은 다른 펄스가 2회 반복해서 출력되는 의사출력 펄스(t)를 출력한다.

제20도와 제21도는 전동기 기동시의 제17도에 도시한 펄스발생회로(3)의 벡터다이아그램이다.

제20도는 논리펄스발생회로(2)가 연속해서 일정한 주기의 의사출력펄스(t)를 공급받을 경우에 전동기의 합성전류벡터(1)와 영구자석회전자(27)의 Φ (이것은 회전자(27)의 N극의 위치를 나타내는 벡터임) 사이의 위치관계를 도시한다. 제20도에 있어서, 점선으로 나타낸 것은 고정자권선에서 유기된 역기전력의 제로크로스점이 이어서 검출되는 위치이며, 이것은 선택신호발생회로(6)로부터 출력되는 선택신호에 의해 선택된다. 즉, 역기전력 검출회로(1)는 영구자석회전자(27)의 자극벡터(Φ)가 제20도에 도시한 위치를 통과할 때에 역기전력의 제로크로스점을 검출해서 펄스(m) (상승에지)를 출력한다. 제20도로부터 명백한 바와 같이, 역기전력의 제로크로스점이 검출되는 위치는 또한, 선택신호발생회로(6)로부터의 출력에 응답할 때마다 60°씩 단계적으로 회전된다. 그러나, 이 경우엔 영구자석회전자(27)의 자극벡터(Φ)는 이미 역기전력의 제로크로스점을 검출하기 위한 위치를 지난 위치에 있다. 즉, 이것은 역기전력 검출회로(1)는 역기전력의 제로크로스점을 영구히 검출할 수 없다는 것을 의미한다. 그 결과 역기전력의 제로크로스점을 검출하는 것에 의해 정규의 위치검출모드를 이동시켜서 전동기를 구동하는 것은 거의 불가능하여, 전동기의 회전가속의 원활히 할 수 없다.

한편, 제21도는 논리펄스발생회로(2)에 주기가 비교적 긴 펄스가 4회 반복출력되고 그에 대해서 주기가 짧은 다른 펄스가 2회 반복출력되는 펄스신호(t)를 공급할 때에 전동기의 합성전류벡터(1)와 영구자석회전자(27)의 자극벡터(Φ) 사이의 위치관계를 나타낸다. 또, 제21도에 있어서, 점선으로 표시한 것은, 제20도에서와 동일한 방법으로 이어서 검출되는 역기전력의 제로크로스점의 위치이며, 이것은 선택신호발생회로(6)로부터 출력되는 선택신호에 의해서 선택된다. 일정한 주기를 가지는 의사출력펄스(t)는 전동기의 기동시부터 제4펄스까지 논리펄스발생회로(2)에 공급되기 때문에, 제21도의(a), (b), (c), (d)는 제20도의 각각과 주기가 일치한다. 그러나 이 경우에는, 제4, 제6의사출력 펄스(t)는 선행의 4개의 펄스에 대해서 주기가 짧기 때문에, 제21도의(e)에 도시한 위치까지 영구자석회전자(27)가 회전하기 전에 동전상의 절환이 행해진다. 이 상태가 제21도의(e)에 도시되어 있다. 제21도의(e)로부터 명백한 바와 같이, 영구자석회전자(27)는 제20도의(e)에 도시한 상태에 비해서 회전방향으로 지연된 위치에 있다. 또, 영구자석회전자(27)는 주기가 짧은 제6의사출력펄스(t)에 의해 회전방향으로 더욱 지연된다. 즉, 역기전력의 제로크로스점이 검출되는 위치쪽에 위치한다. 그 결과, 역기전력 검출회로(1)는 다음의 의사출력펄스(t)가 공급될때까지는 각 역기전력의 제로크로스점을 검출할 수 있다. 이 상태가 제21도의(f)에 도시되어 있다. 역기전력 검출회로(1)가 역기전력(a), (b), (c)의 제로크로스점을 검출한 후에는, 모드가 정상 위치검출모드로 이해되어 순차적으로 전동기의 고정자권선의 동전상의 절환을 행하고, 이에 의해 전동기의 회전은 원활하게 가속된다.

제17도에 도시한 펄스발생회로에 있어서, 제2카운터(42)에 입력되는 신호의 클록주파수는 제1카운터(41)에 입력되는 신호의 클록주파수의 2배이지만, 이것은 정수배이어도 된다. 또, 제17도에 도시한 펄스발생회로는, 전동기의 기동시에 주기가 서로 다른 의사출력펄스(t)가 논리펄스발생회로(2)에 반복해서 공급되도록 제6도에 도시한 회로에 의거해서, 배치되지만, 제10도에 도시한 회로에 의거해서 배치될 수도 있다.

또, 제1도에 도시한 역기전력 검출회로(1)는 고정자권선의 중성점(0)의 전위를 검출하기 위하여 공통으로 접속된 3개의 저항을 사용하지만, 이를 위하여 전동기의 고정자권선의 중성점으로부터 신호선을 직접 인출해서 사용할 수 있음은 물론이다. 또한, 상기에서 설명한 본 발명의 상기 실시예에서는, 전동기는 Y(스타) 결선의 고정자권선을 가지는 3상전동기에 제한되어 있지만, 이는 이에 제한되지 않고, 임의의 상의 전동기를 사용하는 것도 가능하다. 또한, 본 발명에 의한 무정류자 직류전동기는 델타결선의 고정자권선을 가지는 전동기에 적용하는 것도 가능하다.

(57) 청구의 범위

청구항 1

복수상의 고정자권선(11, 12, 13)과, 기동시에는 상이한 주기를 가지는 1개이상의 펄스신호열을 발생해서 상기 고정자권선의 통전상태를 순차적으로 절환하는 펄스발생수단(3)과, 상기 펄스발생수단으로부터 출력되는 펄스신호열에 응답하여 상기 복수상의 펄스신호를 발생하는 논리펄스발생수단(2)과, 상기 논리펄스발생수단으로부터 출력되는 펄스신호에 응답하여 위치신호를 형성하는 위치신호형성수단(4)과, 상기 위치신호에 응답하여 상기 고정자권선에 전력을 공급하는 전력 공급수단(5)을 구비한 무정류자 직류전동기에 있어서, 상기 펄스발생수단(3)은, 기동시에는 일정한 주기의 펄스를 소정의 계수만큼 출력한 다음에, 상기 주기의 1/N배(N은 정수)의 주기를 가지는 펄스를 연속해서 출력하는 것을 특징으로 하는 무정류자 직류전동기.

청구항 2

복수상의 고정자권선(11, 12, 13)과, 복수상의 선택신호에 의해 선택된 상기 고정자권선에 유기되는 역기전력에 응답하여 펄스신호열을 얻는 역기전력검출수단(1)과, 상기 펄스신호열을 지연시킨 지연 펄스신호를 출력하는 펄스발생수단(3)과, 상기 지연펄스신호에 응답하여 상기 복수상의 선택신호를 출력하는 선택신호발생수단(6)과, 상기 펄스신호열에 응답하여 상기 복수상의 펄스신호를 발생하는 논리펄스발생수단(2)과, 상기 논리펄스발생수단으로부터 출력되는 펄스신호에 응답하여 위치신호를 형성하는 위치신호형성수단(4)과 상기 위치신호에 응답하여 상기 고정자권선에 전력을 공급하는 전력공급회로(5)를 구비한 무정류자 직류전동기에 있어서, 상기 위치신호형성수단(4)은, 상기 역기전력검출수단(1) 또는 상기 논리펄스발생수단(2)의 펄스신호에 응답하여 경사파형을 발생하는 경사파형신호 발생수단(100)과, 상기 논리펄스발생수단으로부터 출력되는 펄스신호에 응답하여 복수상의 위치신호를 형성하는 신호형성수단(101), (102), (103), (104), (105), (106)을 부가하여 포함한 것을 특징으로 하는 무정류자 직류전동기.

청구항 3

복수상의 고정자권선(11, 12, 13)과, 복수상의 선택신호에 의해 선택된 상기 고정자권선에 유기되는 역기전력에 응답하여 펄스신호열을 얻는 역기전력검출수단(1)과, 상기 펄스신호열을 지연시킨 지연 펄스신호를 출력하는 펄스발생수단(3)과, 상기 지연펄스신호에 응답하여 상기 복수상의 선택신호를 출력하는 선택신호발생수단(6)과, 상기 펄스신호열에 응답하여 상기 복수상의 펄스신호를 발생하는 논리 펄스발생수단(2)과, 상기 논리펄스발생수단으로부터 출력되는 펄스신호에 응답하여 위치신호를 형성하는 위치신호형성수단(4)과, 상기 위치신호에 응답하여 상기 고정자권선에 전력을 공급하는 전력공급회로(5)를 구비한 무정류자 직류전동기에 있어서, 상기 펄스발생수단(3)은, 상기 지연펄스신호를 발생하기 위하여, 상기 역기전력검출수단(1)으로부터 출력되는 상기 펄스신호열을 지연시키고, 또한, 상기 펄스발생수단(3)은, 상기 역기전력검출수단(1)으로부터 출력되는 상기 펄스신호열의 상기 주기에 비례하는 지연시간을 유지하기 위하여, 상기 펄스신호열의 주기변동에 따라서 상기 지연 펄스신호의 지연시간을 변경하는 수단(42)을 가지는 것을 특징으로 하는 무정류자 직류전동기.

청구항 4

제3항에 있어서, 상기 펄스발생수단(3)은, 상기 역기전력검출수단(1)으로부터 출력되는 상기 펄스신호열의 주기의 1/N배(N은 정수)의 시간만큼 지연시킨 지연 펄스신호를 출력하는 것을 특징으로 하는 무정류자 직류전동기.

청구항 5

제3항에 있어서, 상기 펄스발생수단(3)은, 상기 역기전력검출수단(1)으로부터 출력되는 상기 펄스신호열의 주기의 1/2배의 시간만큼 지연시킨 지연펄스신호를 출력하는 것을 특징으로 하는 무정류자 직류전동기.

청구항 6

복수상의 고정자권선(11, 12, 13)과, 복수상의 선택신호에 의해 선택된 상기 고정자권선에 유기되는 역기전력에 응답하여 펄스신호열을 얻는 역기전력검출수단(1)과, 상기 펄스신호열을 지연시킨 지연 펄스신호를 출력하는 펄스발생수단(3)과, 상기 지연펄스신호에 응답하여 상기 복수상의 선택신호를 출력하는 선택 신호발생수단(6)과, 상기 펄스신호열의 응답하여 상기 복수상의 펄스신호를 발생하는 논리펄스발생수단(2)과, 상기 논리펄스발생수단으로부터 출력되는 펄스신호에 응답하여 위치 신호를 형성하는 위치신호형성수단(4)과, 상기 위치신호에 응답하여 고정자권선에 전력을 공급하는 전력공급회로(5)를 구비한 무정류자 직류전동기에 있어서, 상기 펄스발생수단(3)은, 상기 역기전력검출수

단(1)으로부터 출력되는 상기 펄스신호열의 주기를 계수하는 제1카운터수단(41)과, 상기 제1카운터수단(41)의 계수치를 제2카운터수단(42)에 전송하는 전송수단(43)과, 전송된 계수치로부터 상기 펄스신호열의 주기에 비례하는 시간만큼 지연시킨 지연펄스신호를 출력하는 제2카운터수단(42)과, 상기 제1, 제2카운터수단에 클럭신호를 입력하는 클럭펄스발생수단(44)을 포함한 것을 특징으로 하는 무정류자 직류전동기.

청구항 7

제6항에 있어서, 상기 제2카운터수단(42)에 입력되는 클럭신호주파수는, 상기 제1카운터수단(44)에 입력되는 클럭주파수와 상이하도록 한 것을 특징으로 하는 무정류자 직류전동기.

청구항 8

제6항에 있어서, 상기 제2카운터수단(42)에 입력되는 클럭신호주파수는, 상기 제1카운터수단(41)에 입력되는 클럭주파수의 정수배로 한 것을 특징으로 하는 무정류자 직류전동기.

청구항 9

제6항에 있어서, 상기 제2카운터수단(42)에 입력되는 클럭신호주파수는, 상기 제1카운터수단(41)에 입력되는 클럭신호주파수의 2배로 한 것을 특징으로 하는 무정류자 직류전동기.

청구항 10

제6항에 있어서, 상기 전송수단(43)은 제1카운터수단(41)의 계수치의 1/N배(N은 정수)의 값을 상기 제2카운터수단(42)에 전송하는 것을 특징으로 하는 무정류자 직류전동기.

청구항 11

제6항에 있어서, 상기 전송수단(43)은 제1카운터수단(41)의 계수치의 1/2배의 값을 상기 제2카운터수단(42)에 전송하는 것을 특징으로 하는 무정류자 직류전동기.

청구항 12

복수상의 고정자권선(11, 12, 13)과, 복수상의 선택신호에 의해 선택된 상기 고정자권선에 유기되는 역기전력에 응답해서 펄스신호열을 발생하는 역기전력검출수단(1)과, 상기 펄스신호열의 주기가 소정의 범위내에 있을 때에는 상기 펄스신호열을 지연시킨 지연펄스신호를 논리펄스발생수단(2)에 출력하고, 상기 펄스신호열의 주기가 소정의 범위를 초과할 때에는 의사출력펄스신호를 논리펄스발생수단(2)에 출력하는 펄스발생수단(3)과, 상기 펄스신호열과 상기 의사출력펄스신호에 응답해서 복수상의 펄스신호를 발생하는 논리펄스발생수단(2)과, 상기 지연펄스신호에 응답해서 상기 복수상의 선택신호를 출력하는 선택신호발생수단(6)과, 상기 논리펄스발생수단으로부터 출력되는 펄스신호에 응답해서 복수의 위치신호를 형성하는 위치신호형성수단(4)과, 상기 위치신호에 응답해서 상기 고정자권선에 전력을 공급하는 전력공급수단(5)을 구비한 것을 특징으로 하는 무정류자 직류전동기.

청구항 13

제12항에 있어서, 상기 위치신호형성수단(4)은, 상기 역기전력검출수단(1) 또는 상기 논리펄스발생수단(2)의 펄스신호에 응답해서 경사파형을 발생하는 경사파형 발생수단(100)과, 상기 논리펄스발생수단(2)으로부터 출력되는 펄스신호에 응답해서 복수상의 위치신호를 형성하는 신호형성수단(101), (102), (103), (104), (105), (106)을 포함한 것을 특징으로 하는 무정류자 직류전동기.

청구항 14

제12항에 있어서, 상기 펄스발생수단(3)은, 상기 역기전력검출수단(1)에 의해 출력되는 상기 펄스신호열의 주기에 비례하는 시간만큼 지연시킨 지연펄스신호를 출력하는 것을 특징으로 하는 무정류자 직류전동기.

청구항 15

제12항에 있어서, 상기 펄스발생수단(3)은, 상기 역기전력검출수단(1)에 의해 출력되는 상기 펄스신호열의 주기의 1/N배(N은 정수)의 시간만큼 지연시킨 지연펄스신호를 출력하는 것을 특징으로 하는 무정류자 직류전동기.

청구항 16

제12항에 있어서, 상기 펄스발생수단(3)은, 상기 역기전력검출수단(1)에 의해 출력되는 상기 펄스신호열의 주기의 1/2배의 시간만큼 지연시킨 지연펄스신호를 출력하는 것을 특징으로 하는 무정류자 직류전동기.

청구항 17

제12항에 있어서, 상기 펄스발생수단(3)은, 상기 역기전력검출수단(1)으로부터 출력되는 상기 펄스신호열의 주기를 계수하는 제1카운터수단(41)과, 상기 1카운터수단의 계수치를 제2카운터수단(42)에 전송하는 전송수단(43)과, 전송된 계수치로부터 상기 펄스신호열의 주기에 비례하는 시간만큼 지연시킨 지연펄스신호를 출력하는 제2카운터수단(42)과, 상기 제1, 제2카운터수단에 클럭신호를 입력하는 클럭신호발생수단(44)을 포함한 것을 특징으로 하는 무정류자 직류전동기.

청구항 18

제17항에 있어서, 상기 제2카운터수단(42)에 입력되는 클럭신호주파수는, 상기 제1카운터수단(41)에

입력되는 클록주파수와 상이하도록 한 것을 특징으로 하는 무정류자 직류전동기.

청구항 19

제17항에 있어서, 상기 제2카운터수단(42)에 입력되는 클록신호주파수는, 상기 제1카운터수단(41)에 입력되는 클록신호주파수의 정수배로 한 것을 특징으로 하는 무정류자 직류전동기.

청구항 20

제17항에 있어서, 상기 제2카운터수단(42)에 입력되는 클록신호주파수는, 상기 제1카운터수단(41)에 입력되는 클록신호주파수의 2배로 한 것을 특징으로 하는 무정류자 직류전동기.

청구항 21

제17항에 있어서, 상기 전송수단(43), 상기 제1카운터수단(41)의 계수치에 응답해서 상기 제2카운터수단(42)에 전송되는 초기치를 상이하도록 한 것을 특징으로 하는 무정류자 직류전동기.

청구항 22

제17항에 있어서, 상기 전송수단(43)은, 상기 제1카운터수단(41)의 계수치의 $1/N$ 배(N 은 정수)의 값을 상기 제2카운터수단(42)에 전송하는 것을 특징으로 하는 무정류자 직류전동기.

청구항 23

제17항에 있어서, 상기 전송수단(43)은, 상기 제1카운터수단(41)의 계수치의 $1/2$ 배의 값을 상기 제2카운터수단(42)에 전송하는 것을 특징으로 하는 무정류자 직류전동기.

청구항 24

복수상의 고정자권선(11, 12, 13)과, 복수상의 선택신호에 의해 선택된 상기 고정자권선에 유기되는 역기전력에 응답해서 펄스신호열을 얻는 역기전력검출수단(1)과, 상기 펄스신호열의 주기가 소정의 범위내에 있는 때에는, 상기 펄스신호열을 지연시킨 지연펄스신호를 출력하고, 상기 펄스신호열의 주기가 소정의 범위를 초과한 때에는 상기 지연펄스신호와 지연량이 상이한 지연펄스신호와 의사출력펄스신호를 발생하는 펄스발생수단(3)과, 상기 지연펄스신호에 응답하여 상기 복수상의 선택신호를 출력하는 선택신호발생수단(6)과, 상기 펄스신호열과 상기 의사출력펄스신호에 응답하여 복수상의 펄스신호를 발생하는 논리펄스발생수단(2)과, 상기 논리펄스발생수단으로부터 출력되는 펄스신호에 응답하여 복수의 위치신호를 형성하는 위치신호형성수단(4)과, 상기 위치신호에 응답하여 상기 고정자권선에 전력을 공급하는 전력공급수단(5)을 구비한 것을 특징으로 하는 무정류자 직류전동기.

청구항 25

제24항에 있어서, 상기 위치신호형성수단(4)은, 상기 역기전력검출수단(1) 또는 상기 논리펄스발생수단(2)의 펄스신호에 응답하여 경사파형신호를 발생하는 경사파형신호발생수단(100)과, 상기 논리펄스발생수단으로부터 출력되는 펄스신호에 응답하여 복수상의 위치신호를 형성하는 신호형성수단(101), (102), (103), (104), (105), (106)을 포함한 것을 특징으로 하는 무정류자 직류전동기.

청구항 26

제24항에 있어서, 상기 펄스발생수단(3)은, 상기 역기전력검출수단(1)으로부터 출력되는 상기 펄스신호열의 주기가 소정의 범위내에 있는 때에는, 상기 펄스신호열의 주기에 비례하는 시간만큼 지연시킨 지연펄스신호를 출력하는 것을 특징으로 하는 무정류자 직류전동기.

청구항 27

제24항에 있어서, 상기 펄스발생수단(3)은, 상기 역기전력검출수단(1)으로부터 출력되는 상기 펄스신호열의 주기가 소정의 범위내에 있는 때에는, 상기 펄스신호열의 주기가 $1/N$ 배(N 은 정수)의 시간만큼 지연시킨 지연펄스신호를 출력하는 것을 특징으로 하는 무정류자 직류전동기.

청구항 28

제24항에 있어서, 상기 펄스발생수단(3)은, 상기 역기전력검출수단(1)으로부터 출력되는 상기 펄스신호열의 주기가 소정의 범위내에 있는 때에는, 상기 펄스신호열의 주기가 $1/2$ 배의 시간만큼 지연시킨 지연펄스신호를 출력하는 것을 특징으로 하는 무정류자 직류전동기.

청구항 29

제24항에 있어서, 상기 펄스발생수단(3)은, 상기 역기전력검출수단(1)으로부터 출력되는 상기 펄스신호열의 주기가 소정의 범위를 초과한 때에는, 상기 주기가 소정의 범위내에 있는 때보다 짧은 지연량의 지연펄스를 발생하는 것을 특징으로 하는 무정류자 직류전동기.

청구항 30

제24항에 있어서, 상기 펄스발생수단(3)은, 상기 역기전력검출수단(1)으로부터 출력되는 상기 펄스신호열의 주기를 계수하는 제1카운터수단(41)과, 상기 제1카운터수단의 계수치를 제2카운터수단(42)에 전송하는 전송수단(43)과, 전송된 계수치로부터 상기 펄스신호열의 주기에 비례하는 시간만큼 지연시킨 지연펄스신호를 출력하는 상기 제2카운터수단(42)과, 상기 제1, 제2카운터수단에 클록신호를 입력하는 클록펄스발생수단(44)을 포함한 것을 특징으로 하는 무정류자 직류전동기.

청구항 31

제30항에 있어서, 상기 제2카운터수단(42)에 입력되는 클럭신호주파수는, 상기 제1카운터수단(41)에 입력되는 클럭주파수와 상이하도록 한 것을 특징으로 하는 무정류자 직류전동기.

청구항 32

제30항에 있어서, 상기 제2카운터수단(42)에 입력되는 클럭신호주파수는, 상기 제1카운터수단(41)의 계수치가 소정의 범위내에 있는 때에는, 상기 제1카운터수단에 입력되는 클럭신호주파수의 정수배로 한 것을 특징으로 하는 무정류자 직류전동기.

청구항 33

제30항에 있어서, 상기 제2카운터수단(42)에 입력되는 클럭신호주파수는, 상기 제1카운터수단(41)의 계수치가 소정의 범위내에 있는 때에는, 상기 제1카운터수단에 입력되는 클럭신호주파수의 2배로 한 것을 특징으로 하는 무정류자 직류전동기.

청구항 34

제30항에 있어서, 상기 제2카운터수단(42)에 입력되는 클럭신호주파수는, 상기 제1카운터수단(41)의 계수치가 소정의 범위를 초과한 때에는, 상기 계수치가 소정의 범위내에 있는 때보다 크게 되도록 한 것을 특징으로 하는 무정류자 직류전동기.

청구항 35

제30항에 있어서, 상기 제2카운터수단(42)에 입력되는 클럭신호주파수는, 상기 제1카운터수단(41)의 계수치가 소정의 범위를 초과한 때에는, 상기 계수치가 소정의 범위내에 있는 때의 정수배로 한 것을 특징으로 하는 무정류자 직류전동기.

청구항 36

제30항에 있어서, 상기 제2카운터수단(42)에 입력되는 클럭신호의 주파수는, 상기 제1카운터수단(41)의 계수치가 소정의 범위를 초과한 때에는, 상기 계수치가 소정의 범위내에 있는 때의 2배로 한 것을 특징으로 하는 무정류자 직류전동기.

청구항 37

제30항에 있어서, 상기 전송수단(43)은, 상기 제1카운터수단의 계수치에 응답하여 상기 제2카운터수단에 전송되는 초기치를 상이하도록 한 것을 특징으로 하는 무정류자 직류전동기.

청구항 38

제30항에 있어서, 상기 전송수단(43)은, 상기 제1카운터수단(41)의 계수치가 소정의 범위내에 있는 때에는, 상기 제1카운터수단(41)의 계수치의 1/N배(N은 정수)의 값을 상기 제2카운터수단(42)에 전송하는 것을 특징으로 하는 무정류자 직류전동기.

청구항 39

제30항에 있어서, 상기 전송수단(43)은, 상기 제1카운터수단(41)의 계수치가 소정의 범위내에 있는 때에는, 상기 제1카운터수단(41)의 계수치의 1/2배의 값을 상기 제2카운터수단(42)에 전송하는 것을 특징으로 하는 무정류자 직류전동기.

청구항 40

제30항에 있어서, 상기 전송수단(43)은, 상기 제1카운터수단(41)의 계수치가 소정의 범위를 초과할 때에는, 상기 계수치가 소정의 범위내에 있는 때에 입력되는 값보다 작은 값을 초기치로서 상기 제2카운터수단(42)에 전송하는 것을 특징으로 하는 무정류자 직류전동기.

청구항 41

제30항에 있어서, 상기 전송수단(43)은, 상기 제1카운터수단(41)의 계수치가 소정의 범위를 초과할 때에는, 상기 계수치가 소정의 범위내에 있는 때에 전송되는 값의 1/N배(N은 정수)의 값을 초기치로서 상기 제2카운터수단(42)에 전송하는 것을 특징으로 하는 무정류자 직류전동기.

청구항 42

제30항에 있어서, 상기 전송수단(43)은, 상기 제1카운터수단(41)의 계수치가 소정의 범위를 초과할 때에는, 상기 계수치가 소정의 범위내에 있는 때에 전송되는 값의 1/2배의 값을 초기치로서 상기 제2카운터수단(42)에 전송하는 것을 특징으로 하는 무정류자 직류전동기.

청구항 43

제30항에 있어서, 상기 전송수단(43)은, 상기 제1카운터수단(41)의 계수치가 소정의 범위를 초과할 때에는, 상기 제2카운터수단(42)에 일정치를 전송하도록 한 것을 특징으로 하는 무정류자 직류전동기.

청구항 44

복수상의 고정자권선(11, 12, 13)과, 복수상의 선택신호에 의해 선택된 상기 고정자권선에 유기되는 역기전력에 응답하여 펄스신호열을 얻는 역기전력검출수단(1)과, 상기 펄스신호열의 주기가 소정의 범위내에 있는 때에는 상기 펄스신호열을 지연시킨 지연펄스신호를 출력하고, 상기 펄스신호열의 주기가 소정의 범위를 초과한 때에는 의사출력펄스신호를 발생시키고, 상기 의사출력신호가 소정의 개

수이상 연속하는 때에는 발생간격을 1개이상 상이하도록한 펄스발생수단(3)과, 상기 지연펄스신호에 응답하여 상기 복수상의 선택신호를 출력하는 선택신호발생수단(6)과, 상기 의사출력신호와 상기 펄스신호열의 출력에 응답하여 복수상의 펄스신호를 발생하는 논리펄스발생수단(2)과, 상기 논리펄스발생수단으로부터의 펄스신호에 응답하여 위치신호를 형성하는 위치신호형성수단(4)과, 상기 위치신호에 응답하여 상기 고정자권선에 전력을 공급하는 전력공급수단(5)을 구비한 것을 특징으로 하는 무정류자 직류전동기.

청구항 45

제44항에 있어서, 상기 위치신호형성수단(4)은, 상기 역기전력검출수단(1) 또는 상기 논리펄스발생수단(2)의 펄스신호에 응답하여 경사형 파형신호를 발생하는 경사파형신호발생수단(100)과, 상기 논리펄스발생수단으로부터의 펄스신호에 응답하여 복수상의 위치신호를 형성하는 신호형성수단(101), (102), (103), (104), (105), (106)을 구비한 것을 특징으로 하는 무정류자 직류전동기.

청구항 46

제44항에 있어서, 상기 펄스발생수단(3)은, 상기 역기전력검출수단(1)으로부터 출력되는 상기 펄스신호열의 주기가 소정의 범위내에 있는 때에는, 상기 펄스신호열의 주기에 비례하는 시간만큼 지연시킨 지연펄스를 출력하는 것을 특징으로 하는 무정류자 직류전동기.

청구항 47

제44항에 있어서, 상기 펄스발생수단(3)은, 상기 역기전력검출수단(1)으로부터 출력되는 상기 펄스신호열의 주기가 소정의 범위내에 있는 때에는, 상기 펄스신호열의 주기의 1/N배(N은 정수)의 시간만큼 지연시킨 지연펄스를 출력하는 것을 특징으로 하는 무정류자 직류전동기.

청구항 48

제44항에 있어서, 상기 펄스발생수단(3)은, 상기 역기전력검출수단(1)으로부터 출력되는 상기 펄스신호열의 주기가 소정의 범위내에 있는 때에는, 상기 펄스신호열의 주기의 1/2배의 시간만큼 지연시킨 지연펄스를 출력하는 것을 특징으로 하는 무정류자 직류전동기.

청구항 49

제44항에 있어서, 상기 펄스발생수단(3)은, 상기 역기전력검출수단(1)으로부터 출력되는 상기 펄스신호열의 주기가 소정의 범위를 초과한 때에는, 일정한 주기의 의사출력신호를 소정의 계수만큼 출력한 다음에, 상기 주기에 비해서 짧은 주기의 의사출력신호를 연속적으로 출력하도록 한 것을 특징으로 하는 무정류자 직류전동기.

청구항 50

제44항에 있어서, 상기 펄스발생수단(3)은, 상기 역기전력검출수단(1)으로부터 출력되는 상기 펄스신호열의 주기가 소정의 범위를 초과한 때에는, 일정한 주기의 의사출력신호를 출력한 다음에, 상기 일정한 주기의 1/N배(N은 정수)의 주기를 가지는 의사출력펄스를 연속적으로 출력하는 것을 특징으로 하는 무정류자 직류전동기.

청구항 51

제44항에 있어서, 상기 펄스발생수단(3)은, 상기 역기전력검출수단(1)으로부터 출력되는 상기 펄스신호열의 주기를 계수하는 제1카운터수단(41)과, 상기 제1카운터수단(41)의 계수치를 제2카운터수단(42)에 전송하는 전송수단(43)과, 전송된 계수치로부터 상기 펄스신호열의 주기에 비례하는 시간만큼 지연시킨 지연펄스신호를 출력하는 제2카운터수단(42)과, 상기 제1, 제2카운터수단에 클럭신호를 입력하는 클럭펄스발생수단(44)을 포함한 것을 특징으로 하는 무정류자 직류전동기.

청구항 52

제51항에 있어서, 상기 제2카운터수단(42)에 입력되는 클럭신호주파수는, 상기 제1카운터수단(41)에 입력되는 클럭신호주파수와 상이하도록 한 것을 특징으로 하는 무정류자 직류전동기.

청구항 53

제51항에 있어서, 상기 제2카운터수단(42)에 입력되는 클럭신호주파수는, 상기 제1카운터수단(41)에 입력되는 클럭신호주파수의 정수배로 한 것을 특징으로 하는 무정류자 직류전동기.

청구항 54

제51항에 있어서, 상기 제2카운터수단(42)에 입력되는 클럭신호주파수는, 상기 제1카운터수단(41)에 입력되는 클럭신호주파수의 2배로 한 것을 특징으로 하는 무정류자 직류전동기.

청구항 55

제51항에 있어서, 상기 전송수단(43)은, 상기 제1카운터수단(41)의 계수치에 응답하여 제2카운터수단(42)에 전송되는 초기치를 상이하도록 한 것을 특징으로 하는 무정류자 직류전동기.

청구항 56

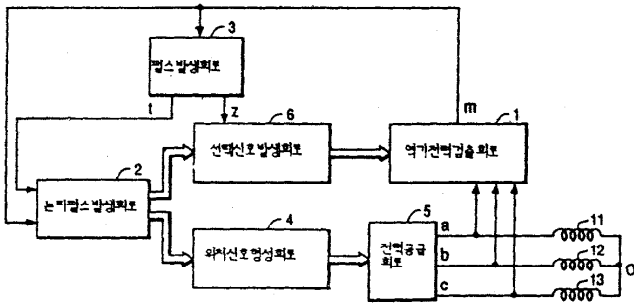
제51항에 있어서, 상기 전송수단(43)은, 상기 제1카운터수단(41)의 계수치의 1/N배(N은 정수)의 값을 상기 제2카운터수단(42)에 전송하는 한 것을 특징으로 하는 무정류자 직류전동기.

청구항 57

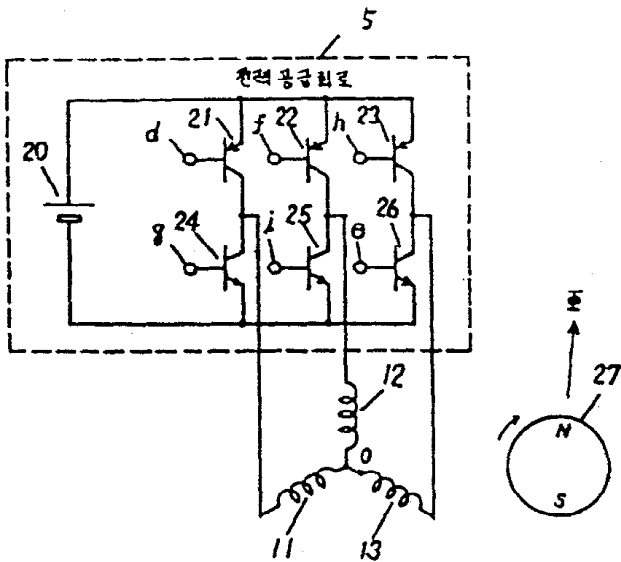
제51항에 있어서, 상기 전송수단(43)은, 상기 제1카운터수단(41)의 계수치의 1/2배의 값을 상기 제2 카운터수단(42)에 전송하는 것을 특징으로 하는 무정류자 직류전동기.

도면

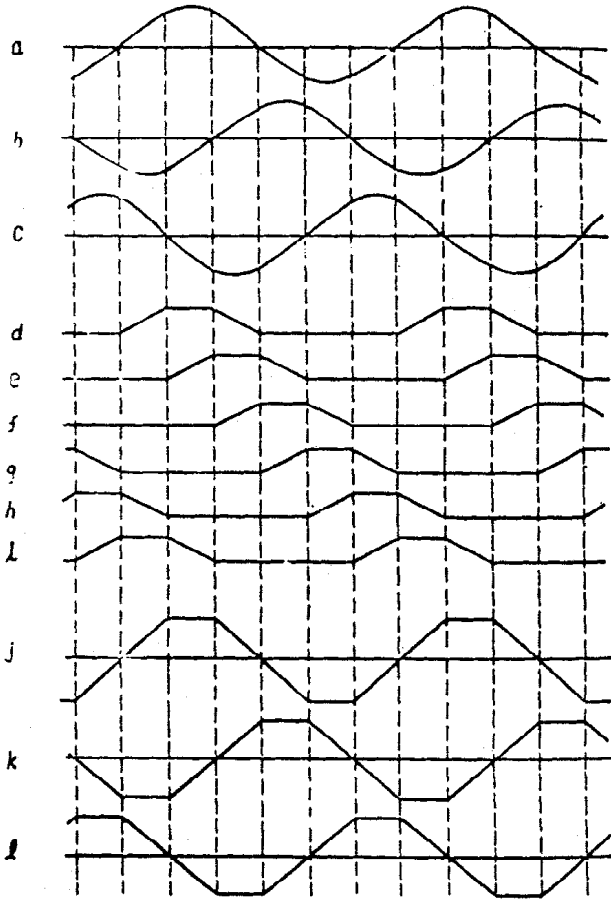
도면1



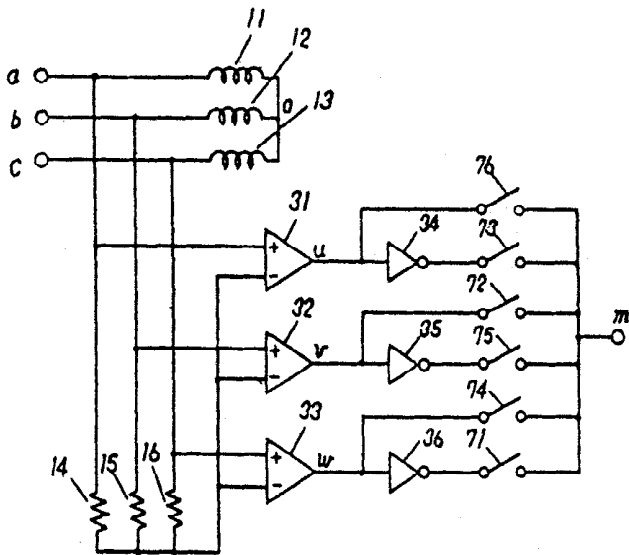
도면2



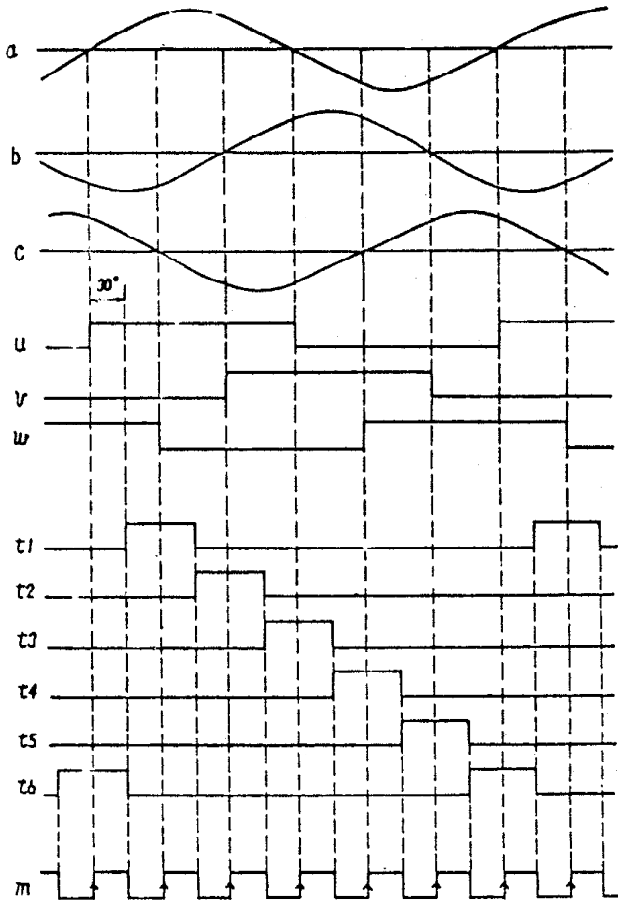
도면3



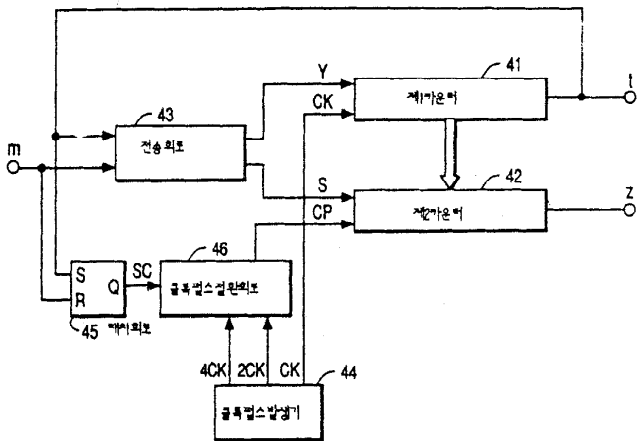
도면4



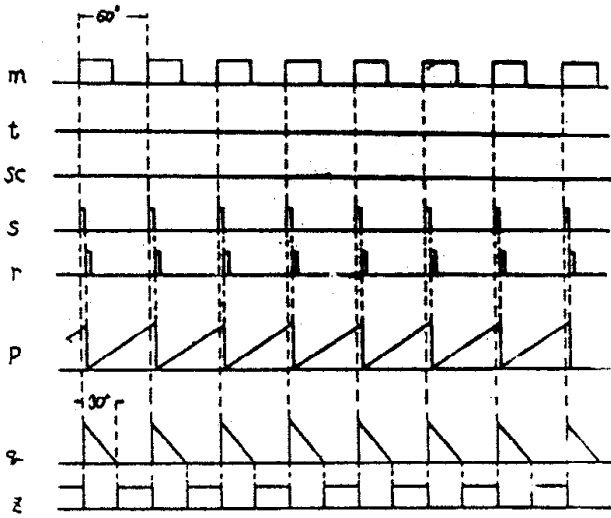
도면5



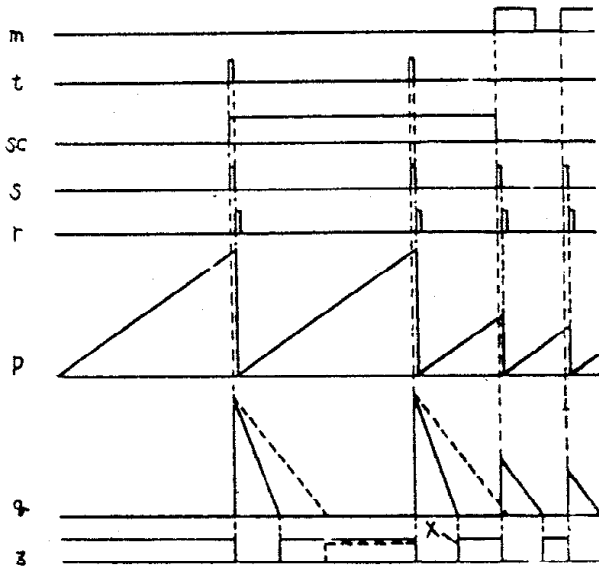
도면6



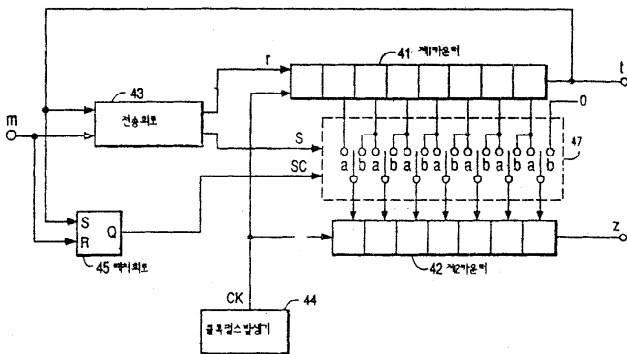
도면7-A



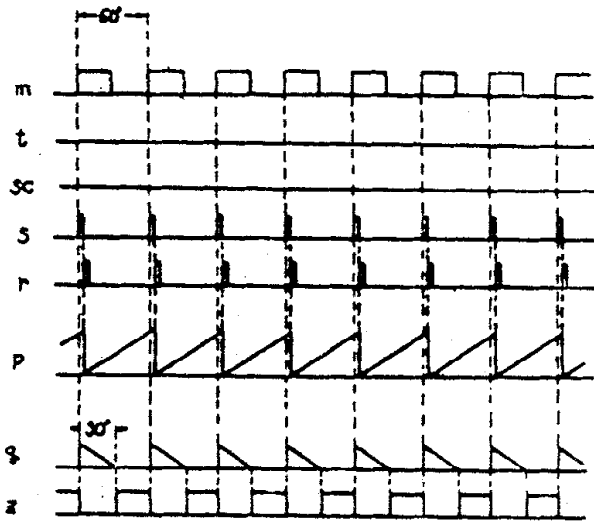
도면7-B



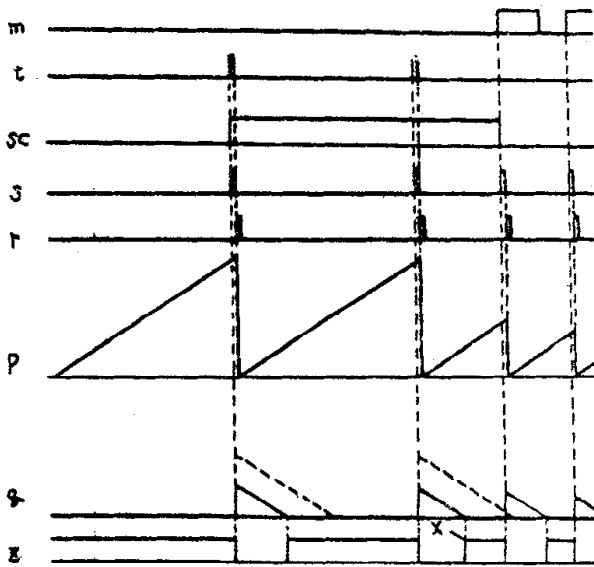
도면8



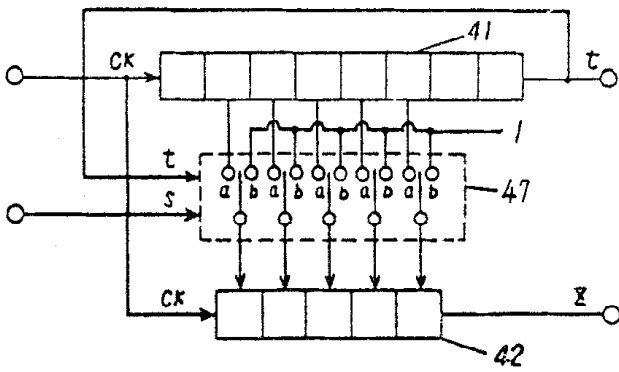
도면9-A



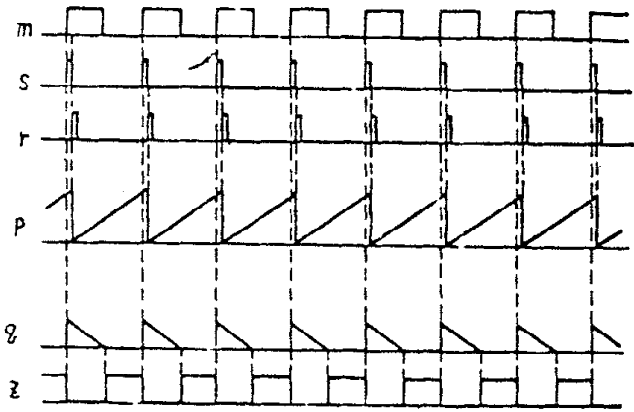
도면9-B



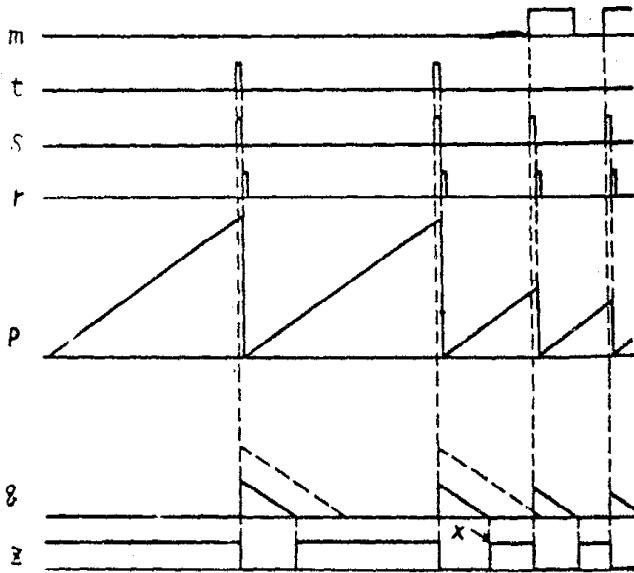
도면10



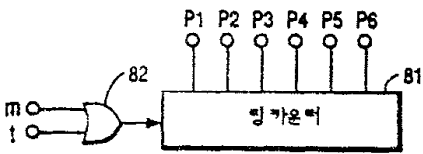
도면11-A



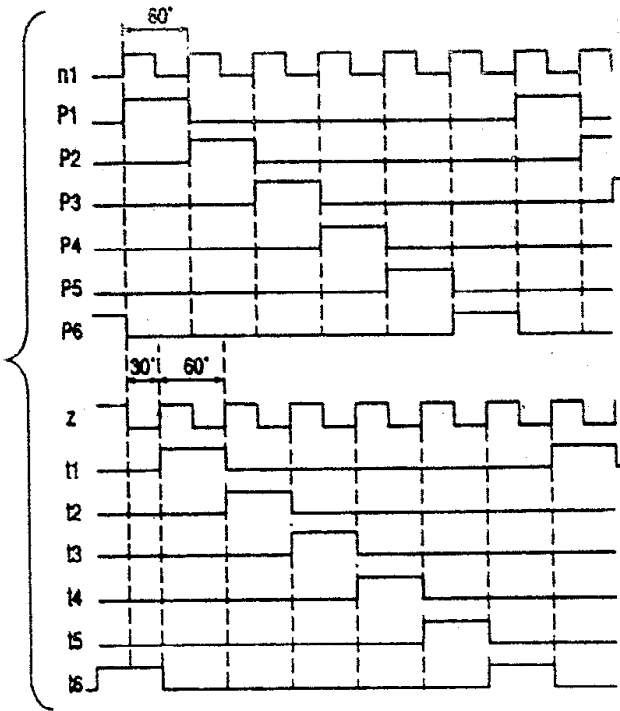
도면11-B



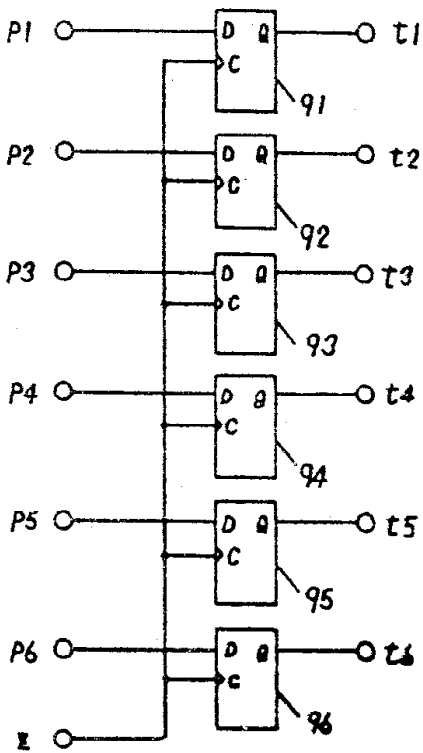
도면12



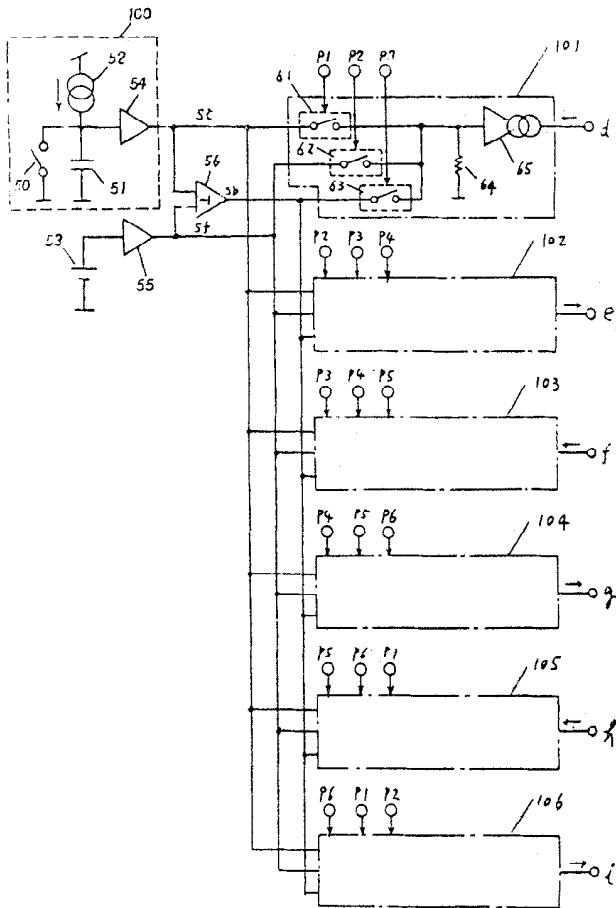
도면 13



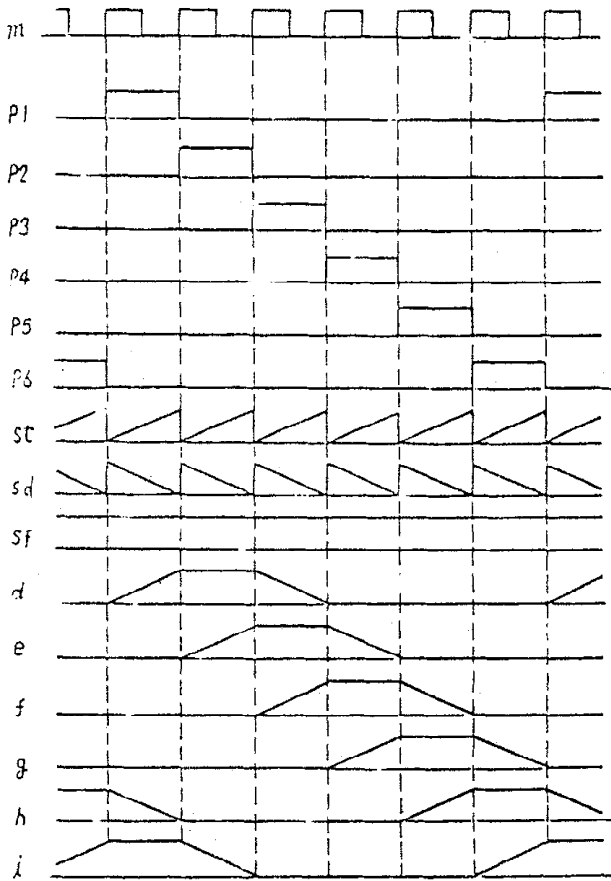
도면 14



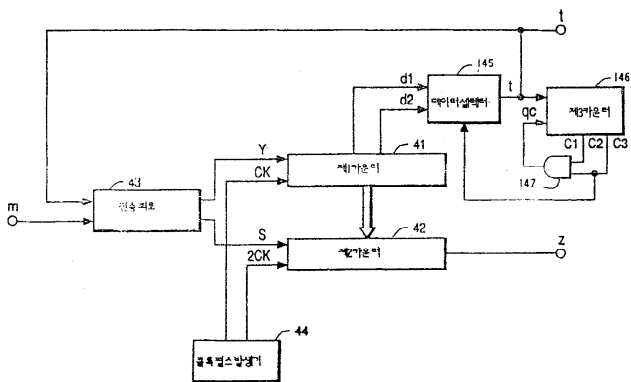
도면 15



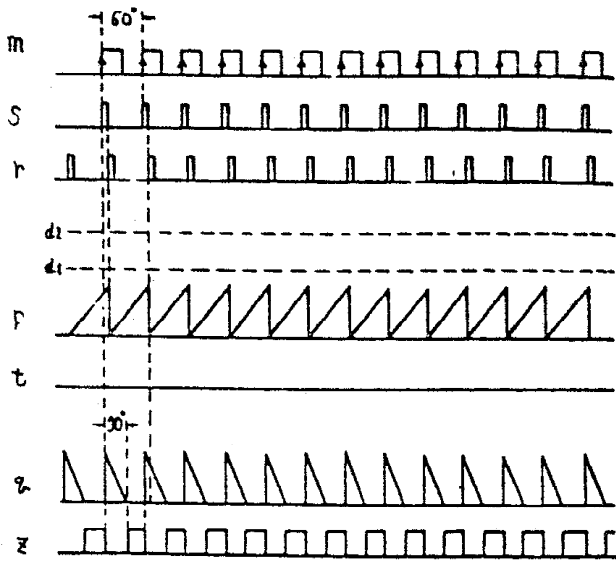
도면 16



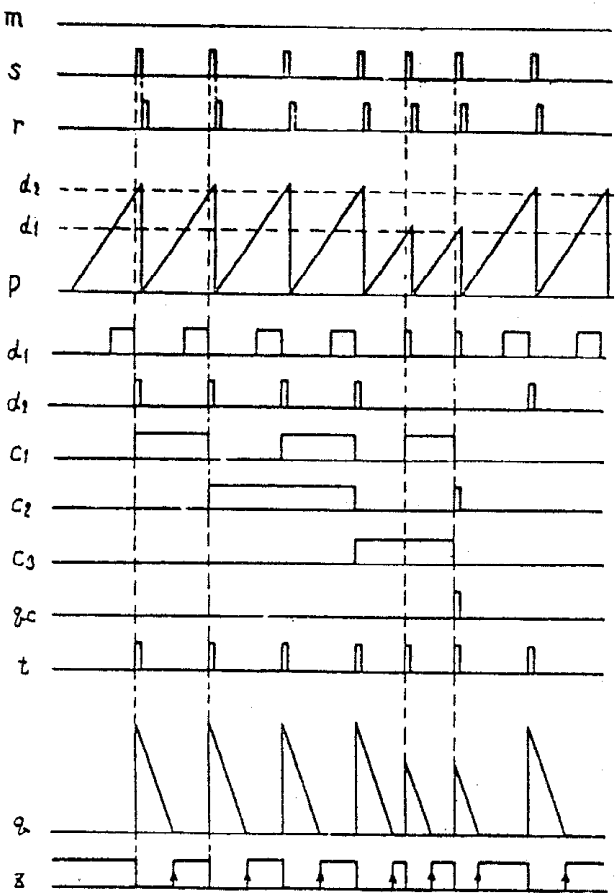
도면 17



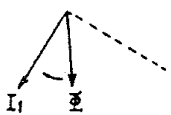
도면 18



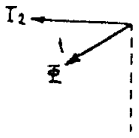
도면 19



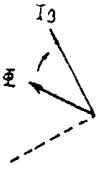
도면 20-a



도면20-b



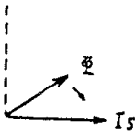
도면20-c



도면20-d



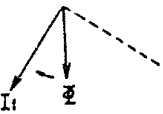
도면20-e



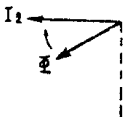
도면20-f



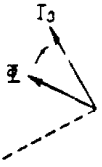
도면21-a



도면21-b



도면21-c



도면21-d



도면21-e



도면21-f

