



República Federativa do Brasil
Ministério do Desenvolvimento, Indústria
e do Comércio Exterior
Instituto Nacional da Propriedade Industrial

(21) BR 10 2013 003024-4 A2



(22) Data de Depósito: 07/02/2013

(43) Data da Publicação: 23/06/2015
(RPI 2320)

(54) Título: APARELHO DE COMPARAÇÃO DE DADOS, MÉTODO DE COMPARAÇÃO DE DADOS E SISTEMA DE SEGURANÇA USANDO OS MESMOS

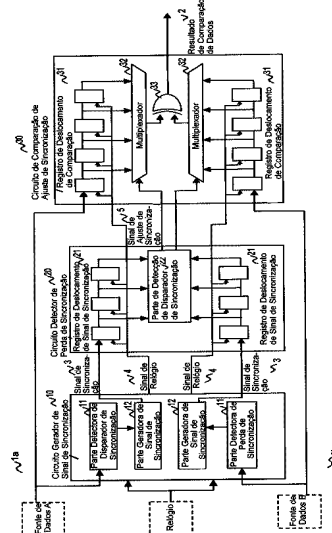
(51) Int.Cl.: G06F11/18

(30) Prioridade Unionista: 07/02/2012 JP 2012-024235

(73) Titular(es): Hitachi, LTD.

(72) Inventor(es): Dai Watanabe, Keiichi Katsuta, Keiji Maekawa, Kenji Imamoto, Naoki Shibata, Nobuyasu Kanekawa

(57) Resumo: APARELHO DE COMPARAÇÃO DE DADOS, MÉTODO DE COMPARAÇÃO DE DADOS E SISTEMA DE SEGURANÇA USANDO OS MESMOS. A presente invenção refere-se a um sistema convencional de controle por computador obrigado a ter alta segurança que tem duas CPU's em perfeita sincronização uma com a outra e um circuito de comparação à prova de falhas que detecta um defeito nas CPU's verificando se os dados produzidos pelas CPU's são compatíveis ou incompatíveis, o circuito de comparação não pode comparar os dados com precisão se os dados de saída das duas CPU's estiverem fora de sincronização. Um aparelho de comparação de dados tem um circuito de geração de sinal de sincronização (10) que gera um sinal de sincronização (3) com base em dados (1a) e (1b) enviados a partir de uma pluralidade de fontes de dados A e B, um circuito detector de perda de sincronização (20) que gera um sinal de ajuste de sincronização (5) com base no sinal de sincronização (3), e um circuito de comparação de ajuste de sincronização (30) que ajusta a temporização de comparação com base no sinal de ajuste de sincronização (5) para comparar os dados (1a) e (1b). O aparelho de comparação de dados compara os dados (1a) e (1b) enviados a partir das duas fontes de dados A e B que podem estar fora de sincronismo.



Relatório Descritivo da Patente de Invenção para **"APARELHO DE COMPARAÇÃO DE DADOS, MÉTODO DE COMPARAÇÃO DE DADOS E SISTEMA DE SEGURANÇA USANDO OS MESMOS"**.

ANTECEDENTES DA INVENÇÃO

5 Campo da Invenção

A presente invenção refere-se a aparelhos de comparação de dados, a um método de comparação de dados e a um sistema de segurança usando os mesmos. Em particular, refere-se a um aparelho de comparação de dados, a um método de comparação de dados e a um sistema de segurança que podem ser utilizados em um sistema de sinalização ferroviária, tal como um sistema de controle de trens (um sistema automático de proteção dos trens (ATP) ou um sistema automático de controle de trens (ATC)) e um sistema de intertravamento.

Descrição da Técnica Relacionada

15 Publicação de Patente Japonesa aberta à inspeção pública No. 5-120047 (Documento de Patente 1) revela uma técnica relacionada. Nesta publicação, encontra-se uma descrição que "um sistema de sincronização de relógio tipo 2 fora de 2 é um sistema que assegura alta confiabilidade e segurança em um sistema de controle baseado em computador".

20 No Documento de Patente 1, um mecanismo usado em um sistema de controle baseado em computador, com elevada segurança é descrito o qual tem duas CPU's e um circuito de comparação à prova de falhas que detecta uma falha das CPU's, verificando se as saídas de dados das CPU's são compatíveis ou incompatíveis. Contudo, o sistema de sincronização de relógio tipo 2 fora de 2 descrito no Documento de Patente 1 não pode comparar com precisão os dados enviados a partir de as duas CPU's quando os dados estão fora de sincronismo.

25 O circuito dificilmente pode detectar com precisão uma falha das CPU's se as saídas de dados das duas CPU's não estão em perfeito sincronismo entre si, tal como quando as duas CPU's operam sobre relógios independentes, ou quando as duas CPU's são de diferentes tipos.

30 Um objetivo da presente invenção é fornecer um aparelho de

comparação de dados que pode detectar uma perda de sincronização entre os dados enviados a partir de pelo menos duas CPU's e ajustar o tempo de comparação para comparar os dados, um método de comparação de dados, e um sistema de segurança usando os mesmos.

5 **SUMÁRIO DA INVENÇÃO**

A fim de atingir o objetivo, um aparelho de comparação de dados de acordo com a presente invenção compreende um circuito de geração de sinal de sincronização que gera um sinal de sincronização com base em dados enviados a partir de uma pluralidade de fontes de dados de dados, um
10 circuito detector de perda de sincronização que gera um sinal de ajuste de sincronização com base no sinal de sincronização, e um circuito de comparação de ajuste de sincronização que ajusta a temporização de comparação com base no sinal de ajuste de sincronização para comparar os dados, e o aparelho de comparação de dados compara os dados enviados a partir de a
15 pluralidade de fontes de dados que podem estar fora de sincronismo.

Um sistema de segurança de acordo com a presente invenção compreende uma pluralidade de CPU's e um aparelho de comparação de dados, a pluralidade de CPU's executa um mesmo processamento de dados, o aparelho de comparação de dados compreende um circuito de gera-
20 ção de sinal de sincronização que gera um sinal de sincronização com base em dados enviados a partir de uma pluralidade de CPU's, um circuito detector de perda de sincronização que gera um sinal de ajuste de sincronização com base no sinal de sincronização, e um circuito de comparação de ajuste de sincronização que ajusta a temporização de comparação com base no
25 sinal de ajuste de sincronização para comparar os dados, e o sistema de segurança compara os dados enviados a partir de a pluralidade de CPU's que podem estar fora de sincronismo.

Um método comparação de dados de acordo com a presente invenção compreende uma etapa de gerar um sinal de sincronização com base nos dados enviados a partir de uma pluralidade de fontes de dados, uma
30 etapa de gerar um sinal de ajuste de sincronização baseado no sinal de sincronização e uma etapa de ajuste de uma temporização de comparação ba-

seada no sinal de ajuste de sincronização para comparar os dados, e os dados enviados a partir da pluralidade de fontes de dados que podem estar fora de sincronização são comparados.

5 A presente invenção fornece um aparelho de comparação de dados que pode detectar uma perda de sincronização entre os dados enviados a partir de uma pluralidade de fontes de dados e ajustar o tempo de comparação para comparar os dados, um método de comparação de dados e um sistema de segurança usando os mesmos. Outros problemas, configurações e vantagens do que aqueles descritos serão evidentes a partir da
10 seguinte descrição das modalidades.

BREVE DESCRIÇÃO DOS DESENHOS

A FIG. 1 é um diagrama mostrando um exemplo de uma configuração de um aparelho de comparação de dados de acordo com uma modalidade 1 da presente invenção;

15 A FIG. 2 é um diagrama mostrando um exemplo de uma configuração de um sistema de segurança de acordo com uma modalidade 2 da presente invenção;

A FIG. 3 é um diagrama mostrando um exemplo de uma configuração de um sistema de segurança de acordo com uma modalidade 3 da presente invenção que pode evitar a latência de uma falha em um aparelho,
20 e

A FIG. 4 é um diagrama mostrando um exemplo de funções ortogonais e sinal de comparação de resultado de um sistema de segurança de acordo com a modalidade 3 da presente invenção que pode evitar a latência de uma falha em um aparelho.
25

DESCRIÇÃO DETALHADA DAS MODALIDADES PREFERIDAS

A seguir, as modalidades da presente invenção serão descritas com referência aos desenhos.

Modalidade 1

30 Uma modalidade 1 descrita abaixo diz respeito a um exemplo de um aparelho de comparação de dados que pode detectar a perda de sincronização entre os dados enviados a partir de uma pluralidade de fontes de

dados e ajustar a temporização de comparação para comparar os dados;

A FIG. 1 é um diagrama mostrando um exemplo de uma configuração de um aparelho de comparação de dados de acordo com a modalidade 1 da presente invenção. O aparelho de comparação de dados de acordo com esta modalidade compreende um circuito de geração de sinal de sincronização 10, um circuito detector de perda de sincronização 20 e um circuito de comparação de ajuste de sincronização 30 e é projetado para comparar os dados enviados a partir de duas fontes de dados que podem estar fora de sincronização.

O circuito gerador de sinal de sincronização 10 compreende uma parte de detecção de disparador de sincronização 11 e uma parte de geração de sinal de sincronização 12 para cada fonte de dados.

A parte de detecção de disparador de sincronização 11 detecta qualquer sequência especial de bits de entrada em dados 1a ou 1b introduzidos a partir da fonte de dados associados e informa a parte de geração de sinal de sincronização associada 12 que a sequência especial de bits é introduzida a partir da fonte de dados.

A sequência especial de bits pode ser qualquer sequência de bits que cumpra com o protocolo de transmissão dos dados enviados a partir da fonte de dados, tal como um bit de partida usado no sistema de sincronização de parada curta e um preâmbulo usado em Ethernet (marca registrada). Um sinal de relógio tendo um período suficientemente curto é necessário para detectar um disparador. O sinal de relógio pode ser introduzido externamente ou gerado por um relógio interno.

Se a parte de geração de sinal de sincronização 12 é informada pela parte de detecção do disparador de sincronização 11 essa sequência especial de bits é introduzida a partir da fonte de dados, a parte de geração de sinal de sincronização 12 gera um sinal de sincronização 3 e transmite o sinal de sincronização 3 para o circuito detector da perda de sincronização 20. O sinal de sincronização 3 pode ser qualquer sinal que pode ser utilizado para a observação de uma perda de sincronização, tal como um sinal de sequência M.

Além disso, o circuito de geração de sinal de sincronização 10 gera um sinal de relógio de 4 tendo um período suficientemente curto para comparação dos sinais de sincronização 3 ou ajuste da temporização de comparação e fornece o sinal de relógio 4 para o circuito detector de perda 5 sincronização 20 e o circuito de comparação de ajuste de sincronização 30.

O circuito detecção de perda de sincronização 20 compreende um registro de deslocamento de sinal de sincronização 21 para cada fonte de dados, e uma parte de detecção de perda de sincronização 22 que compara os sinais de sincronização 3 a partir dos registros de deslocamento de 10 sinal de sincronização 21.

O registro de deslocamento de sinal de sincronização 21 armazena o sinal de sincronização 3 para a entrada da fonte de dados associada a partir do circuito gerador de sinal de sincronização 10.

A parte de detecção de perda de sincronização 22 detecta uma 15 perda de sincronização entre os dados 1a e 1b enviados a partir de as fontes de dados, comparando os sinais de sincronização 3 armazenados no registro de deslocamento de sinal de sincronização 21 em termos de características específicas dos mesmos. Por exemplo, no caso onde os sinais de sincronização 3 são sinais em sequência M "1001110" tendo um período de 7, 20 uma perda de sincronização entre os sinais pode ser detectada pela comparação de três bits ao mesmo tempo. Quando os três bits de um sinal de sincronização são 100, pode ser detectado que um erro de fase de 1-bit tenha ocorrido se os três bits da outra forem 001, um erro de fase de 2-bits tem ocorrido se os três bits da outra forem 011, e um erro de fase 3-bit tem 25 ocorrido se os três bits da outra forem 111.

O sinal de sincronização 3 tendo um período de 7 não permite a detecção de um erro de fase de 7 ou mais bits. Assim, é preferível que possíveis erros de fase entre os dados 1a e 1b, a perda de sincronização entre os quais deve ser detectada, sejam examinados com antecedência, e 30 sejam usados sinais de sincronização 3 tendo um período suficientemente longo para aqueles erros de fase. O registro de deslocamento de sinal de sincronização 21 também de preferência tem um número de estágios sufici-

entamente grande para detectar os possíveis erros de fase entre os sinais de sincronização 3 utilizados.

O circuito de comparação de ajuste da sincronização 30 é informado do erro de fase detectado como um sinal de ajuste de sincronização 5.

5 O sinal de ajuste de sincronização 5 pode ser qualquer sinal que mostre o número de bits do erro de fase, tal como um sinal de controle de seleção para um multiplexador 32 que é deslocado pelo número de bits do erro de fase.

10 O circuito de comparação de ajuste de sincronização 30 compreende um registro de deslocamento de comparação 31 e um multiplexador 32 para cada fonte de dados e um circuito OR 33 exclusivo que compara os dados 1a e 1b das fontes de dados.

15 O registro de deslocamento de comparação 31 armazena a entrada de dados 1a ou 1b da fonte de dados associada. Um registro de deslocamento de quatro estágios não pode ajustar um erro de fase de 4 ou mais bits. Assim, é preferível que possíveis erros de fase entre os dados 1a e 1b sejam analisados com antecedência, e são fornecidos registros de deslocamento de comparação 31 tendo um número de estágios suficientemente grande.

20 O multiplexador 32 seleciona, dentre os dados armazenados no registro de deslocamento de comparação 31 com base na entrada do sinal de ajuste de sincronização 5 do circuito de detecção de perda de sincronização 20 e saídas dos dados selecionados, e o circuito OR exclusivo 33 compara os dados 1a e 1b e produz um resultado de comparação de dados 2.

25 Como descrito acima, mesmo se os dados 1a e 1b enviados a partir de uma pluralidade de fontes de dados não estiverem em perfeito sincronismo entre si, o aparelho de comparação de dados de acordo com a presente invenção pode detectar a perda de sincronização entre os dados 1a e 1b e ajustar a temporização de comparação para comparar os dados 1a
30 e 1b.

Modalidade 2

Uma modalidade 2 descrita abaixo diz respeito a um exemplo de

um sistema de segurança que tem uma pluralidade de CPU's e um aparelho de comparação de dados que pode detectar a perda de sincronização entre os dados enviados a partir de as CPU's realizando o mesmo processamento de dados e ajustar a temporização de comparação para comparar os dados;

5 A FIG. 2 é um diagrama mostrando um exemplo de uma configuração de um sistema de segurança de acordo com a presente invenção que compreende duas CPU's e um aparelho de comparação de dados. O sistema de segurança de acordo com esta modalidade compreende uma CPU 40, uma CPU 41 e um aparelho de comparação de dados 42. O aparelho de
10 comparação de dados 42 tem a mesma configuração que o aparelho de comparação de dados de acordo com a modalidade 1 descrita acima e compreende o circuito gerador de sinal de sincronização 10, o circuito detector de perda de sincronização 20 e o circuito de comparação de ajuste de sincronização 30.

15 Neste sistema de segurança, as CPU's 40 e 41 primeiro executam o mesmo processamento de dados para o sistema de segurança. Os dados 1c e 1d, os quais são a saída de resultados de processamento dados das CPU's 40 e 41, respectivamente, são entradas para os circuitos de geração de sinais de sincronização 10 e o circuito de comparação de ajuste de
20 sincronização 30 do aparelho de comparação de dados 42. Em seguida, o aparelho de comparação de dados 42 compara a saída de dados 1c e 1d das CPU's 40 e 41 que podem estar fora de sincronização através da mesma operação como na modalidade 1.

25 Se for determinado que os dados comparados não coincidem entre si e, assim, ocorreu um erro no processamento de dados devido a uma falha (um transtorno ou um problema) de qualquer uma das CPU's, o sistema de segurança pode assegurar a segurança do sistema, parando a CPU através de uma interrupção de processamento, cortando a alimentação de energia ou fechando a interface externa.

30 Alternativamente, o sistema de segurança de acordo com esta modalidade pode ser configurado para fazer as CPU's 40 e 41 operarem em relógios diferentes para garantir uma maior segurança do que no caso onde

as CPU's 40 e 41 operam no mesmo relógio.

Mais especificamente, se ocorrer uma falha no relógio quando as CPU's 40 e 41 operam no mesmo relógio, os dados de saída podem não sair de sincronismo se as velocidades de processamento de ambas as CPU's diminuem na mesma proporção. Então, a falha não pode ser detectada pela comparação dos dados.

Por outro lado, se ocorrer uma falha em um dos relógios quando as CPU's 40 e 41 operam em relógios diferentes, os dados 1c e 1d se desviaram um do outro para além de uma suposta faixa permissível, e a comparação de dados mostra que os dados 1c e 1d não coincidem um com outro, de modo que a falha pode ser detectada. Se ambos os relógios operam normalmente, o erro de fase entre os dados 1c e 1d cai dentro da suposta faixa admissível, e a comparação de dados mostra que os dados 1c e 1d coincidem entre si.

Alternativamente, o sistema de segurança de acordo com esta modalidade pode ser configurado para ter as CPU's 40 e 41 de tipos diferentes para garantir uma segurança mais elevada do que no caso onde as CPU's 40 e 41 são do mesmo tipo.

Mais especificamente, se houver uma falha sistemática nas CPU's do mesmo tipo, ambas as CPU's executam um processamento errôneo e apresentam dados errados, de modo que a falha não pode ser detectada através da comparação de dados 1c e 1d. Por outro lado, se as CPU's são de tipos diferentes, existe uma possibilidade extremamente baixa de que exista um defeito que faça com que ambas as CPU's executem o mesmo processamento errôneo e apresentem os mesmos dados errados.

Então, se uma falha sistemática faz com que uma das CPU's emita dados errados, a probabilidade de que os dados de saída errados difiram da saída de dados da outra CPU, é extremamente elevada. Neste caso, a comparação de dados mostra que os dados 1c e 1d não coincidem entre si, de modo que a falha possa ser detectada.

Como descrito acima, o sistema de segurança de acordo com a presente invenção, pode ajustar a temporização de comparação para com-

parar os dados que são produzidos a partir de uma pluralidade de CPU's realizando o mesmo processamento de dados e podem estar fora de sincronismo.

5 Além disso, se o sistema de segurança de acordo com a presente invenção estiver configurado de modo que as duas CPU's operem em relógios diferentes ou as duas CPU's forem de tipos diferentes, o sistema de segurança pode assegurar maior segurança do que os sistemas convencionais de segurança que são configurados de modo que duas CPU's do mesmo tipo operam em um relógio.

10 Modalidade 3

Uma modalidade 3 descrita abaixo diz respeito a um exemplo de um sistema de segurança que incorpora um aparelho de comparação de dados que não só detecta uma perda de sincronização entre os dados enviados a partir de uma pluralidade de CPU's como ajusta a temporização de
15 comparação para comparar os dados, porém; evita também a latência de uma falha no aparelho.

O sistema de segurança de acordo com esta modalidade é um exemplo do sistema de segurança de acordo com a modalidade 2 que compreende ainda um circuito gerador de forma de onda ortogonal 34, um circuito gerador de forma de onda ortogonal 35, um circuito exclusivo OR 36 e um
20 circuito exclusivo OR 37 fornecido entre o multiplexador 32 e o um circuito exclusivo OR 33 no circuito de comparação de ajuste de sincronização 30, e pode emitir um sinal específico que muda de nível a intervalos regulares quando os dados 1c e 1d enviados de uma pluralidade de CPU's correspondem entre si para impedir a latência de uma falha que corrige o resultado da
25 comparação de dados 2 para "correspondente" por um longo tempo devido a uma falha de um dispositivo semiconductor ou contato defeituoso devido ao isolamento deficiente da fiação no aparelho de comparação de dados 42.

A FIG. 3 é um diagrama mostrando um exemplo de uma configuração de um circuito de comparação de ajuste de sincronização 30 do sistema de segurança de acordo com esta modalidade. A configuração e o funcionamento do circuito de geração de sinal de sincronização 10 e do circuito
30

de detecção de perda de sincronização 20 que forma a metade frontal do circuito de comparação de ajuste de sincronização 30 são os mesmos que aqueles na modalidade 1.

Em primeiro lugar, os circuitos de geração de formas de onda ortogonais 34 e 35 geram formas de onda ortogonais que não estejam relacionadas uma com a outra. Em seguida, os circuitos QR exclusivos 36 e 37 sobrepõem as formas de onda ortogonais geradas pelos respectivos circuitos geradores de onda ortogonais associados sobre os dados selecionados e saída dos respectivos multiplexadores associados 32. Finalmente, o circuito exclusivo OR 33 compara os dados em que as formas de onda ortogonais são sobrepostas. Se a comparação mostrar que os dados 1c e 1d enviados da pluralidade de fontes de dados coincidem entre si, um resultado de comparação de dados específico 2 cujo nível de sinal muda a intervalos regulares, é emitido. A forma de onda ortogonal pode ser qualquer forma de onda ortogonal e pode ser gerada de acordo com uma função ortogonal tendo uma ortogonalidade, tal como uma função trigonométrica, a função de Walsh-Hadamard, a sequência M e o Wavelet. A FIG. 4 mostra um exemplo das formas de onda ortogonais e de um resultado de comparação de dados 2.

Como descrito acima, o sistema de segurança de acordo com a presente invenção, pode não só ajustar a temporização de comparação para comparar os dados que são enviados a partir de uma pluralidade de CPU's realizando o mesmo processamento de dados e podem estar fora de sincronismo, porém, evitar também a latência de uma falha que corrige o resultado da comparação de um estado que significa "correspondente".

25 Modalidade 4

De acordo com uma modalidade 4, a lógica do circuito do aparelho de comparação de dados 42 é descrita usando uma linguagem de descrição de hardware e implementada em uma matriz de porta de campo programável (FPGA).

30 O avanço da inovação tecnológica na área de semicondutores é tão rápido que novas tecnologias aparecem antes do tempo de vida útil do sistema de segurança usado no campo da engenharia ferroviária ou do simi-

lar expirar. Por conseguinte, os circuitos eletrônicos utilizados no sistema de segurança têm de estar prontos para melhorias ou para o abandono de componentes eletrônicos. Se um componente essencial do circuito torna-se indisponível, o circuito utilizando um novo componente tem de ser reprojetado. No caso em que o componente completamente compatível com a convenção não estiver disponível, reprojetar o circuito exige um custo extremamente alto.

No entanto, o FPGA é um circuito integrado que pode implementar qualquer circuito lógico usando uma linguagem de descrição de hardware, e uma vez que a lógica do circuito é descrita em uma linguagem de descrição de hardware, a lógica do circuito pode ser implementada em vários tipos de FPGA's.

Portanto, o sistema de segurança de acordo com esta modalidade não exige reprojetar mesmo se os componentes eletrônicos forem melhorados ou abandonados como resultado do avanço da tecnologia de semicondutores. Uma vez que a lógica do circuito do aparelho de comparação de dados 42 é descrita em uma linguagem de descrição de hardware, a lógica de circuito pode ser implementada em qualquer momento no futuro em qualquer FPGA disponível naquele momento, de modo que a formação do produto possa ser mantida durante um longo tempo a baixo custo.

A presente invenção não está limitada às modalidades descritas acima e pode incluir várias modificações. As modalidades acima descritas em detalhe estão destinadas a facilitar a compreensão da presente invenção, e todos os componentes acima descritos não são necessariamente essenciais.

Por exemplo, algumas ou todas as fontes de dados ou relógios podem ser incluídas no aparelho de comparação de dados ou sistema de segurança de acordo com a presente invenção. Além disso, o circuito gerador de sinal de sincronização, o circuito detector de perda de sincronização e o circuito de comparação de ajuste de sincronização podem ser implementados em diferentes chips, ou alguns ou todos estes circuitos podem ser implementados no mesmo chip.

REIVINDICAÇÕES

1. Aparelho de comparação de dados que compreende:

um circuito gerador de sinal de sincronização, que gera um sinal de sincronização com base em dados enviados a partir de uma pluralidade de fontes de dados;

5

um circuito detector de perda de sincronização que gera um sinal de ajuste de sincronização baseado no sinal de sincronização; e,

um circuito de comparação de ajuste da sincronização que ajusta uma temporização de comparação baseada no sinal de ajuste de sincronização para comparar os dados;

10

em que o aparelho de comparação de dados compara os dados enviados a partir de uma pluralidade de fontes de dados que são possíveis de estarem fora de sincronismo.

2. Aparelho de comparação de dados de acordo com a reivindicação 1, em que o circuito gerador de sinal de sincronização compreende

15

uma pluralidade de partes de detecção de disparador de sincronização que estão associadas com a pluralidade de fontes de dados e detectam que uma sequência de bits em particular é introduzida a partir da pluralidade de fontes de dados, e uma pluralidade de partes de geração de sinal de sincronização que estão associadas com a pluralidade de fontes de dados e são disparadas pela detecção da sequência de bits em particular para gerar o sinal de sincronização.

20

3. Aparelho de comparação de dados de acordo com a reivindicação 1, em que o circuito detector de perda de sincronização compreende

25

uma pluralidade de registros de deslocamento de sinal de sincronização que estão associados a uma pluralidade de fontes de dados e armazena a entrada do sinal de sincronização do circuito gerador de sinal de sincronização e uma parte de detecção de perda de sincronização que detecta uma perda de sincronização pela comparação dos sinais de sincronização armazenados em termos de características específicas dos sinais de sincronização e gera o sinal de ajuste de sincronização.

30

4. Aparelho de comparação de dados de acordo com a reivindi-

cação 1, em que o circuito de comparação de ajuste de sincronização compreende uma pluralidade de registros de deslocamento de comparação que estão associados a uma pluralidade de fontes de dados e armazena os dados enviados a partir de uma pluralidade de fontes de dados, um multiplexador que seleciona dados para serem produzidos baseados na entrada do
5 sinal de ajuste de sincronização a partir do circuito de detecção de perda de sincronização, e um circuito OR exclusivo que compara os dados.

5. Aparelho de comparação de dados de acordo com a reivindicação 4, em que o circuito de comparação de ajuste de sincronização compreende uma pluralidade de circuitos de geração de formas de onda ortogonais e uma pluralidade de circuitos OR exclusivos que estão associados a uma pluralidade de fontes de dados, e o aparelho de comparação de dados emite um sinal específico que muda o nível a intervalos regulares quando os dados enviados a partir de uma pluralidade de fontes de dados coincidem
10 entre si.

6. Sistema de segurança compreendendo:
uma pluralidade de CPU's, e,
um aparelho de comparação de dados,
em que a pluralidade de CPU's realiza um mesmo processamento de dados, o aparelho de comparação de dados compreende um circuito de geração de sinal de sincronização que gera um sinal de sincronização com base em dados enviados a partir de uma pluralidade de CPU's, um circuito detector de perda de sincronização que gera um sinal de ajuste de sincronização com base no sinal de sincronização, e um circuito de comparação de ajuste de sincronização que ajusta a temporização de comparação com base no sinal de ajuste de sincronização para comparar os dados, e o aparelho de comparação de dados compara os dados enviados a partir de a pluralidade de CPU's que podem estar fora de sincronismo.
20
25

7. Sistema de segurança de acordo com a reivindicação 6, em que a pluralidade de CPU's opera em relógios diferentes, e quando ocorrer uma falha em qualquer um dos relógios, o sistema de segurança pode detectar a falha pelo circuito de comparação de ajuste de sincronização no a-
30

parelho de comparação de dados comparando os dados enviados a partir de a pluralidade de CPU's.

5 8. Sistema de segurança de acordo com a reivindicação 6, em que a pluralidade de CPU's são duas CPU's de tipos diferentes, e quando houver uma falha em uma das CPU's, o sistema de segurança pode detectar a falha pelo circuito de comparação de ajuste de sincronização no aparelho de comparação de dados comparando os dados enviados a partir de as duas CPU's.

10 9. Sistema de segurança de acordo com a reivindicação 6, em que o circuito gerador de sinal de sincronização compreende uma pluralidade de partes de detecção de disparador de sincronização que estão associadas com a pluralidade de CPU's e detectam que uma sequência de bits em particular é introduzida a partir da pluralidade de CPU's, e uma pluralidade de partes de geração de sinal de sincronização que estão associadas com a pluralidade de CPU's e são disparadas pela detecção da sequência de bits em particular para gerar o sinal de sincronização.

20 10. Sistema de segurança de acordo com a reivindicação 6, em que o circuito detector de perda de sincronização compreende uma pluralidade de registros de deslocamento de sinal de sincronização que estão associados com uma pluralidade de CPU's e armazena a entrada do sinal de sincronização do circuito gerador de sinal de sincronização e uma parte de detecção de perda de sincronização que detecta uma perda de sincronização pela comparação dos sinais de sincronização armazenados em termos de características específicas dos sinais de sincronização e gera o sinal de ajuste de sincronização.

25 11. Sistema de segurança de acordo com a reivindicação 6, em que o circuito de comparação de ajuste de sincronização compreende uma pluralidade de registros de deslocamento de comparação que estão associados a uma pluralidade de CPU's e armazena os dados enviados a partir de uma pluralidade de CPU's, uma pluralidade de multiplexadores que estão associados a uma pluralidade de CPU's e seleciona dados a serem produzidos baseados na entrada do sinal de ajuste de sincronização a partir do cir-

cuito de detecção de perda de sincronização, e um circuito OR exclusivo que compara os dados.

5 12. Sistema de segurança de acordo com a reivindicação 11, em que o circuito de comparação de ajuste de sincronização compreende uma pluralidade de circuitos de geração de formas de onda ortogonais e uma pluralidade de circuitos OR exclusivos que estão associados a uma pluralidade de CPU's, e emite um sinal específico que muda de nível a intervalos regulares quando os dados enviados a partir de uma pluralidade de CPU's coincidem entre si.

10 13. Sistema de segurança de acordo com a reivindicação 6, em que o aparelho de comparação de dados é implementado em um FPGA.

14. Método de comparação de dados que compreende:

uma etapa de geração de um sinal de sincronização com base em dados enviados a partir de uma pluralidade de fontes de dados;

15 uma etapa de geração de um sinal de ajuste de sincronização baseado no sinal de sincronização; e,

uma etapa de ajuste de uma temporização de comparação baseada no sinal de ajuste de comparação para comparar os dados,

20 em que os dados enviados a partir de uma pluralidade de fontes de dados que podem estar fora de sincronização são comparados.

15. Método de comparação de dados de acordo com a reivindicação 14, compreendendo adicionalmente:

uma etapa de detecção que uma sequência de bit em particular é introduzida a partir de uma pluralidade de fontes de dados; e,

25 uma etapa sendo disparada pela detecção da cadeia de bits em particular.

16. Método de comparação de dados de acordo com a reivindicação 14, compreendendo adicionalmente:

uma etapa de armazenamento do sinal de sincronização, e

30 uma etapa de detecção de uma perda de sincronização, comparando os sinais de sincronização armazenados em termos de características específicas dos sinais de sincronização e geração do sinal de ajuste de sin-

cronização.

17. Método de comparação de dados de acordo com a reivindicação 14, compreendendo adicionalmente:

5 uma etapa de armazenamento dos dados enviados a partir de uma pluralidade de fontes de dados;

uma etapa de seleção de dados para saída com base no sinal de ajuste de sincronização, e

uma etapa de comparação dos dados.

10 18. Método de comparação de dados de acordo com a reivindicação 17, compreendendo adicionalmente:

uma etapa de emissão de um sinal específico que muda o nível a intervalos regulares quando os dados enviados de uma pluralidade de fontes de dados coincidem entre si.

FIG. 1

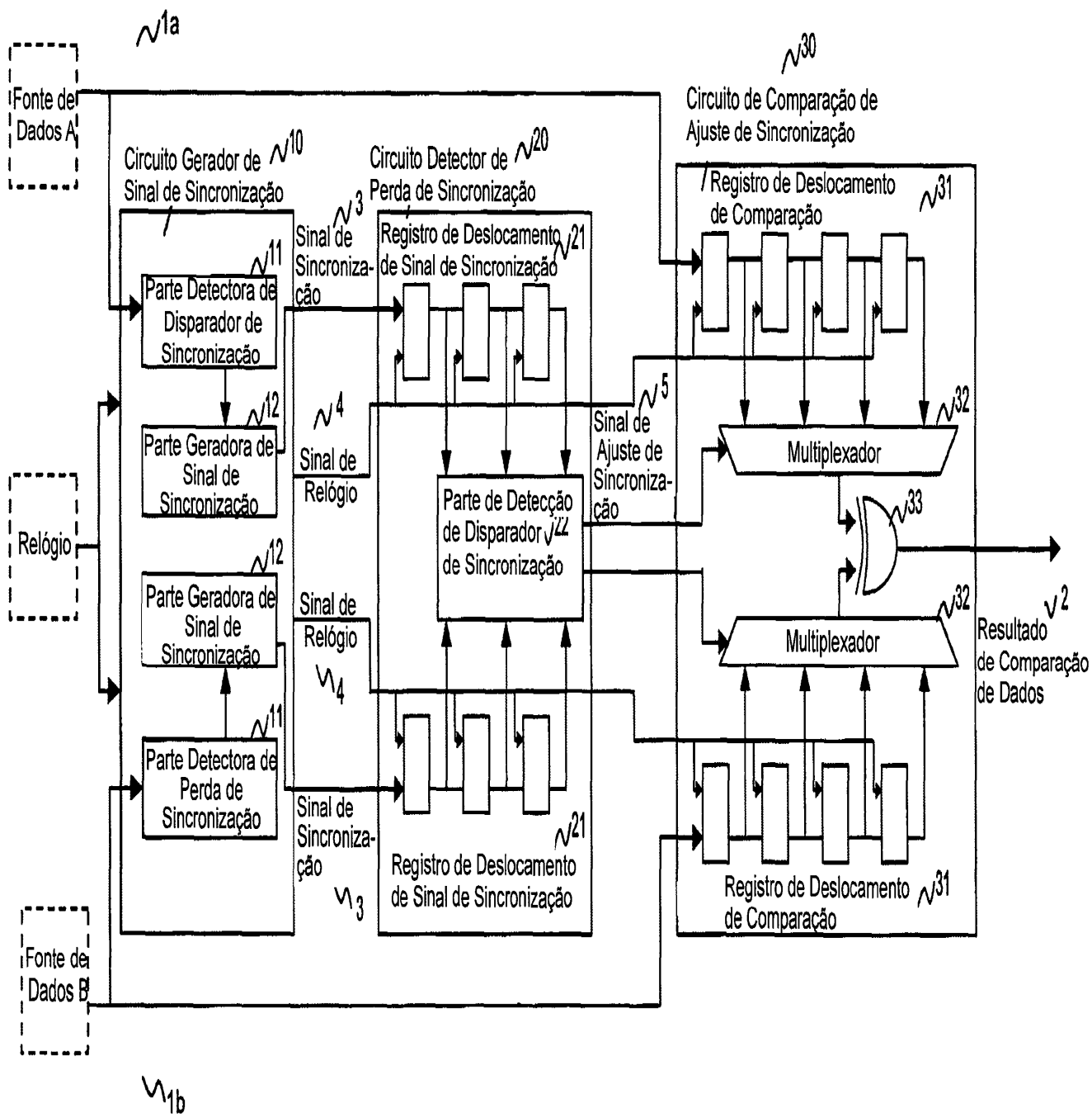


FIG. 2

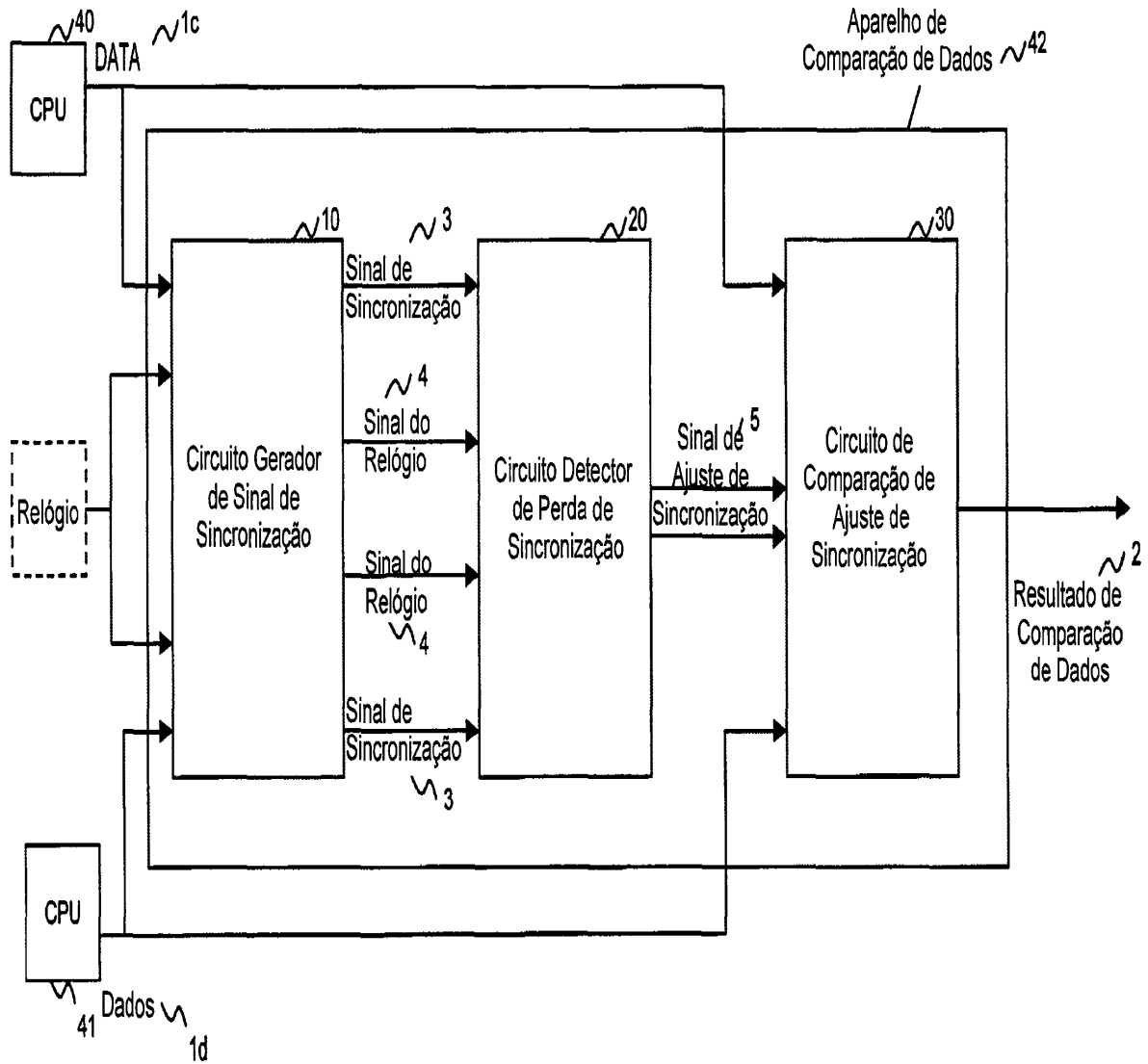


FIG. 3

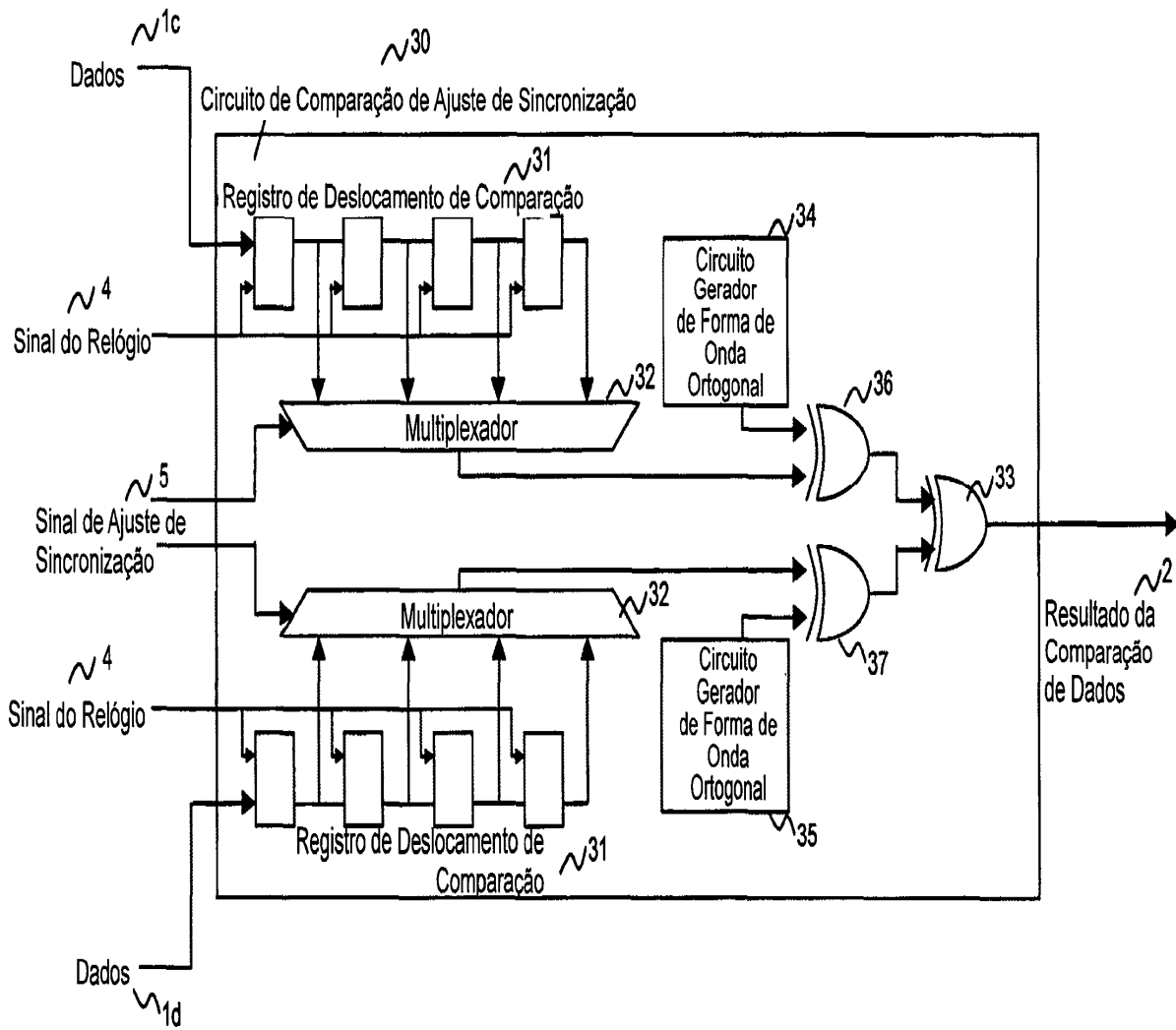
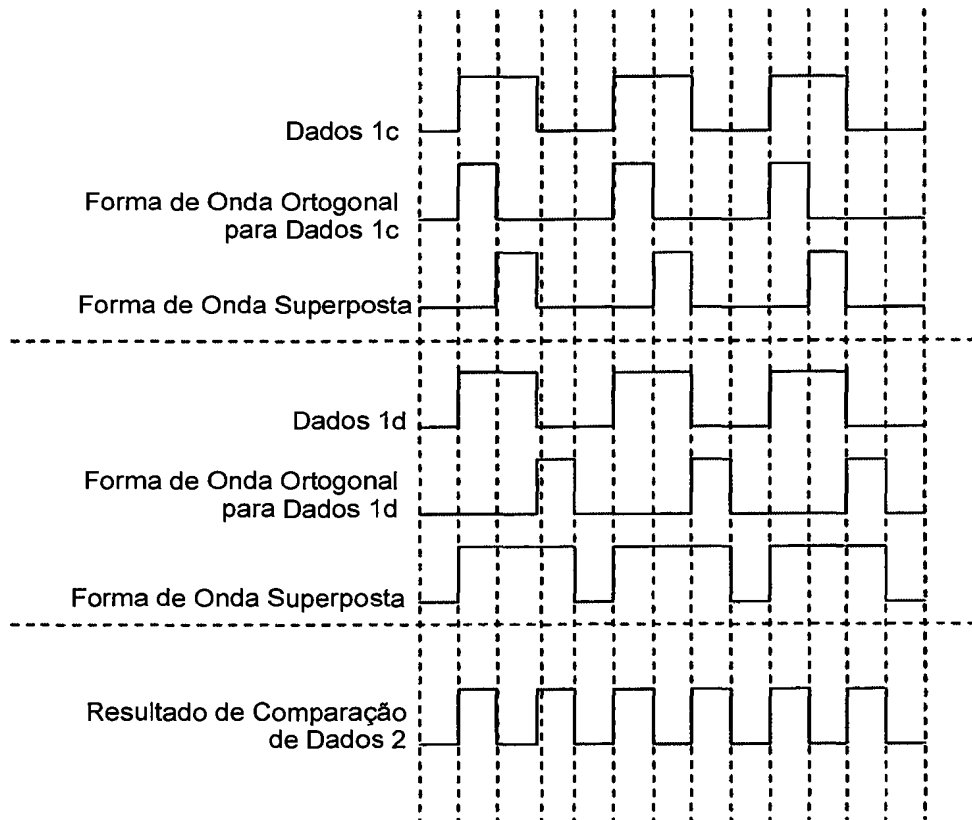


FIG. 4



RESUMO

Patente de Invenção: **"APARELHO DE COMPARAÇÃO DE DADOS, MÉTODO DE COMPARAÇÃO DE DADOS E SISTEMA DE SEGURANÇA USANDO OS MESMOS"**.

5 A presente invenção refere-se a um sistema convencional de controle por computador obrigado a ter alta segurança que tem duas CPU's em perfeita sincronização uma com a outra e um circuito de comparação à prova de falhas que detecta um defeito nas CPU's verificando se os dados produzidos pelas CPU's são compatíveis ou incompatíveis, o circuito de
10 comparação não pode comparar os dados com precisão se os dados de saída das duas CPU's estiverem fora de sincronização. Um aparelho de comparação de dados tem um circuito de geração de sinal de sincronização (10) que gera um sinal de sincronização (3) com base em dados (1a) e (1b) enviados a partir de uma pluralidade de fontes de dados A e B, um circuito de-
15 tector de perda de sincronização (20) que gera um sinal de ajuste de sincronização (5) com base no sinal de sincronização (3), e um circuito de comparação de ajuste de sincronização (30) que ajusta a temporização de comparação com base no sinal de ajuste de sincronização (5) para comparar os dados (1a) e (1b). O aparelho de comparação de dados compara os dados
20 (1a) e (1b) enviados a partir das duas fontes de dados A e B que podem estar fora de sincronismo.