



(12) 发明专利申请

(10) 申请公布号 CN 103023316 A

(43) 申请公布日 2013.04.03

(21) 申请号 201210052898.8

(22) 申请日 2012.03.02

(30) 优先权数据

209702/2011 2011.09.26 JP

(71) 申请人 株式会社东芝

地址 日本东京都

(72) 发明人 斋藤浩 后藤祐一

(74) 专利代理机构 永新专利商标代理有限公司

72002

代理人 杨谦 胡建新

(51) Int. Cl.

H02M 3/155(2006.01)

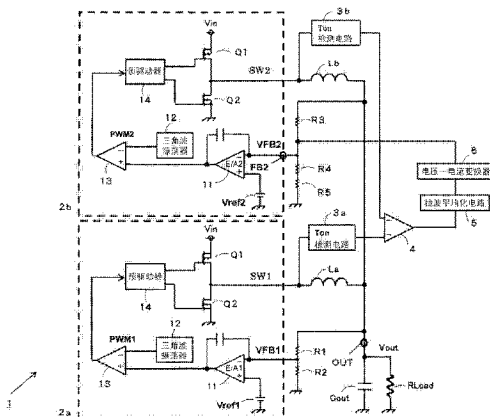
权利要求书 3 页 说明书 8 页 附图 14 页

(54) 发明名称

DC-DC 转换器和 DC-DC 变换方法

(57) 摘要

本发明提供一种能使多个 DC-DC 变换部均等地动作来生成直流输出电压的 DC-DC 转换器。本发明的 DC-DC 转换器具备：多个 DC-DC 变换部，输出矩形波电压；多个电感器元件，与所述多个 DC-DC 变换部的每一个相对应地各设置一个，一端与对应的 DC-DC 变换部的输出端子连接，另一端与公共的外部输出端子连接；多个占空检测电路，在所述多个 DC-DC 变换部的输出端子上分别各连接一个，对从对应的 DC-DC 变换部输出的矩形波电压的占空比进行检测；和占空调整电路，基于将所述多个占空检测电路的输出信号以每 2 个为一组而对每个组进行比较后的结果，对与各组内的一个占空检测电路连接的 DC-DC 变换部的占空比进行调整，使得各组的矩形波电压的占空比相等。



1. 一种 DC-DC 转换器,具备:

多个 DC-DC 变换部,输出矩形波电压;

多个电感器元件,与所述多个 DC-DC 变换部的每一个相对应地各设置一个,所述电感器元件的一端与对应的 DC-DC 变换部的输出端子连接,另一端与公共的外部输出端子连接;

多个占空检测电路,在所述多个 DC-DC 变换部的输出端子上分别各连接一个,对从对应的 DC-DC 变换部输出的矩形波电压的占空比进行检测;和

占空调整电路,基于将所述多个占空检测电路的输出信号以每 2 个为一组而对每个组进行比较后的结果,对与各组内的一个占空检测电路连接的 DC-DC 变换部的占空比进行调整,使得各组的矩形波电压的占空比相等。

2. 根据权利要求 1 所述的 DC-DC 转换器,

所述多个占空检测电路的每一个,根据所述矩形波电压大于等于规定电压电平的期间内的所述矩形波电压的平均电压的电压电平、或者所述矩形波电压低于规定电压电平的期间内的所述矩形波电压的平均电压的电压电平,检测所述占空比。

3. 根据权利要求 2 所述的 DC-DC 转换器,

所述多个占空检测电路的每一个具有:

整流元件,具有与对应的 DC-DC 变换部的输出端子连接的阳极端子;

积分电路,与所述整流元件的阴极端子连接;和

放电电路,与所述积分电路连接。

4. 根据权利要求 2 所述的 DC-DC 转换器,

所述占空调整电路具有电压电流变换器,该电压电流变换器将由各组中的 2 个占空检测电路检测出的平均电压彼此之间的电压差变换成电流信号,

所述 DC-DC 变换部具有:

分压电阻部,生成所述矩形波电压的分压电压;和

占空控制电路,按照所述分压电压与基准电压之间的电压差,控制所述矩形波电压的占空比,

与所述电压电流变换器连接的所述 DC-DC 变换部内的所述分压电阻部,生成与所述电流信号相应的所述分压电压。

5. 根据权利要求 4 所述的 DC-DC 转换器,

连接在各组内的一个占空检测电路上的所述 DC-DC 变换部内的所述分压电阻部的电阻值,不同于连接在另一个占空检测电路上的所述 DC-DC 变换部内的所述分压电阻部的电阻值。

6. 根据权利要求 4 所述的 DC-DC 转换器,

所述占空调整电路是内置有所述电压电流变换器的可进行电流输出的差动放大器。

7. 根据权利要求 6 所述的 DC-DC 转换器,

所述多个占空检测电路的每一个具有:

积分电路,与对应的 DC-DC 变换部的输出端子连接;和

放电电路,与所述积分电路连接。

8. 根据权利要求 4 所述的 DC-DC 转换器,

所述占空调整电路具有：

差动放大器，检测所述多个占空检测电路的输出电压的差电压，和
检波平均化电路，对所述差动放大器的输出电压进行检波和平均化，
所述电压电流变换器将所述检波平均化电路的输出电压变换成所述电流信号。

9. 根据权利要求 4 所述的 DC-DC 转换器，

所述占空控制电路具有：

误差放大器，生成相应于所述分压电压与所述基准电压之间的电压差的信号；
脉宽调制器，将所述误差放大器的输出信号变换成脉宽调制信号；和
矩形波电压生成电路，基于所述脉宽调制信号，调整所述矩形波电压的占空比。

10. 根据权利要求 4 所述的 DC-DC 转换器，

所述电压电流变换器只进行向所述分压电阻部流动电流的电流输出动作和向所述电压电流变换器内引入电流的电流输入动作中的某一个。

11. 一种 DC-DC 变换方法，包括：

对从多个 DC-DC 变换部的每一个输出的矩形波电压的占空比进行检测的步骤；

基于将检测所述矩形波电压的占空比而得到的信号以每 2 个为一组而对每个组进行比较后的结果，对与各组内的一个对应的 DC-DC 变换部的占空比进行调整，使得各组的矩形波电压的占空比相等的步骤；和

输出与所述矩形波电压相对应的直流电压的步骤。

12. 根据权利要求 11 所述的 DC-DC 变换方法，

检测所述矩形波电压的占空比的步骤中，根据所述矩形波电压大于等于规定电压电平的期间内的所述矩形波电压的平均电压的电压电平、或者所述矩形波电压低于规定电压电平的期间内的所述矩形波电压的平均电压的电压电平，检测所述占空比。

13. 根据权利要求 12 所述的 DC-DC 变换方法，

检测所述矩形波电压的占空比的步骤中，通过将对应的 DC-DC 变换部的输出信号整流之后进行积分，之后再放电，来检测占空比。

14. 根据权利要求 12 所述的 DC-DC 变换方法，

调整所述占空比的步骤中，进行将各组中检测出的平均电压彼此之间的电压差变换成电流信号的处理，

所述多个 DC-DC 变换部的每一个具有：

基于所述电流信号，使用分压电阻部生成所述矩形波电压的分压电压的步骤；和
按照所述分压电压与基准电压之间的电压差，控制所述矩形波电压的占空比的步骤。

15. 根据权利要求 14 所述的 DC-DC 变换方法，

与各组内的一个对应的所述 DC-DC 变换部内的所述分压电阻部的电阻值，不同于与各组内的另一个对应的所述 DC-DC 变换部内的所述分压电阻部的电阻值。

16. 根据权利要求 14 所述的 DC-DC 变换方法，

调整所述占空比的步骤中，使用内置有电压电流变换器的可进行电流输出的差动放大器，进行变换成所述电流信号的处理。

17. 根据权利要求 16 所述的 DC-DC 变换方法，

检测所述占空比的步骤具有：

用连接在对应的 DC-DC 变换部的输出端子上的积分电路,进行使该 DC-DC 变换部的输出电压平均化的处理的步骤 ;和

用连接在所述积分电路上的放电电路进行输出电流的处理的步骤。

18. 根据权利要求 14 所述的 DC-DC 变换方法,

调整所述占空比的步骤具有 :

检测所述多个占空检测电路的输出电压的差电压的步骤 ;和

对所述差电压进行检波和平均化的步骤,

将对所述差电压进行检波和平均化后的电压变换成所述电流信号。

19. 根据权利要求 14 所述的 DC-DC 变换方法,

控制所述占空比的步骤具有 :

生成相应于所述分压电压与所述基准电压之间的电压差的信号的步骤 ;

将相应于所述分压电压与所述基准电压之间的电压差的信号变换成脉宽调制信号的步骤 ;和

基于所述脉宽调制信号,调整所述矩形波电压的占空比的步骤。

20. 根据权利要求 14 所述的 DC-DC 变换方法,

在调整所述占空的步骤中,在进行将平均电压彼此之间的电压差变换成电流信号的处理时,只进行向所述分压电阻部流动电流的电流输出动作和引入电流的电流输入动作中的某一个。

DC — DC 转换器和 DC — DC 变换方法

[0001] 本申请基于并要求申请日为 2011 年 9 月 26 日的日本专利申请 No. 2011-209702 的优先权,其全部内容作为参考被包含在本文中。

技术领域

[0002] 本发明的实施方式涉及一种使用多个 DC-DC 变换部进行 DC-DC 变换的 DC-DC 转换器。

背景技术

[0003] 关于近来的电子部件,为了降低消耗功率而用低电压驱动的电子部件较多。为了生成这种电子电路用的电源电压,使用了 DC-DC 转换器。

[0004] DC-DC 转换器被预定了流到负载的电流量,如果要流过大于等于该电流量的电流,则得不到电源电压电平降低等期望的电特性。

[0005] 在电子电路的开发阶段,很难正确地估算负载的总容量,通常使负载容量具有一定程度的富余,采用与之对应的 DC-DC 转换器。但是,在电子电路开发的最终阶段,有时会略微超过事先估算的负载容量。在这种情况下,要将 DC-DC 转换器置换成大电流型时,很多情况下在时间上有困难。于是,有时会采取将所采用的预定的 DC-DC 转换器多增加 1 个或是几个来增加电流容量的对策。

[0006] 但是,在将多个 DC-DC 转换器并联在电源线上时,理想情况是各个 DC-DC 转换器应该均等地进行动作,但实际上由于 DC-DC 转换器内的电子部件的偏差,有时仅一部分 DC-DC 转换器倾向进行动作。因此,不能够用多个 DC-DC 转换器分散地进行对大容量负载的电流供给,从而产生了负载侧电子电路的电源电压下降等问题。

发明内容

[0007] 本发明的实施方式提供一种能使多个 DC-DC 变换部均等地动作来生成直流输出电压的 DC-DC 转换器。

[0008] 本实施方式涉及的 DC-DC 转换器具备：

[0009] 多个 DC-DC 变换部,输出矩形波电压；

[0010] 多个电感器元件,与所述多个 DC-DC 变换部的每一个相对应地各设置一个,一端与对应的 DC-DC 变换部的输出端子连接,另一端与公共的外部输出端子连接；

[0011] 多个占空检测电路,在所述多个 DC-DC 变换部的输出端子上分别各连接一个,对从对应的 DC-DC 变换部输出的矩形波电压的占空比进行检测；和

[0012] 占空调整电路,基于将所述多个占空检测电路的输出信号以每 2 个为一组而对每个组进行比较后的结果,对与各组内的一个占空检测电路连接的 DC-DC 变换部的占空比进行调整,使得各组的矩形波电压的占空比相等。

[0013] 根据本发明的实施方式,能够提供一种能使多个 DC-DC 变换部均等地动作来生成直流输出电压的 DC-DC 转换器。

附图说明

- [0014] 图 1 是示出第一实施方式涉及的 DC-DC 转换器 1 的概略结构的框图。
- [0015] 图 2 是示出 Ton 检测电路 3a、3b 的内部结构的一例的电路图。
- [0016] 图 3 是示出检波平均化电路 5 和电压—电流变换器 6 的内部结构的一例的电路图。
- [0017] 图 4 是示出从 DC-DC 变换部 2a、2b 输出的矩形波电压波形的一例的波形图。
- [0018] 图 5 是示出第二实施方式涉及的 DC-DC 转换器 1 的概略结构的框图。
- [0019] 图 6 是示出 Toff 检测电路 21a、21b 的内部结构的一例的电路图。
- [0020] 图 7 是示出连接在图 5 的 DC-DC 转换器 1 内的差动放大器 4 的输出端子上的检波平均化电路 5 和电压—电流变换器 6 的内部结构的电路图。
- [0021] 图 8 是示出第三实施方式涉及的 DC-DC 转换器 1 的内部结构的框图。
- [0022] 图 9 是示出图 8 的平均化电路 23a、23b 的内部结构的一例的框图。
- [0023] 图 10 是示出第四实施方式涉及的 DC-DC 转换器 1 的概略结构的框图。
- [0024] 图 11 是示出图 10 的第一变形例涉及的 DC-DC 转换器 1 的概略结构的框图。
- [0025] 图 12 是示出图 10 的第二变形例涉及的 DC-DC 转换器 1 的概略结构的框图。
- [0026] 图 13 是示出图 10 的第三变形例涉及的 DC-DC 转换器 1 的概略结构的框图。
- [0027] 图 14 是示出第五实施方式涉及的 DC-DC 转换器 1 的概略结构的框图。
- [0028] 图 15 是示出图 14 的电压—电流变换器 6 的内部结构的一例的电路图。
- [0029] 图 16 是图 15 的变形例,是示出具备 3 个 DC-DC 变换部 2a、2b、2c 的例子框图。
- [0030] 图 17 是示出图 13 的变形例的框图。

具体实施方式

[0031] 以下,参照附图说明本发明的实施方式。

[0032] (第一实施方式)

[0033] 图 1 是示出第一实施方式涉及的 DC-DC 转换器 1 的概略结构的框图。图 1 的 DC-DC 转换器 1 并联有 2 个 DC-DC 变换部 2a、2b,并控制成两个 DC-DC 变换部 2a、2b 的占空比大致相等。

[0034] 更具体地说,图 1 的 DC-DC 转换器 1 具备 2 个 DC-DC 变换部 2a、2b、与各 DC-DC 变换部 2a、2b 的输出端子连接的 Ton 检测电路 3a、3b、检测两个 Ton 检测电路 3a、3b 的输出电压的差电压的差动放大器 4、对差动放大器 4 的输出电压进行检波和平均化的检波平均化电路 5、以及将检波平均化电路 5 的输出电压变换成电流信号的电压—电流变换器 6。

[0035] 在各 DC-DC 变换部 2a、2b 的输出端子上连接着线圈 La、Lb 的一端,将线圈 La、Lb 的另一端全都连接到 DC-DC 转换器 1 的输出端子 OUT 上。各 DC-DC 变换部 2a、2b 将直流输入电压变换成矩形波电压。矩形波电压的占空比按照直流电流电压的电压电平进行变化。将这些矩形波电压经由线圈 La、Lb 变换成直流输出电压 Vout 后从输出端子 OUT 输出。

[0036] 输出端子 OUT 的输出电压 Vout 反馈给各 DC-DC 转换器 1 的反馈端子 FB1、FB2。更具体地说,反馈端子 FB1 的电压 VRB1 是用电阻元件 R1、R2 对直流输出电压 Vout 电阻分压后的电压 ($= V_{out} \cdot R2 / (R1 + R2)$), 反馈端子 FB2 的电压 VRB2 是用电阻元件 R3、R4、R5 对

直流输出电压 V_{out} 电阻分压后的电压 ($= V_{out} \cdot (R4+R5)/(R3+R4+R5)$)。

[0037] 在本实施方式中,使电阻元件 R4 和 R5 的合计电阻值大于电阻元件 R2 的电阻值。关于其理由,以后详细叙述,这是为了简化电压—电流变换器 6 的结构。

[0038] T_{on} 检测电路 3a、3b 根据对应的 DC-DC 变换部 2a、2b 的输出电压,检测 DC-DC 变换部 2a、2b 的占空比。

[0039] 图 2 是示出 T_{on} 检测电路 3a、3b 的内部结构的一例的电路图。图 2 的 T_{on} 检测电路 3a、3b 具有与 DC-DC 变换部 2a 或 2b 的输出端子连接的二极管 D1、与二极管 D1 的阴极端子连接的积分电路 7、以及与积分电路 7 连接的放电电路 8。

[0040] 积分电路 7 具有连接在二极管 D1 的阴极端子与差动放大器 4 的输入端子之间的电阻元件 R6 以及连接在差动放大器 4 的输入端子与接地端子之间的电容器 C1。放电电路 8 具有连接在 DC-DC 转换器 1 的输出端子与差动放大器 4 的输入端子之间的电阻元件 R7。

[0041] 在 DC-DC 变换部 2a、2b 的输出信号超过规定的阈值电压的情况下,二极管 D1 使该信号通过,用积分电路 7 进行电压的平均化处理。此外,当 DC-DC 转换器 1 的输出电压为零时,通过放电电路 8 对电容器 C1 的累积电荷进行放电。

[0042] 图 3 是示出检波平均化电路 5 和电压—电流变换器 6 的内部结构的一例的电路图。图 3 的检波平均化电路 5 具有与差动放大器 4 的输出端子连接的二极管 D2、与二极管 D2 的阴极端子连接的积分电路 9、以及与该积分电路 9 连接的放电电路 10。电压—电流变换器 6 与放电电路 10 相连接。

[0043] 积分电路 9 具有串联在二极管 D2 的阴极端子与接地端子之间的电阻元件 R8 和电容器 C2。放电电路 10 具有与电容器 C2 并联的电阻元件 R9。

[0044] 电压—电流变换器 6 具有串联在 DC-DC 变换部 2a、2b 的反馈端子 FB2 与接地端子之间的 NchMOS 晶体管 Q3 和电阻元件 R10。

[0045] 二极管 D2、积分电路 9 和放电电阻 R9 对差动放大器 4 的输出电压进行检波和平均化,NchMOS 晶体管 Q3 和电阻元件 R10 将检波和平均化后的电压变换成电流信号。

[0046] 下面,关于 DC-DC 变换部 2a、2b 的内部结构进行说明。2 个 DC-DC 变换部 2a、2b 都具有通用的内部结构,具有误差放大器 11、三角波振荡器 12、脉宽调制器 13、预驱动器 14、高边侧晶体管 Q1 和低边侧晶体管 Q2。

[0047] 误差放大器 11 将反馈电压 VFB1 或者 VFB2 与基准电压 V_{ref1} 或者 V_{ref2} 进行比较,输出与电压差相应的误差信号。脉宽调制器 13 将误差信号与三角波振荡器 12 的输出电压进行比较,输出脉宽调制信号。预驱动器 14 基于脉宽调制信号,切换控制高边侧晶体管 Q1 和低边侧晶体管 Q2,对作为输出信号的矩形波电压的占空比进行调整。

[0048] 图 4 是示出从 DC-DC 变换部 2a、2b 输出的矩形波电压波形的一例的波形图。在图 4 中,将从 DC-DC 变换部 2a、2b 输出的矩形波电压是高电平时叫做 T_{on} 期间,将是低电平时叫做 T_{off} 期间, $T_{on}/(T_{on}+T_{off} = T)$ 是占空比。

[0049] 从图 4 可知,在从 T_{on} 过渡到 T_{off} 时,电压一时下降。该期间被叫做死区期间,高边侧晶体管 Q1 和低边侧晶体管 Q2 两者是关断期间。设置死区期间的理由在于防止在从 T_{on} 切换到 T_{off} 或者从 T_{off} 切换到 T_{on} 时,高边侧晶体管 Q1 和低边侧晶体管 Q2 两者接通而流过贯通电流。

[0050] 下面说明图 1 的 DC-DC 转换器 1 的动作。各 DC-DC 变换部 2a、2b 的输出信号被输

入到对应的 Ton 检测电路 3a、3b,从而检测出该输出信号的占空比。更具体地说, Ton 检测电路 3a、3b 输出具有与 DC-DC 变换部 2a、2b 的输出信号的占空比相应的电压电平的电压信号。

[0051] 并且,差动放大器 4 对这 2 个 Ton 检测电路 3a、3b 的输出信号的电压电平进行比较,输出与电压差相应的信号。在将差动放大器 4 的输出信号用检波平均化电路 5 将电压电平平均化之后,用电压—电流变换器 6 变换成电流信号。从而,电压—电流变换器 6 就输出与两个 DC-DC 变换部 2a、2b 的占空比之差相应的电流信号。

[0052] 从电压—电流变换器 6 输出的电流信号,流向与 DC-DC 变换部 2b 的反馈端子 FB2 连接的电阻元件 R4、R5。这样, DC-DC 变换部 2b 的占空比越大于 DC-DC 变换部 2a 的占空比,反馈电压 VFB2 的电压电平就越高。

[0053] 误差放大器 11 输出与反馈电压 VFB1、VFB2 和基准电压 Vref1、Vref2 之间的电压差相应的信号。从而, DC-DC 变换部 2b 的占空比越大于 DC-DC 变换部 2a 的占空比, DC-DC 变换部 2b 内的误差放大器 11 就输出越小的电压电平的信号。

[0054] 误差放大器 11 的输出电压电平越大,脉宽调制器 13 就将脉冲宽度越宽的脉宽调制信号供给到预驱动器 14。从而,对应于两个 DC-DC 变换部 2a、2b 的占空比之差,调整高边侧晶体管 Q1 和低边侧晶体管 Q2 的接通 / 关断期间,来生成矩形波电压。

[0055] 例如,假设连接在 DC-DC 变换部 2b 上的 Ton 检测电路 3b 检测出的占空比,大于连接在 DC-DC 变换部 2a 上的 Ton 检测电路 3a 检测出的占空比。该情况下,差动放大器 4 的输出电压电平变大,从电压—电流变换器 6 输出的电流信号的振幅也变大。从而,连接在反馈端子 FB2 上的电阻元件 R4、R5 的两端电压 VFB2 变得更大,误差放大器 11 的输出电压电平变低。从而被控制成高边侧晶体管 Q1 的接通期间变短,矩形波电压的占空比变小。

[0056] 根据这样的控制,2 个 DC-DC 变换部 2a、2b 的占空比被反馈控制成互相相等。

[0057] 在本实施方式中,使连接在 DC-DC 变换部 2b 的反馈端子 FB2 上的电阻元件 R4 和 R5 的合计电阻值,大于连接在 DC-DC 变换部 2a 的反馈端子 FB1 上的电阻元件 R2 的电阻值。这样,来自电压—电流变换器 6 的电流就经过电阻元件 R4 和 R5 流到接地端子,电阻元件 R4 和 R5 的两端电压差等于反馈电压 VFB2。即,通过使电阻元件 R4 和 R5 的合计电阻值大于电阻元件 R2 的电阻值来给予偏移,使得来自电压—电流变换器 6 的电流流到电阻元件 R4 和 R5。此外,由于电压—电流变换器 6 使电流总是流向电阻元件 R4 和 R5,而不进行向内部引入来自外部的电流的动作,因此,能够简化电压—电流变换器 6 的内部结构。

[0058] 再有,也可以使连接在 DC-DC 变换部 2b 的反馈端子 FB2 上的电阻元件 R4 和 R5 的合计电阻值,小于连接在 DC-DC 变换部 2a 的反馈端子 FB1 上的电阻元件 R2 的电阻值。该情况下,会向电压—电流变换器 6 流入来自 DC-DC 变换部 2b 的输出端子的电流,流入的电流的量依存于两个 DC-DC 变换部 2a、2b 的占空比之差。即,由于电压—电流变换器 6 只进行向内部引入来自外部的电流的动作,因此还是能够简化电压—电流变换器 6 的内部结构。

[0059] 如果这样地使连接在 DC-DC 变换部 2b 的反馈端子 FB2 上的电阻元件 R4 和 R5 的合计电阻值大于连接在 DC-DC 变换部 2a 的反馈端子 FB1 上的电阻元件 R2 的电阻值,则电压—电流变换器 6 就进行向反馈端子 FB2 侧送出电流的作用,如果使连接在 DC-DC 变换部 2b 的反馈端子 FB2 上的电阻元件 R4 和 R5 的合计电阻值小于连接在 DC-DC 变换部 2a 的反馈端子 FB1 上的电阻元件 R2 的电阻值,则电压—电流变换器 6 就进行引入电流的作用。哪

个都能够进行使两个 DC-DC 变换部 2a、2b 的占空比相等的控制。

[0060] 由于如上所述地在第一实施方式中,在两个 DC-DC 变换部 2a、2b 的输出端子上分别设置 Ton 检测电路 3a、3b 来检测输出信号的占空比,并对与占空比之差相应的电流信号进行反馈控制,调整高边侧晶体管 Q1 和低边侧晶体管 Q2 的导通 / 关断期间,因此,能够使两个 DC-DC 变换部 2a、2b 的占空比相等,能够用两个 DC-DC 变换部 2a、2b 均等地分担大容量负载的驱动,即使在驱动大容量负载的情况下,也能实现电源电压电平的稳定化。

[0061] (第二实施方式)

[0062] 上述的 Ton 检测电路 3a、3b 对 DC-DC 变换部 2a、2b 的输出端子的占空比进行检测,如图 2 所示,利用二极管 D1,仅在 Ton 期间使输出信号通过后进行该通过信号的电压平均化处理。相对于此,也可以成为仅在 Toff 期间使输出信号通过的变形例。该情况下,取代 Ton 检测电路 3a、3b 而设置 Toff 检测电路 21a、21b。

[0063] 图 5 是示出第二实施方式涉及的 DC-DC 转换器 1 的概略结构的框图。图 5 中,在与图 1 通用的结构部分上标记同一符号,以下,以不同点为中心进行说明。

[0064] 图 5 的 DC-DC 转换器 1 具有与各 DC-DC 变换部 2a、2b 的输出端子连接的 Toff 检测电路 21a、21b。在 DC-DC 变换部 2a、2b 的输出信号小于等于规定电压电平的期间内,Toff 检测电路 21a、21b 检测该输出信号的平均电压。这样,作为结果,Toff 检测电路 21a、21b 与图 2 的 Ton 检测电路 3a、3b 同样地检测出占空比。

[0065] 图 6 是示出 Toff 检测电路 21a、21b 的内部结构的一例的电路图。图 6 的 Toff 检测电路 21a、21b 与图 2 的 Ton 检测电路 3a、3b 相比,二极管 D1 的连接朝向不同,其他结构通用。

[0066] 在图 6 的 Toff 检测电路 21a、21b 中,由于在 DC-DC 变换部 2a、2b 的输出端子上连接着二极管的阴极端子,因此,在 DC-DC 变换部 2a、2b 的输出信号小于等于规定电压电平的情况下,二极管使该信号通过后进行平均化处理。

[0067] 图 7 是示出连接在图 5 的 DC-DC 转换器 1 内的差动放大器 4 的输出端子上的检波平均化电路 5 和电压—电流变换器 6 的内部结构的电路图。图 7 的检波平均化电路 5 具有二极管 D2、积分电路 9 和充电电路 22。将图 7 的检波平均化电路 5 与图 3 的检波平均化电路 5 相比,二极管 D2 的连接朝向不同,并且取代放电电路 10 而连接有充电电路 22。充电电路 22 具有连接在电源端子与积分电路 9 的输出端子之间的电阻元件 R9。

[0068] 此外,图 7 的电压—电流变换器 6 具有串联在电源端子与反馈端子 FB2 之间的电阻元件 R10 和 PchMOS 晶体管 Q4。将图 7 的电压—电流变换器 6 与图 3 的电压—电流变换器 6 相比,不同点在于,电阻元件 R10 不是与接地端子,而是与电源端子相连接,并且晶体管 Q4 的导电型是 P 型。

[0069] 这样,在第二实施方式中,在各 DC-DC 变换部 2a、2b 的输出端子连接有 Toff 检测电路 21a、21b 来检测占空比,因此,可以与连接了 Ton 检测电路 3a、3b 的情况同样地控制成两个 DC-DC 变换部 2a、2b 的占空比相等。

[0070] (第三实施方式)

[0071] 第三实施方式统合了差动放大器 4、检波平均化电路 5 和电压—电流变换器 6。

[0072] 图 8 是示出第三实施方式涉及的 DC-DC 转换器 1 的内部结构的框图。在图 8 中,在与图 1 和图 5 共通的结构部分上标记同一符号,以下说明不同点。

[0073] 图 8 的 DC-DC 转换器 1 与图 1 的 DC-DC 转换器 1 相比,不同点在于,取代 Ton 检测电路 3a、3b 而具有平均化电路 23a、23b,并且具有将差动放大器 4、检波平均化电路 5 和电压—电流变换器 6 统合而成的电流输出放大器 24。

[0074] 图 9 是示出图 8 的平均化电路 23a、23b 的内部结构的一例的框图。图 9 的平均化电路 23a、23b 是从图 2 的 Ton 检测电路 3a、3b 中去掉了二极管 D1 后的结构。图 9 的平均化电路 23a、23b 进行使对应的 DC-DC 变换部 2a、2b 的输出信号不依存于其电压电平来平均化的处理。

[0075] 图 8 的电流输出放大器 24 生成与两个平均化电路 23a、23b 的输出电压差相应的电流信号。这样,电流输出放大器 24 的输出电流波形就与图 1 的电压—电流变换器 6 的输出电流波形同样。

[0076] 这样,在第三实施方式中设置比 Ton 检测电路 3a、3b 或 Toff 检测电路 21a、21b 进一步简化了电路结构的平均化电路 23a、23b,并且具有将差动放大器 4、检波平均化电路 5 和电压—电流变换器 6 统合而成的电流输出放大器 24,因此,能够比第一和第二实施方式中的 DC-DC 转换器 1 更加简化 DC-DC 转换器 1 的电路规模。

[0077] (第四实施方式)

[0078] 在第一~第三实施方式中说明了在 DC-DC 转换器 1 内设置并联的 2 个 DC-DC 变换部 2a、2b 的例子,但也可以在 DC-DC 转换器 1 内设置并联的大于等于 3 个的 DC-DC 变换部。

[0079] 图 10 是示出第四实施方式涉及的 DC-DC 转换器 1 的概略结构的框图。图 10 的 DC-DC 转换器 1 与图 1 的 DC-DC 转换器 1 相比,具备 3 个 DC-DC 变换部 2a、2b、2c,并且还具备差动放大器 4、检波平均化电路 5 和电压—电流变换器 6 各 2 个。此外,在与电压—电流变换器 6 的输出端子相连接的 DC-DC 变换部 2b、2c 的反馈端子与接地端子之间串联有 2 个电阻元件 R4、R5。

[0080] 差动放大器 4 将与 DC-DC 变换部 2a 连接的 Ton 检测电路 3a 的输出电压作为基准,与剩余的 2 个 DC-DC 变换部 2b、2c 连接的 Ton 检测电路 3b、3c 的输出电压之间,分别检测电压差。电压—电流变换器 6 将与用对应的差动放大器 4 检测出的电压差相应的电流信号,供给到与对应的 DC-DC 变换部 2b、2c 内的反馈端子相连接的电阻元件 R4、R5 上。

[0081] 将串联在反馈端子 FB2 与接地端子之间的 2 个电阻元件 R4、R5 的电阻值的总计值,设定得大于连接在不反馈来自电压—电流变换器 6 的电流信号的反馈端子 FB1 与接地端子之间的电阻元件 R2 的电阻值。这样,就如第一实施方式说明地,来自电压—电流变换器 6 的电流信息总是被引入到串联的电阻元件上,能够简化电压—电流变换器 6 的结构。

[0082] 再有,也可以如第一实施方式中说明的那样,将串联在反馈端子 FB2 与接地端子之间的 2 个电阻元件 R4、R5 的电阻值的总计值,设定得小于连接在不反馈来自电压—电流变换器 6 的电流信号的反馈端子 FB1 与接地端子之间的电阻元件 R2 的电阻值。该情况下,会将通过了线圈 Lb 和电阻元件 R3 后的电流总是引入到电压—电流变换器 6,该情况下也能够简化电压—电流变换器 6 的结构。

[0083] 图 11 是示出图 10 的第一变形例涉及的 DC-DC 转换器 1 的概略结构的框图。图 11 的 DC-DC 转换器 1 中,用差动放大器 4 进行比较的对象与图 10 不同。图 11 的差动放大器 4 对连接在相邻的 DC-DC 转换器 1 上的 2 个 Ton 检测电路 (3a、3b) 或者 (3b、3c) 的输出电压彼此进行比较,检测其电压差。

[0084] 图 12 是示出图 10 的第二变形例涉及的 DC-DC 转换器 1 的概略结构的框图。图 12 的 DC-DC 转换器 1 与图 10 的 DC-DC 转换器 1 的不同点在于,取代 Ton 检测电路 3a、3b、3c 而具备图 9 的平均化电路 23a、23b、23c,并且具备将差动放大器 4、检波平均化电路 5 和电压—电流变换器 6 统合而成的电流输出放大器 24。

[0085] 图 13 是示出图 10 的第三变形例涉及的 DC-DC 转换器 1 的概略结构的框图。图 13 的 DC-DC 转换器 1 与图 11 的 DC-DC 转换器 1 的不同点在于,取代 Ton 检测电路 3a、3b、3c 而具备图 9 的平均化电路 23a、23b、23c,并且具备将差动放大器 4、检波平均化电路 5 和电压—电流变换器 6 统合而成的电流输出放大器 24。

[0086] 这样,在第四实施方式中具备 3 个 DC-DC 变换部 2a、2b、2c 的情况下,通过分别反馈控制对每 2 个 DC-DC 变换部的占空比进行比较的结果,能够使所有的 DC-DC 变换部 2a、2b、2c 的占空比一致。

[0087] 在 DC-DC 变换部有 n 个 (n 是大于等于 2 的整数) 的情况下,只要将这些 DC-DC 变换部分成每 2 个为一组的 $(n-1)$ 组,用差动放大器 4 对每个组检测占空比之差来进行反馈控制即可。

[0088] (第五实施方式)

[0089] 在图 1 等中,在差动放大器 4 的输出端子上连接检波平均化电路 5,在其后段连接电压—电流变换器 6,但也可以省略检波平均化电路 5。

[0090] 图 14 是示出第五实施方式涉及的 DC-DC 转换器 1 的概略结构的框图。图 14 与图 1 的不同点在于,与差动放大器 4 的输出端子直接连接着电压—电流变换器 6。再有,图 14 中,取代了图 1 的 Ton 检测电路 3a、3b 而具备图 9 中示出了内部结构的平均化电路 23a、23b,但这不是本质上的差别,也可以取代平均化电路 23a、23b 而连接 Ton 检测电路 3a、3b 或 Toff 检测电路 21a、21b。

[0091] 图 15 是示出图 14 的电压—电流变换器 6 的内部结构的一例的电路图。图 15 的电压—电流变换器 6 具有串联在反馈端子 FB2 与接地端子之间的 NPN 晶体管或者 NchMOS 晶体管 Q3 和电阻元件 R10。

[0092] 图 15 的 DC-DC 转换器 1 能够比图 1 简化掉了检波平均化电路 5 这部分的结构,实现电路面积和部件成本的削减。

[0093] 图 16 是图 15 的变形例,是示出具备 3 个 DC-DC 变换部 2a、2b、2c 的例子框图。图 16 的 DC-DC 转换器 1 除了差动放大器 4 的输出端子上直接连接着电压—电流变换器 6 这点以外,其他与图 12 的 DC-DC 转换器 1 同样地构成。

[0094] 图 17 是图 13 的变形例,除了差动放大器 4 的输出端子上直接连接着电压—电流变换器 6 这点以外,其他与图 13 的 DC-DC 转换器 1 同样地构成。

[0095] 这样地,即使在差动放大器 4 的输出端子上直接连接了电压—电流变换器 6 的情况下,也能够生成用于使各 DC-DC 变换部的占空比一致的电流信号。此外,DC-DC 转换器 1 内设置的 DC-DC 变换部的数量越多,通过省略检波平均化电路 5 而实现的电路面积削减的效果越大。

[0096] 尽管已经描述了特定的实施方式,但仅是通过例子表现了这些实施方式,而并不是要限定本发明的范围。实际上,可以用多种其他的方式来实施本文所描述的新的方法和系统。另外,采用本文所描述的方法和系统形式的各种省略、替代和改变都可以在不脱离本

发明精神的情况下做出。所附的权利要求书和它们的等效内容覆盖了落入本发明的范围和
精神内的这些形式或变形。

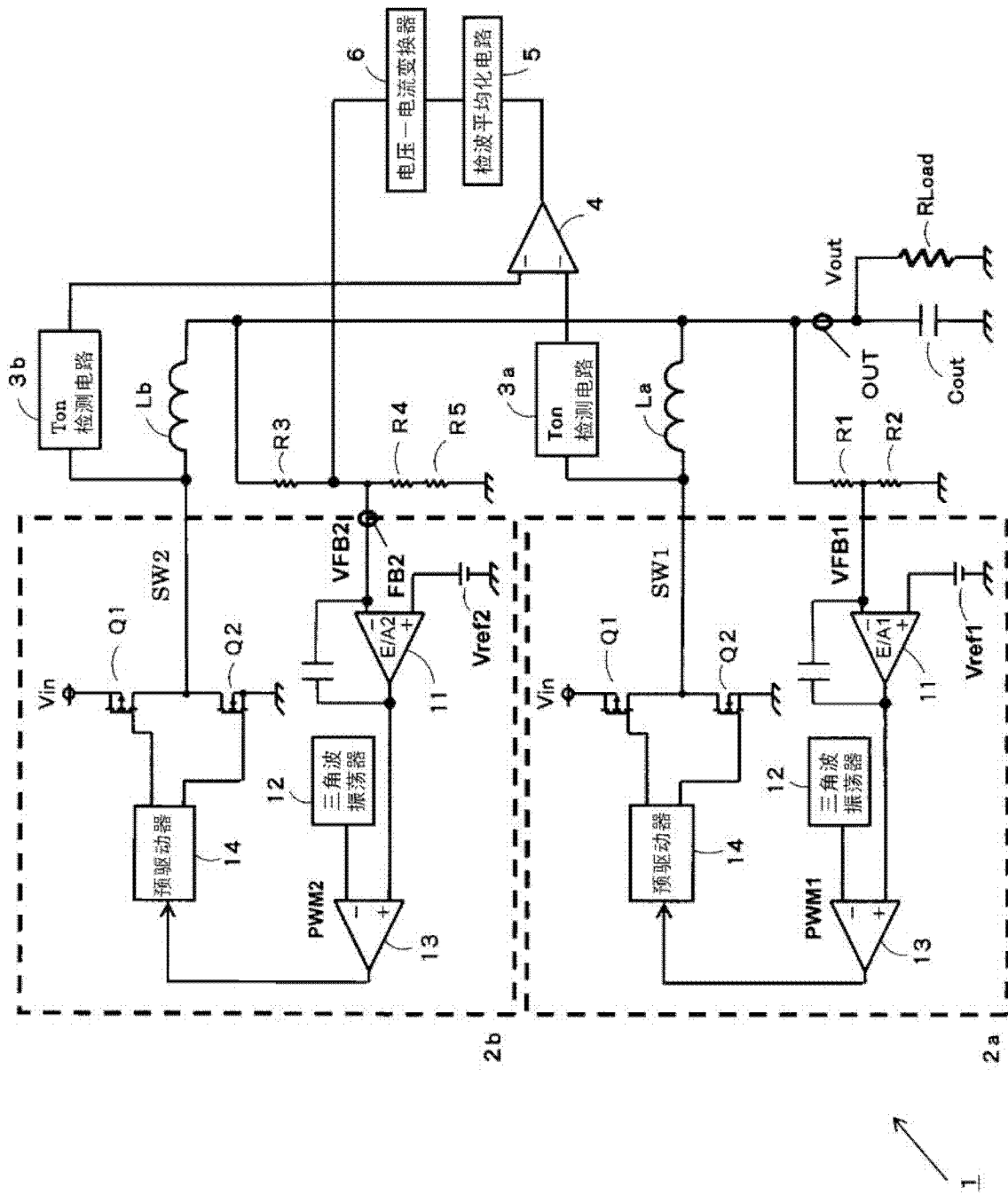


图 1

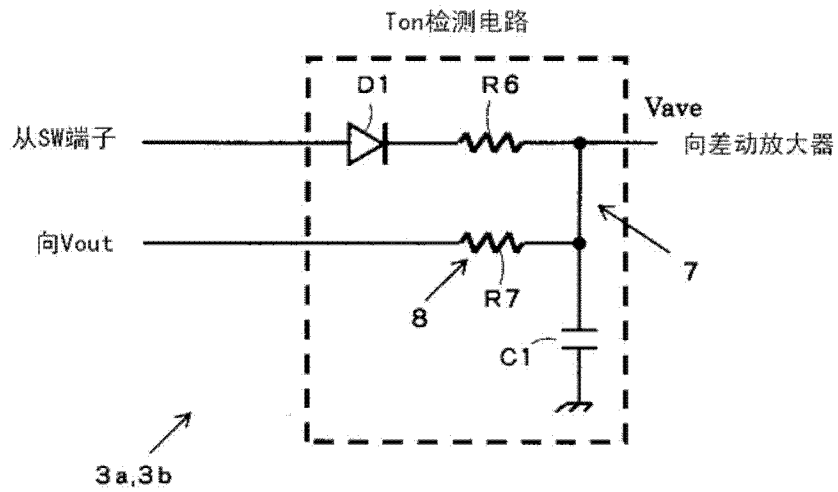


图 2

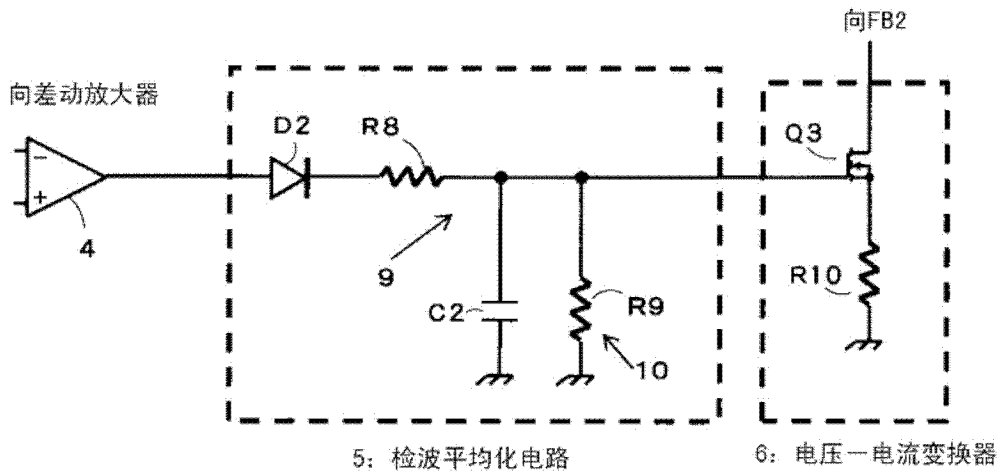
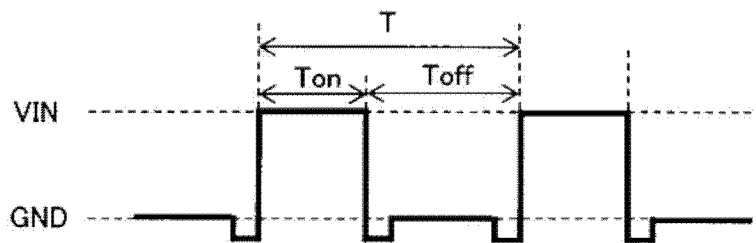


图 3



$$\text{Duty} = \frac{T_{on}}{T} = \frac{T_{on}}{T_{on} + T_{off}}$$

图 4

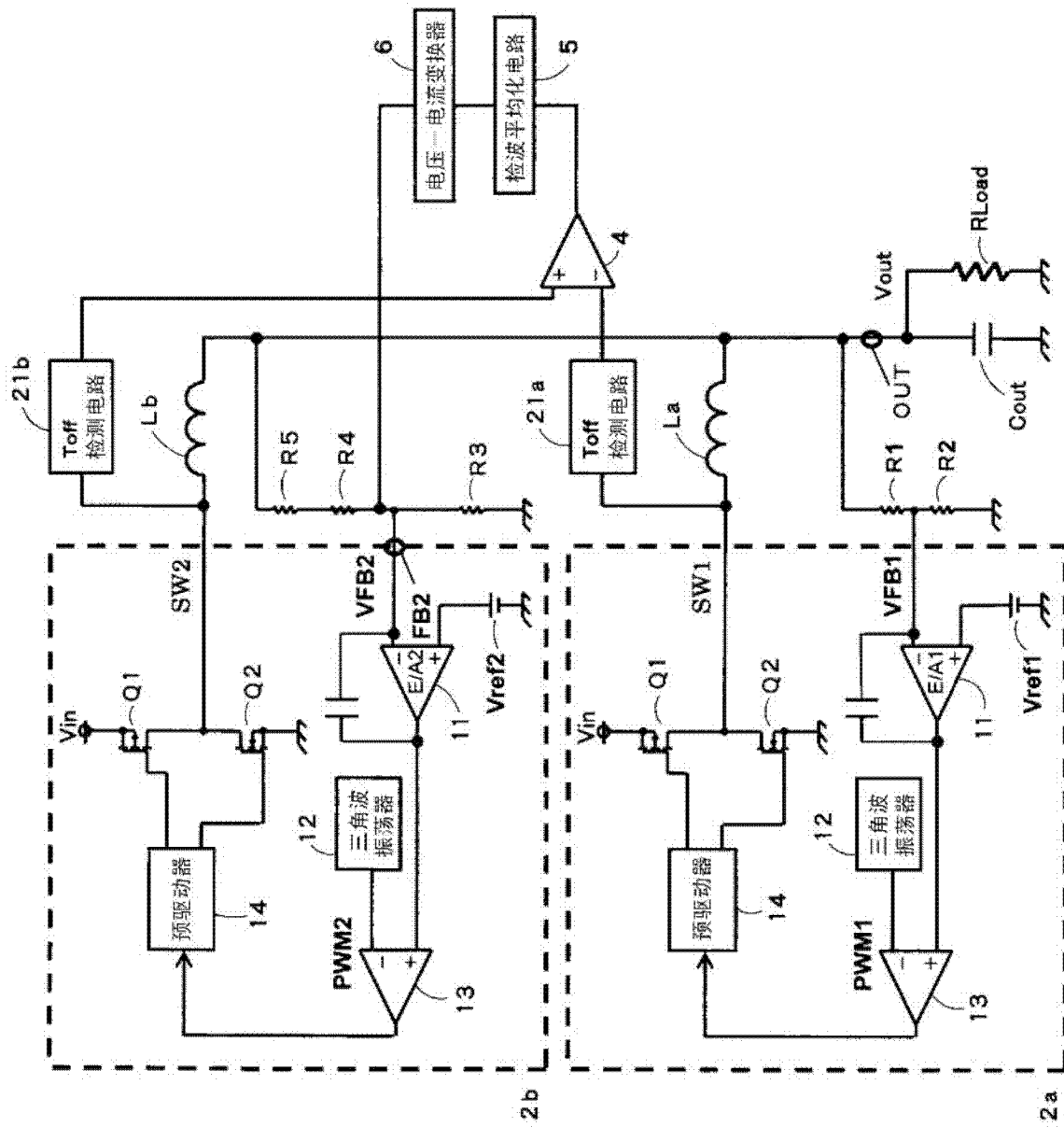


图 5

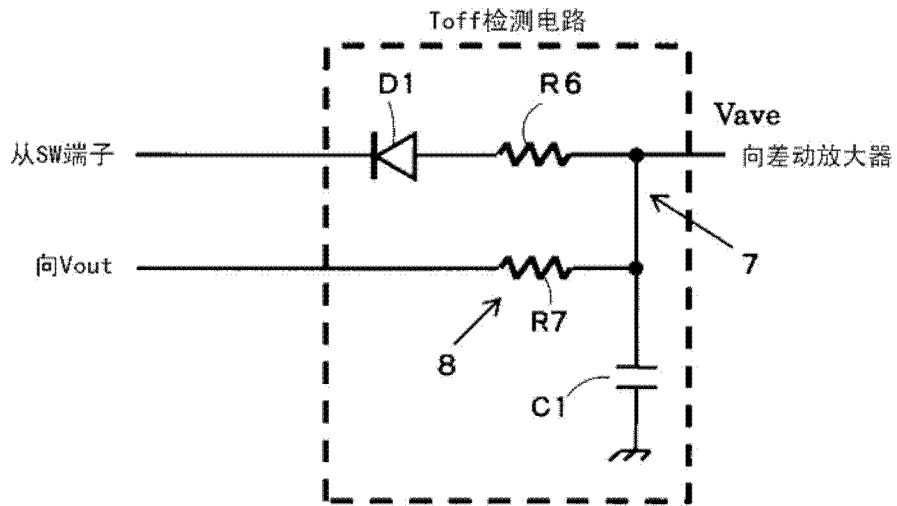


图 6

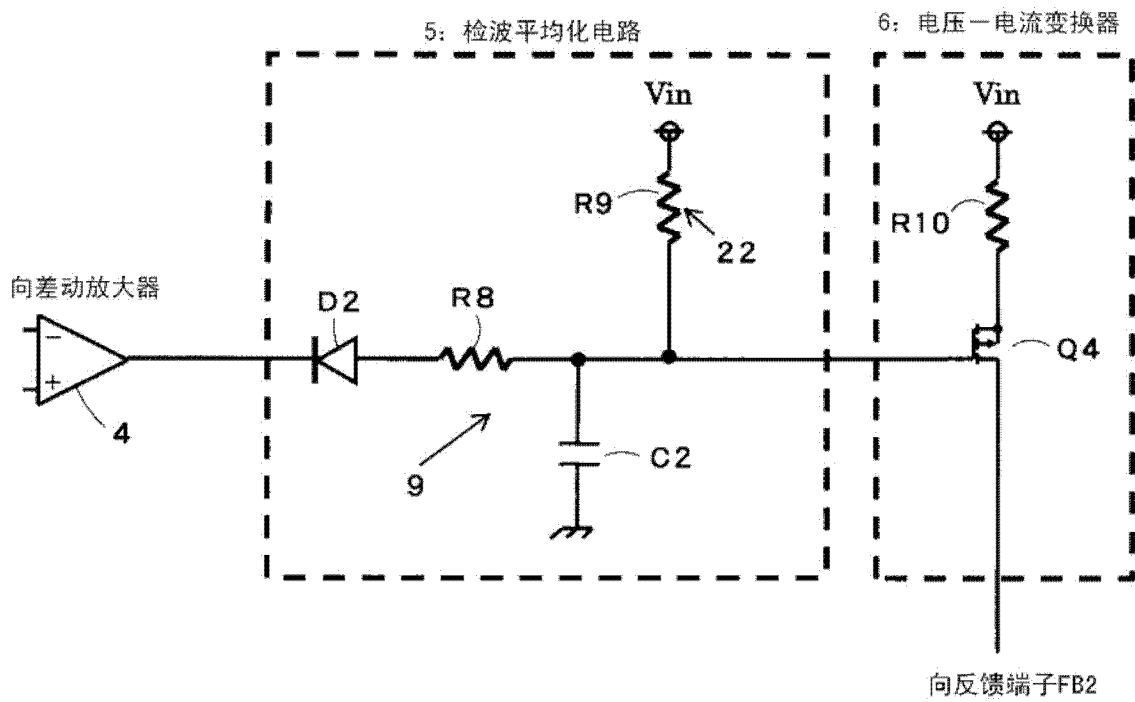


图 7

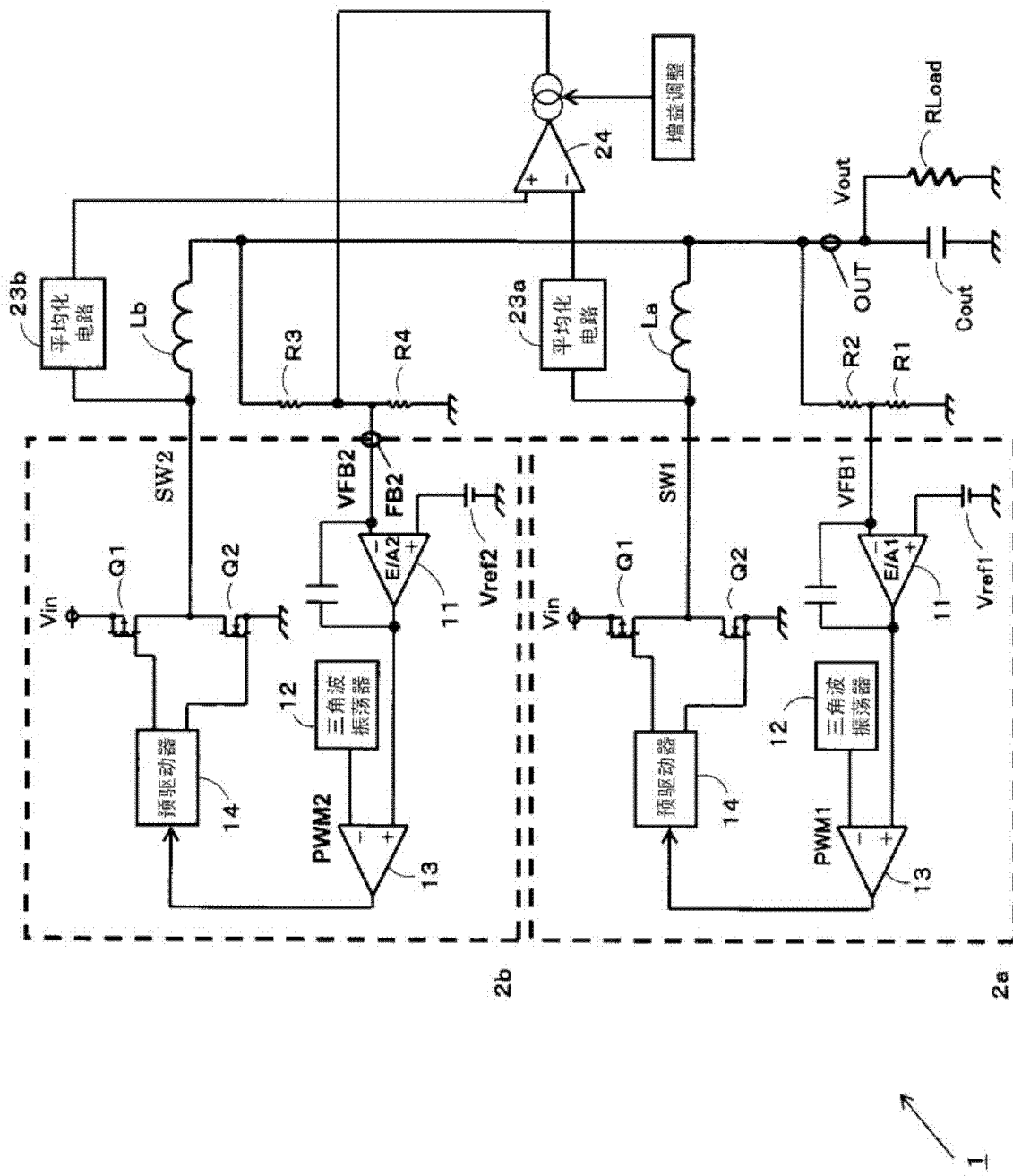


图 8

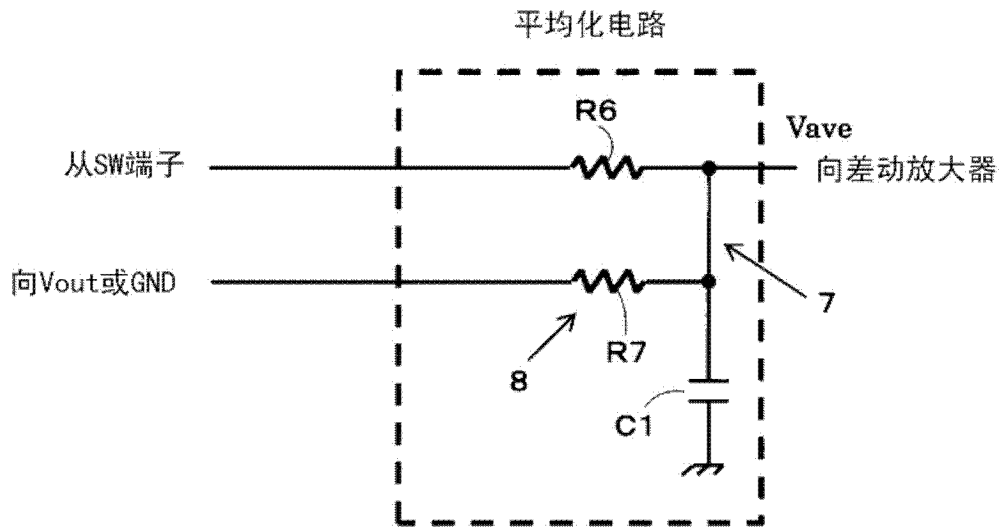


图 9

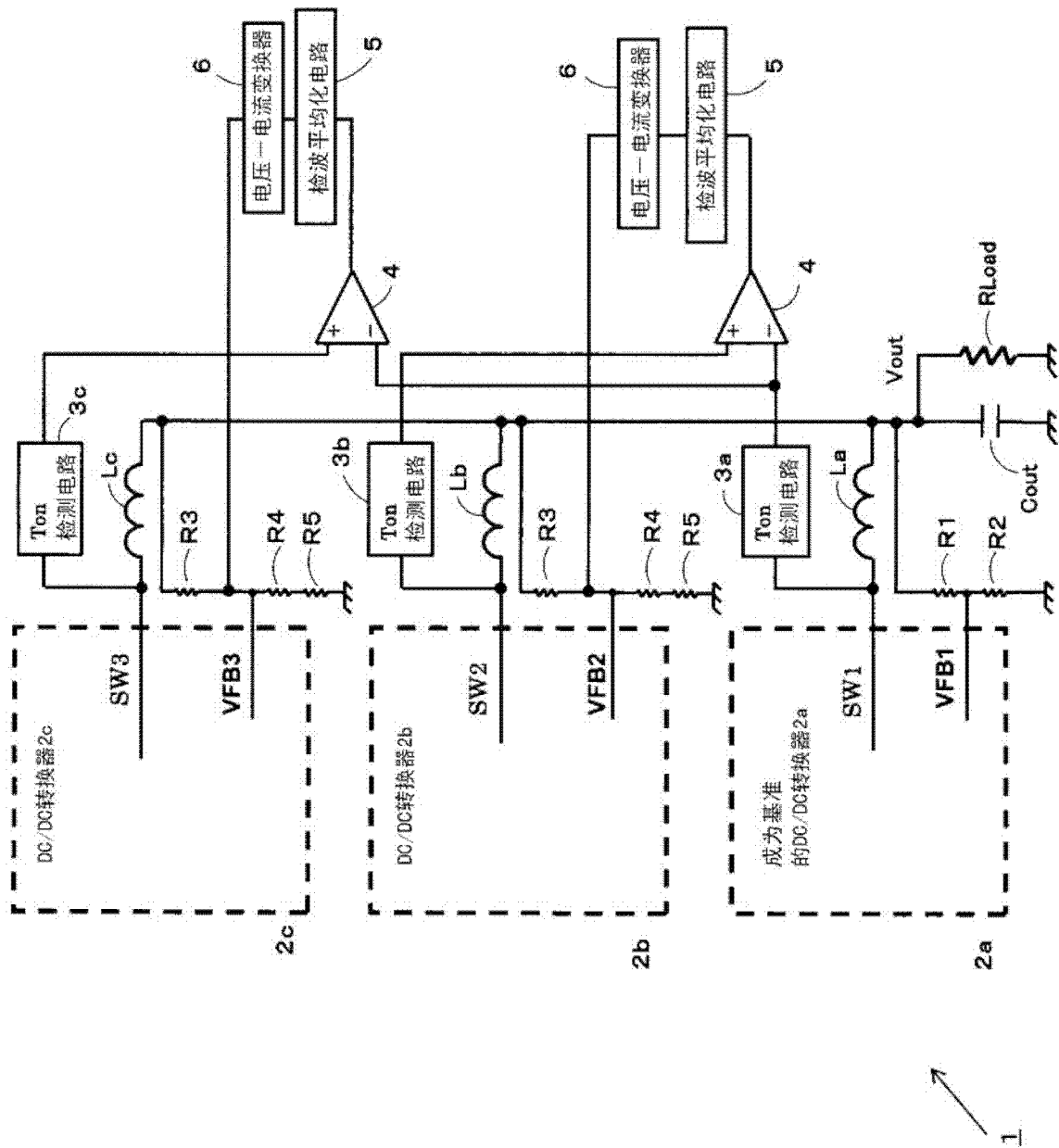


图 10

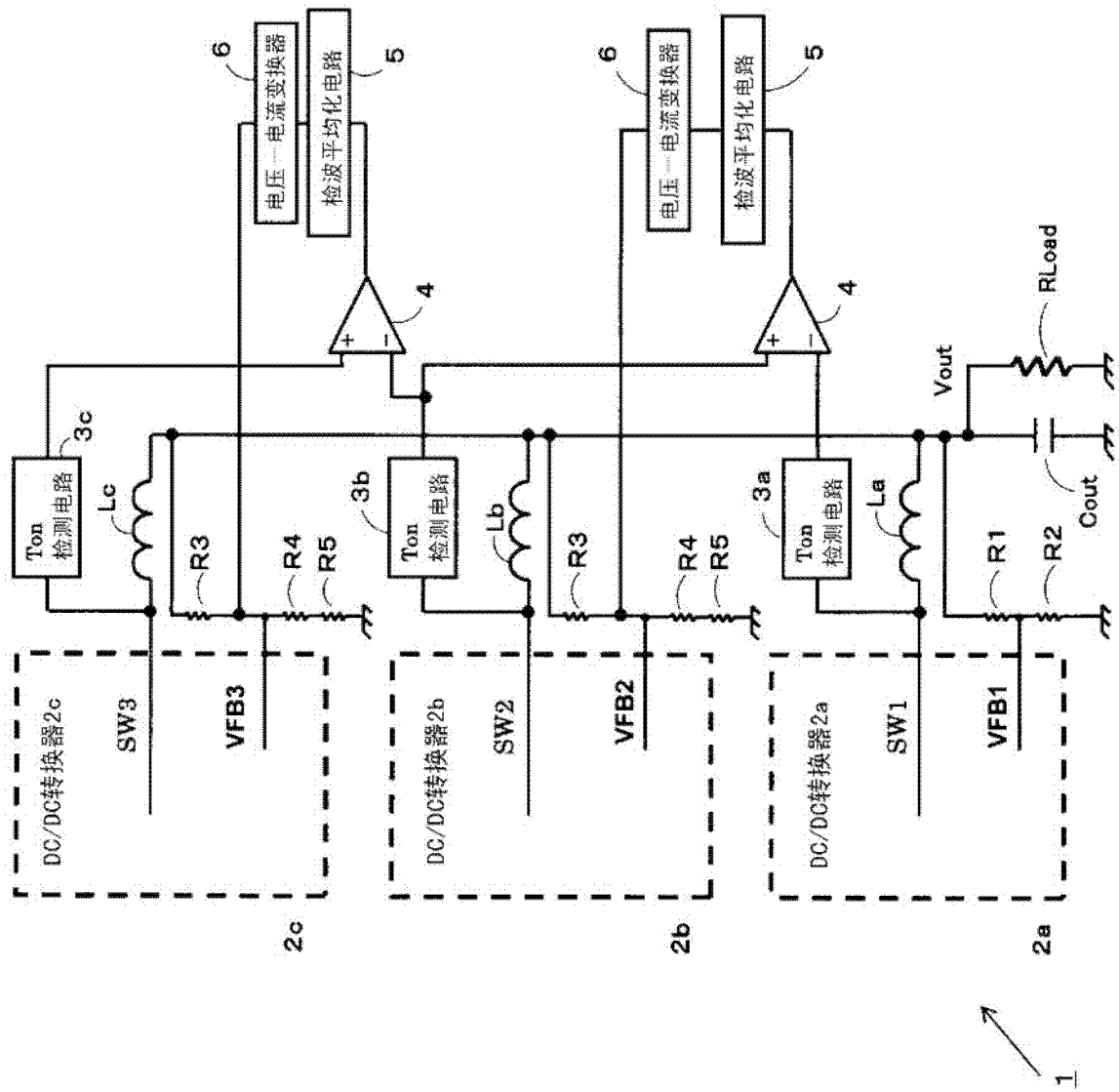


图 11

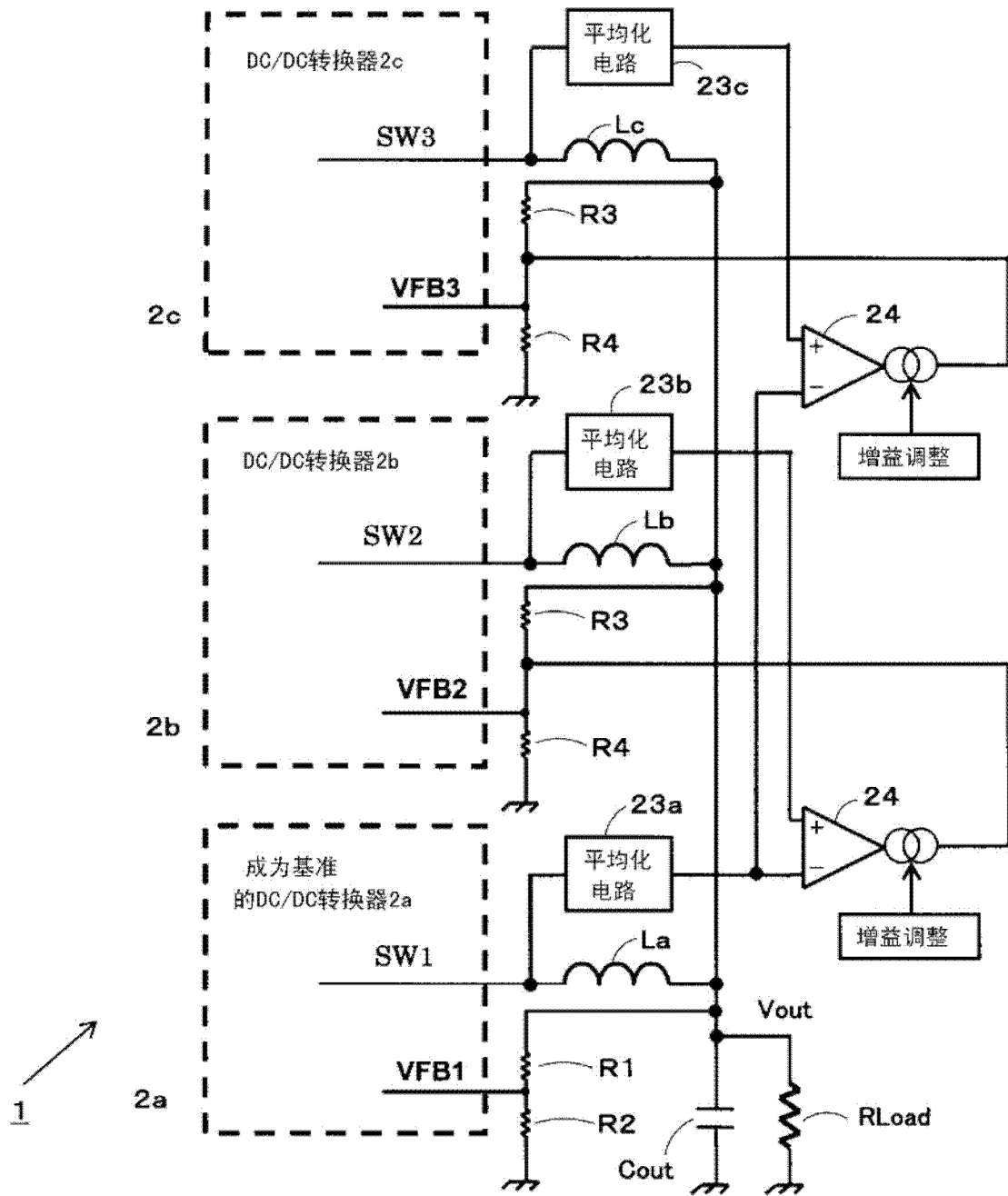


图 12

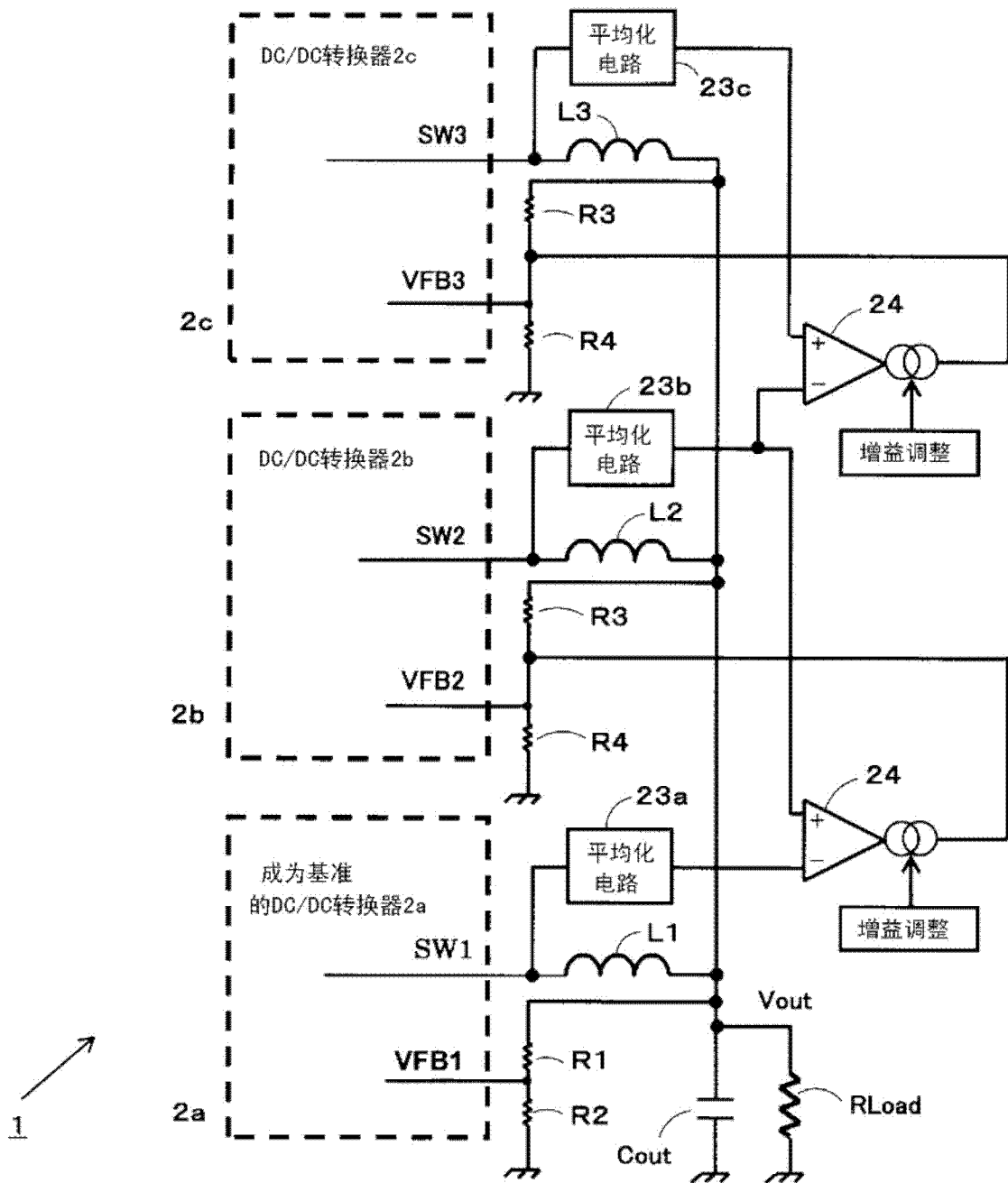


图 13

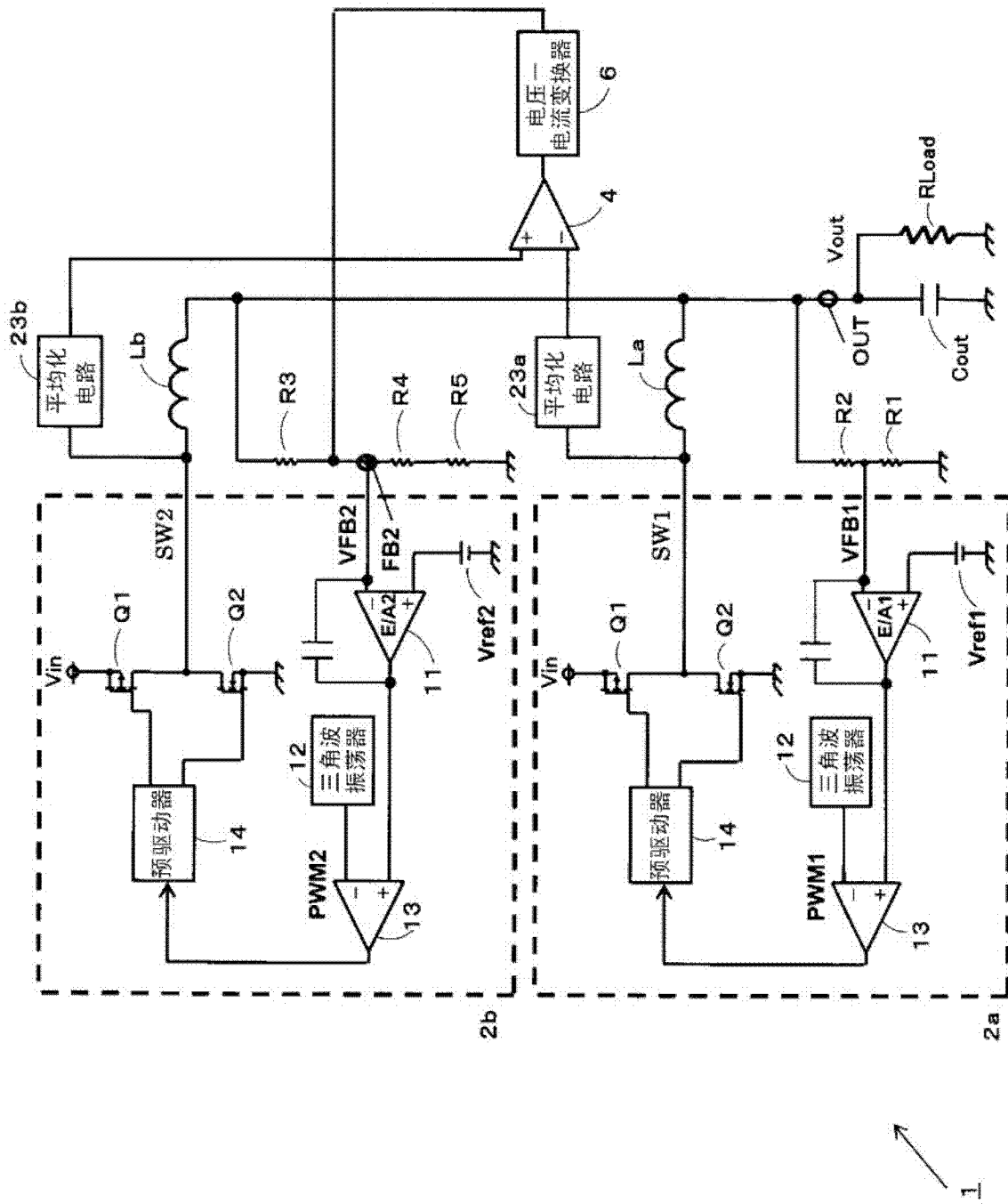


图 14

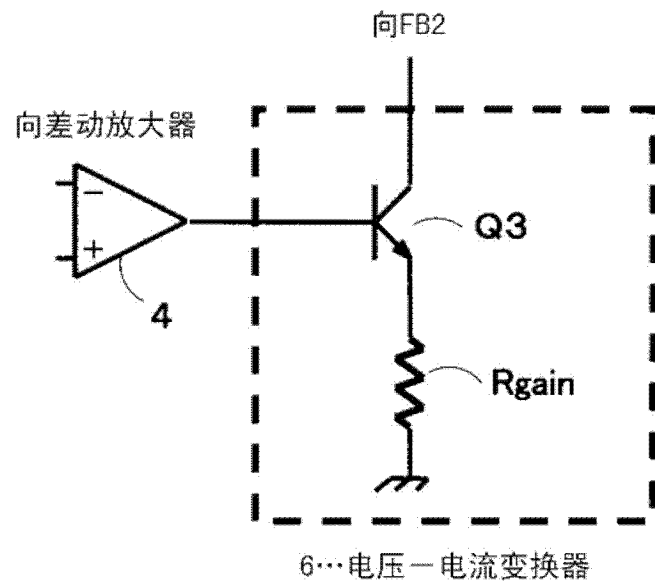


图 15

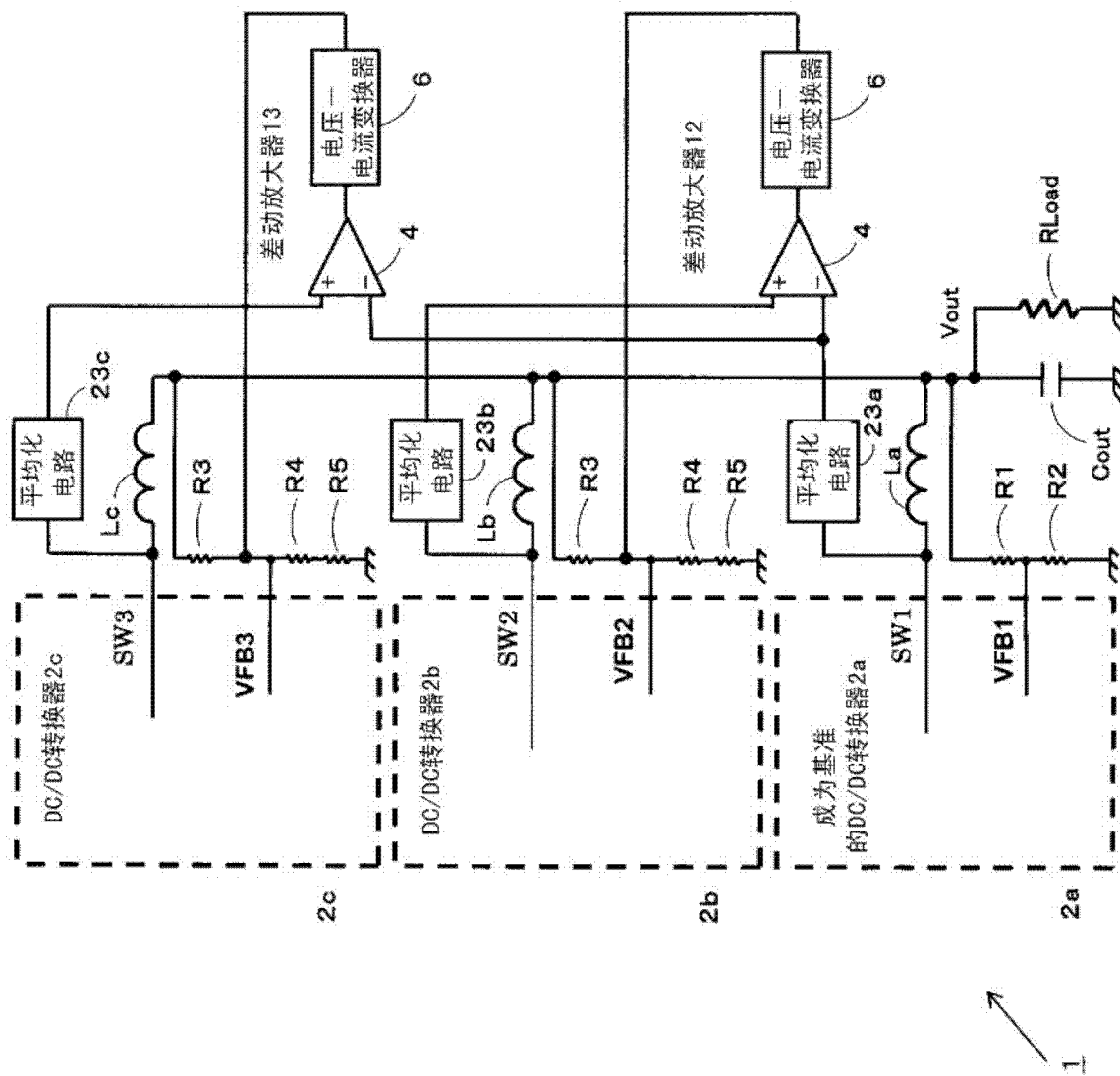


图 16

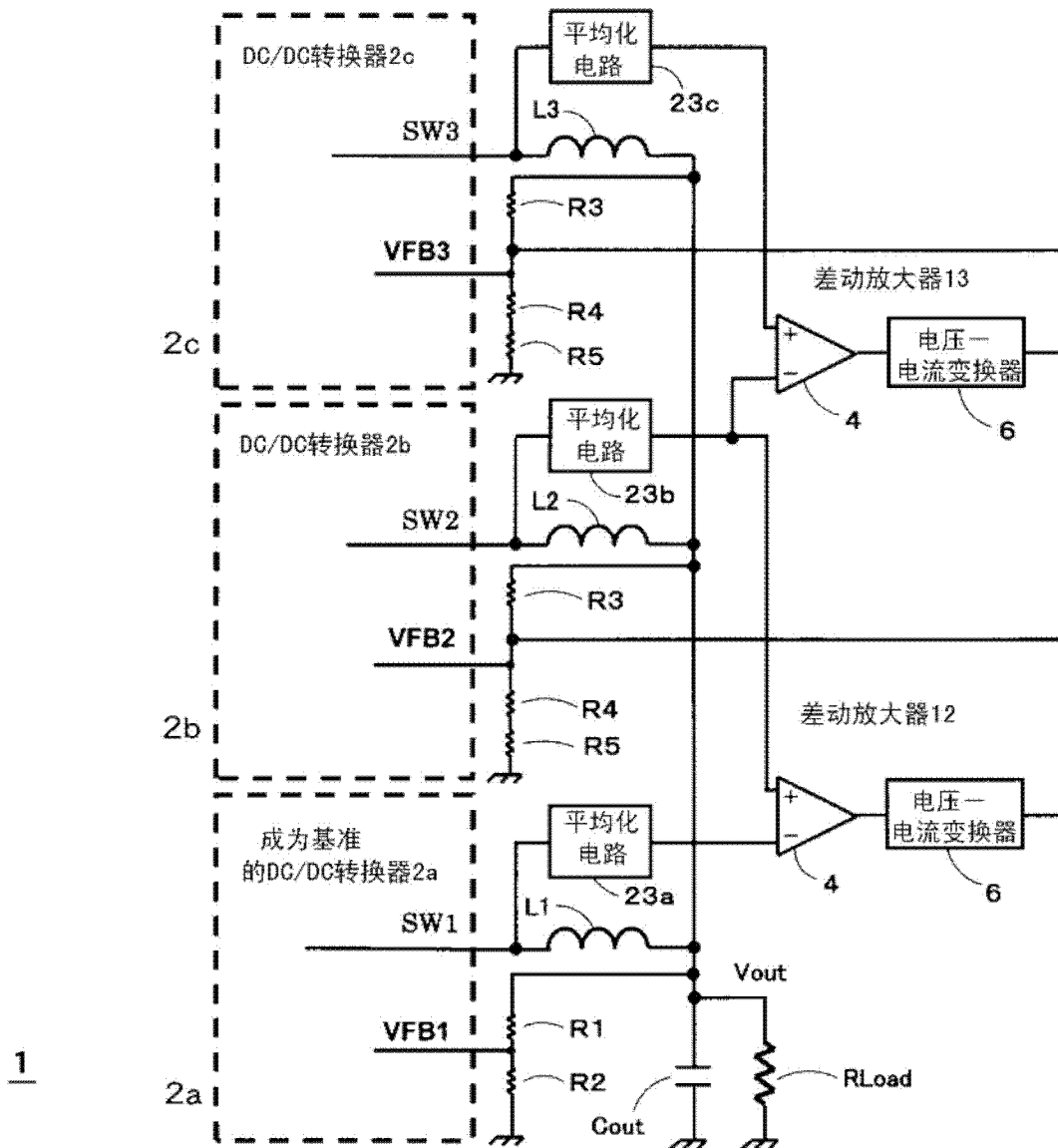


图 17