(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) 。Int. Cl. 6
H01L 21/3205

(45) 공고일자 2001년12월15일
(11) 등록번호 10-0310468
(24) 등록일자 2001년09월17일

(21) 출원번호 10-1994-0016350
(22) 출원일자 1994년07월07일

(65) 공개번호 특1996-0005868
(43) 공개일자 1996년02월23일

(73) 특허권자 주식회사 하이닉스반도체
박종섭
경기 이천시 부발읍 아미리 산136-1

(72) 발명자 장형진
경기도안양시안양5동390-40번지
이우봉
경기도이천군이천읍증포리혜인빌리지5-202
전영호
경기도이천군대월면사동리유호아파트A-403
고재완
경기도선남시중원구은행동현대아파트101-907
구영모
경기도이천군이천읍창전1리현대아파트203-204
김세정
서울특별시강남구압구정동현대아파트31동1003호

(74) 대리인 원석희
최종식
박정후
정지원
특허법인 신성

심사관 : 조현동

(54) 반도체 소자의 장벽금속막 형성방법

요약

본 발명은 반도체 소자 제조공정 중 소자간의 전기적 연결을 위한 금속배선 형성방법에 관한 것으로, 원하는 장벽금속막 형성부위에 티타늄막(1)을 형성하는 단계; 상기 티타늄막(1) 위에 옥시젠 원자들이 티타늄막 중간 위치까지 들어갈 수 있도록 이온주입 하는 단계; N_2 분위기에서 열처리 함으로써 티타늄-니트로젠-옥시젠(Ti-N-0, 3) 구조의 확산장벽막을 형성하는 단계를 포함하여 이루어지는 것을 특징으로 한다.

대표도

도 1a

명세서

[발명의 명칭]

반도체 소자의 장벽금속막 형성 방법

[도면의 간단한 설명]

제 1 도는 본 발명의 일실시예에 따른 장벽금속막 형성 공정 단면도,

제 2 도는 본 발명의 다른 실시예에 따른 장벽금속막 형성 공정 단면도.

* 도면의 주요부분에 대한 부호의 설명

1 : Ti막 2 : TiN막

3 : TiNO막

[발명의 상세한 설명]

본 발명은 반도체 소자 제조 공정 중 소자간의 전기적 연결을 위한 금속배선 형성 방법에 관한 것으로, 특히 반도체 소자의 장벽금속막 형성 방법에 관한 것이다.

일반적으로, 얕은 접합(shallow junction)을 갖는 서브마이크론(sub-micron)급 소자 제조시 접합 스파이킹(junction spiking) 현상 방지 및 콘택에서의 저항개선을 위하여 알루미늄합금과 함께 장벽금속막을 형성하고 있다.

한편, 종래에는 장벽금속막을 티타늄/질화티타늄(Ti/TiN)의 이중구조로 형성한다. 상기 질화티타늄막은 하부막과 상부막 사이에서 원자들의 이동을 차단해 주는 확산장벽(Diffusion Barrier)으로 사용되는데, 그 목적을 완전하게 하기 위해서 질화티타늄에서 Ti : N의 조성비가 정확히 1대 1이 되어야만 한다. 그러나, 현재의 스퍼터링 장비로는 조성비를 정확히 1 대 1로 하기가 어려운 실정이다.

또한, 질화티타늄막은 다공질막인 까닭에 막내에 많은 틈(vacancy)이 있어 원자들이 이동을 차단해 주는데 효과적이지 못하다.

따라서, 상기와 같은 문제점을 해결하기 위하여 안출된 본 발명은 장벽금속막 형성시 다공질이 없는 조밀한 구조를 갖도록 함으로써 원자들의 이동이 어렵도록 하는 반도체 소자의 장벽금속막 형성 방법을 제공하는데 그 목적이 있다.

상기 목적을 달성하기 위하여 본 발명은 장벽금속막을 이룰 티타늄막을 형성하는 단계; 상기 티타늄막 내에 산소를 이온주입하는 단계; 및 질소(N_2) 분위기에서 열처리를 실시하여 티타늄-질소-산소(Ti-N-O) 구조의 장벽금속막을 형성하는 단계를 포함하는 반도체 소자의 장벽금속막 형성 방법을 제공한다.

본 발명은 장벽금속막으로 조밀한 구조를 갖는 티타늄-질소-산소(Ti-N-O) 구조의 막을 형성함으로써 원자들의 이동을 어렵게 하여 확산장벽으로서의 역할을 훌륭히 수행하도록 하는데 그 특징이 있다.

본 발명의 실시예에 따른 Ti-N-O 구조의 조밀한 장벽금속막 형성 방법을 첨부된 도면을 참조하여 설명한다.

이하, 제 1a 도 내지 제 1c 도를 참조하여 본 발명의 제1 실시예에 따른 장벽금속막 형성 방법을 설명한다.

먼저, 제 1a 도에 도시한 바와 같이 기판(도시하지 않음) 상에 700Å 두께 이상의 티타늄막(1)을 형성한다.

다음으로, 제 1b 도에 도시한 바와 같이 산소 이온주입 시스템으로 티타늄막(1)의 중간 위치에 산소를 이온주입한다.

다음으로, 제 1c 도에 도시한 바와 같이 N_2 분위기에서 열처리를 실시하여 티타늄-질소-산소(Ti-N-O) 구조의 장벽금속막(3)을 형성한다. 이때, 고속열공정(Rapid Thermal Process : RTP)의 경우는 660℃ 이상의 온도에서, 공정로(furnace) 경우는 450℃ 이상의 온도에서 열공정을 진행하게 되면 N_2 분위기에서 열처리하는 동안 티타늄막 속의 산소 원자들의 일부는 바닥으로 확산되고 일부는 표면으로 확산되어 티타늄막 전체에 산소가 침투하게 된다. 또한, N_2 분위기에서 열처리하게 되므로 질소 원자들이 티타늄막 속으로 확산되어 결국은 티타늄-질소-산소 구조를 갖는 장벽금속막을 형성할 수 있다.

이와 같이 티타늄-질소-산소 구조를 갖는 장벽금속막을 형성할 때 주의할 점은 산소 원자들이 장벽금속막 내에 너무 많이 존재하게 되면 장벽금속막의 저항을 높이게 되어 소자에 악영향을 끼칠 우려가 있으므로 10% 미만의 소량의 산소만이 존재할 수 있도록 이온주입시 도즈량을 적절히 조절하는 것이 중요하다.

첨부된 도면 제 2a 도 내지 제 2c 도는 본 발명의 제2 실시예에 따른 장벽금속막 형성 방법을 보이는 공정 단면도이다.

제1 실시예에서는 티타늄막 내에 산소가 이온주입되는데 반해 제2 실시예에서는 질화티타늄막(2) 상부에 산소가 이온주입되는 차이점 외에는 제1 실시예와 동일하므로 보다 상세한 설명은 생략한다.

이하, 본 발명의 제3 실시예에 따른 장벽금속막 형성 방법을 설명한다.

티타늄-질소-산소 구조를 갖는 장벽금속막을 형성하는 또 다른 하나의 방법은 스퍼터링(sputtering) 방법으로 질화티타늄막을 형성하는 공정에서 아르곤(Ar) 가스, 질소(N_2) 가스 및 산소(O_2) 가스를 챔버 내로 유입시켜서, 질화티타늄막의 틈새로 산소 원자들이 채워질 수 있도록 하는 방법이다. 이때 가장 중요한 것은 O_2 가스를 5 sccm 미만으로 조절하는 것으로써, 그 이유는 상기 언급한 바와 같이 너무 많은 양의 산소가 질화티타늄막 속에 존재하게 되면 면저항(R_s)이 증가되어 소자의 특성을 저하시킬 우려가 있기 때문이다.

상기한 바와 같이 여러 가지 용이한 방법으로 형성될 수 있는 티타늄-질소-산소 구조를 갖는 장벽금속막은 다공질이 없는 조밀한 구조이기 때문에 원자들의 이동이 어려워 확산장벽으로서의 역할을 충족시킬 수 있다. 아울러 얇은 두께로도 우수한 장벽역할을 기대할 수 있어 막 자체의 스트레스도 완화시킬 수가 있으며, 또한 서브-마이크론급의 얕은 접합에서도 접합누설전류(Junction Leakage Current)에 안정한 효과를 얻을 수 있다.

이상에서 설명한 본 발명은 전술한 실시예 및 첨부된 도면에 의해 한정되는 것이 아니고, 본 발명의 기술적 사상을 벗어나지 않는 범위 내에서 여러 가지 치환, 변형 및 변경이 가능하다는 것이 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 있어 명백할 것이다.

(57) 청구의 범위

청구항 1.

반도체 소자의 장벽금속막 형성 방법에 있어서,

장벽금속막을 이룰 티타늄막을 형성하는 제1 단계;

상기 티타늄막 내에 산소를 이온주입하는 제2 단계; 및

질소(N_2) 분위기에서 열처리를 실시하여 티타늄-질소-산소(Ti-N-O) 구조의 장벽금속막을 형성하는 제3 단계

를 포함하는 반도체 소자의 장벽금속막 형성 방법.

청구항 2.

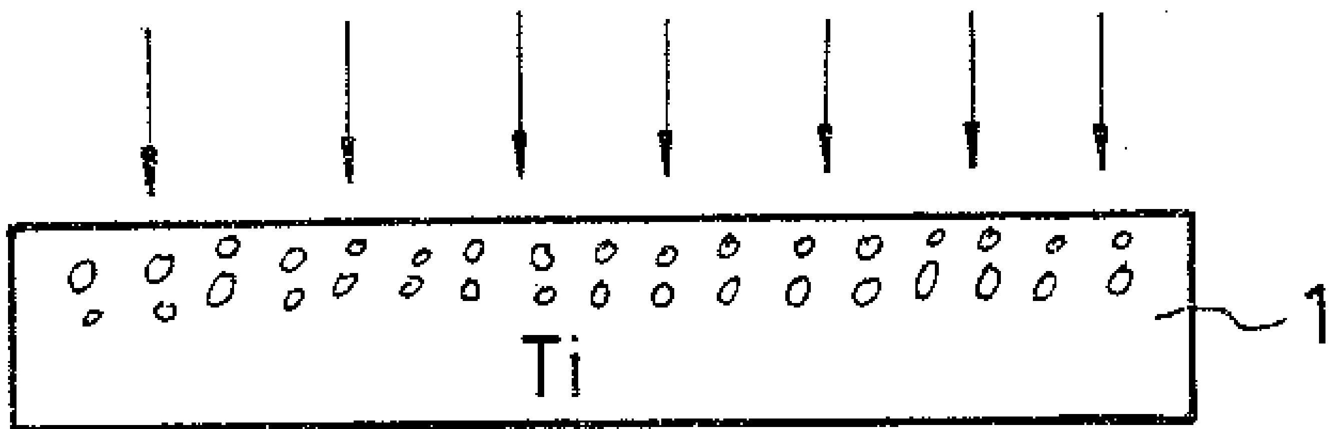
제 1 항에 있어서,

상기 제3 단계는,

고속열공정(Rapid Thermal Process) 방법으로 660℃ 보다 높은 온도에서 실시하거나 또는 공정로(furnace)를 이용하여 450℃ 보다 높은 온도에서 실시하는 것을 특징으로 하는 반도체 소자의 장벽금속막 형성 방법.

도면 1a

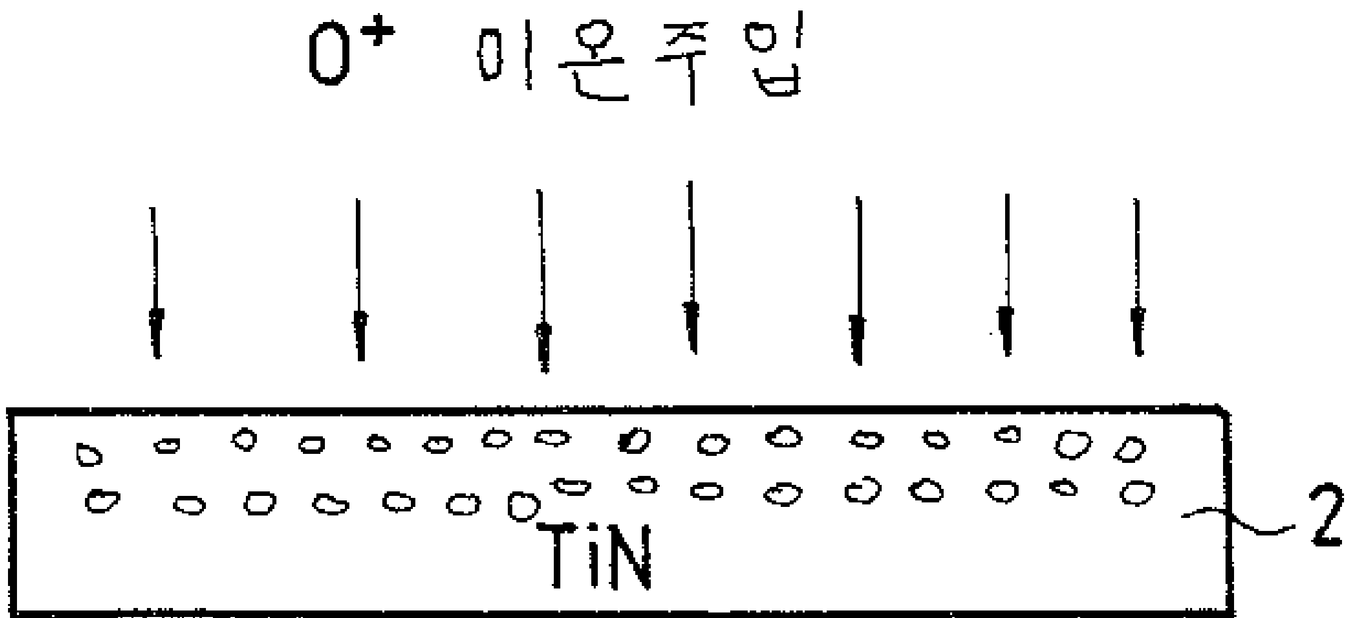
도면 1b



도면 1c

도면 2a

도면 2b



도면 2c