



(12) 发明专利申请

(10) 申请公布号 CN 104199223 A

(43) 申请公布日 2014. 12. 10

(21) 申请号 201410455901. X

(22) 申请日 2014. 09. 09

(71) 申请人 上海中航光电子有限公司
地址 201108 上海市闵行区华宁路 3388 号
申请人 天马微电子股份有限公司

(72) 发明人 金慧俊 曹兆铿 林珧 李岩松
王苗苗

(74) 专利代理机构 北京品源专利代理有限公司
11332
代理人 路凯 胡彬

(51) Int. Cl.
G02F 1/1343 (2006. 01)

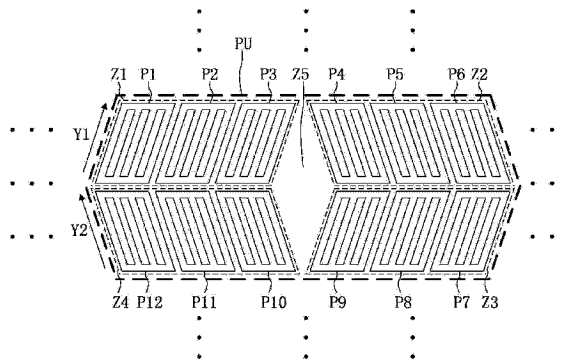
权利要求书2页 说明书12页 附图11页

(54) 发明名称

一种阵列基板、显示面板及显示装置

(57) 摘要

本发明公开了一种阵列基板、显示面板及显示装置,其中,阵列基板包括多个具有 2×2 子像素区矩阵的像素单元,每个子像素区包括三个子像素电极,且第一子像素区和第三子像素区中各有至少一个子像素电极中的条状电极与第一方向平行,第二子像素区和第四子像素区中各有至少一个子像素电极中的条状电极与第二方向平行,且第一方向和第二方向相互交叉,其中,与第一方向平行的条状电极所在的子像素电极和与第二方向平行的条状电极所在的子像素电极围成的区域是第一区域,所述第一区域中设置有一个子像素电极。本发明提供的技术方案,在摩擦配向方向产生偏差或者偏振片发生歪斜的情况下,可以有效地避免横纹问题。



1. 一种阵列基板,其特征在于,包括:多个像素单元,所述像素单元包括 2×2 子像素区矩阵,所述 2×2 子像素区矩阵包括依次排列的第一子像素区、第二子像素区、第三子像素区和第四子像素区;

每个所述子像素区包括三个子像素电极;

每个所述子像素电极中包括条状电极;

所述第一子像素区和所述第三子像素区中各有至少一个子像素电极中的所述条状电极与第一方向平行;

所述第二子像素区和所述第四子像素区中各有至少一个子像素电极中的所述条状电极与第二方向平行;

所述第一方向和第二方向相互交叉,所述第一方向和第二方向之间的夹角大于 0 度,且小于等于 90 度;

其中,与所述第一方向平行的条状电极所在的子像素电极和与所述第二方向平行的条状电极所在的子像素电极围成的区域是第一区域,所述第一区域中设置有一个子像素。

2. 根据权利要求1所述的阵列基板,其特征在于,所述四个子像素区中每个所述子像素电极的长度是相等的;

所述第一子像素区和所述第三子像素区中各有至少一个子像素电极与所述第一方向平行;

所述第二子像素区和所述第四子像素区中各有至少一个子像素电极与所述第二方向平行;

所述像素单元包括至少一个第一区域,所述第一区域的形状为平行四边形。

3. 根据权利要求2所述的阵列基板,其特征在于,所述四个子像素区分别包括三个子像素电极,所述四个子像素区均包括 1×3 子像素电极矩阵;

所述第一子像素区和所述第三子像素区中的所有子像素电极中的所述条状电极与所述第一方向平行;

所述第二子像素区和所述第四子像素区中的所有子像素电极中的所述条状电极与所述第二方向平行;

所述像素单元包括一个第一区域。

4. 根据权利要求3所述的阵列基板,其特征在于,所述像素单元还包括:用于控制十三个子像素电极的十三个子像素开关;以及

两条栅极线和七条数据线,所述栅极线和数据线交叉设置,并分别与所述子像素开关电连接;

所述像素单元中的子像素电极包括第一边和第二边,所述第一边和所述第二边相互交叉,所述第一边与所述第一方向或者第二方向平行;

所述数据线与所述第一边平行,所述栅极线是折线形。

5. 根据权利要求2所述的阵列基板,其特征在于,所述四个子像素区分别包括三个子像素电极,所述四个子像素区均包括 1×3 子像素电极矩阵;

所述第一子像素区和所述第三子像素区中各有一个子像素电极中的所述条状电极与所述第一方向平行;

所述第二子像素区和所述第四子像素区中各有一个子像素电极中的所述条状电极与

所述第二方向平行；

所述像素单元包括两个第一区域。

6. 根据权利要求 5 所述的阵列基板,其特征在於,所述像素单元还包括:用于控制十四个子像素电极的十四个子像素开关;以及

两条栅极线和八条数据线,所述栅极线和数据线交叉设置,并分别与所述子像素开关电连接;

所述像素单元中的子像素电极包括第一边和第二边,所述第一边和所述第二边相互交叉,所述第一边与所述第一方向或者第二方向平行;

所述数据线与所述第一边平行,所述栅极线是折线形。

7. 根据权利要求 4 或 6 所述的阵列基板,其特征在於,所述栅极线在所述四个子像素区中的部分与所述第二边平行,所述栅极线在所述第一区域中的部分是折线形。

8. 根据权利要求 3 或 5 所述的阵列基板,其特征在於,所述四个子像素区中的三个子像素分别为红色子像素电极、绿色子像素电极和蓝色子像素电极。

9. 根据权利要求 8 所述的阵列基板,其特征在於,所述第一子像素区和第四子像素区中同一列的子像素电极的颜色相同,所述第二子像素区和第三子像素区中同一列的子像素电极的颜色相同。

10. 根据权利要求 9 所述的阵列基板,其特征在於,所述四个子像素区中,与所述第一方向平行的红色子像素电极、绿色子像素电极、蓝色子像素电极的数目分别和与所述第二方向平行的红色子像素电极、绿色子像素电极、蓝色子像素电极的数目相同。

11. 根据权利要求 1 所述的阵列基板,其特征在於,所述第一区域的子像素电极是红色子像素电极、绿色子像素电极、蓝色子像素电极和白色子像素电极中的任意一种子像素电极。

12. 一种显示面板,其特征在於,包括:第一基板、第二基板和位于第一基板和第二基板之间的液晶层,其中,所述第一基板包括如权利要求 1-11 任一项所述的阵列基板。

13. 一种显示装置,其特征在於,包括权利要求 12 所述的显示面板。

一种阵列基板、显示面板及显示装置

技术领域

[0001] 本发明涉及显示技术领域,尤其涉及一种阵列基板、显示面板及显示装置。

背景技术

[0002] 液晶显示装置具有轻薄、功耗低和低辐射等优点,被广泛应用于各种领域。随着液晶显示技术的发展,液晶显示装置的显示效果不断得到改善。

[0003] 在现有技术的液晶显示装置中,位于阵列基板上的各行像素电极中的条状电极采用一种伪双畴结构排列方式,即对于任意相邻两行像素电极中的条状电极,一行条状电极的平行方向与另一行条状电极的平行方向不同。在制作液晶显示装置过程中,当摩擦配向方向在摩擦时产生偏差或者偏振片在贴附时发生歪斜,在显示的时候,会出现奇数行和偶数行亮度不均的现象,从而会导致液晶显示装置产生横纹。

发明内容

[0004] 有鉴于此,本发明实施例提供一种阵列基板、显示面板及显示装置,可以解决在偏光片贴附发生歪斜或者摩擦配向方向产生偏差的情况下,显示装置在显示的时候会出现奇数行和偶数行的像素电极产生的亮度不一,从而引起的横纹问题。

[0005] 本发明实施例提供了一种阵列基板,包括:多个像素单元,所述像素单元包括 2×2 子像素区矩阵,所述 2×2 子像素区矩阵包括依次排列的第一子像素区、第二子像素区、第三子像素区和第四子像素区;

[0006] 每个所述子像素区包括三个子像素电极;

[0007] 每个所述子像素电极中包括条状电极;

[0008] 所述第一子像素区和所述第三子像素区中各有至少一个子像素电极中的所述条状电极与第一方向平行;

[0009] 所述第二子像素区和所述第四子像素区中各有至少一个子像素电极中的所述条状电极与第二方向平行;

[0010] 所述第一方向和第二方向相互交叉,所述第一方向和第二方向之间的夹角大于 0 度,且小于等于 90 度;

[0011] 其中,与所述第一方向平行的条状电极所在的子像素电极和与所述第二方向平行的条状电极所在的子像素电极围成的区域是第一区域,所述第一区域设置有一个子像素电极。

[0012] 本发明实施例还提供了一种显示面板,包括:第一基板、第二基板和位于第一基板和第二基板之间的液晶层,其中,所述第一基板包括上述的阵列基板。

[0013] 本发明实施例还提供了一种显示装置,包括上述的显示面板。

[0014] 本发明实施例提供的阵列基板、显示面板及显示装置,由于在每一行子像素电极中均有与第一方向平行的条状电极和与第二方向平行的条状电极,如果摩擦配向方向在摩擦时产生偏差或者偏振片在贴附时发生歪斜时,在阵列基板上的每一行子像素电极对应的

亮度均可以呈现亮暗相间的效果,这样奇数行和偶数行子像素电极所对应的亮度就没有明显的差异,从而可以避免出现横纹问题。

附图说明

[0015] 为了更清楚地说明本发明实施例中的技术方案,下面将对实施例描述中所需要使用的附图作简单地介绍,显而易见地,下面描述中的附图仅仅是本发明的一些实施例,对于本领域普通技术人员来讲,在不付出创造性劳动的前提下,还可以根据这些附图获得其他的附图。

- [0016] 图 1a 是现有技术提供的像素电极的结构示意图;
- [0017] 图 1b 是本发明实施例一提供的一种阵列基板的结构示意图;
- [0018] 图 1c 是本发明实施例一提供的一种子像素电极的结构示意图;
- [0019] 图 1d 是本发明实施例一提供的另一种子像素电极的结构示意图;
- [0020] 图 2a 是本发明实施例二提供的一种像素单元的结构示意图;
- [0021] 图 2b 是本发明实施例二提供的另一种像素单元的结构示意图;
- [0022] 图 2c 是本发明实施例二提供的第三种像素单元的结构示意图;
- [0023] 图 2d 是本发明实施例二提供的第四种像素单元的结构示意图;
- [0024] 图 3a 是本发明实施例三提供的一种像素单元的结构示意图;
- [0025] 图 3b 是本发明实施例三提供的另一种像素单元的结构示意图;
- [0026] 图 3c 是本发明实施例三提供的第三种像素单元的结构示意图;
- [0027] 图 3d 是本发明实施例三提供的第四种像素单元的结构示意图;
- [0028] 图 4a 是本发明实施例四提供的一种像素单元的结构示意图;
- [0029] 图 4b 是本发明实施例四提供的另一种像素单元的结构示意图;
- [0030] 图 4c 是本发明实施例四提供的第三种像素单元的结构示意图;
- [0031] 图 4d 是本发明实施例四提供的第四种像素单元的结构示意图;
- [0032] 图 5 是本发明实施例五提供的一种像素单元的结构示意图;
- [0033] 图 6a 是本发明实施例六提供的一种像素单元的结构示意图;
- [0034] 图 6b 是本发明实施例六提供的另一种像素单元的结构示意图;
- [0035] 图 7a 是本发明实施例七提供的一种子像素电极的结构示意图;
- [0036] 图 7b 是本发明实施例七提供的一种阵列基板的结构示意图;
- [0037] 图 8a 是本发明实施例八提供的一种显示面板的结构示意图;
- [0038] 图 8b 是本发明实施例八提供的一种彩膜基板的结构示意图;
- [0039] 图 8c 是本发明实施例八提供的另一种彩膜基板的结构示意图;
- [0040] 图 9 是本发明实施例九提供的一种显示装置的结构示意图。

具体实施方式

[0041] 下面结合附图和实施例对本发明作进一步的详细说明。可以理解的是,此处所描述的具体实施例仅仅用于解释本发明,而非对本发明的限定。另外还需要说明的是,为了便于描述,附图中仅示出了与本发明相关的部分而非全部内容。

[0042] 在液晶显示装置中,通过像素电极和公共电极之间形成的电场来控制液晶分子的

转动,以实现液晶显示装置的显示效果,因此,各行像素电极中的条状电极的排列方式会影响所述像素电极与公共电极之间形成的电场,从而会影响对液晶分子转动情况,进而影响液晶显示装置的显示效果。

[0043] 图 1a 是现有技术提供的像素电极的结构示意图。参见图 1a,对于液晶显示装置中的阵列基板上的任意相邻两行的像素电极 11,在第一行(为阵列基板上的奇数行或者偶数行)的像素电极 11 中的条状电极均与第一方向 X1 平行,在第二行(与第一行相对应,为阵列基板上的偶数行或者奇数行)的像素电极 11 中的条状电极均与第二方向 X2 平行,且第一方向 X1 与第二方向 X2 之间的夹角为 α ,这样就形成了现有技术的条状电极排列的伪双畴结构。此外,在图 1a 中,带箭头的虚线 X3 表示夹角 α 的角平分线方向,并且阵列基板上位于同一列的像素电极的颜色相同(在图中未示出),例如,可以均为红色像素电极、绿色像素电极、蓝色像素电极和白色像素电极中的一种。

[0044] 对于图 1a 中各行像素电极 11 中的条状电极排列方式,在制作液晶显示装置时,为了确保良好的显示效果,需要使摩擦配向方向和偏振片的偏振方向与夹角 α 的角平分线方向 X3 保持一致。如果偏振片在贴附时发生歪斜,会导致偏振片的偏振方向与夹角 α 的角平分线方向 X3 不一致,如图 1a 中,夹角 α 的角平分线方向 X3 与摩擦配向方向 X4 一致,而与偏振片的偏振方向 X5 不一致,也就是说,偏振方向 X5 与第一方向 X1 和第二方向 X2 的夹角不相等,这样会使透过阵列基板上的奇数行和偶数行像素的光的偏振角度不一样;或者如果摩擦配向方向在摩擦时产生偏差,导致摩擦配向方向与夹角 α 的角平分线方向 X3 不一致,这样会使阵列基板上奇数行和偶数行像素电极中的条状电极与液晶分子的初始偏转角度不相等。针对上述的情况,当液晶显示装置工作时,其奇数行像素电极对应的亮度为暗(或者亮)时,偶数行像素电极对应的亮度正好相反,为亮(或者暗),也就是说,这样会使整个液晶显示装置的奇数行和偶数行像素电极对应的亮度不一样,从而会产生横纹。

[0045] 实施例一

[0046] 基于以上描述,本发明实施例一提供了如下的解决方案。

[0047] 本发明实施例一提供一种阵列基板。图 1b 是本发明实施例一提供的一种阵列基板的结构示意图。参见图 1b,所述阵列基板包括:多个像素单元 PU,所述像素单元 PU 包括 2×2 子像素区矩阵,所述 2×2 子像素区矩阵包括依次排列的第一子像素区 Z1、第二子像素区 Z2、第三子像素区 Z3 和第四子像素区 Z4;每个所述子像素区包括三个子像素电极;每个所述子像素电极中包括条状电极;所述第一子像素区 Z1 和所述第三子像素区 Z3 中各有至少一个子像素电极中的所述条状电极与第一方向 Y1 平行;所述第二子像素区 Z2 和所述第四子像素区 Z4 中各有至少一个子像素电极中的所述条状电极与第二方向 Y2 平行;所述第一方向 Y1 和第二方向 Y2 相互交叉,所述第一方向 Y1 和第二方向 Y2 之间的夹角大于 0 度,且小于等于 90 度(在图 1b 中第一方向 Y1 和第二方向 Y2 之间的夹角为大于 0 度且小于 90 度);其中,与所述第一方向 Y1 平行的条状电极所在的子像素电极和与所述第二方向 Y2 平行的条状电极所在的子像素电极围成的区域是第一区域 Z5,所述第一区域 Z5 中设置有一个子像素电极(在图中未示出)。

[0048] 具体地,在图 1b 中,像素单元 PU 中第一子像素区 Z1、第二子像素区 Z2、第三子像素区 Z3 和第四子像素区 Z4 按顺时针方向依次排列,并且第一子像素区 Z1 和第三子像素区 Z3 中的所有子像素电极中的条状电极与第一方向 Y1 平行;第二子像素区 Z2 和第四子像素

区 Z4 中的所有子像素电极中的条状电极与第二方向 Y2 平行；像素单元 PU 包括一个第一区域 Z5。其中，在像素单元 PU 中顺时针依次排列第一子像素电极 P1、第二子像素电极 P2、第三子像素电极 P3、第四子像素电极 P4、第五子像素电极 P5、第六子像素电极 P6、第七子像素电极 P7、第八子像素电极 P8、第九子像素电极 P9、第十子像素电极 P10、第十一子像素电极 P11 和第十二子像素电极 P12，所述第一子像素电极 P1、第二子像素电极 P2 和第三子像素电极 P3 在所述第一子像素区 Z1 中，所述第四子像素电极 P4、第五子像素电极 P5 和第六子像素电极 P6 在所述第二子像素区 Z2 中，所述第七子像素电极 P7、第八子像素电极 P8 和第九子像素电极 P9 在所述第三子像素区 Z3 中，所述第十子像素电极 P10、第十一子像素电极 P11 和第十二子像素电极 P12 在所述第四子像素区 Z4 中。

[0049] 需要说明的是，图 1b 仅仅是本发明的阵列基板的一个具体示例，关于位于其上的像素单元中的四个子像素区的排列方式（可以为顺时针方向或者逆时针方向）以及与第一方向 Y1 和与第二方向 Y2 平行的条状电极所在的子像素电极的个数等，在此不作限定。

[0050] 由于第一子像素区、第二子像素区、第三子像素区和第四子像素区依次排列，因此，第一子像素区和第三子像素区位于不同行，第二子像素区和第四子像素区位于不同行。又由于每个子像素区包括三个子像素电极，且每个子像素电极中包括条状电极，以及第一子像素区和第三子像素区中各有至少一个子像素电极中的条状电极与第一方向平行，第二子像素区和第四子像素区中各有至少一个子像素电极中的条状电极与第二方向平行，因此，使得像素单元中位于同一行的所有子像素电极中的条状电极并不是只与第一方向或者第二方向平行，而是位于同一行的所有子像素电极中的条状电极可以是其一部分与第一方向平行，而其剩余部分与第二方向平行。

[0051] 如果摩擦配向方向在摩擦时产生偏差，即摩擦配向方向与第一方向和第二方向之间夹角的角平分线方向不一致，也就是说，与第一方向平行的条状电极和与第二方向平行的条状电极与液晶分子的初始偏转方向不相等，或者如果偏振片在贴附时发生歪斜，即偏振片的偏振方向与第一方向和第二方向之间夹角的角平分线方向不一致，也就是说，透过与第一方向平行的条状电极的光的偏振角度和透过与第二方向平行的条状电极的光的偏振角度不相等，对于这两种情况，当与第一方向平行的条状电极所在的子像素电极对应的亮度呈现亮时，与第二方向平行的条状电极所在的子像素电极对应的亮度会呈现暗。然而，本发明通过采用上述排列方式设置各行子像素电极中的条状电极，使得每一行的子像素电极中既有与第一方向平行的条状电极，又有与第二方向平行的条状电极，如果摩擦配向方向在摩擦时产生偏差或者偏振片发生歪斜，每一行子像素电极对应的亮度可以呈现亮暗相间的效果，也就是说，在阵列基板上奇数行和偶数行子像素电极对应的亮度均可以呈现亮暗相间的效果，这样奇数行和偶数行子像素电极对应的亮度就没有明显的差异，与现有技术中摩擦配向方向产生偏差或者偏振片发生歪斜的情况下奇数行和偶数行子像素电极对应的亮度明显不同相比，本发明的技术方案可以避免现有技术中出现的横纹问题。需要说明的是，在本发明的技术方案中，由于位于同一列的相邻两个子像素电极中的条状电极的平行方向不同，因此，同一列子像素电极所对应的亮度也是亮暗相间的显示效果，不会产生竖纹问题。

[0052] 通过上述的各行子像素电极中的条状电极的排列方式（对应条状电极与第一方向平行或者与第二方向平行），可以解决现有技术中出现的横纹问题，但是与第一方向平行

的条状电极所在的子像素电极和与第二方向平行的条状电极所在的子像素电极围成的区域为空置区域,即本发明所述的第一区域,由于该区域与设置子像素电极的区域的透光率不同,必然会影响阵列基板的显示效果。为了避免对显示效果的影响,在第一区域中设置一个子像素电极,该子像素电极可以与第一区域周围的各子像素电极一起驱动,这样不但对第一区域进行了有效地利用,而且也保证了阵列基板的显示效果。

[0053] 本发明实施例一提供的阵列基板,由于在每一行子像素电极中均有与第一方向平行的条状电极和与第二方向平行的条状电极,如果摩擦配向方向在摩擦时产生偏差或者偏振片在贴附时发生歪斜时,在阵列基板上的每一行子像素电极对应的亮度均可以呈现亮暗相间的显示效果,这样奇数行和偶数行子像素电极所对应的亮度就没有明显的差异,从而可以避免出现横纹问题。

[0054] 在上述实施例一中,优选为所述四个子像素区中每个所述子像素电极的长度是相等的;所述第一子像素区和所述第三子像素区中各有至少一个子像素电极与所述第一方向平行;所述第二子像素区和所述第四子像素区中各有至少一个子像素电极与所述第二方向平行;所述像素单元包括至少一个第一区域,所述第一区域的形状为平行四边形。例如,参见图 1c,与第一方向 Y1 平行的子像素电极 Pj 可以位于第一子像素区或者第三子像素区,该子像素电极 Pj 的宽度为 d1,长度为 d2;参见图 1d,与第二方向 Y2 平行的子像素电极 Pk 可以位于第二子像素区或者第四子像素区,该子像素电极 Pk 的宽度为 d1,长度为 d2。需要说明的是,由于在上述第一子像素区和第三子像素区中各有至少一个子像素电极中的条状电极与第一方向平行以及第二子像素区和第四子像素区中各有至少一个子像素电极的条状电极与第二方向平行的基础上,进一步使第一子像素区和第三子像素区中各有至少一个子像素电极与第一方向平行以及第二子像素区和第四子像素区中各有至少一个子像素电极与第二方向平行,这样可以使与第一方向平行的子像素电极和与第二方向平行的子像素电极所围成的第一区域的空间更加大一些,从而会更加容易在该区域中设置一个子像素电极。

[0055] 基于上述的子像素电极的形状为平行四边形,那么由子像素电极围成的第一区域的形状也为平行四边形。需要说明的是,形成第一区域的相邻子像素电极之间具有一定的距离,但是该距离与子像素电极的边长相比可以忽略不计,因此,第一区域的形状可以近似看成是平行四边形。此外,这个平行四边形的第一区域可以由位于同一个像素单元内的子像素电极来围成,也可以由相邻像素单元内的子像素电极来围成。由于相邻像素单元内的子像素电极围成的第一区域以及该第一区域中的子像素电极的设置情况与同一个像素单元内的子像素电极围成的第一区域以及该第一区域中的子像素电极的设置情况相同,因此,在本发明接下来的各实施例中,仅给出由同一个像素单元内的子像素电极围成的第一区域以及位于其中的子像素电极的设置情况。

[0056] 在上述实施例一中,进一步地,所述第一区域的子像素电极可以是红色子像素电极、绿色子像素电极、蓝色子像素电极和白色子像素电极中的任意一种子像素电极。需要说明的是,在阵列基板上形成的全部第一区域中可以都设置白色子像素电极,然而如果在阵列基板上形成的全部第一区域中设置红色子像素电极、绿色子像素电极和蓝色子像素电极,优选的设置方式为红色子像素电极、绿色子像素电极和蓝色子像素电极交替均匀分布,例如,在阵列基板中的一个第一区域中设置红色子像素电极,则与该第一区域位于同一行且位于其相邻两侧的第一区域中需要分别设置绿色子像素电极和蓝色子像素电极,与设置

红色子像素电极的第一区域位于同一列且位于其相邻两侧的第一区域中需要分别设置绿色子像素电极和蓝色子像素电极,这样可以使整个阵列基板在进行显示时色彩分布比较均匀。

[0057] 基于上述原理,阵列基板的结构有多种具体的实现方式,例如像素单元中各行子像素电极中的条状电极的排列方式以及相应的子像素开关、数据线和栅极线的设置情况等,只要能在摩擦配向方向产生偏差或者偏振片发生歪斜的情况下可以起到避免横纹问题即可,下面将就优选实施例进行详细说明。

[0058] 实施例二

[0059] 在图 1b 所示的像素单元中,第一子像素区 Z1 和第三子像素区 Z3 中的所有子像素电极中的条状电极与第一方向 Y1 平行,第二子像素区 Z2 和第四子像素区 Z4 中的所有子像素电极中的条状电极与第二方向 Y2 平行。对于这样的像素单元,在同一行的子像素电极中,与第一方向 Y1 平行的条状电极所在的子像素电极的数目和与第二方向 Y2 平行的条状电极所在的子像素电极的数目相等,如果摩擦配向方向在摩擦时产生偏差或者偏振片在贴附时发生歪斜,那么位于同一行的子像素电极对应的亮度呈现比较均匀的亮暗相间分布,并且位于同一列的相邻两个子像素电极中的条状电极的平行方向不同,这样同一列子像素电极所对应的亮度也是亮暗相间的显示效果,不会产生竖纹问题,因此,阵列基板上各行子像素电极对应的亮度分布比较均匀,从而可以更好地避免现有技术中的横纹问题。

[0060] 然而,在图 1b 中的像素单元仅是一个具体的示例,在另一个具体示例中,也可以是第一子像素区 Z1 中的所有子像素电极中的条状电极与第一方向 Y1 平行,第三子像素区 Z3 中的一个或者两个子像素电极中的条状电极与第一方向 Y1 平行,对应地,第二子像素区 Z2 中的一个或者两个子像素电极中的条状电极与第二方向 Y2 平行,第四子像素区 Z4 中的所有子像素电极的条状电极与第二方向 Y2 平行。例如,参见图 2a,第一子像素电极 P1、第二子像素电极 P2、第三子像素电极 P3 和第九子像素电极 P9 中的条状电极与第一方向 Y1 平行,第四子像素电极 P4、第十子像素电极 P10、第十一子像素电极 P11 和第十二子像素电极 P12 中的条状电极与第二方向 Y2 平行,另外,第五子像素电极 P5 和第六子像素电极 P6 中的条状电极与第一方向 Y1 平行,第七子像素电极 P7 和第八子像素电极 P8 中的条状电极与第二方向 Y2 平行,并且形成一个第一区域 Z5;或者参见图 2b,与图 2a 不同的是,第八子像素电极 P8 和第九子像素电极 P9 中的条状电极与第一方向 Y1 平行,第四子像素电极 P4 和第五子像素电极 P5 中的条状电极与第二方向 Y2 平行,另外,第六子像素电极 P6 中的条状电极与第一方向 Y1 平行,第七子像素电极中的条状电极 P7 与第二方向 Y2 平行。

[0061] 此外,也可以是第一子像素区 Z1 中的一个或者两个子像素电极中的条状电极与第一方向 Y1 平行,第三子像素区 Z3 中的所有子像素电极中的条状电极与第一方向 Y1 平行,对应地,第二子像素区 Z2 中的所有子像素电极中的条状电极与第二方向 Y2 平行,第四子像素区 Z4 中的一个或者两个子像素电极中的条状电极与第二方向 Y2 平行。例如,参见图 2c,第三子像素电极 P3 和第七子像素电极 P7 到第九子像素电极 P9 中条状电极与第一方向 Y1 平行,第四子像素电极 P4 到第六子像素电极 P6 和第十子像素电极 P10 中的条状电极与第二方向 Y2 平行,另外,第一子像素电极 P1 和第二子像素电极 P2 中的条状电极与第二方向 Y2 平行,第十一子像素电极 P11 和第十二子像素电极 P12 中的条状电极与第一方向 Y1 平行,并且形成一个第一区域 Z5;或者参见图 2d,与图 2c 不同的是,第二子像素电极

P2 和第三子像素电极 P3 中的条状电极与第一方向 Y1 平行,第十子像素电极 P10 和第十一子像素电极 P11 中的条状电极与第二方向 Y2 平行,另外,第一子像素电极 P1 中的条状电极与第二方向 Y2 平行,第十二子像素电极 P12 中的条状电极与第一方向 Y1 平行,并且形成一个第一区域 Z5。

[0062] 实施例三

[0063] 图 3a 是本发明实施例三提供的一种像素单元的结构示意图。参见图 3a,在实施例一所述的阵列基板的结构的基础上,本实施例的阵列基板上的像素单元可以进一步为:所述四个子像素区分别包括三个子像素电极,所述四个子像素区均包括 1×3 子像素电极矩阵;所述第一子像素区 Z1 和所述第三子像素区 Z3 中各有一个子像素电极中的所述条状电极与所述第一方向 Y1 平行;所述第二子像素区 Z2 和所述第四子像素区 Z4 中各有一个子像素电极中的所述条状电极与所述第二方向 Y2 平行;所述像素单元包括两个第一区域 (Z5 和 Z6)。

[0064] 参见图 3a,具体地,第一子像素电极 P1 和第七子像素电极 P7 中的条状电极与第一方向 Y1 平行,第六子像素电极 P6 和第十二子像素电极 P12 中的条状电极与第二方向 Y2 平行,另外,第二子像素电极 P2、第三子像素电极 P3、第八子像素电极 P8 和第九子像素电极 P9 中的条状电极与第二方向 Y2 平行,第四子像素电极 P4、第五子像素电极 P5、第十子像素电极 P10 和第十一子像素电极 P11 中的条状电极与第一方向 Y1 平行。

[0065] 除了图 3a 所示的一个具体的示例,在另一个具体示例中,参见图 3b,第三子像素电极 P3 第九子像素电极 P9 中的条状电极与第一方向 Y1 平行,第四子像素电极 P4 和第十子像素电极 P10 中的条状电极与第二方向 Y2 平行,另外,第一子像素电极 P1、第二子像素电极 P2、第七子像素电极 P7 和第八子像素电极 P8 中的条状电极与第二方向 Y2 平行,第五子像素电极 P5、第六子像素电极 P6、第十一子像素电极 P11 和第十二子像素电极 P12 中的条状电极与第一方向 Y1 平行,且形成一个第一区域 Z5。

[0066] 此外,也可以是第一子像素区 Z1 中的一个子像素电极中的条状电极与第一方向 Y1 平行,第三子像素区 Z3 中的两个子像素电极中的条状电极与第一方向 Y1 平行,对应地,第二子像素区 Z2 中的两个子像素电极中的条状电极与第二方向 Y2 平行,第四子像素区 Z4 中的一个子像素电极中的条状电极与第二方向 Y2 平行。例如,参见图 3c,第一子像素电极 P1、第七子像素电极 P7 和第八子像素电极 P8 中的条状电极与第一方向 Y1 平行,第五子像素电极 P5、第六子像素电极 P6 和第十二子像素电极 P12 中的条状电极与第二方向 Y2 平行,另外,第二子像素电极 P2、第三子像素电极 P3 和第九子像素电极 P9 中的条状电极与第二方向 Y2 平行,第四子像素电极 P4、第十子像素电极 P10 和第十一子像素电极 P11 中的条状电极与第一方向 Y1 平行,且形成两个第一区域 (Z5 和 Z6);或者参见图 3d,第三子像素电极 P3、第八子像素电极 P8 和第九子像素电极 P9 中的条状电极与第一方向 Y1 平行,第四子像素电极 P4、第五子像素电极 P5 和第十子像素电极 P10 中的条状电极与第二方向 Y2 平行,另外,第一子像素电极 P1、第二子像素电极 P2 和第七子像素电极 P7 中的条状电极与第二方向 Y2 平行,第六子像素电极 P6、第十一子像素电极 P11 和第十二子像素电极 P12 中的条状电极与第一方向 Y1 平行,且形成一个第一区域 Z5。

[0067] 实施例四

[0068] 图 4a 是本发明实施例四提供的一种像素单元的结构示意图。参见图 4a,在实施

例一所述的阵列基板的结构的基础上,本实施例的阵列基板上的像素单元可以进一步为:所述四个子像素区分别包括三个子像素电极,所述四个子像素区均包括 1×3 子像素电极矩阵;所述第一子像素区 Z1 和所述第三子像素区 Z3 中各有两个子像素电极中的所述条状电极与所述第一方向 Y1 平行;所述第二子像素区 Z2 和所述第四子像素区 Z4 中各有两个子像素电极的所述条状电极与所述第二方向 Y2 平行;所述像素单元包括两个第一区域 (Z5 和 Z6)。

[0069] 参见图 4a,具体地,第一子像素电极 P1、第二子像素电极 P2、第七子像素电极 P7 和第八子像素电极 P8 中的条状电极与第一方向 Y1 平行,第五子像素电极 P5、第六子像素电极 P6、第十一子像素电极 P11 和第十二子像素电极 P12 中的条状电极与第二方向 Y2 平行,另外,第三子像素电极 P3 和第九子像素电极 P9 中的条状电极与第二方向 Y2 平行,第四子像素电极 P4 和第十子像素电极 P10 中的条状电极与第一方向 Y1 平行。

[0070] 除了图 4a 所示的一个具体的示例,在另一个具体示例中,参见图 4b,第二子像素电极 P2、第三子像素电极 P3、第八子像素电极 P8 和第九子像素电极 P9 中的条状电极与第一方向 Y1 平行,第四子像素电极 P4、第五子像素电极 P5、第十子像素电极 P10 和第十一子像素电极 P11 中的条状电极与第二方向 Y2 平行,另外,第一子像素电极 P1 和第七子像素电极 P7 中的条状电极与第二方向 Y2 平行,第六子像素电极 P6 和第十二子像素电极 P12 中的条状电极与第一方向 Y1 平行,且形成一个第一区域 Z5。

[0071] 此外,也可以是第一子像素区 Z1 中的两个子像素电极中的条状电极与第一方向 Y1 平行,第三子像素区 Z3 中的一个子像素电极中的条状电极与第一方向 Y1 平行,对应地,第二子像素区 Z2 中的一个子像素电极中的条状电极与第二方向 Y2 平行,第四子像素区 Z4 中的两个子像素电极的条状电极与第二方向 Y2 平行。例如,参见图 4c,第一子像素电极 P1、第二子像素电极 P2 和第七子像素电极 P7 中的条状电极与第一方向 Y1 平行,第六子像素电极 P6、第十一子像素电极 P11 和第十二子像素电极 P12 中的条状电极与第二方向 Y2 平行,另外,第三子像素电极 P3、第八子像素电极 P8 和第九子像素电极 P9 中的条状电极与第二方向 Y2 平行,第四子像素电极 P4、第五子像素电极 P5 和第十子像素电极 P10 中的条状电极与第一方向 Y1 平行,且形成两个第一区域 (Z5 和 Z6);或者参见图 4d,第二子像素电极 P2、第三子像素电极 P3 和第九子像素电极 P9 中的条状电极与第一方向 Y1 平行,第四子像素电极 P4、第十子像素电极 P10 和第十一子像素电极 P11 中的条状电极与第二方向 Y2 平行,另外,第一子像素电极 P1、第七子像素电极 P7 和第八子像素电极 P8 与第二方向 Y2 平行,第五子像素电极 P5、第六子像素电极 P6 和第十二子像素电极 P12 中的条状电极与第一方向 Y1 平行,且形成一个第一区域 Z5。

[0072] 在上述各实施例中,进一步地,所述四个子像素区中的三个子像素电极分别为红色子像素电极、绿色子像素电极和蓝色子像素电极。需要说明的是,在同一个子像素区中,三种子像素电极的排列顺序可以任意,例如,可以依次为红色子像素电极、绿色子像素电极和蓝色子像素电极,也可以依次为绿色子像素电极、红色子像素电极和蓝色子像素电极,在此不作限定。

[0073] 在上述各实施例中,进一步地,所述第一子像素区和第四子像素区中同一列的子像素电极的颜色相同,所述第二子像素区和第三子像素区中同一列的子像素电极的颜色相同。

[0074] 在上述各实施例中,优选为所述四个子像素区中,与所述第一方向平行的红色子像素电极、绿色子像素电极、蓝色子像素电极的数目分别和与所述第二方向平行的红色子像素电极、绿色子像素电极、蓝色子像素电极的数目相同。

[0075] 接下来,进一步地以优选实施例的方式给出像素单元中子像素开关、数据线和栅极线的设置情况。

[0076] 实施例五

[0077] 图5是本发明实施例五提供的一种像素单元的结构示意图。需要说明的是,图5是与图1b相对应的像素单元中的数据线、栅极线和子像素开关的设置情况。参见图5,所述像素单元还包括:用于控制十三个子像素电极的十三个子像素开关(T1-T13);以及两条栅极线(G1和G2)和七条数据线(D1-D7),所述栅极线和数据线交叉设置,并分别与所述子像素开关电连接;所述像素单元中的子像素电极包括第一边和第二边(在图中未示出),所述第一边和所述第二边相互交叉,所述第一边与所述第一方向Y1或者第二方向Y2平行;所述数据线与所述第一边平行,所述栅极线是折线形。

[0078] 进一步地,参见图5,所述栅极线在所述四个子像素区(Z1-Z4)中的部分与所述第二边平行,所述栅极线在所述第一区域Z5中的部分是折线形。

[0079] 需要说明的是,在图5中,子像素电极的形状与该子像素电极中的条状电极的形状相同,相应地,子像素电极的第一边与条状电极的长边平行,子像素电极的第二边与条状电极的短边平行,因此,在图5中,可以得到,数据线与条状电极的长边方向平行,栅极线在四个子像素区(Z1-Z4)中的部分与条状电极的短边平行。

[0080] 在图5中,具体地,第一子像素开关T1的栅极与第一栅极线G1电连接,源极与第一数据线D1电连接,漏极与第一子像素电极P1电连接;第二子像素开关T2的栅极与第一栅极线G1电连接,源极与第二数据线D2电连接,漏极与第二子像素电极P2电连接;第三子像素开关T3的栅极与第一栅极线G1电连接,源极与第二数据线D3电连接,漏极与第三子像素电极P3电连接;第四子像素开关T4的栅极与第一栅极线G1电连接,源极与第四数据线D4电连接,漏极与第四子像素电极P4电连接;第五子像素开关T5的栅极与第一栅极线G1电连接,源极与第五数据线D5电连接,漏极与第五子像素电极P5电连接;第六子像素开关T6的栅极与第一栅极线G1电连接,源极与第六数据线D6电连接,漏极与第六子像素电极P6电连接;第七子像素开关T7的栅极与第二栅极线G2电连接,源极与第六数据线D6电连接,漏极与第七子像素电极P7电连接;第八子像素开关T8的栅极与第二栅极线G2电连接,源极与第五数据线D5电连接,漏极与第八子像素电极P8电连接;第九子像素开关T9的栅极与第二栅极线G2电连接,源极与第四数据线D4电连接,漏极与第九子像素电极P9电连接;第十子像素开关T10的栅极与第二栅极线G2电连接,源极与第三数据线D3电连接,漏极与第十子像素电极P10电连接;第十一子像素开关T11的栅极与第二栅极线G2电连接,源极与第二数据线D2电连接,漏极与第十一子像素电极P11电连接;第十二子像素开关T12的栅极与第二栅极线G2电连接,源极与第一数据线D1电连接,漏极与第十二子像素电极P12电连接;第十三子像素开关T13的栅极与第一栅极线G1电连接,源极与第七数据线D7电连接,漏极与第十三子像素电极P13电连接。

[0081] 在本实施例中,采用上述布置数据线的的方式,与在竖直方向布置数据线相比,减小了数据线与子像素电极之间形成的空置区域;此外,在第一区域Z5中设置的第十三子像素

开关 T13 由第一栅极线 G1 (在第一区域 Z5 中的部分为折线形) 来进行驱动, 该第一栅极线 G1 同时用于驱动第一子像素区 Z1 和第二子像素区 Z2 中的子像素开关 (T1-T6), 这样即可以不用单独为第十三子像素开关 T13 设置栅极线, 减少了布线, 同时又可以使第十三子像素电极 P13 能够与第一子像素区 Z1 和第二子像素区 Z2 中的各个子像素电极一起驱动, 从而保证阵列基板的显示效果。

[0082] 实施例六

[0083] 图 6a 是本发明实施例六提供的一种像素单元的结构示意图。需要说明的是, 图 6a 是与实施例三中图 3a 相对应的像素单元中的数据线、栅极线和子像素开关的设置情况。参见图 6a, 所述像素单元还包括: 用于控制十四个子像素电极的十四个子像素开关 (T1-T14); 以及两条栅极线 (G1 和 G2) 和八条数据线 (D1-D8), 所述栅极线和数据线交叉设置, 并分别与所述子像素开关电连接; 所述像素单元中的子像素电极包括第一边和第二边 (在图中未示出), 所述第一边和所述第二边相互交叉, 所述第一边与所述第一方向 Y1 或者第二方向 Y2 平行; 所述数据线与所述第一边平行, 所述栅极线是折线形。

[0084] 进一步地, 参见图 6a, 所述栅极线在所述四个子像素区 (Z1-Z4) 中的部分与所述第二边平行, 所述栅极线在所述第一区域 (Z5 和 Z6) 中的部分是折线形。

[0085] 需要说明的是, 本实施例的四个子像素区 (Z1-Z4) 中用于控制第一子像素电极 P1 到第十二子像素电极 P12 的各个子像素开关以及数据线和栅极线的设置情况与实施例五中的完全相同, 该部分的描述请参考实施例五中的相应部分, 在此不再赘述。然而, 与实施例五不同的是, 本实施例中的像素单元包括两个第一区域 (Z5 和 Z6), 在像素单元左侧的第一区域 Z5 (参见图 6a) 中设置有第十三子像素电极 P13 和用于控制第十三子像素电极 P13 的第十三像素开关 T13, 在右侧的第一区域 Z6 (参见图 6a) 中设置有第十四子像素电极 P14 和用于控制第十四子像素电极 P14 的第十四像素开关 T14, 其中, 第十三子像素开关 T13 的栅极与第一栅极线 G1 电连接, 源极与第七数据线 D7 电连接, 漏极与第十三子像素电极 P13 电连接; 第十四子像素开关 T14 的栅极与第一栅极线 G1 电连接, 源极与第八数据线 D8 电连接, 漏极与第十四子像素电极 P14 电连接。

[0086] 本实施例的上述内容给出了实施例三中图 3a 对应的像素单元中的数据线、栅极线和子像素开关的设置情况。针对实施例四中图 4a 对应的像素单元中的数据线、栅极线和子像素开关的设置情况, 参见图 6b。图 6b 中的各数据线、栅极线和子像素开关的设置情况与图 6a 中相同, 因此, 关于图 6b 的详细描述, 请参见图 6a, 在此不再赘述。

[0087] 需要说明的是, 在上述实施例五和实施例六中的各个子像素开关, 可以采用薄膜晶体管 (Thin Film Transistor, 简称 TFT) 来制作。

[0088] 还需要说明的是, 在上述实施例二、实施例三和实施例四中所给出的各个实施例的像素单元中的数据线、栅极线和子像素开关的设置情况, 请参考图 5、图 6a 和图 6b 及其相关描述, 在此不再赘述。

[0089] 如上所述, 给出了与第一方向 Y1 平行的条状电极所在的子像素电极和与第二方向 Y2 平行的条状电极所在的子像素电极围成的第一区域以及对第一区域进行设置的一些优选的实施例。接下来, 就根据实际的工艺水平, 给出可以应用上述各个实施例的示例。

[0090] 实施例七

[0091] 在实际设计子像素电极时,由于受到工艺水平的限制,子像素电极中的狭缝宽度和狭缝之间的条状电极宽度的尺寸都会受到限制。在一定工艺水平下,如果能够制作的狭缝的最小宽度为 A,条状电极的最小宽度为 B,位于子像素电极边缘的狭缝到所述子像素电极的边缘的必要距离为 C,那么子像素电极的宽度 K 可以表示为: $K = 2C + n \times A + (n-1) \times B$,其中,n 代表该子像素电极中狭缝的数目。需要说明的是,上述的狭缝的最小宽度 A、条状电极的最小宽度 B、必要距离 C 和子像素电极的宽度 K 均为沿垂直于子像素电极的长边方向的大小。图 7a 是本发明实施例七提供的一种子像素电极的结构示意图。参见图 7a,子像素电极 Pn 包括 3 条具有最小宽度为 A 的狭缝 PA 和 2 条位于狭缝 PA 之间的且具有最小宽度为 B 的条状电极 PB,并且位于子像素电极 Pn 边缘的狭缝 PA 到该边缘的必要距离为 C,相应地,子像素电极 Pn 的宽度 K 为: $K = 2C + 3A + 2B$,其中,A、B、C 和 K 均为沿 Y3 方向(垂直于子像素电极 Pn 的长边方向)的大小,且 K 与 d1 满足的关系为: $K = d1 \sin \beta$ 。

[0092] 图 7b 是本发明实施例七提供的一种阵列基板的结构示意图。参见图 7b,在阵列基板 12 上设置的一行子像素电极,其中,子像素电极 P1 到子像素电极 Pm 中的条状电极 PB 均与第一方向 Y1 平行,m 为大于 1 的整数;M 代表相邻两个子像素电极之间的距离,d 代表在这行空出空间的宽度,且 M 和 d 均为沿 Y3 方向的大小,其中,d 满足的条件是: $d < m(A+B)$ 且 $d < M+K$ (即 $d < M+2C+2A+B$),这表明空出的空间,即不能再设置一个子像素电极(由条件 $d < M+K$ 决定),也不能在每个子像素电极中增加一条狭缝(由条件 $d < m(A+B)$ 决定)。对于此种情况,在现有技术中,通常将每个子像素电极的狭缝宽度拉宽,使得拉宽狭缝后的子像素电极能够刚好排满阵列基板上的一行,并使空出的空间消失。这样虽然解决了空出空间的问题,但是由于对每个子像素电极的狭缝宽度进行了拉宽,因此,在显示时,会出现比较严重的黑畴现象。

[0093] 本发明上述各个实施例中由于具有第一区域,因此,在一行具有相同数目的子像素电极的情况下,本发明上述各个实施例中的一行子像素电极占据的空间要大于图 7b 中一行子像素电极占据的空间,从而可以使图 7b 中空出的空间消失。需要说明的是,如果阵列基板的尺寸不能够容纳本发明上述各个实施例中的一行子像素电极,那么可以对各个子像素电极进行适当地压缩,例如,将子像素电极的狭缝的最小宽度为 A、条状电极的最小宽度为 B 和位于子像素电极边缘的狭缝到该边缘的必要距离为 C 中的一个或者多个通过压缩的方式适当地减小,以使阵列基板刚好能够容纳所述子像素电极。

[0094] 实施例八

[0095] 本发明实施例八提供一种显示面板。图 8a 是本发明实施例八提供的一种显示面板的结构示意图。参见图 8a,显示面板包括:包括:第一基板 21、第二基板 22 和位于第一基板 21 和第二基板 22 之间的液晶层 23,其中,液晶层 23 包括液晶分子 231。上述的第二基板 22 可以为彩膜基板,第一基板 21 为上述各实施例所述的阵列基板。

[0096] 需要说明的是,彩膜基板要与阵列基板对应设置。例如,在阵列基板上,当像素单元中的子像素电极的设置情况为图 1b 所示的设置情况时,并且当第一子像素电极 P1 到第十二子像素电极 P12 可以依次为红色子像素电极、绿色子像素电极、蓝色子像素电极、红色子像素电极、绿色子像素电极、蓝色子像素电极、蓝色子像素电极、绿色子像素电极、红色子像素电极、蓝色子像素电极、绿色子像素电极和红色子像素电极时,与此对应地,彩膜基板中的色阻层的设置情况可以参见图 8b 或者图 8c。在图 8b 中,与阵列基板上第十三子像素

电极 P13 相对应,彩膜基板中的色阻层上均设置了白色色阻,而在图 8c 中,与阵列基板上第十三子像素电极 P13 相对应,彩膜基板中的色阻层上分别设置了红色色阻、绿色色阻和蓝色色阻。其中,在图 8b 和图 8c 中,R 代表红色色阻,G 代表绿色色阻、B 代表蓝色色阻以及 W 代表白色色阻,在色阻之间的阴影部分表示被彩膜基板中的黑色矩阵阻挡的部分。

[0097] 还需要说明的是,上述显示面板可以具有触控功能,也可以不具有触控功能,在实际制作时,可以根据具体的需要进行选择和设计。其中,触控功能可以为电磁触控功能、电容触控功能或者电磁电容触控功能等。

[0098] 本实施例提供的显示面板,由于采用了上述各实施例的阵列基板,且该阵列基板通过设置各行子像素电极中的条状电极的排列方式,在摩擦配向方向产生偏差或者偏振片贴附时发生歪斜的情况下可以有效地避免横纹问题,因此,显示面板同样具有该有益效果。

[0099] 实施例九

[0100] 本发明实施例九提供一种显示装置。图 9 是本发明实施例九提供的一种显示装置的结构示意图。参见图 9,显示装置 30 包括显示面板 31,还可以包括驱动电路和其他用于支持显示装置 30 正常工作的器件。其中,所述显示面板 31 为上述实施例八中所述的显示面板。上述的显示装置 30 可以为手机、台式电脑、笔记本、平板电脑、电子纸中的一种。

[0101] 本实施例提供的显示装置,由于采用了在摩擦配向方向产生偏差或者偏振片贴附时发生歪斜的情况下可以有效地避免横纹问题的显示面板,因此,显示装置同样具有该有益效果。

[0102] 注意,上述仅为本发明的较佳实施例及所运用技术原理。本领域技术人员会理解,本发明不限于这里所述的特定实施例,对本领域技术人员来说能够进行各种明显的变化、重新调整和替代而不会脱离本发明的保护范围。因此,虽然通过以上实施例对本发明进行了较为详细的说明,但是本发明不仅仅限于以上实施例,在不脱离本发明构思的情况下,还可以包括更多其他等效实施例,而本发明的范围由所附的权利要求范围决定。

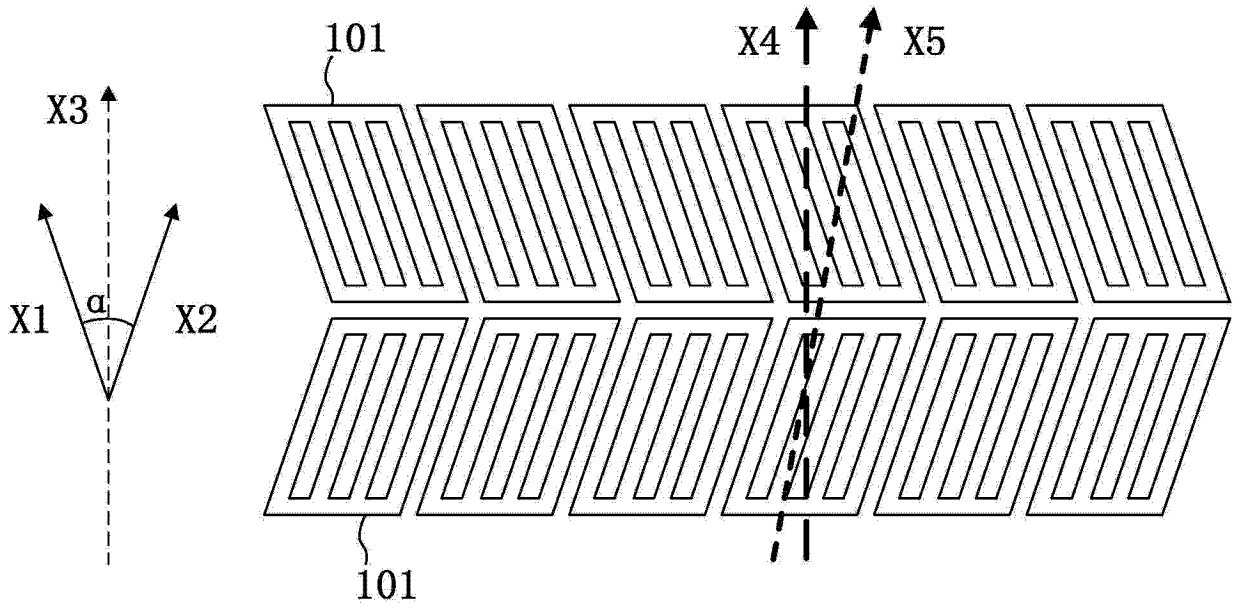


图 1a

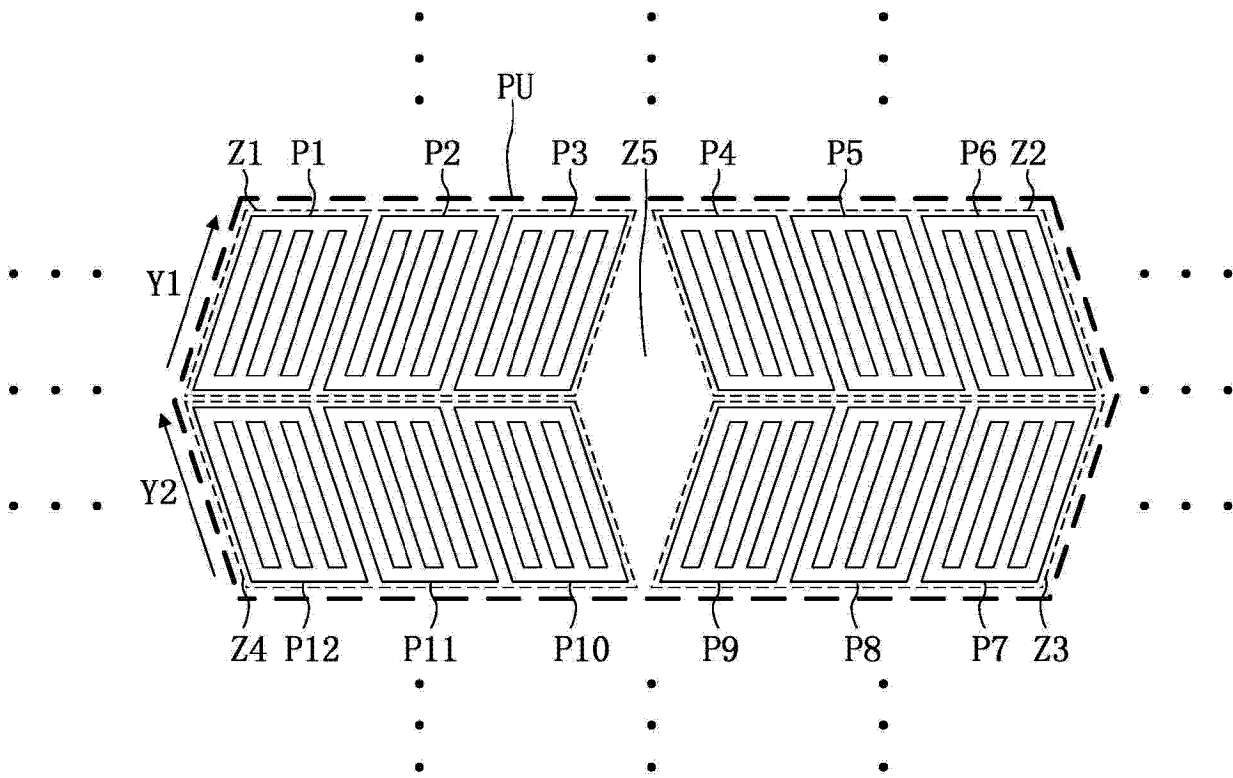


图 1b

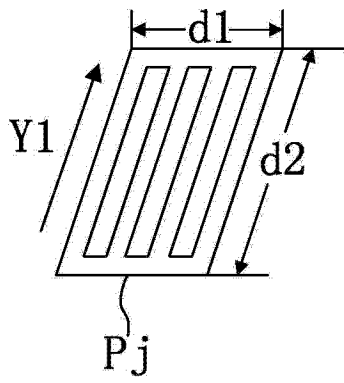


图 1c

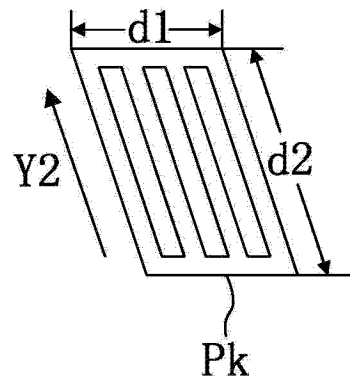


图 1d

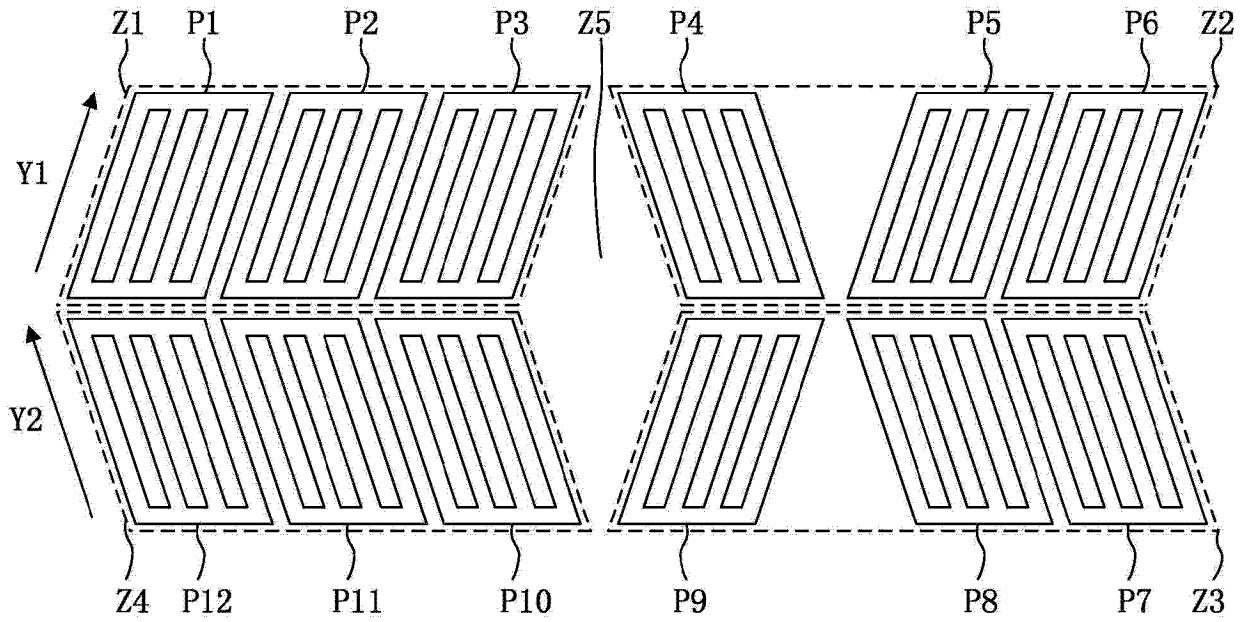


图 2a

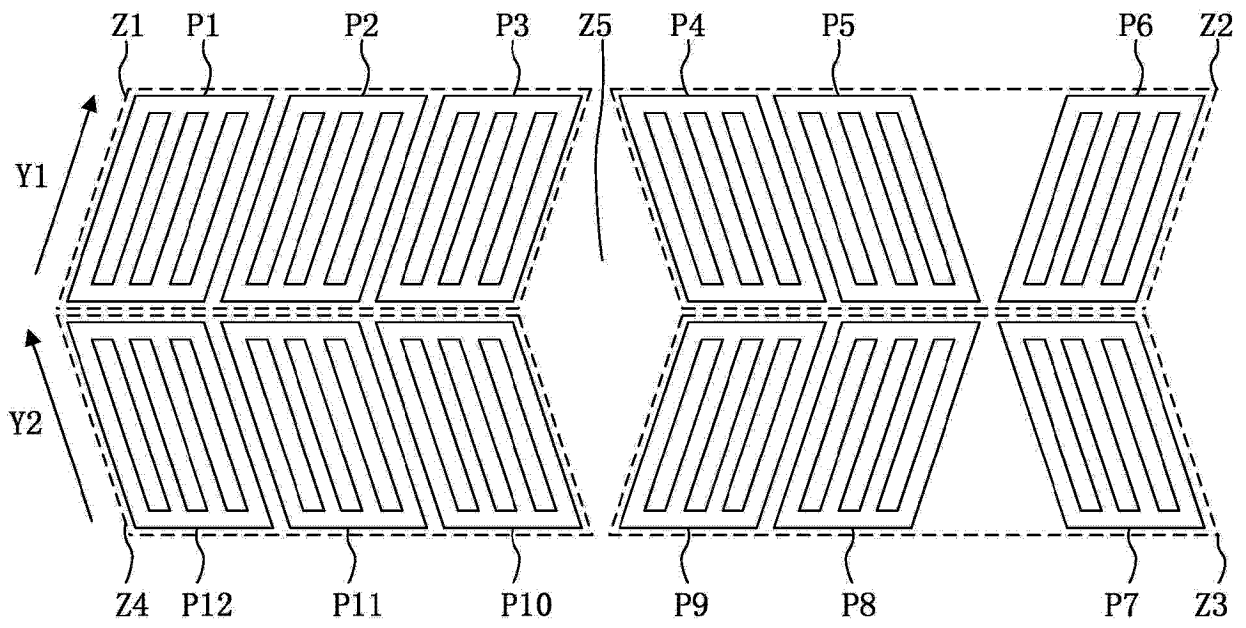


图 2b

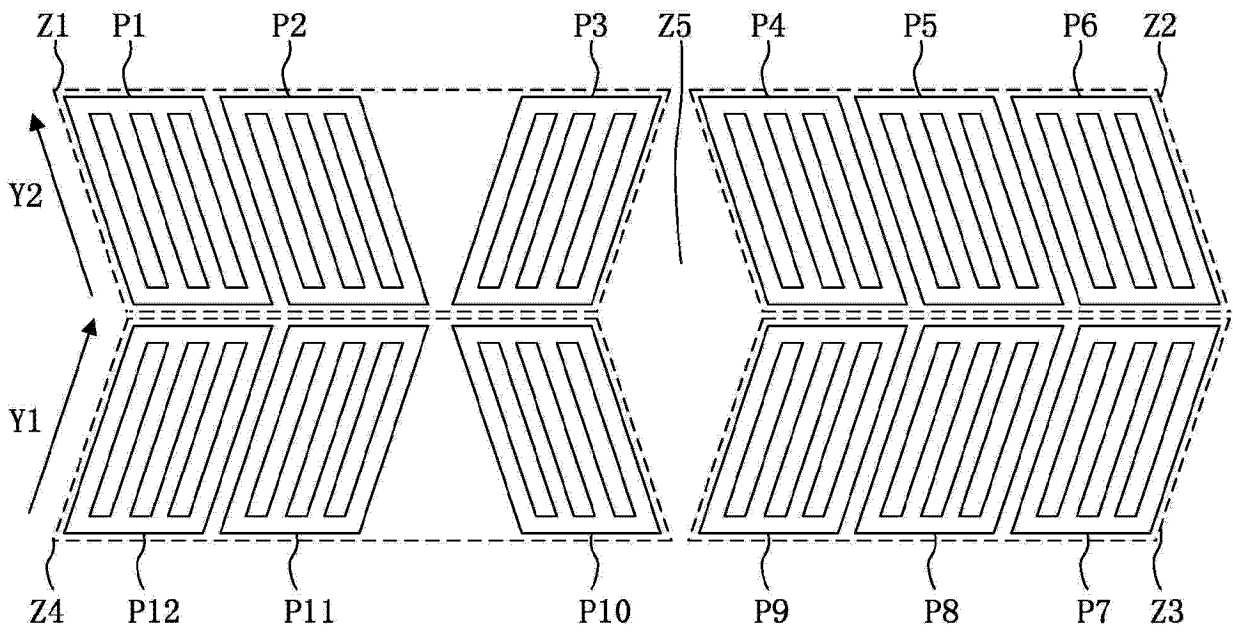


图 2c

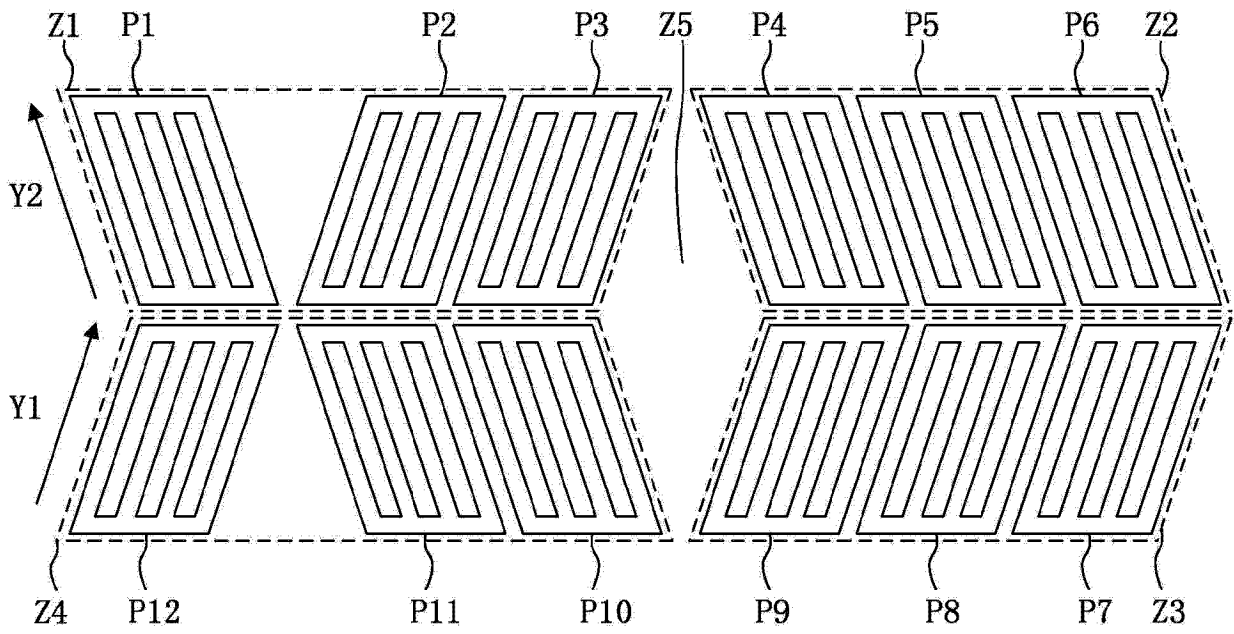


图 2d

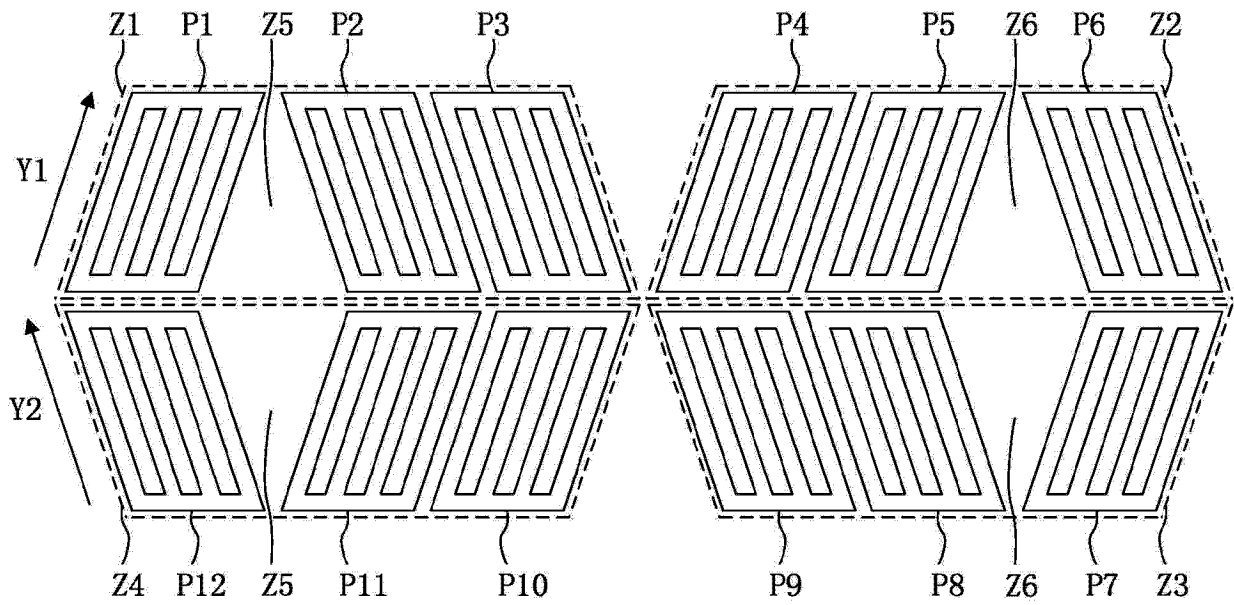


图 3a

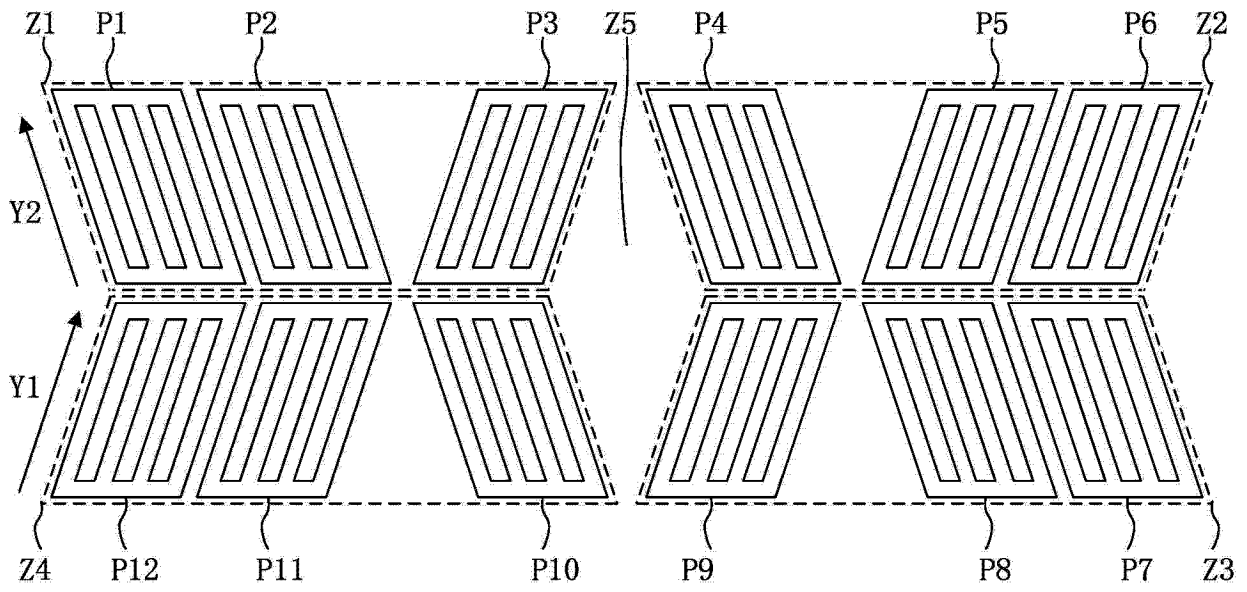


图 3b

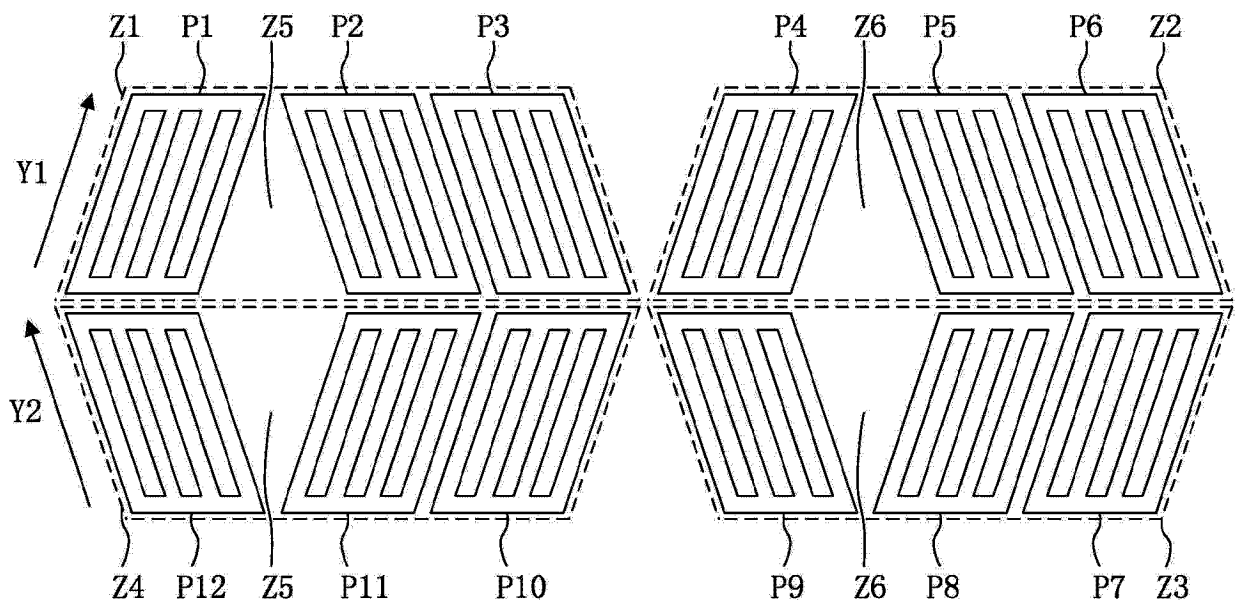


图 3c

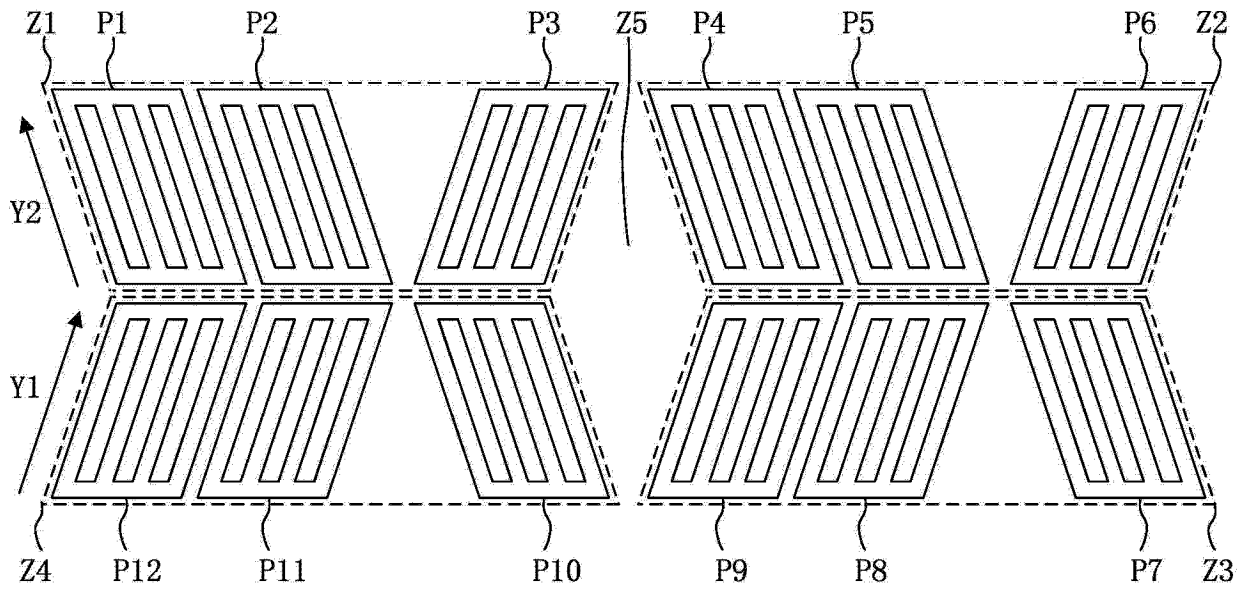


图 3d

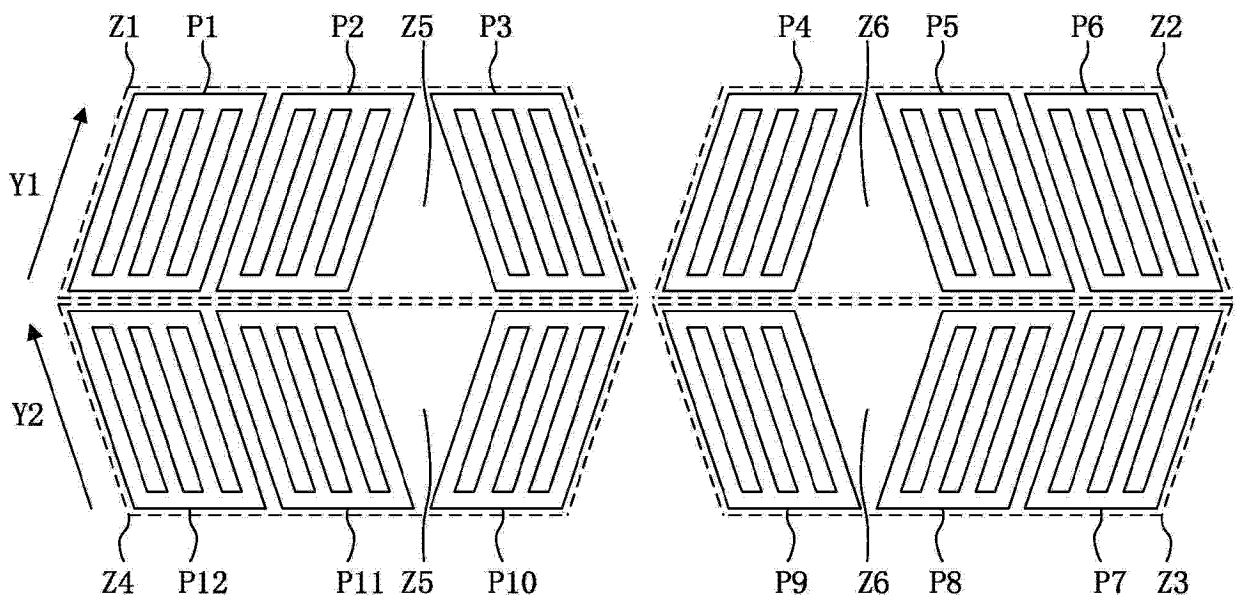


图 4a

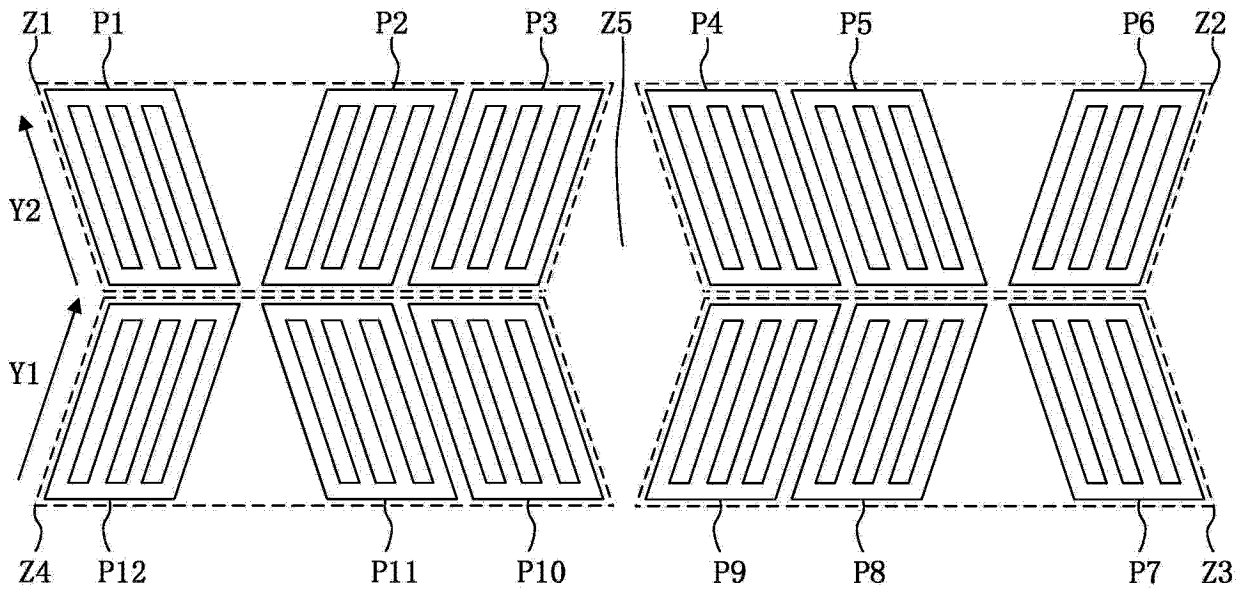


图 4b

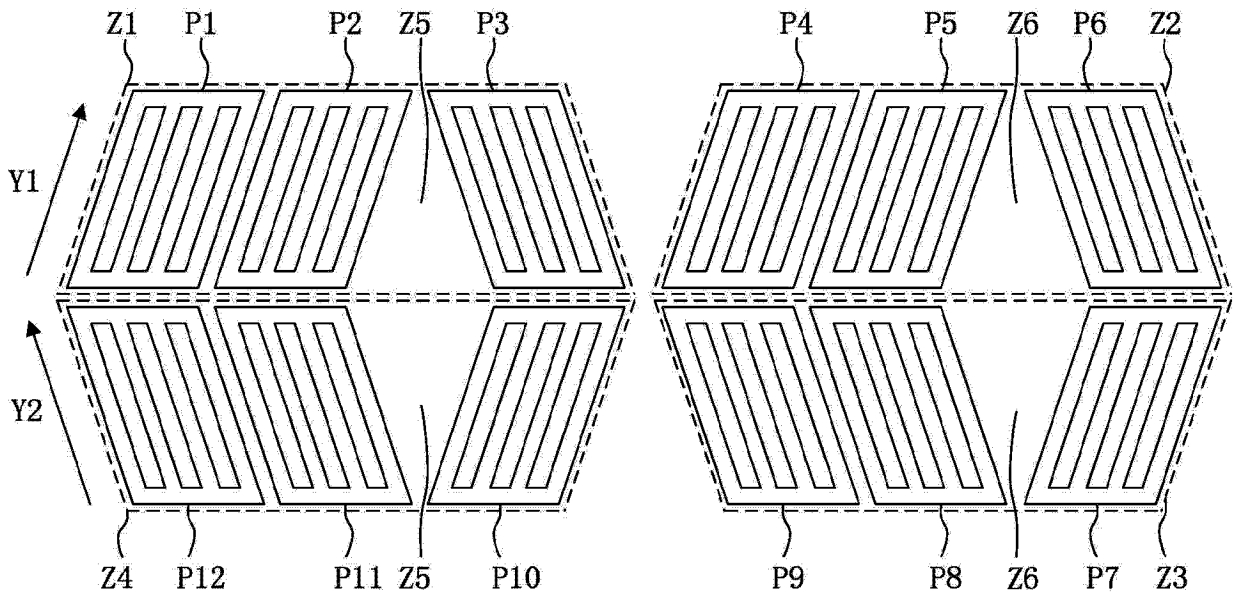


图 4c

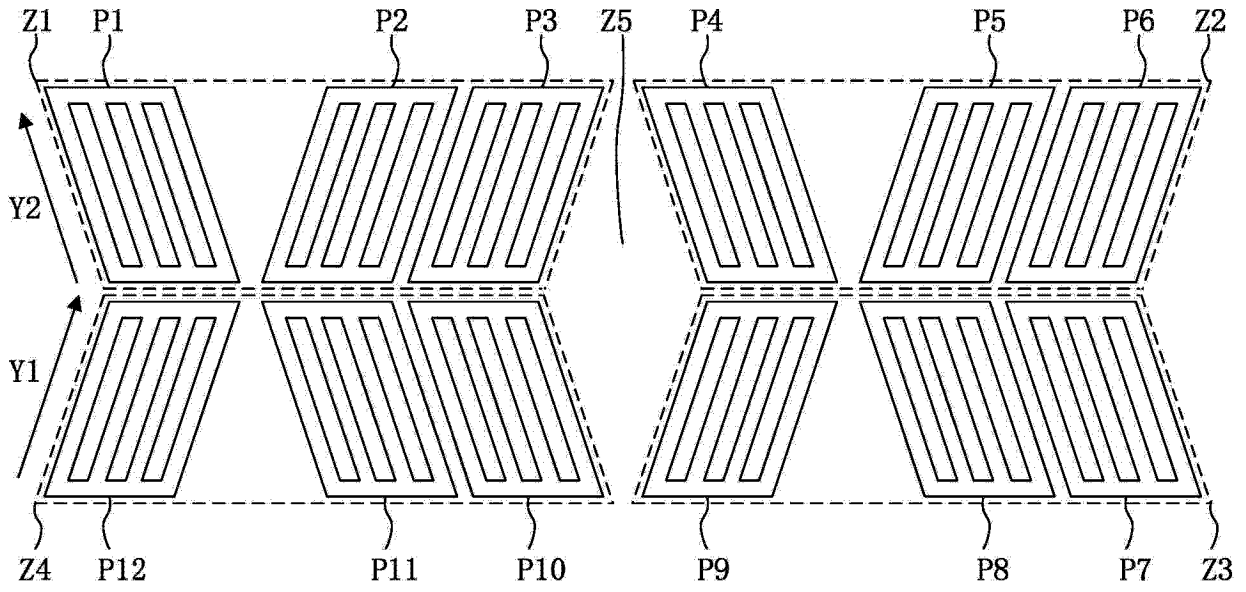


图 4d

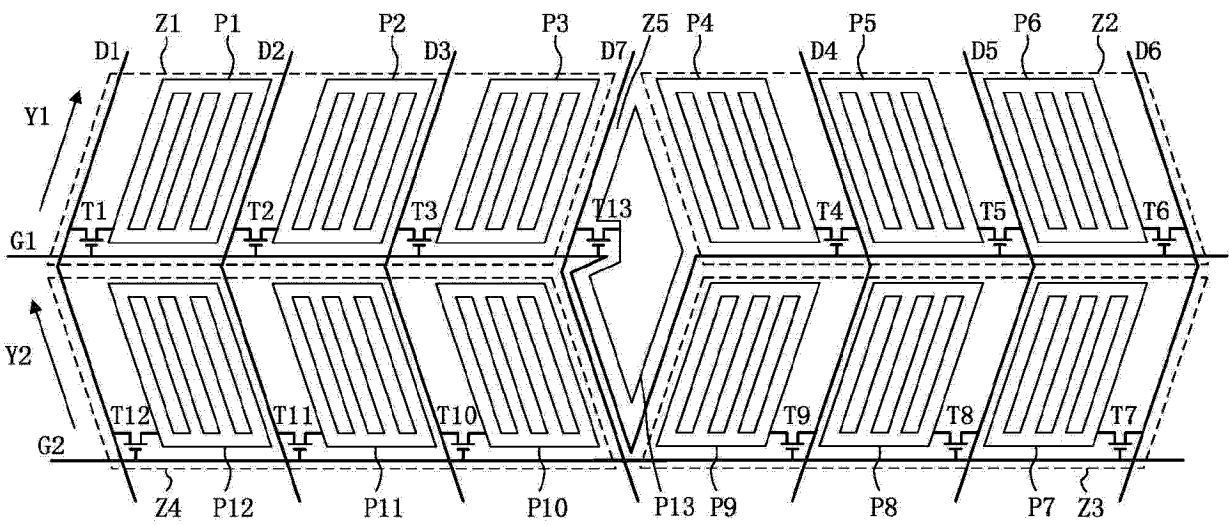


图 5

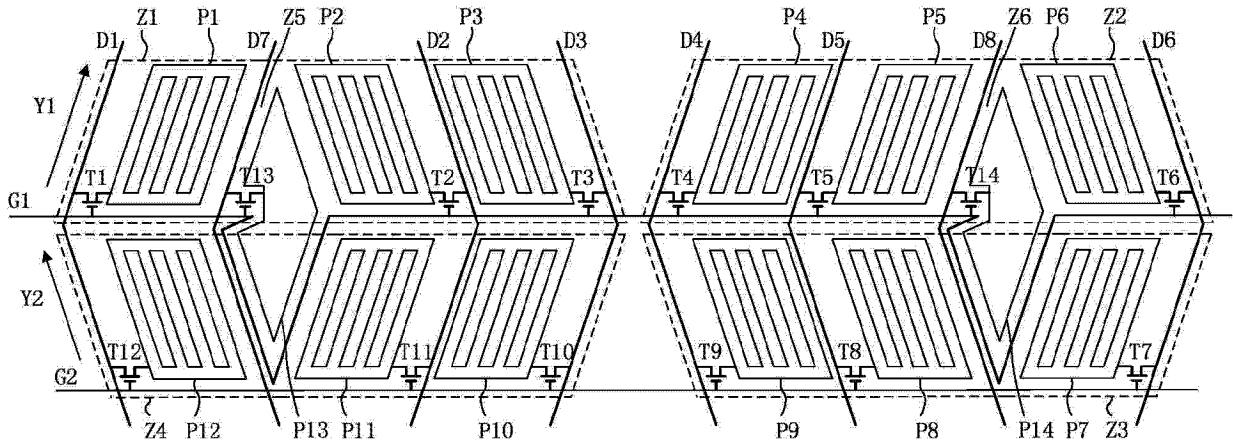


图 6a

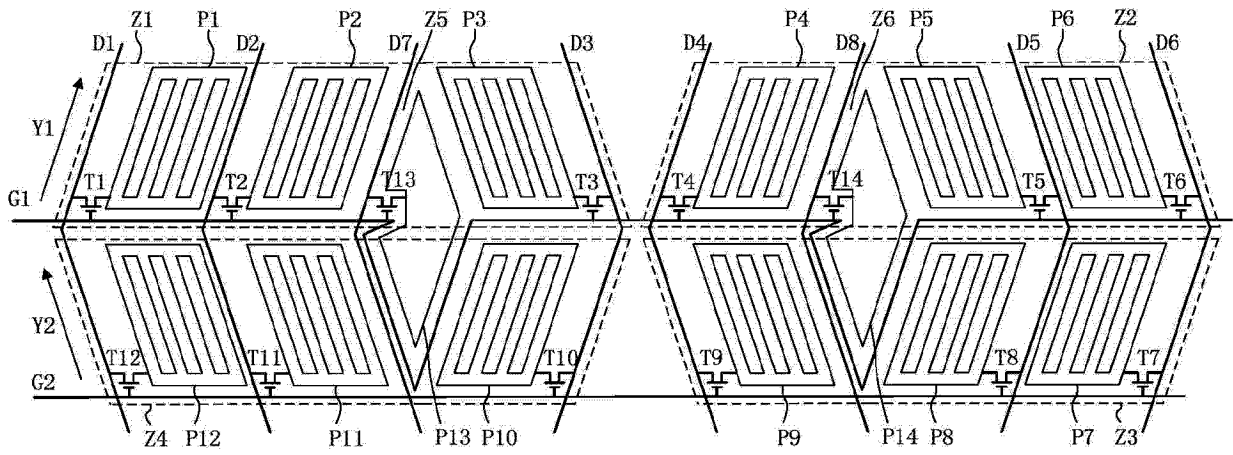


图 6b

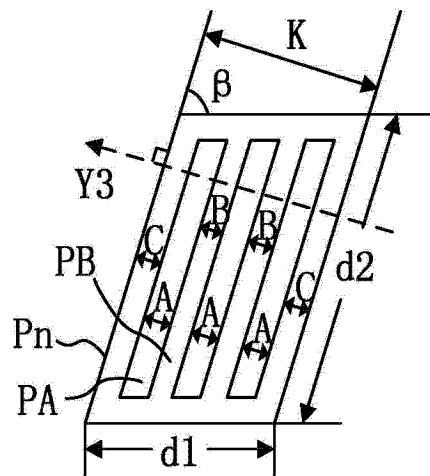


图 7a

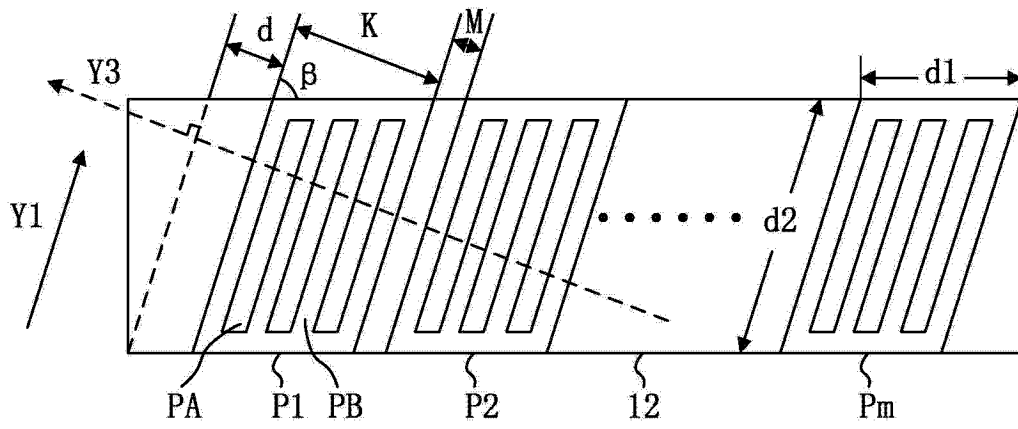


图 7b

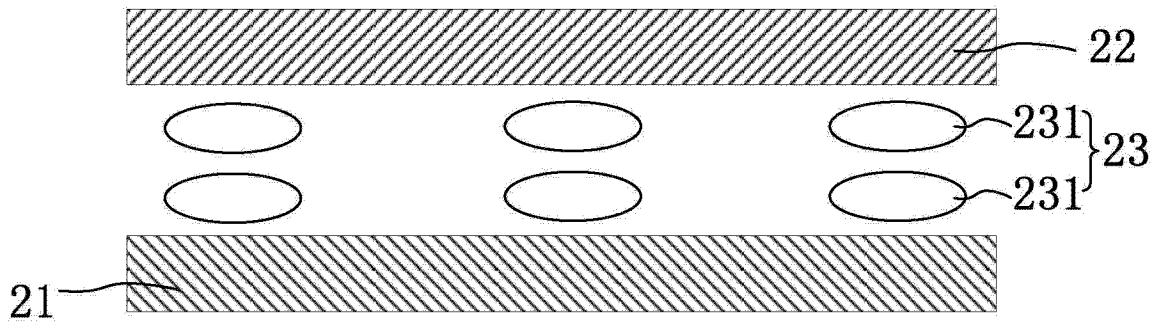


图 8a

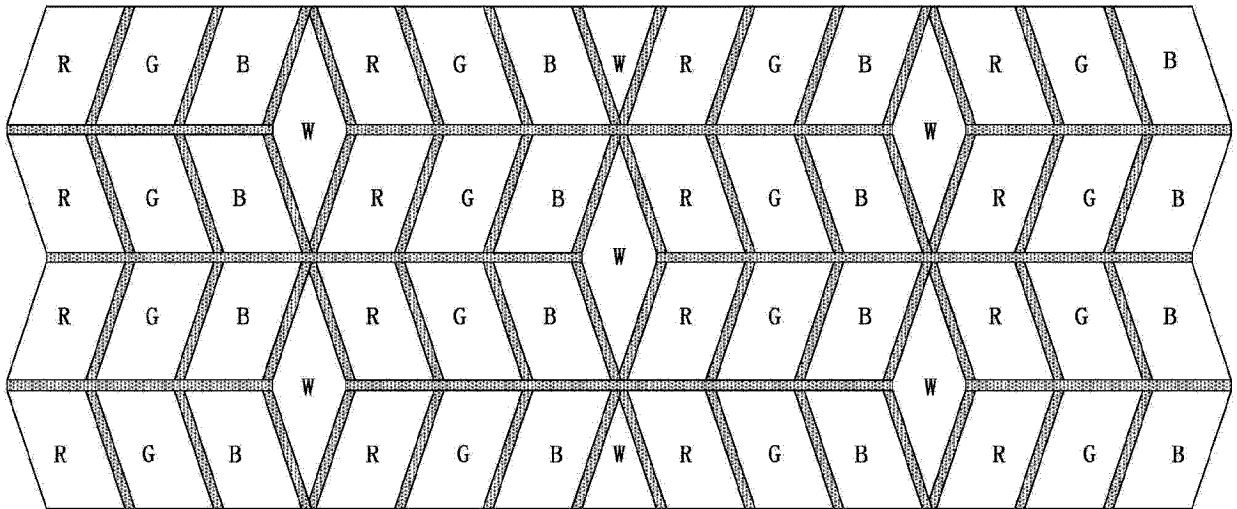


图 8b

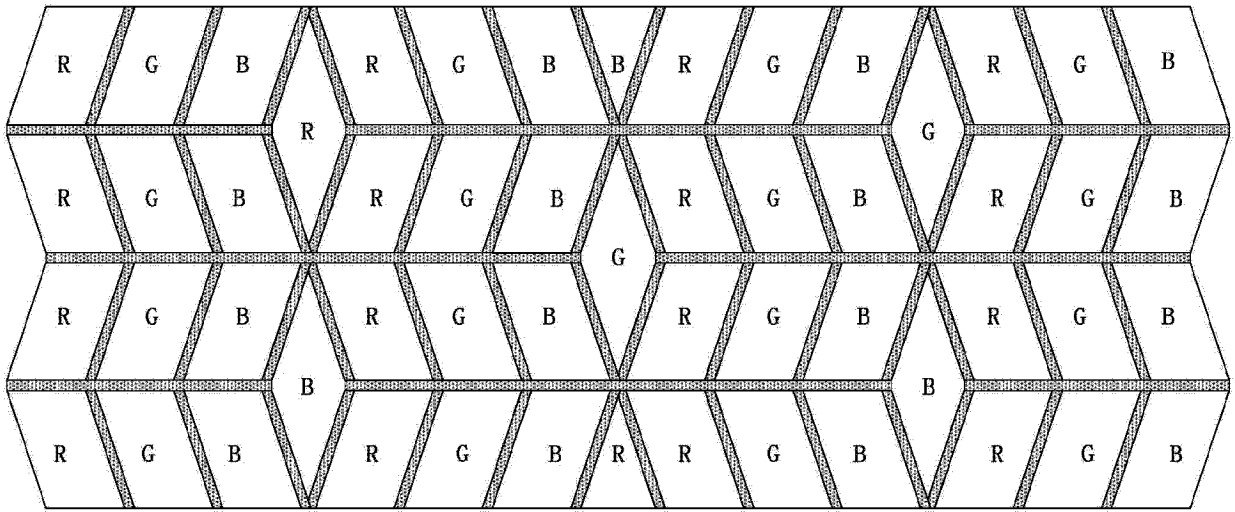


图 8c

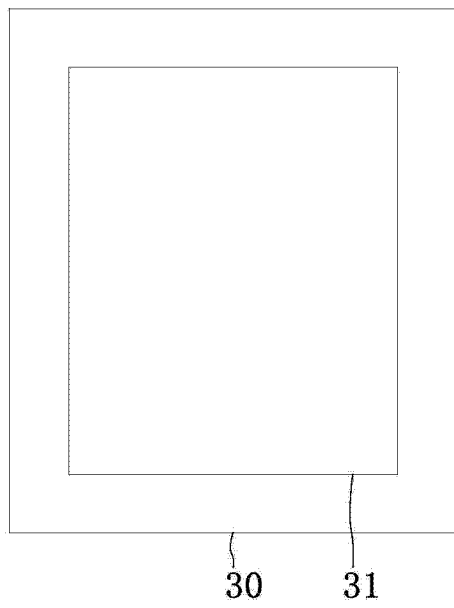


图 9