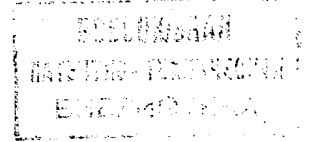




ГОСУДАРСТВЕННЫЙ КОМИТЕТ
ПО ИЗОБРЕТЕНИЯМ И ОТКРЫТИЯМ
ПРИ ГНТ СССР

ОПИСАНИЕ ИЗОБРЕТЕНИЯ К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

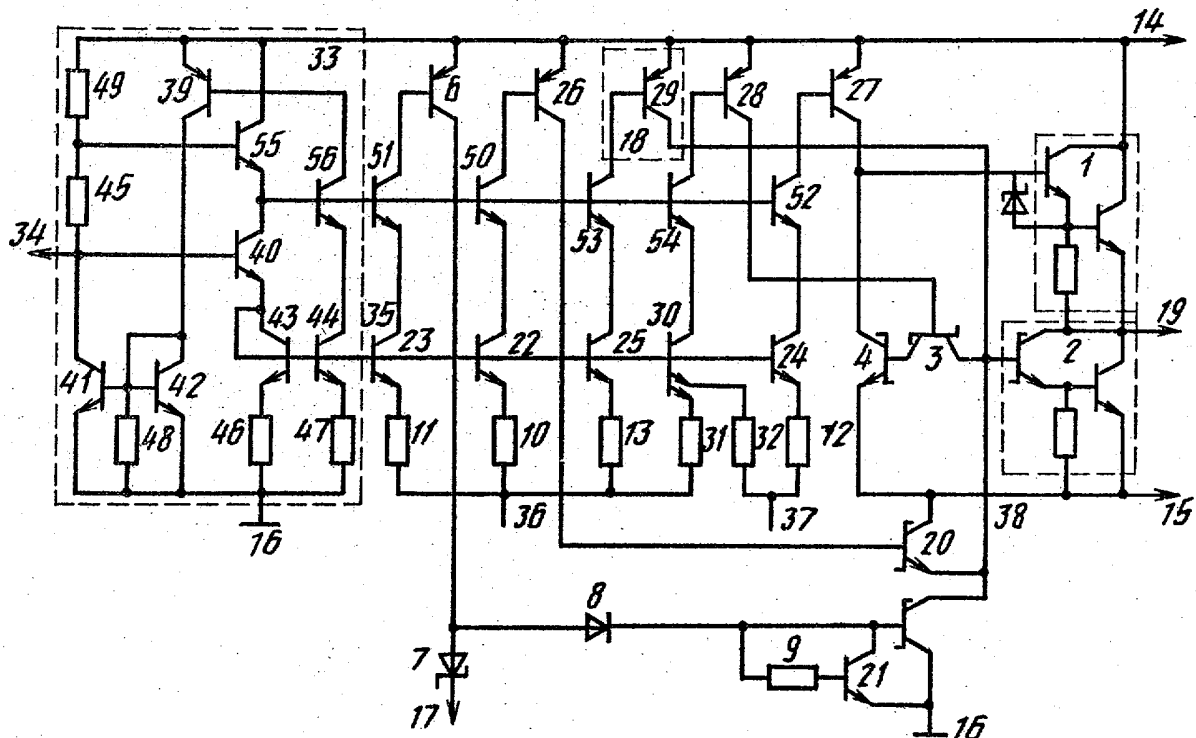


(61) 1290501
(21) 4243909/24-21
(22) 11.05.87
(46) 15.11.89. Бюл. № 42
(72) А.И.Гольдшер, П.А.Дик,
А.И.Лашков и В.Я.Стенин
(53) 621.373.5(088,8)
(56) Авторское свидетельство СССР
№ 1290501, кл. Н 03 К 5/01, 1985.

(54) ФОРМИРОВАТЕЛЬ ИМПУЛЬСОВ УПРАВ-
ЛЕНИЯ

(57) Изобретение относится к импульс-
ной технике и может быть использова-

но для управления микросхемами с за-
рядовой связью. Целью изобретения
является повышение быстродействия.
Для этого в формирователь импульсов
дополнительно введены транзисторы
50-56 и соответствующие функцио-
нальные связи. Введение этих транзисторов
позволило при заданном максимально
допустимом рабочем напряжении схемы
использовать относительно тонкие низ-
коомные эпитаксиальные пленки для
изготовления интегральных схем форми-
рователей и существенно уменьшить их
паразитные емкости. 1 з.п. ф-лы, 1 ил.,



Изобретение относится к импульсной технике, предназначено для выполнения в виде интегральной микросхемы, и может быть использовано для управления микросхемами с зарядовой связью.

Цель изобретения - повышение быстродействия.

На чертеже приведена принципиальная электрическая схема формирователя импульсов управления.

Формирователь импульсов управления содержит первый и второй составные транзисторы 1 и 2, первый, второй, третий, четвертый транзисторы 3-6, первый и второй диоды 7 и 8, первый, второй, третий, четвертый и пятый резисторы 9-13, первую, вторую шины 14 и 15 источника питания, общую шину 16, шину 17 потенциально-управления, генератор 18 тока, выходную шину 19, с пятого по четырнадцатый транзисторы 20-29, двухэмиттерный транзистор 30, шестой и седьмой резисторы 31 и 32, управляемый источник 33 опорного напряжения с шиной 34 управления опорным напряжением и шиной 35 опорного напряжения, шину 36 регулирования времени среза, шину 37 регулирования времени нарастания выходных импульсов, шину 38 токового управления, с пятнадцатого по двадцатый транзисторы 39-44, с восьмого по двенадцатый резисторы 45-49 и с двадцать первого по двадцать седьмой транзисторы 50-56. При этом коллектор первого составного транзистора 1 соединен с первой шиной 14 источника питания, с коллектором двадцать шестого транзистора 55, с эмиттерами четвертого, одиннадцатого, двенадцатого, тринадцатого, четырнадцатого и пятнадцатого транзисторов 6, 26, 27, 28, 29, 39 и через двенадцатый резистор 49 - с первым выводом восьмого резистора 45 и с базой двадцать шестого транзистора 55, эмиттер которого соединен с коллектором шестнадцатого транзистора 40 и с базами двадцать первого, двадцать второго, двадцать третьего, двадцать четвертого, двадцать пятого и двадцать седьмого транзисторов 50, 51, 52, 53, 54, 56, коллекторы которых подключены соответственно к базам одиннадцатого, четвертого, двенадцатого, четырнадцатого, тринадцатого и пятнадцатого транзисторов 26, 6, 27, 29, 28, 39, а эмиттеры - с коллекторами соответ-

ственно седьмого, восьмого, девятого, десятого, двухэмиттерного и двадцатого транзисторов 22, 23, 24, 25, 30, 44, базы которых соединены с эмиттером шестнадцатого транзистора 40, с базой и коллектором двенадцатого транзистора 43, база шестнадцатого транзистора 40 соединена со вторым выводом восьмого резистора 45, с шиной 34 и с коллектором семнадцатого транзистора 41, база которого соединена с базой и коллектором восемнадцатого транзистора 42, с коллектором пятнадцатого транзистора 39 и через одиннадцатый резистор подключена к общей шине 16, к эмиттерам семнадцатого, восемнадцатого, третьего и шестого транзисторов 41, 42, 5, 21, эмиттеры девятнадцатого и двадцатого транзисторов 43, 44 подключены к общей шине 16 через девятый и десятый резисторы 46 и 47, эмиттеры седьмого, восьмого, десятого и первый эмиттер двухэмиттерного транзистора 22, 23, 25, 30 через второй, третий, пятый и шестой резисторы подключены к шине 36, а второй эмиттер двухэмиттерного и девятого транзисторов 30 и 24 через седьмой и четвертый резисторы 32 и 12 подключены к шине 37, база первого составного транзистора 1 соединена с коллекторами второго и двенадцатого транзисторов 4 и 27, а эмиттер - с выходной шиной 19 и с коллектором второго составного транзистора 2, эмиттер которого соединен со второй шиной 15 источника питания, с эмиттером второго и с коллектором пятого транзисторов 4 и 20, базы первого, второго, пятого транзисторов 3, 4, 20 соединены соответственно с коллекторами тринадцатого, первого и одиннадцатого транзисторов 28, 3, 26, эмиттер пятого транзистора 20 подключен к шине 38, к коллекторам третьего и четырнадцатого транзисторов 5 и 29, к эмиттеру первого и к базе второго составного транзисторов 3, 2, база третьего транзистора 5 соединена с катодом второго диода 8, с коллектором шестого транзистора 21, между базой и коллектором которого включен первый резистор 9, аноды первого и второго диодов 7, 8 соединены с коллектором четвертого транзистора 6, а катод первого диода 7 подключен к шине 17 потенциального управления.

Формирователь импульсов управления работает следующим образом.

Коллекторный ток эталонного транзистора 39 благодаря действию отрицательной обратной связи в управляемом источнике 33 опорного напряжения равен сумме токов, протекающих через токозадающий элемент на резисторах 45 и 49 и через токоотводящий резистор 48. Требуемое для нормальной работы токораспределение в интегральной схеме формирователя обеспечивается выбором конструктивного выполнения торцовых р-п-р транзисторов 6, 26, 27, 28, 29, 39, чтобы их коэффициенты передачи базового тока в номинальном режиме были одинаковы выбором площадей эмиттерных переходов соответствующих п-р-п транзисторов (с 22 по 25, 30, 44) и сопротивлений с 10 по 13, 32 и 47 резисторов. Конструкция упомянутых п-р-п транзисторов должна обеспечить максимальную воспроизводимость соотношения токов, поэтому эти транзисторы имеют относительно большие размеры. Транзистор 24 работает в цепи, задающей наибольший ток, а именно коллекторный ток транзистора 27, который обеспечивает перезаряд значительной паразитной емкости коллектор-подложка транзистора 4 и базовый ток составного транзистора 1. Вследствие этого транзистор 24 имеет весьма значительную емкость коллектор-подложка. Тем не менее режимный ток транзистора 24 довольно незначительный, поэтому введенный транзистор 52, работающий как повторитель коллекторного тока транзистора 24, может иметь минимальные размеры, определяемые лишь технологическими допусками (к его характеристикам не предъявляется никаких особых требований по согласованию с характеристиками других активных элементов). В результате его емкость коллектор-подложка оказывается минимальной.

При нулевом логическом сигнале на шине 17 потенциального управления коллекторный ток транзистора 6 протекает через диод 7 в источник входного сигнала через шину 17. Транзистор 5 заперт, ток генератора 18, выполненного на транзисторе 29, протекает в базу составного транзистора 2. Транзистор 3 работает в инверсной активной области, транзистор 4 - насыщен,

а составной транзистор 1 заперт. Выходной потенциал на шине 19 формирователя определяется напряжением на шине 15 источника питания.

Появление сигнала логической "1" на шине 17 потенциального управления приводит к отпиранию транзистора 5, который перехватывает ток генератора 18. Составной транзистор 2 запирается, транзистор 3 переходит в режим насыщения, выключая транзистор 4. Ток коллектора транзистора 27 обеспечивает формирование положительного перепада напряжения на емкости нагрузки, подключенной к выходной шине 19. При этом через составной транзистор 1 протекает импульс тока с большой скоростью нарастания. На шине 14 источника питания возникает импульс напряжения помехи отрицательной полярности из-за наличия последовательной активно-индуктивной составляющей ее импеданса. Помеха передается на эмиттер торцового р-п-р транзистора 27 в запирающей полярности. Коллекторный ток транзистора 52 обеспечивает восстановление режима по постоянному току транзистора 27. Существенное уменьшение емкости между базой транзистора 27 и подложкой ИС формирователя (за счет малых размеров транзистора 52) позволяет уменьшить задержку между изменением потенциала на эмиттере и базе транзистора 27 и, как следствие, уменьшить чувствительность коллекторного тока этого транзистора к импульсной помехе на шине 14 источника питания. В результате уменьшается время нарастания выходного напряжения на емкости нагрузки и повышается быстродействие интегрального формирователя импульсов управления.

Конечное значение потенциала на выходной шине 19 определяется напряжением на первой шине 14 источника питания. Транзистор 20 обеспечивает фиксацию потенциала на коллекторе открытого транзистора 5 (если напряжение на шине 15 превышает нулевое напряжение на общей шине), что обеспечивает стабилизацию времени задержки выключения формирователя при регулировке нижнего уровня выходных импульсов (которое задается напряжением на шине 15).

Появление сигнала логического "0" на шине 17 приводит к запирающему тран-

зистора 5, к отпиранию сначала транзистора 4, а затем и составного транзистора 2 (за счет разных порогов включения этих транзисторов). Соответствующим соотношением токов транзисторов 28 и 29 обеспечивается более быстрое уменьшение потенциала коллектора транзистора 4 по отношению к изменению потенциала на выходной шине 19, что позволяет исключить сквозной ток через составные транзисторы 1 и 2. Дiod, шунтирующий эмиттерный переход составного транзистора 1, исключает его пробой при значительной емкости нагрузки на выходной шине 19.

Введение транзисторов 50-56 позволяет при заданном максимально допустимом рабочем напряжении схемы использовать относительно тонкие низкоомные эпитаксиальные пленки для изготовления интегральных схем формирователей. Это дало возможность уменьшить размеры активных элементов и соответственно их паразитные емкости, за счет чего достигается дополнительное повышение быстродействия формирователя при сохранении мощности потребления в статическом состоянии. Надежная работа собственно формирующих цепей при повышенном напряжении на шине 14 источника питания достигается благодаря тому, что элементы формирователя, к которым может быть приложено полное напряжение источника питания (составные и второй транзисторы 1, 2, 4), используются в ключевом режиме. Что касается максимально допустимого напряжения коллектор-эмиттер торцовых р-п-р структур, то оно практически не отличается от максимального допустимого напряжения коллекторного перехода п-р-п транзистора.

Ф о р м у л а и з о б р е т е н и я

1. Формирователь импульсов управления по авт.св. № 1290501, отличающийся тем, что, с целью повышения быстродействия, введены с двадцать первого по двадцать пятый транзисторы, имеющие п-р-п-структуру причем эмиттеры и коллекторы двадцать первого, двадцать второго, двадцать третьего, двадцать четвертого, двадцать пятого транзисторов включены в разрыв соответственно между коллекторами седьмого, восьмого, девятого, десятого и двухэмиттерного транзисторов и базами одиннадцатого, четвертого, двенадцатого, четырнадцатого и тринадцатого транзисторов, а базы соединены с второй шиной опорного напряжения регулируемого источника опорного напряжения.

2. Формирователь по п. 1, отличающийся тем, что регулируемый источник опорного напряжения дополнительно содержит двенадцатый резистор, двадцать шестой и двадцать седьмой транзисторы, имеющие п-р-п-структуру, причем двенадцатый резистор включен между первым выводом восьмого резистора и первой шиной источника питания, эмиттер и коллектор двадцать шестого транзистора включены в разрыв соответственно между коллектором шестнадцатого транзистора и первой шиной источника питания, а база подключена к первому выводу восьмого резистора, эмиттер и коллектор двадцать седьмого транзистора включены в разрыв между коллектором двадцатого транзистора и базой пятнадцатого транзистора, а база соединена с эмиттером двадцать шестого транзистора и второй шиной опорного напряжения блока.

Составитель В.Пятецкий

Редактор И.Сегляник

Техред М.Ходанич

Корректор М.Шаропи

Заказ 6978/55

Тираж 884

Подписное

ВНИИПИ Государственного комитета по изобретениям и открытиям при ГКНТ СССР
113035, Москва, Ж-35, Раушская наб., д. 4/5

Производственно-издательский комбинат "Патент", г.Ужгород, ул. Гагарина, 101