



ФЕДЕРАЛЬНАЯ СЛУЖБА
ПО ИНТЕЛЛЕКТУАЛЬНОЙ СОБСТВЕННОСТИ

(12) ОПИСАНИЕ ИЗОБРЕТЕНИЯ К ПАТЕНТУ

(52) СПК
G05F 1/46 (2021.08); H02M 1/08 (2021.08)

(21)(22) Заявка: 2020141386, 15.12.2020

(24) Дата начала отсчета срока действия патента:
15.12.2020

Дата регистрации:
08.09.2021

Приоритет(ы):

(22) Дата подачи заявки: 15.12.2020

(45) Опубликовано: 08.09.2021 Бюл. № 25

Адрес для переписки:
115280, Москва, Ленинская слобода, 19,
ООО 'Галифанов, Мальков и партнеры'

(72) Автор(ы):

Анисимов Дмитрий Олегович (RU),
Квитков Владимир Владимирович (RU),
Кокташев Сергей Иванович (RU)

(73) Патентообладатель(и):

Общество с ограниченной ответственностью
«ТРАНСМАШ» (RU)

(56) Список документов, цитированных в отчете
о поиске: RU 2314621 C1, 10.01.2008. CN
201956699 U, 31.08.2011. US 6850426 B2,
01.02.2005. CN 0104251965 B, 04.07.2017.

(54) Программно-аппаратные методы прогнозирования критических состояний транзисторов в преобразователе частоты

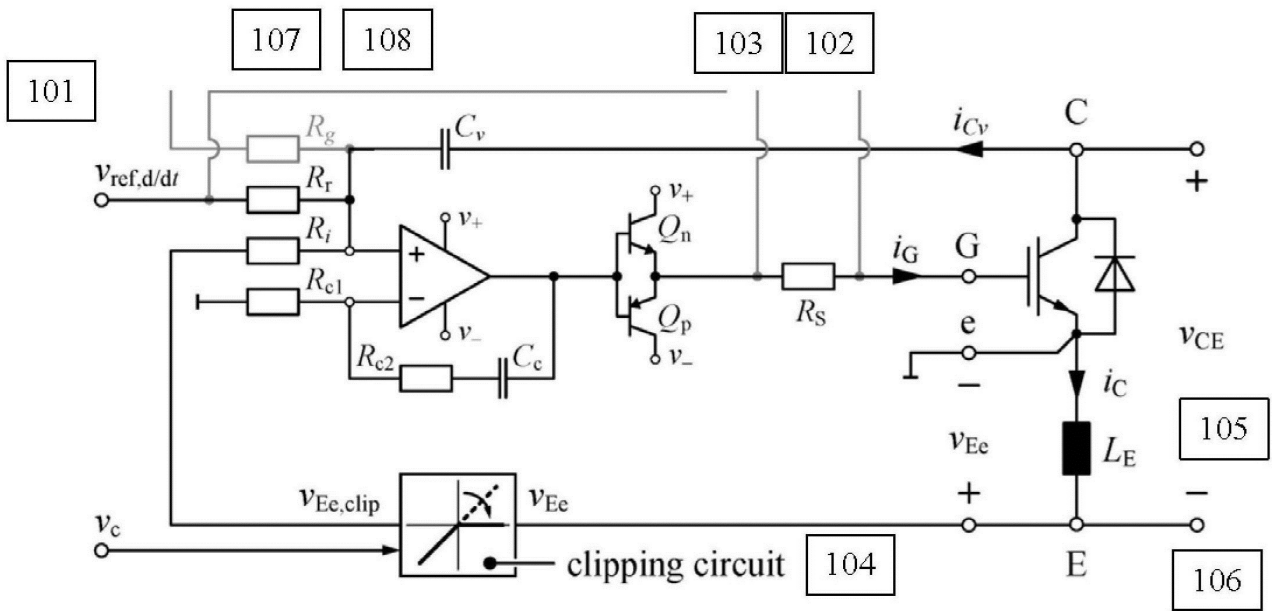
(57) Реферат:

Изобретение относится к силовым модулям на основе биполярных транзисторов с изолированным затвором. Технический результат заключается в расширении арсенала средств прогнозирования критических состояний транзисторов в преобразователе частоты, при этом схема драйвера реализована в контроллере, который создает опорное v_{ref} напряжение для операционного усилителя, создающего управляющее напряжение на затворе транзистора G. Транзисторный буфер создает необходимый ток i_G перезарядки емкости затвора G. Дополнительная цепь измеряет напряжение V_{Ee} , пропорциональное току i_C , выделяющееся на индуктивности L_E и сопротивлении R_E эмиттерного вывода транзистора. Это

напряжение V_{Ee} участвует в измерении тока коллектора и в формировании сигнала прогнозирования критических состояний транзисторов в преобразователе частоты. Также V_{Ee} подают на операционный усилитель (ОУ), замыкая обратную связь по току. Это контур прогнозирования критических состояний режима: больше ток i_C – меньше управляющий сигнал на затворе. Второй контур – по напряжению. Напряжение коллектора U_C через дифференциальную цепь C_V подают на ОУ, замыкая обратную связь по изменению напряжения U_C . Быстрый рост напряжения (обычно при выключении) вызывает повышение напряжения на затворе, затягивая фронт роста напряжения коллектора U_C . 2 з.п. ф-лы, 3 ил.

RU 2 754 962 C1

RU 2 754 962 C1



Фиг.1

RU 2754962 C1

RU 2754962 C1



FEDERAL SERVICE
FOR INTELLECTUAL PROPERTY

(51) Int. Cl.
G05F 1/46 (2006.01)
H02M 1/08 (2006.01)

(12) **ABSTRACT OF INVENTION**

(52) CPC
G05F 1/46 (2021.08); H02M 1/08 (2021.08)

(21)(22) Application: **2020141386, 15.12.2020**

(24) Effective date for property rights:
15.12.2020

Registration date:
08.09.2021

Priority:

(22) Date of filing: **15.12.2020**

(45) Date of publication: **08.09.2021** Bull. № 25

Mail address:

**115280, Moskva, Leninskaya sloboda,19,
OOO'Galifanov, Malkov i partnery'**

(72) Inventor(s):

**Anisimov Dmitrii Olegovich (RU),
Kvitkov Vladimir Vladimirovich (RU),
Koktashev Sergei Ivanovich (RU)**

(73) Proprietor(s):

**Obshchestvo s ogranichennoi otvetstvennostiu
«TRANSMASH» (RU)**

(54) **HARDWARE-SOFTWARE METHODS FOR PREDICTING CRITICAL STATES OF TRANSISTORS IN FREQUENCY CONVERTER**

(57) Abstract:

FIELD: semiconductor technology.

SUBSTANCE: invention relates to power modules based on bipolar transistors with an insulated gate. The transistor buffer creates the necessary current i_G to recharge the gate capacity G . The additional circuit measures the voltage V_{Ee} , proportional to the current i_C , released on the inductance L_E and the resistance R_E of the emitter output of the transistor. This V_{Ee} voltage is involved in the measurement of the collector current and in the formation of a signal for predicting the critical states of transistors in the frequency converter. Also, V_{Ee} is fed to the operational amplifier (op amp), closing the current feedback. This is a circuit for predicting critical states of the mode: more i_C current

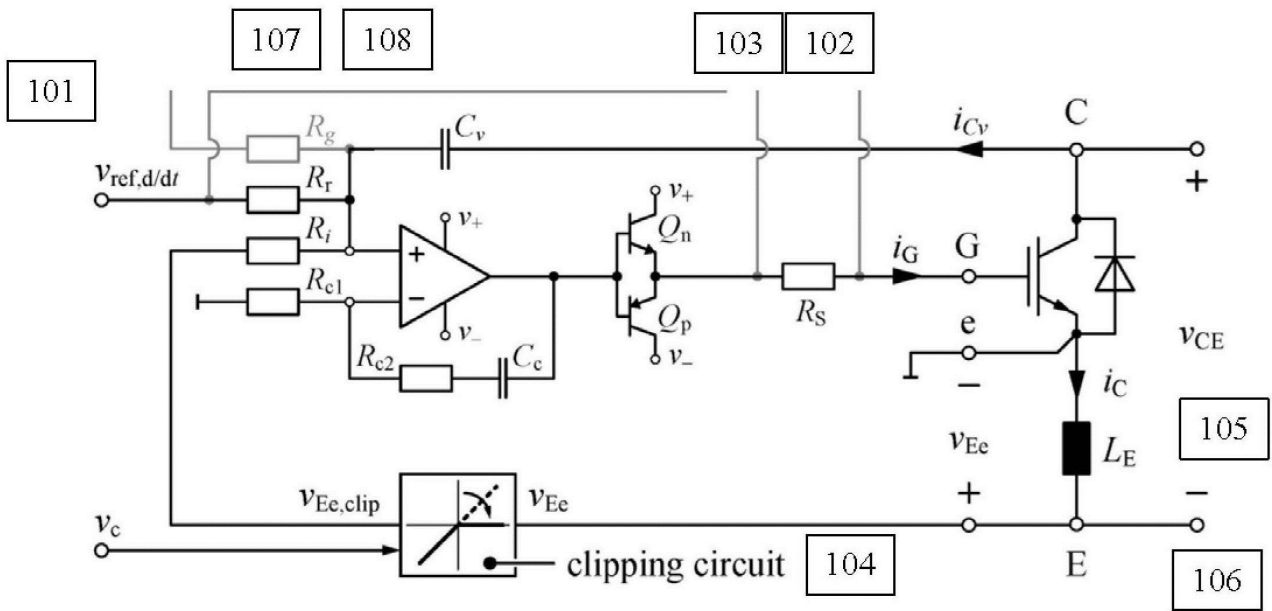
means a weaker control signal at the gate. The second circuit is based on voltage. The collector voltage U_c is fed to the op amp through the differential circuit C_v , closing the feedback on the change in the voltage U_c . A rapid increase in voltage (usually when switching off) causes an increase in the gate voltage, tightening the front of the collector voltage growth U_c .

EFFECT: expansion of the arsenal of tools for predicting critical states of transistors in a frequency converter, while the driver circuit is implemented in a controller that creates a reference v_{ref} voltage for an operational amplifier that creates a control voltage at the gate of the transistor G .

3 cl, 3 dwg

RU 2 754 962 C1

RU 2 754 962 C1



Фиг.1

RU 2754962 C1

RU 2754962 C1

ОБЛАСТЬ ТЕХНИКИ

Изобретение относится к технике мониторинга рабочего состояния IGBT-устройства, технике формирования обратной связи для управления затвором IGBT, механизма защит при наступлении критических состояний и формирования сигнал ошибки.

5 Мониторинг состояния IGBT и управления оп обратным связям основан на измерении тока коллектора i_C , напряжении коллектор-эмиттер открытого перехода $v_{CE,on}$, и динамики его открытия и закрытия, определении температуры открытого полупроводникового перехода T_j , во время работы силового IGBT-устройства в реальном времени и корректировании опорного напряжения аналоговой части
10 управления затвором IGBT-устройства.

При проведения измерений используются особенности конструкций формирования силовых выводов IGBT-устройств, и их корпусирования.

УРОВЕНЬ ТЕХНИКИ

15 Изучение опыта существующих решений в области преобразовательной техники на базе IGBT устройств, спроектированных успешными производителями, техники управления для различных поколений кремниевых транзисторов IGBT, от таких компаний как Infineon, Semikron, Alstom, ABB, и других крупнейших производителей компонентной базы и оконечного оборудования, в том числе российских производителей
20 «Ангстрем», «Электровыпрямитель», в том числе драйверов для модулей IGBT позволило сформулировать ряд отличающихся алгоритмов управления модулями.

В ходе проведения экспериментов по разработке алгоритмов управления формированием сигналов широтно-импульсной модуляции (ШИМ) были исследованы отличия характеристик идентичных модулей разных производителей. Эксперименты проводились на IGBT модулях европейских, американских и азиатских производителей.
25

По итогам экспериментов сформулировано, что для реализации алгоритмов управления наборами IGBT модулей целесообразно применять, в том числе, методы прогнозирования критических состояний транзистора в преобразователе частоты в соответствии с поведением моделей драйвера и состоянии этих IGBT модулей при реализации аппаратной части ПЧ.
30

В большой степени программно-аппаратная реализация использует теоретические выкладки известных работ, предлагающих оптимизированные модели драйвера IGBT, в том числе модели обратной связи состояний, Y. Lobsiger and J. W. Kolar, "Closed-loop di/dt & dv/dt control and dead time minimization of IGBTs in bridge leg configuration", to be published in Proc. of the 14th IEEE Workshop on Control and Modeling for Power Electronics (COMPEL), Salt Lake City, UT, USA, Jun. 2013., Z. Wang, X. Shi, L. M. Tolbert, and B. J. Blalock, "Switching performance improvement of IGBT modules using an active gate driver," in IEEE Applied Power Electronics Conference and Exposition, 2013, 8 pages, Z. Wang, X. Shi, L. M. Tolbert, B. J. Blalock, M. Chinthavali "A Fast Overcurrent Protection Scheme for IGBT Modules Through Dynamic Fault Current Evaluation", Department of Electrical Engineering and
40 Computer Science The University of Tennessee Knoxville, TN 37996-2250, USA.

РАСКРЫТИЕ ИЗОБРЕТЕНИЯ

Технический результат изобретения заключается в расширении арсенала средств мониторинга IGBT-устройств и прогнозирования критических состояний транзисторов в преобразовательной технике.
45

Было принято решение о реализации проекта по созданию собственного драйвера IGBT модуля на основе контроллера, выполненного на архитектуре ARM Cortex-M4.

В одном из вариантов реализации драйвер построен на ARM Cortex-M4 STM32F405 производства ST и операционных усилителях производства Analog Devices.

В соответствии с предпочтительным вариантом реализации структурная схема драйвера формирования сигнала прогнозирования критических состояний биполярных транзисторов с изолированным затвором (IGBT) модулей в преобразователе частоты реализована в контроллере, который создает опорное v_{ref} напряжение для

5 операционного усилителя, создающего управляющее напряжение на затворе транзистора G. Транзисторный буфер создает необходимый ток i_g перезарядки емкости затвора G. Дополнительная цепь измеряет напряжение v_{Ee} , пропорциональное току i_C , выделяющее на индуктивности L_E и сопротивлении R_E эмиттерного вывода транзистора. Это
 10 напряжение v_{Ee} участвует в измерение тока коллектора и в формировании сигнала прогнозирования критических состояний транзисторов в преобразователе частоты. Также v_{Ee} подают на операционный усилитель (ОУ), замыкая обратную связь по току, как преобразованный сигнал $v_{Ee,clip}$. Это контур прогнозирования критических состояний режима: больше ток i_C – меньше управляющий сигнал на затворе. Второй
 15 контур – по напряжению. Напряжение коллектора U_C через дифференциальную цепь C_V подают на ОУ, замыкая обратную связь по изменению напряжения U_C . Быстрый рост напряжения (обычно при выключении) вызывает повышение напряжения на затворе, затягивая фронт роста напряжения коллектора U_C . Также v_{Ee} подают на
 20 операционный усилитель (ОУ), замыкая обратную связь по току как $v_{Ee,clip}$ при следующих условиях: при наличии управляющего сигнала включения IGBT $v_{Ee,clip}$ равно v_{Ee} , во всех остальных случаях нуль.

КРАТКОЕ ОПИСАНИЕ ЧЕРТЕЖЕЙ

25 **Фиг.1** отображает схему драйвера.

Фиг.2 изображает схему формирования сигналов ошибок.

Фиг.3 зависимости напряжения насыщения коллектора от тока при различных температурах кристалла.

ОСУЩЕСТВЛЕНИЕ ИЗОБРЕТЕНИЯ

30 На **Фиг.1** изображена система драйвера формирования сигнала прогнозирования критических состояний биполярных транзисторов с изолированным затвором (IGBT) модулей в преобразователе частоты, при этом схема драйвера реализована в контроллере, который создает опорное V_{ref} 101 напряжение для операционного усилителя, создающего управляющее напряжение на затворе транзистора G 102.
 35 Транзисторный буфер создает необходимый ток i_G 103 перезарядки емкости затвора G 102. Дополнительная цепь измеряет напряжение v_{Ee} 104, пропорциональное току i_C 105, выделяющее на индуктивности LE 106 и сопротивлении RE эмиттерного вывода транзистора. Это напряжение v_{Ee} 104 участвует в измерение тока коллектора и в формировании сигнала прогнозирования критических состояний транзисторов в
 40 преобразователе частоты. Также v_{Ee} 104 подают на операционный усилитель (ОУ) 107, замыкая обратную связь по току через преобразованный сигнал $v_{Ee,clip}$. Это контур прогнозирования критических состояний режима: больше ток i_C 105 – меньше управляющий сигнал на затворе. Второй контур – по напряжению. Напряжение коллектора U_C через дифференциальную цепь C_V 108 подают на ОУ 107, замыкая
 45 обратную связь по изменению напряжения U_C . Быстрый рост напряжения (обычно при выключении) вызывает повышение напряжения на затворе, затягивая фронт роста напряжения коллектора U_C .

В соответствии с **Фиг.2** контроллер принимает сигналы тока эмиттера i_c и напряжения насыщения коллектора $V_{ce,on}$ для оцифровки и расчета температуры кристалла. Также компараторы напряжения формируют сигналы ошибок при превышении тока $>i_{c,max}$, напряжения $>V_{ce,max}$.

5 Кусочно-линейная аппроксимация модели транзистора описывает напряжение насыщения: $U_{sat}=V_o+(R_o+Температура/К)*I_c$.

В соответствии с **Фиг.3** температуру кристалла определяют по следующей зависимости: $Температура=(U_{sat}-V_o)/I_c-R_o)*K+T_o$, где U_{sat} - измеренное напряжение насыщения 0,8 - 8 В, T_o - 25С, V_o - начальное напряжение насыщения 0,8 -1,2 В I_c -
10 измеренный ток эмиттера, коллектора 0-800 А, R_o - сопротивление коллектора-эмиттера для конкретного IGBT модуля, K - коэффициент для конкретного IGBT модуля.

Раскрытая выше структурная схема драйвера позволяет реализовать следующие преимущества:

- 1 Изолировать источники питания.
 - 15 1 Выполнять включение и выключение транзистора по состоянию управляющего сигнала.
 - 2 Создать безопасный режим работы транзистора: ограничение тока, ограничение роста напряжения коллектора, ограничение напряжения коллектора.
 - 3 Формировать сигнал статуса, состояния драйвера.
 - 20 4 Измерять параметры транзистора и вычислять температуру кристалла транзистора.
 - 5 Принимать и передавать данные параметров транзистора и коды ошибок драйвера.
- Дополнительные преимущества реализованного драйвера заключаются в обеспечении защитных функции, таких как:

- 1 Низкое напряжение питания - при падении напряжения +18В ниже 15В.
- 25 1 Высокое напряжение насыщения транзистора, возможно при большом токе коллектора.
- 2 Большой ток эмиттера.
- 3 Высокая температура кристалла транзистора.

Исходя из приведенных выше аппаратных измерений и их программной обработки
30 выполнение драйвера на контроллере дополнительно позволяет прогнозировать состояния инвертора в целом.

В одном из вариантов реализации контроллер осуществляет расчет температуры кристалла по техническим характеристикам зависимости температуры кристалла IGBT модуля от режима его работы, которые известны из документации. Расчет возможен
35 только во время включения транзистора и времени ШИМ не менее 20 мксек. Основываясь на полученных данных, микроконтроллер драйвера IGBT рассчитывает ожидаемую модель поведения как IGBT модуля, так и отдельного транзистора в модуле. При расхождении реальной модели от математической контроллер принимает меры по стабилизации рабочего состояния совокупности IGBT модулей (инвертора).

40

(57) Формула изобретения

1. Система драйвера формирования сигнала прогнозирования критических состояний биполярных транзисторов с изолированным затвором (IGBT) модулей в преобразователе частоты, отличающаяся тем, что драйвер выполнен в контроллере, который создает
45 опорное v_{ref} напряжение для операционного усилителя, создающего управляющее напряжение на затворе транзистора G, при этом: транзисторный буфер создает необходимый ток i_G перезарядки емкости затвора G; дополнительная цепь измеряет напряжение v_{Ee} , пропорциональное току i_c , выделяющееся на индуктивности L_E и

сопротивлении R_E эмиттерного вывода транзистора; напряжение v_{Ee} участвует в измерении тока коллектора и в формировании сигнала прогнозирования критических состояний транзисторов в преобразователе частоты; v_{Ee} подают на операционный усилитель (ОУ), замыкая обратную связь по току; при этом контур прогнозирования критических состояний токового режима при следующих условиях: при повышении тока i_C уменьшает управляющий сигнал на затворе; контур режима по напряжению включает подачу напряжения коллектора U_c через дифференциальную цепь C_v на ОУ, замыкая обратную связь по изменению напряжения U_c ; контур по росту напряжения вызывает повышение напряжения на затворе, затягивая фронт роста напряжения коллектора U_c .

2. Система по п.1, в которой кусочно-линейная аппроксимация модели транзистора описывает напряжение насыщения как: $U_{sat}=V_0+(R_0+Температура/К)*I_c$, где

U_{sat} - измеренное напряжение насыщения 0,8-8 В;

V_0 - начальное напряжение насыщения 0,8-1,2 В;

I_c - измеренный ток эмиттера, коллектора 0-800 А;

R_0 - сопротивление коллектора-эмиттера для конкретного IGBT модуля;

K - коэффициент для конкретного IGBT модуля.

3. Система по п.1, в которой температуру кристалла рассчитывают в соответствии с зависимостью: $Температура=((U_{sat}-V_0)/I_c-R_0)*K+T_0$, где

U_{sat} - измеренное напряжение насыщения 0,8-8 В;

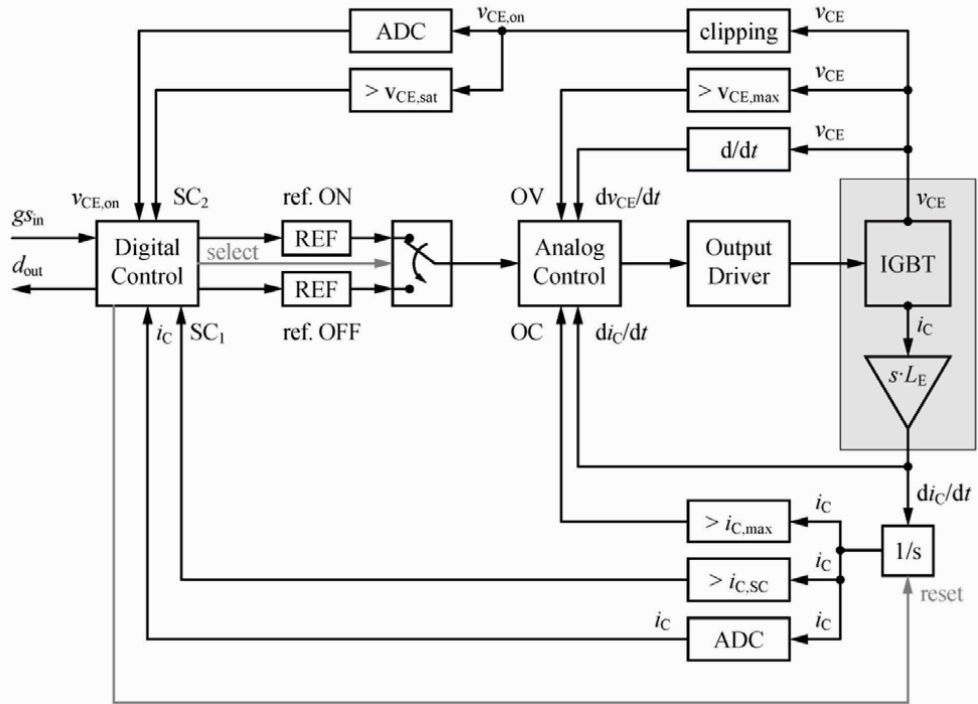
T_0 - 25°C;

V_0 - начальное напряжение насыщения 0,8-1,2 В;

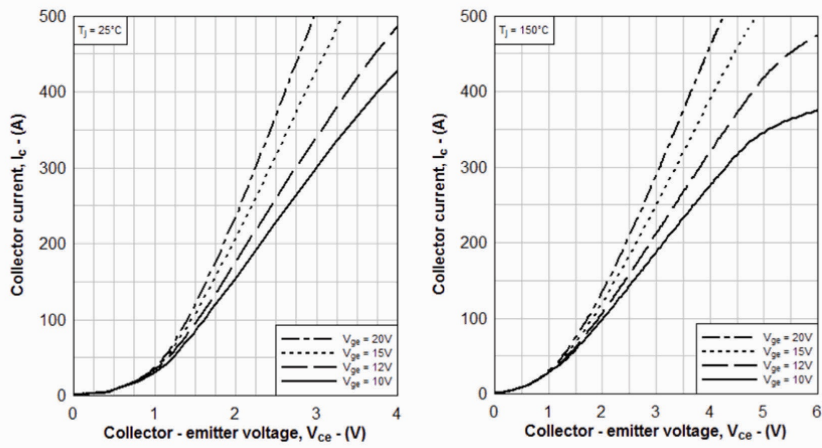
I_c - измеренный ток эмиттера, коллектора 0-800 А;

R_0 - сопротивление коллектора эмиттера для конкретного IGBT модуля.

K - коэффициент для конкретного IGBT модуля.



Фиг.2



Фиг.3