



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2011-0054872
(43) 공개일자 2011년05월25일

(51) Int. Cl.

H01L 21/266 (2006.01) H01L 31/042 (2006.01)

(21) 출원번호 10-2009-0111666

(22) 출원일자 2009년11월18일

심사청구일자 2009년11월18일

(71) 출원인

주식회사 효성

서울특별시 마포구 공덕동 450번지

(72) 발명자

김기형

경기도 안양시 만안구 안양6동 435-9 세양청마루 210호

(74) 대리인

특허법인우린

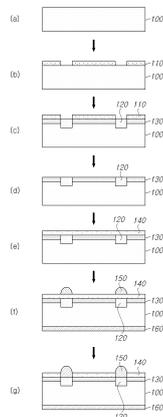
전체 청구항 수 : 총 6 항

(54) 도핑마스크를 이용한 선택적 에미터 형성방법과 태양전지 제조방법

(57) 요약

본 발명은 도핑마스크를 이용한 선택적 에미터 형성방법과 태양전지 제조방법에 관한 것이다. 본 발명은 텍스처링(Texturing) 처리된 실리콘 웨이퍼(100)의 전면에 도핑마스크(110)를 형성한다. 이때 도핑마스크(110)는 일부 영역이 제거된 패턴을 가진다. 그 상태에서 상기 실리콘 웨이퍼(100)의 전면에 대해 이온 도핑을 수행한다. 그러면 상기 도핑마스크(110)가 제거된 영역에는 고농도 도핑영역(120)이 형성되고 상기 도핑마스크(110)가 형성된 영역에는 저농도 도핑영역(130)이 형성된다. 이후, 고온 공정을 수행하여 도펀트를 활성화시키고, 도핑마스크(110)를 제거하여, 선택적 에미터를 형성한다. 다음에는 실리콘 웨이퍼(100)의 전면에 반사 방지막(140)을 형성하고, 전면에 전면전극(150)과 후면에 후면전극(160)을 인쇄한 다음, 실리콘 웨이퍼(100)와 전극과(150)(160)의 접합을 위해 소성 공정을 수행하여 태양전지를 제조한다. 그와 같은 본 발명에 따르면, 도핑마스크와 이온 도핑에 의해 도핑농도 및 도핑깊이를 조절하면서 고농도 도핑영역과 저농도 도핑영역을 동시에 형성할 수 있고, 일반적인 박막 형태의 도핑마스크 사용으로 인하여 제조단가를 절감할 수 있으며, 종래 태양전지 제조공정에 비해 에지 분리와 같은 공정을 제거할 수 있어 공정의 간단함도 기대할 수 있는 이점이 있다.

대표도 - 도3



특허청구의 범위

청구항 1

텍스처링(Texturing) 처리된 반도체 기판의 전면에 도핑마스크를 형성하는 도핑마스크 형성단계;

상기 도핑마스크의 일부를 제거하는 도핑마스크 일부 제거단계;

상기 반도체 기판의 전면에 대해 이온 도핑을 수행하여 상기 도핑마스크가 제거된 영역에는 고농도 도핑영역이 형성되게 하고 상기 도핑마스크가 형성된 영역에는 저농도 도핑영역이 형성되게 하는 도핑단계;

상기 고농도 및 저농도 도핑영역이 형성된 상태에서 도펀트 활성화를 수행하는 도펀트 활성화단계; 그리고

상기 반도체 기판의 전면에 형성된 도핑마스크를 모두 제거하는 도핑마스크 제거단계를 포함하여 구성되는 도핑마스크를 이용한 선택적 에미터 형성방법.

청구항 2

제 1항에 있어서,

상기 도핑마스크 형성시, 일부가 제거된 패턴화된 도핑마스크를 상기 반도체 기판의 전면에 직접 형성하되, 스크린 인쇄 및 잉크젯 프린팅을 이용한 방법, 또 스퍼터링(sputtering), 기상법(evaporation), 화학기상증착(CVD) 등의 진공증착법에 의해 형성하는 것을 특징으로 하는 도핑마스크를 이용한 선택적 에미터 형성방법.

청구항 3

제 1항에 있어서,

상기 도핑마스크 일부 제거단계는, 레이저 또는 에칭 페이스트를 이용하여 제거하는 것을 특징으로 하는 도핑마스크를 이용한 선택적 에미터 형성방법.

청구항 4

제 2항에 있어서, 상기 도핑마스크는 상기 이온 도핑이 수행될 때 이온 플럭스(flux)가 일부 투과할 수 있는 두께로 형성하여 도핑농도와 도핑깊이를 조절하는 것을 특징으로 하는 도핑마스크를 이용한 선택적 에미터 형성방법.

청구항 5

제 4항에 있어서,

상기 도핑마스크는, 질화실리콘막, 산화실리콘막 또는 산화알루미늄막, 산화티타늄막 등 금속산화막을 이용하거나, 소정 두께의 포토레지스터(photoresist) 또는 금속막을 이용하는 것을 특징으로 하는 도핑마스크를 이용한 선택적 에미터 형성방법.

청구항 6

제 1항 내지 제 5항 중 어느 한 항에 적용되는 도핑마스크를 이용하여 반도체 기판의 전면에 고농도 도핑영역과 저농도 도핑영역을 형성한 상태에서, 상기 반도체 기판의 전면에 반사 방지막을 형성하는 반사 방지막 형성단계;

상기 반도체 기판의 전면에 전면전극을 형성하고 반도체 기판의 후면에 후면전극을 형성하는 전극 형성단계; 그리고

상기 반도체 기판과 전극과의 접합을 위해 일정 온도에서 소정 공정을 수행하는 소성 공정단계를 포함하여 구성되는 태양전지 제조방법.

명세서

발명의 상세한 설명

기술 분야

[0001] 본 발명은 태양전지 제조방법에 관한 것으로, 특히 반도체 기판 전면에 도핑 마스크를 형성한 상태에서, 이온 도핑 및 도펀트 활성화 공정을 수행하여 반도체 기판에 선택적 에미터를 형성하는 방법 및 그를 이용하여 태양 전지를 제조하는 방법에 관한 것이다.

배경 기술

- [0002] 최근 무공해, 설비의 간편성, 내구성 향상 등 여러 가지 이유로 인하여 태양전지의 보급이 급속도로 확산하고 있으며, 이에 따라 태양전지의 효율을 높일 수 있으며, 양산성이 우수한 태양전지의 제조방법들이 다양하게 연구되고 있다.
- [0003] 태양전지의 대표적인 예가 실리콘 태양전지이다.
- [0004] 현재, 실리콘 태양전지의 효율 향상을 위한 방안 중의 하나로, 광 응답 특성 특히 'blue response'를 향상시키고 또 웨이퍼의 표면과 금속전극의 접촉저항을 낮추기 위하여 선택적 에미터를 적용하여 태양전지를 제조하고 있다. 그 예로 도펀트 열확산법에 의해 선택적 에미터를 형성하는 것을 도 1에 나타내고 있다.
- [0005] 도 1은 태양전지 제조 공정 중 반투과 확산저지막을 이용하여 선택적 에미터를 형성하는 공정도이고, 도 2는 도 1에 의해 제조공정을 설명하기 위해 도시한 태양전지의 단면도이다.
- [0006] 도면을 살펴보면, 우선 도 2a와 같이 일반적인 예칭공정을 마친 실리콘 웨이퍼(10)에 대해 텍스처링(Texturing) 공정과 클리닝(cleaning) 공정을 수행한다(s10).
- [0007] 그 다음, 도 2b와 같이 상기 실리콘 웨이퍼(10)의 전면(즉, 태양광을 수광하는 면) 전체에 반투과 확산저지막(diffusion barrier)(20)을 형성하고(s12), 레이저(laser) 또는 에치 페이스트(etch paste)를 이용하여 도 2c와 같이 상기 반투과 확산저지막(20)의 일부를 선택적으로 개방한다(s14). 도 2c에서 일부 개방된 반투과 확산저지막은 도면부호 20'로 도시한다. 이때 상기 반투과 확산저지막(20)(20')은 다공성막으로 구성되어 후속공정에서 수행되는 도펀트 열확산시에 도펀트가 반투과할 수 있게 하는 반투과성 저지막이다. 상기 반투과 확산저지막(20)(20')은 실리콘 표면을 다공질 특성을 지니도록 화학적 처리를 수행하거나, 다공막 형태로 실리콘 또는 실리콘산화막을 형성하는 것에 의해 형성된다.
- [0008] 도 2c와 같이 상기 반투과 확산저지막(20')이 상기 전면에 형성된 다음에는, 도 2d에 도시한 바와 같이 도펀트 열확산법에 의하여 'POCl₃(옥시염화인)'을 확산하는 공정을 수행한다(s16). 그러면 도펀트의 일부가 상기 반투과 확산저지막(20')을 통해 부분적으로 확산되어, 도 2e와 같이 상기 반투과 확산저지막(20')이 형성된 부분에는 저농도 도핑영역(30)으로 형성되고, 상기 반투과 확산저지막(20')이 미형성된 부분에는 고농도 도핑영역(40)으로 형성된다.
- [0009] 이후, 상기 도핑영역이 형성되면 상기 반투과 확산저지막(20')을 제거한다(s18). 그 상태는 도 2f에 도시하고 있다.
- [0010] 그리고 도 2에는 도시하고 있지 않지만, 상기 실리콘 웨이퍼(10)의 전면에 반사방지막(50)을 형성하고(s20), 전면 및 후면에 전면전극과 후면전극을 형성한다(s22).
- [0011] 마지막으로 에지 분리(edge isolation) 공정이 수행된다(s24). 상기 에지 분리 공정은 열 확산법을 이용하여 전극을 형성할 경우 상기 전면전극과 후면전극이 전기적으로 연결되게 되는데, 이는 효율감소의 원인이 된다. 따라서 상기 전면전극과 후면전극을 분리시키기 위한 것이다.
- [0012] 상술한 바와 같이 상기 반투과 확산저지막을 이용할 경우 단 1회의 도펀트 열확산법으로 고농도 도핑영역과 저농도 도핑영역을 동시에 형성할 수 있어 선택적 에미터 태양전지의 제조공정을 단순화시킬 수 있다.
- [0013] 하지만 상기한 종래기술은 다음과 같은 문제점이 있다.
- [0014] 첫 번째, 실리콘 웨이퍼의 전면에 형성되는 반투과 확산저지막을 형성하는 물질에 따라 고농도 및 저농도 도핑영역을 형성하는 특성이 달라진다.
- [0015] 두 번째, 상기 반투과 확산저지막은 설명한 바와 같이 다공질 특성을 갖도록 화학적 처리를 하거나 다공막 형

태로 실리콘 또는 실리콘 산화막을 형성하는 방법이 이용되는데, 이 경우 다공질 특성으로 형성함에 있어 균일성 확보가 어려워 균일한 도핑 특성을 제공하기가 쉽지 않다.

[0016] 세 번째, 상기 반투과 확산저지막을 이용하여 선택적 도핑을 할 경우, 재현성 확보가 어렵다.

[0017] 네 번째, 상기 반투과 확산저지막을 이용하여 선택적 에미터를 형성한 다음에는 상기 반투과 확산저지막을 제거하는 공정이 수반된다. 이 경우 상기 반투과 확산저지막 제거를 위한 에칭용액이 그 반투과 확산저지막에 형성된 다공을 통해 실리콘 웨이퍼의 표면과 장시간 접촉할 수 있어, 실리콘 웨이퍼의 표면이 손상되는 가능성이 있다. 이는 제조공정에 의해 제조된 태양전지의 효율, 예컨대 Voc를 저하시키는 문제를 초래한다.

발명의 내용

해결 하고자하는 과제

[0018] 따라서 본 발명의 목적은 상기한 문제점을 해결하기 위한 것으로, 태양전지의 선택적 에미터 형성시에, 확산저지막을 사용하지 않고 고농도 도핑영역과 저농도 도핑영역을 동시에 형성하기 위한 것이다.

[0019] 본 발명의 다른 목적은 선택적 에미터 형성시 반도체 기판 표면에 형성되는 도핑농도와 도핑깊이를 조절할 수 있게 하는 것이다.

과제 해결수단

[0020] 상기한 목적을 달성하기 위한 본 발명의 특징에 따르면, 텍스처링(Texturing) 처리된 반도체 기판의 전면에 도핑마스크를 형성하는 도핑마스크 형성단계; 상기 도핑마스크의 일부를 제거하는 도핑마스크 일부 제거단계; 상기 반도체 기판의 전면에 대해 이온 도핑을 수행하여 상기 도핑마스크가 제거된 영역에는 고농도 도핑영역이 형성되게 하고 상기 도핑마스크가 형성된 영역에는 저농도 도핑영역이 형성되게 하는 도핑단계; 상기 고농도 및 저농도 도핑영역이 형성된 상태에서 도펀트 활성화를 수행하는 도펀트 활성화단계; 그리고 상기 반도체 기판의 전면에 형성된 도핑마스크를 모두 제거하는 도핑마스크 제거단계를 포함하여 구성된다.

[0021] 상기 도핑마스크 형성시, 일부가 제거된 패턴화된 도핑마스크를 상기 반도체 기판의 전면에 직접 형성하되, 스크린 인쇄 및 잉크젯 프린팅을 이용한 방법, 또 스퍼터링(sputtering), 기상법(evaporation), 화학기상증착(CVD) 등의 진공증착법에 의해 형성한다.

[0022] 상기 도핑마스크 일부 제거단계는, 레이저 또는 에칭 페이스트를 이용하여 제거한다.

[0023] 상기 도핑마스크는 상기 이온 도핑이 수행될 때 이온 플럭스(flux)가 일부 투과할 수 있는 두께로 형성하여 도핑농도와 도핑깊이를 조절하도록 한다.

[0024] 상기 이온도핑은 이온 샤워어(ion shower) 도핑, 이온 임플랜테이션(ion implantation), 플라즈마 이온 이멀전 임플랜테이션(plasma ion immersion implantation) 방법을 포함한다.

[0025] 상기 도핑마스크는, 질화실리콘막, 산화실리콘막 또는 산화알루미늄막, 산화티타늄막 등 금속산화막을 이용하거나, 소정 두께의 포토레지스터(photoresist) 또는 금속막이 이용된다.

[0026] 본 발명의 다른 특징에 따르면, 상술한 공정에 의해 반도체 기판의 전면에 고농도 도핑영역과 저농도 도핑영역을 형성한 상태에서, 상기 반도체 기판의 전면에 반사 방지막을 형성하는 반사 방지막 형성단계; 상기 반도체 기판의 전면에 전면전극을 형성하고 반도체 기판의 후면에 후면전극을 형성하는 전극 형성단계; 그리고 상기 반도체 기판과 전극과의 접합을 위해 일정 온도에서 소정 공정을 수행하는 소성 공정단계를 포함하여 구성된다.

효과

[0027] 본 발명에서는 반도체 기판의 전면에 일부가 제거된 패턴의 도핑 마스크를 형성한 후, 이온 도핑을 수행하기 때문에, 고농도 도핑영역과 저농도 도핑영역을 동시에 형성할 수 있고, 도핑 마스크의 두께를 조절하면 손쉽게 이온 도핑 농도와 도핑 깊이를 조절할 수 있다. 특히 이온 도핑을 이용하면 쉘로우 접합(shallow junction)의 구현이 용이하기 때문에 고농도 도핑영역에서 전하의 재결합을 억제할 수 있어 Voc가 증가되는 것을 기대할 수 있다.

[0028] 아울러 본 실시 예에서 사용되는 도핑 마스크는 표준 공정에 사용되는 박막 형태로서, 종래 고가의 확산 저지

막의 사용을 배제할 수 있어 저가 공정이 가능하다. 뿐만 아니라 1회의 고온 활성화에 의해 도펀트 활성화가 가능하기 때문에 선택적 에미터의 제조공정이 간단해지고, 고온 공정수의 절감으로 인해 제조단가를 저감할 수 있다.

[0029] 또 태양전지 제조시에도 이온 도핑을 이용하여 에미터를 형성하기 때문에 종래 도펀트 열확산법에 필수적인 에지 분리(edge isolation) 공정을 제거할 수 있어 공정 수를 줄일 수 있다.

발명의 실시를 위한 구체적인 내용

[0030] 이하 본 발명의 도핑마스크를 이용한 선택적 에미터 형성방법과 이를 이용한 태양전지 제조방법의 바람직한 실시 예를 첨부된 도면을 참조하여 상세하게 설명한다.

[0031] 도 3에는 본 발명의 실시 예에 따라 도핑마스크를 이용하여 선택적 에미터를 형성하는 공정과 그를 이용하여 태양전지를 제조하는 공정을 포함한 전체 공정이 단면도로 도시되어 있다.

[0032] 이를 설명하면, 도 3a는 일반적인 에칭공정 및 텍스처링 공정이 수행된 실리콘 웨이퍼(100)이다. 상기 에칭공정은 실리콘 웨이퍼(100)의 표면 및 내부 등에 존재하는 손상 등을 제거하는 공정이고, 상기 텍스처링 공정은 상기 실리콘 웨이퍼(100)의 표면에서 반사된 빛이 다시 실리콘 웨이퍼(100)측으로 입사할 수 있도록 하여 빛을 수집할 수 있는 확률을 높이도록 하는 공정이다. 보통 상기 텍스처링 공정이 수행되면 상기 전면은 요철면 형상으로 형성된다.

[0033] 다음에는, 태양 광이 인가되는 상기 실리콘 웨이퍼(100)의 전면 전체 면적에 도핑 마스크를 형성한 상태에서, 레이저 또는 에칭 페이스트를 이용하여 후속공정에서 수행되는 전극 형성공정에 따라 전면전극이 형성될 부분을 도 3b와 같이 제거한다. 도 3b에서는 일부가 제거된 패턴을 가지는 도핑 마스크를 도면부호 110으로 표시하고 있다. 이때 도 3b와 같이 일부가 제거된 도핑 마스크(110)를 상기 도 3a의 공정 이후 직접 형성할 수도 있다. 직접 형성할 경우에는 상기 레이저 또는 에칭 페이스트를 이용한 공정이 생략되고, 대신 다양한 방법으로 패턴화된 도핑 마스크를 형성한다. 예로 스크린 인쇄 및 잉크젯 프린팅을 이용한 방법, 또 스퍼터링(sputtering), 기상법(evaportaion), 화학기상증착(CVD) 등의 진공증착법 등이 있다.

[0034] 한편, 상기 도 3b에서 형성되는 도핑 마스크(100)는 아래에서 설명될 이온도핑 공정시에 이온 플럭스(flux)가 일부 투과할 수 있는 정도의 두께이어야 한다. 아울러 상기 도핑 마스크(100)의 형태는 단결정보다 비결정질 형태로 형성하는 것이 좋다. 이는 채널링(channeling)을 줄일 수 있는 이점이 있기 때문이다. 그와 같은 도핑 마스크(100)는 질화실리콘막, 산화실리콘막 또는 산화알루미늄막, 산화티타늄막 등 금속산화막을 이용하거나, 적절한 두께의 포토레지스터(photoresist) 또는 금속막이 이용된다. 즉 종래 사용된 고가의 확산저지막 대신 태양전지의 제조공정에 사용되는 일반적인 박막 형태의 마스크가 사용된다.

[0035] 다음, 상기 도핑 마스크(110)가 형성되면, 이온도핑 공정을 수행한다. 상기 이온도핑 공정은, 이온 도핑을 위한 소정 조건을 가지는 반응기 내에 상기 도핑 마스크(110)가 형성된 실리콘 웨이퍼(100)를 로딩하고, 그 상태에서 상기 반응기 및 실리콘 웨이퍼(100)에 소정의 가속 전압을 인가하여 플라즈마로 형성된 이온이 상기 실리콘 웨이퍼(100)로 주입되게 하는 이온 샤워어 방식 또는 이온 건으로부터 소정의 가속전압으로 도펀트 이온을 주입하는 이온 임플래이션 방식이다.

[0036] 그렇게 하면, 도 3c와 같이 상기 실리콘 웨이퍼(100)의 전면 표면에는 고농도 도핑영역(120)과 저농도 도핑영역(130)이 형성된다. 즉, 상기 도핑 마스크(110)의 유무에 따라서 도핑마스크가 개방된 영역은 고농도 도핑영역(120)이 형성되고, 도핑마스크가 있는 영역은 이온 플럭스(flux)의 일부가 투과하지 못하여 저도핑 도핑영역(130)이 형성된다. 이때 상기 저농도 도핑영역(130)에서 도핑농도와 깊이는 이온 도핑시 가속전압 및 이온 밀도에 영향을 받기 때문에, 이를 고려하여 상기 도핑 마스크(110)의 두께를 결정해야 한다. 그리고 상기 이온 도핑은 상기 실리콘 웨이퍼(100)가 로딩된 반응기 내의 온도를 상온 또는 상온 이상에서 소정 온도로 수행할 수 있는데, 이때 소정 온도에서 시행할 경우, 이온 도핑에 의해 가속된 이온의 운동에너지는 실리콘 웨이퍼(100) 표면의 재결정화 에너지로 변환되어 후속 공정인 도펀트 활성화 공정 시간을 단축할 수 있다.

[0037] 그런 다음, 고온 활성화에 의해 도펀트 활성화 공정을 1회 수행하여 도펀트를 활성화시킨다.

[0038] 이후, 도 3d에 도시하고 있는 바와 같이 상기 도핑 마스크(110)를 제거한다. 상기 도핑 마스크(110)를 제거할 때, 상기 선택적 에미터 형성시에 발생한 포스포실리케이트글래스(PSG)도 함께 제거된다. 한편, 상기 도핑 마스크(110)는 포토레지스터(photoresist) 또는 금속막이 사용될 수도 있음을 전술한바 있는데, 이 경우 상기 도핑 마스크(110)는 상기 도펀트 활성화 공정 이전에 제거하는 것이 바람직하다. 이는 금속막에 포함된 금속성분

이 고온 활성화에 따라 상기 실리콘 웨이퍼(100)의 표면으로 확산하기 때문이다. 이는 태양전지의 성능을 저하시키는 원인이 된다.

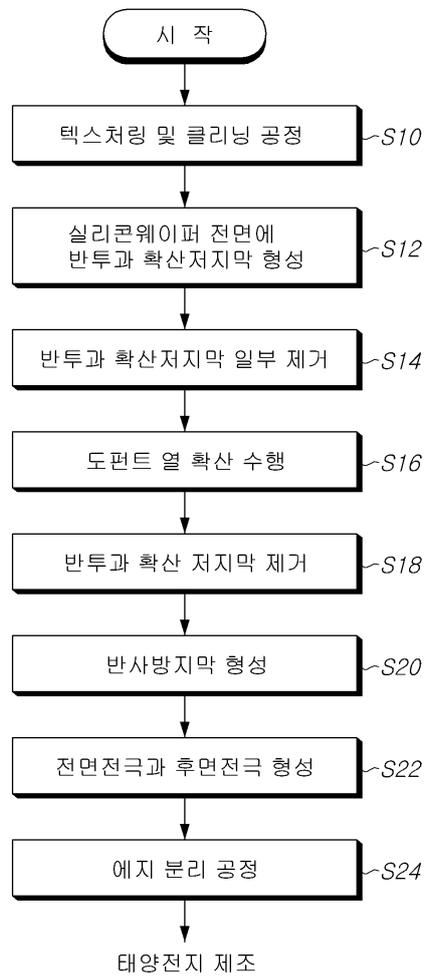
- [0039] 그와 같이 상기 도 3a 내지 도 3d을 보면, 실리콘 웨이퍼(100)의 전면에 도핑마스크(110)를 형성한 후 이온 도핑공정과 도펀트 활성화공정을 통해 고농도 및 저농도 도핑영역을 동시에 형성할 수 있게 됨을 알 수 있다.
- [0040] 한편, 상술한 공정에 따라 실리콘 웨이퍼(100)의 전면 표면에 선택적 에미터가 형성되면, 도 3e 내지 도 3g의 공정에 따라 태양전지를 제조한다.
- [0041] 즉 도 3e는 상기 선택적 에미터가 형성된 실리콘 웨이퍼(100)의 전면에 반사 방지막(140)이 형성된 것을 나타낸다.
- [0042] 이후, 도 3f에 도시된 바와 같이 상기 반사 방지막(140) 위에 전면전극(150)을 형성하고 상기 실리콘 웨이퍼(100)의 후면에 후면전극(160)을 형성한다. 상기 전극 형성은 일반적으로 스크린 프린팅 방법이 이용된다.
- [0043] 상기 전극이 형성된 후에는, 일정 온도에서 소성 공정을 수행한다. 그러면 도 3f에 도시된 바와 같이 상기 전면전극(150)은 상기 고농도 도핑 영역(120)과 접합하고, 상기 후면전극(160)은 상기 실리콘 웨이퍼(100)의 후면과 접합하게 되어, 태양전지가 제조된다.
- [0044] 상기한 공정에 따라 본 실시 예는 이온 도핑공정을 통해 고농도 도핑영역과 저농도 도핑영역을 동시에 형성할 수 있고, 이온 도핑농도 및 도핑 깊이를 조절하여, 태양전지를 제조할 수 있다.
- [0045] 본 발명의 권리범위는 위에서 설명된 실시 예에 한정되지 않고 청구범위에 기재된 바에 의해 정의되며, 본 발명의 기술분야에서 통상의 지식을 가진 자가 청구범위에 기재된 권리범위 내에서 다양한 변형과 개작을 할 수 있다는 것은 자명하다.

도면의 간단한 설명

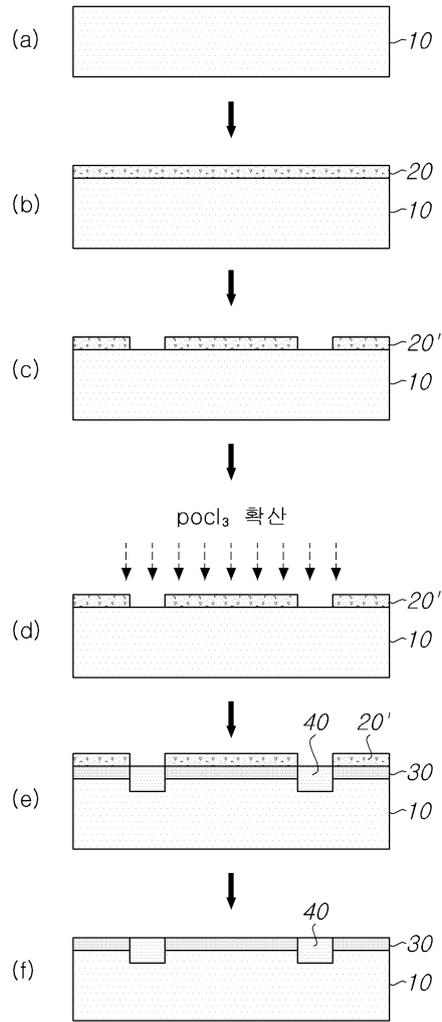
- [0046] 도 1은 태양전지 제조 공정 중 반투과 확산저지막을 이용하여 선택적 에미터를 형성하는 공정도
- [0047] 도 2는 도 1에 의해 제조공정을 설명하기 위해 도시한 태양전지의 단면도
- [0048] 도 3은 본 발명의 실시 예에 따라 도핑마스크를 이용하여 선택적 에미터를 형성하는 공정과 그를 이용하여 태양전지를 제조하는 공정을 포함한 전체 공정을 도시한 단면도
- [0049] *도면의 주요 부분에 대한 부호의 설명*
- [0050] 100 : 실리콘 웨이퍼 110 : 도핑 마스크
- [0051] 120 : 고농도 도핑영역 130 : 저농도 도핑영역
- [0052] 140 : 반사 방지막 150 : 전면전극
- [0053] 160 : 후면전극

도면

도면1



도면2



도면3

