



(12) 发明专利

(10) 授权公告号 CN 101578695 B

(45) 授权公告日 2012. 06. 13

(21) 申请号 200780048553. 2

(22) 申请日 2007. 12. 25

(30) 优先权数据

349511/2006 2006. 12. 26 JP

(85) PCT申请进入国家阶段日

2009. 06. 26

(86) PCT申请的申请数据

PCT/JP2007/074844 2007. 12. 25

(87) PCT申请的公布数据

W02008/078746 JA 2008. 07. 03

(73) 专利权人 松下电器产业株式会社

地址 日本大阪府

(72) 发明人 户村善广 光明寺大道

(74) 专利代理机构 中科专利商标代理有限责任

公司 11021

代理人 李贵亮

(51) Int. Cl.

H01L 21/60 (2006. 01)

H01L 23/12 (2006. 01)

(56) 对比文件

JP 平4-51144 U, 1992. 04. 30, 说明书第5页第5行-第7页第20行及图1-5.

JP 平4-51144 U, 1992. 04. 30, 说明书第5页第5行-第7页第20行及图1-5.

CN 1624885 A, 2005. 06. 08, 说明书第4页第14-16页.

JP 2004-289083 A, 2004. 10. 14, 说明书第[0018]-[0028]段, 图1-4.

JP 2004-266016 A, 2004. 09. 24, 第[0022]段, 图3.

JP 2004-214344 A, 2004. 07. 29, 第[0027]段, 图5.

审查员 骆素芳

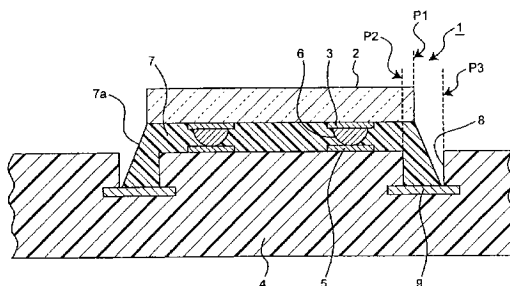
权利要求书 1 页 说明书 11 页 附图 16 页

(54) 发明名称

半导体元件的安装结构体及半导体元件的安装方法

(57) 摘要

本发明提供一种半导体元件的安装结构体, 通过在与半导体元件的外周端部对置的位置处的基板表面上形成其内侧的一部分配置有密封粘接用树脂的凹部, 从而在抑制密封粘接用树脂中的凸缘部分(扩边部分)的配置区域的扩大的同时增大其倾斜角度。由此, 减轻了因安装时的加热处理或冷却处理而产生的各构件的热膨胀差和热收缩差所导致的半导体元件周边部分产生的应力负荷, 能够避免半导体元件的安装结构体的内部破损。



CN 101578695 B

1. 一种半导体元件的安装方法,其特征在于,

在半导体元件的安装区域的外周端部形成有凹部且在上述凹部的内底部的下部配置有加工用的停止层的基板的上述安装区域上配置密封粘接用树脂,

隔着上述密封粘接用树脂将上述半导体元件按压到上述基板上,通过各个突起电极对上述半导体元件的各个元件电极与上述基板的各个基板电极进行连接,并且将向上述安装区域外扩展的上述密封粘接用树脂的一部分导入到上述凹部内,由此限制上述密封粘接用树脂的扩展区域,同时通过从上述半导体元件的周围侧限制上述密封粘接用树脂的扩展来限制上述密封粘接用树脂的扩展量,从而仅在上述凹部的内侧的一部分配置上述密封粘接用树脂,且成为在上述半导体元件与上述基板之间的上述密封粘接用树脂的外周面形成有相对于上述基板的表面倾斜的平面的状态,并且通过上述密封粘接用树脂对上述各个元件电极、基板电极和突起电极进行密封,

然后对上述密封粘接用树脂进行加热使其硬化,将上述半导体元件安装到上述基板上。

2. 根据权利要求 1 所述的半导体元件的安装方法,其特征在于,

利用具有由弹性材料形成的按压部的压接工具通过上述按压部隔着上述密封粘接用树脂将上述半导体元件按压到上述基板上,并且通过弹性变形的上述按压部对向上述安装区域外扩展的上述密封粘接用树脂进行按压将其导入上述凹部内以限制上述密封粘接用树脂的扩展区域及扩展量,与此同时进行基于上述密封粘接用树脂的密封。

3. 一种半导体元件的安装方法,其特征在于,

在半导体元件的安装区域的外周端部形成有凹部的基板的上述安装区域上配置密封粘接用树脂,

隔着上述密封粘接用树脂将上述半导体元件按压到上述基板上,通过各个突起电极对上述半导体元件的各个元件电极与上述基板的各个基板电极进行连接,并且将向上述安装区域外扩展的上述密封粘接用树脂的一部分导入到上述凹部内,由此限制上述密封粘接用树脂的扩展区域,同时通过从上述半导体元件的周围侧限制上述密封粘接用树脂的扩展来限制上述密封粘接用树脂的扩展量,从而仅在上述凹部的内侧的一部分配置上述密封粘接用树脂,且成为在上述半导体元件与上述基板之间的上述密封粘接用树脂的外周面形成有相对于上述基板的表面倾斜的平面的状态,并且通过上述密封粘接用树脂对上述各个元件电极、基板电极和突起电极进行密封,

然后对上述密封粘接用树脂进行加热使其硬化,将上述半导体元件安装到上述基板上。

4. 根据权利要求 3 所述的半导体元件的安装方法,其特征在于,

利用具有由弹性材料形成的按压部的压接工具通过上述按压部隔着上述密封粘接用树脂将上述半导体元件按压到上述基板上,并且通过弹性变形的上述按压部对向上述安装区域外扩展的上述密封粘接用树脂进行按压将其导入上述凹部内以限制上述密封粘接用树脂的扩展区域及扩展量,与此同时进行基于上述密封粘接用树脂的密封。

半导体元件的安装结构体及半导体元件的安装方法

技术领域

[0001] 本发明涉及一种半导体元件的安装结构体及半导体元件的安装方法,其中,通过突起电极对半导体元件的元件电极与基板的基板电极进行连接,并且在上述半导体元件与上述基板之间配置密封粘接用树脂,从而将上述半导体元件安装到上述基板上。

背景技术

[0002] 作为电子器件在利用与以往的半导体封装相比能大幅度缩小安装面积的裸片 (bare chip) 安装的情形中,使半导体芯片 (半导体元件) 的电路形成面与基板的电路形成面对置并通过隔着由金等金属形成的凸块 (突起电极) 重叠来获得导通的面朝下 (face down) 安装,相比于使基板的电路形成面与半导体芯片的电路形成面的相反侧的面对置并通过引线结合引出金属细线来连接两端子的面朝上 (face up) 安装,半导体芯片及其安装结构体整体能够进一步小型化,因此被广泛利用。

[0003] 在此,图 15 中表示这样的以往的半导体芯片的安装结构体 501 的示意俯视图,图 16 中表示图 15 的安装结构体 501 中的 A-A 线剖视图。如图 15 和图 16 所示,在具有大致方形的形状的半导体芯片 2 的下表面侧即电路形成面上形成有多个作为元件电极的焊盘 3,在作为基板 4 的上表面侧的电路形成面上形成有多个基板电极 5。各个焊盘 3 和基板电极 5 通过在焊盘 3 上独立形成的突起电极即凸块 6 独立地电连接。另外,在半导体芯片 2 与基板 4 之间,作为密封粘接用的绝缘性树脂填充配置有底层填料 7,由此,以各个焊盘 3、基板电极 5 和凸块 6 被密封的状态形成了半导体芯片 2 和基板 4 被粘接起来的安装结构体。

[0004] 这样的安装结构体例如可通过使半导体芯片 2 的各个焊盘 3 上形成的凸块 6 与表面贴附有片状的底层填料 7 的基板 4 对置,然后实施隔着底层填料 7 将半导体芯片 2 按压到基板 4 的所谓的压片工序来形成。尤其是,在这样的以往的压片工序中,能够同时进行向半导体芯片 2 与基板 4 之间填充配置底层填料 7、隔着凸块 6 使半导体芯片 2 的焊盘 3 与基板 4 的基板电极 5 电连接,从简化工序和缩短时间的方面来看是有效的,因此被广泛利用。

[0005] 专利文献 1 :特开 2000-188362 号公报

[0006] 专利文献 2 :特开 2002-134558 号公报

[0007] 近年,为了实现半导体封装的小型、低成本化,以芯片内部布线的微细化为目的的芯片内部的绝缘材料的低介电常数化正在发展。关于这样的低介电常数的树脂材料 (以下称为“Low-k 材料”),在介电常数降低的同时伴随着其机械强度的脆弱化,在半导体芯片的安装工序中,有可能发生由 Low-k 材料的脆弱性引起的半导体芯片的内部破损。

[0008] 这里,关于 Low-k 材料,利用图 19 所示的半导体芯片的示意剖面图进行说明。如图 19 所示,半导体芯片 2 具备:硅 (Si) 层 511、在硅层 511 上由 Low-k 材料形成的 Low-k 层 512、在 Low-k 层 512 上形成且主要形成布线的布线层 513、在布线层 513 上由 SiO₂ 或 SiN_x 形成的绝缘层 514。此外,Low-k 层 512 和布线层 513 例如层叠多个薄膜层而形成。另外,配置成在绝缘层 514 的表面露出多个焊盘 3,对各个焊盘 3 与硅层 511 进行电连接的多个通孔电极 515 按照贯通 Low-k 层 512 和布线层 513 的方式形成。这样的 Low-k 层 512 形成为

厚度比作为半导体芯片 2 的主体部分的硅层 511 薄的薄膜,并且如上所述,具有介电常数低且机械强度比其他层脆弱的特点。由于这样的 Low-k 层 512 的机械强度的脆弱性,有可能发生例如 Low-k 层 512 中产生裂缝 516 或在 Low-k 层 512 处发生界面剥离等导致的半导体芯片的内部破损。

[0009] 一般,半导体芯片的热膨胀系数与底层填料或基板的热膨胀系数相比极小,因安装时的加热处理或冷却处理所产生的各构件的热膨胀差或热收缩差,在半导体芯片的各部分尤其是方形的半导体芯片的角部会产生大的拉伸负荷。例如,假设半导体芯片的热膨胀率为 1,则底层填料的热膨胀率为 40 ~ 50ppm、基板的热膨胀率为 5 ~ 20ppm。另外,在半导体芯片的安装工序中,例如,由于在安装了半导体芯片后的基板的割断工序、即多块成型基板的割断工序或实施向基板的背面添加焊料球的工序等时所产生的机械负荷,基板会发生挠曲,对半导体芯片的负荷增大。

[0010] 为了减轻这些负荷,例如在专利文献 1 中如图 17 的示意说明图所示,在半导体元件的安装结构体 601 中采用了下述结构,即,在基板 4 的表面形成槽部 610,该基板 4 位于半导体元件 2 的周围形成的填充剂(底层填料)607 的凸缘部(扩边部)607a 的下部,向该槽部 610 中也填充填充剂 607,即用填充剂填满槽部 610。在这样的结构中,槽部 610 中填充的填充剂 607 起到锚固作用,提高了填充剂 607 与基板 4 的粘接强度。即,采用了借助填充剂使基板 4 牢固地保持半导体元件的外周端部的结构。

[0011] 另外,例如在专利文献 2 中如图 18 所示,在半导体元件的安装结构体 701 中采用了下述结构,即,通过在半导体元件 2 的角部的侧面与底层填料 707 之间设置加强构件(树脂)711,从而由该加强构件 711 分散所作用的应力。

[0012] 但是,在专利文献 1 的半导体元件的安装结构体 601 中,由于采用了为提高填充剂 607 与基板 4 的接合力而向半导体元件 2 的安装区域的周围形成的槽部 610 内可靠地填充填充剂 607 的结构,因此,凸缘部 607a 处配置的填充剂 607 的量变多,存在凸缘部 607a 的扩展区域扩大的趋势。因此,难以充分降低由各部件的热膨胀差或热收缩差引起的拉伸负荷,尤其是对薄型化的半导体元件施加应力负荷(拉伸负荷)会发生剥离引起的元件破损。这里,剥离是指在半导体元件中与底层填料(树脂或填充剂)接触的部分从半导体元件主体分离的现象。

[0013] 另外,在专利文献 2 的半导体元件的安装结构体 701 中,为了缓和应力而使用了两种树脂,因此其制造工序变得复杂。进而,对于薄型化的半导体元件 2 而言,还存在难以配置加强构件 711 的问题。

发明内容

[0014] 本发明的目的在于解决上述问题,提供一种半导体元件的安装结构体及其安装方法,借助突起电极连接半导体元件的元件电极和基板的基板电极,并且在上述半导体元件与上述基板之间配置密封粘接用树脂,将上述半导体元件安装到上述基板上,由此,减轻因安装时的加热处理或冷却处理而产生的各构件的热膨胀差和热收缩差、以及相对于安装后的机械负荷的基板的挠曲所导致的半导体元件周边部分产生的负荷,能够避免半导体元件的安装结构体的内部破损。

[0015] 为了实现上述目的,本发明按以下方式构成。

[0016] 根据本发明的第一方式,提供一种半导体元件的安装结构体,其特征在于,具备:具有多个元件电极的半导体元件;具有多个基板电极的基板;对上述各个元件电极和基板电极进行连接的多个突起电极;密封粘接用树脂,其配置在上述半导体元件与上述基板之间,以对上述各个元件电极、基板电极和突起电极进行密封,并对上述半导体元件与上述基板进行粘接;和凹部,其形成在上述基板的电极形成面上与上述半导体元件的外周端部对置的位置,且在内侧的一部分配置有上述密封粘接用树脂。

[0017] 根据本发明的第二方式,提供一种具有下述特征的第一方式所述的半导体元件的安装结构体,在上述基板上形成的上述凹部,是通过在其内侧配置上述树脂来限制上述树脂向上述基板的与上述半导体元件对置的区域外扩展的扩展区域的树脂扩展区域限制用凹部。

[0018] 根据本发明的第三方式,提供一种具有下述特征的第一方式所述的半导体元件的安装结构体,上述凹部形成为包括上述基板的比与上述半导体元件对置的区域的外周端部靠内侧的区域。

[0019] 根据本发明的第四方式,提供一种具有下述特征的第一方式所述的半导体元件的安装结构体,上述凹部具有按照向上述基板的与上述半导体元件对置的区域的周围变深的方式倾斜的内底部。

[0020] 根据本发明的第五方式,提供一种具有下述特征的第一方式所述的半导体元件的安装结构体,在上述基板的与上述半导体元件对置的区域的中心形成有比上述凹部的开口端部隆起的隆起部,从上述隆起部到上述凹部的内底部设置有下降梯度。

[0021] 根据本发明的第六方式,提供一种具有下述特征的第一方式~第五方式中任一方式所述的半导体元件的安装结构体,在与具有大致方形的形状的上述半导体元件的角部对置的位置形成的上述凹部,形成为其内侧的容积比其他位置形成的上述凹部小。

[0022] 根据本发明的第七方式,提供一种具有下述特征的第一方式~第五方式中任一方式所述的半导体元件的安装结构体,在上述基板的与上述半导体元件对置的区域的外周端部形成有多个上述凹部。

[0023] 根据本发明的第八方式,提供一种具有下述特征的第一方式~第五方式中任一方式所述的半导体元件的安装结构体,在上述基板的与上述半导体元件对置的区域的外周端部的整周连续形成有上述凹部。

[0024] 根据本发明的第九方式,提供一种具有下述特征的第一方式~第五方式中任一方式所述的半导体元件的安装结构体,在与具有大致方形的形状的上述半导体元件的角部对置的位置形成的上述凹部,形成为具有比其他位置形成的上述凹部深的内底部。

[0025] 根据本发明的第十方式,提供一种具有下述特征的第一方式~第五方式中任一方式所述的半导体元件的安装结构体,在与具有大致方形的形状的上述半导体元件的角部对置的位置形成的上述凹部,形成为具有倾斜角度比其他位置形成的上述凹部的上述内底部的倾斜角度大的上述内底部。

[0026] 根据本发明的第十一方式,提供一种半导体元件的安装方法,其特征在于,在半导体元件的安装区域的外周端部形成有凹部的基板的上述安装区域上配置密封粘接用树脂,隔着上述密封粘接用树脂将上述半导体元件按压到上述基板上,通过各个突起电极对上述半导体元件的各个元件电极与上述基板的各个基板电极进行连接,并且将向上述安装区域

外扩展的上述密封粘接用树脂的一部分导入到上述凹部内,限制上述树脂的扩展区域,同时通过上述树脂对上述各个元件电极、基板电极和突起电极进行密封,然后对上述密封粘接用树脂进行加热使其硬化,将上述半导体元件安装到上述基板上。

[0027] 根据本发明的第十二方式,提供一种具有下述特征的第十一方式所述的半导体元件的安装方法,利用具有由弹性材料形成的按压部的压接工具通过上述按压部隔着上述密封粘接用树脂将上述半导体元件按压到上述基板上,并通过上述按压部对向上述安装区域外扩展的上述密封粘接用树脂进行按压将其导入上述凹部内以限制上述树脂的扩展区域,与此同时进行基于上述密封粘接用树脂的密封,。

[0028] (发明效果)

[0029] 根据本发明,在半导体的安装结构体中,由于在与半导体元件的外周端部对置的位置的基板表面上形成了其内侧的一部分配置有密封粘接用树脂的凹部,因此,能限制密封粘接用树脂中的凸缘部分(扩边部分)的配置区域的扩大,同时能增大其倾斜角度。即,由于隔着树脂将半导体元件安装到基板上时施加的按压力,树脂向基板与半导体元件的对置区域的周围外侧扩展而形成凸缘部分,但此时通过将树脂的一部分导入到凹部内能减少树脂的扩展区域,并且能增大凸缘部分的倾斜角度。这样,通过减少凸缘部分的扩展区域的面积并增大其倾斜角度,能够减轻因安装时的加热处理或冷却处理而产生的各构件的热膨胀差和热收缩差、以及相对于安装后的机械负荷的基板的挠曲所导致的半导体元件周边部分产生的应力负荷,能够避免半导体元件的安装结构体的内部破损。

附图说明

[0030] 本发明的以上和其他目的及特点可通过结合附图对优选实施方式的下述描述进一步明了,各附图中,

[0031] 图1是本发明的第一实施方式的半导体芯片的安装结构体的示意剖视图;

[0032] 图2是上述第一实施方式的变形例的半导体芯片的安装结构体的示意剖视图;

[0033] 图3是相对于上述第一实施方式的比较例的半导体芯片的安装结构体的示意剖视图;

[0034] 图4是表示图1的半导体芯片的安装结构体的制造方法的示意说明图,是表示即将通过压接工具进行按压之前的状态的图;

[0035] 图5是表示图1的半导体芯片的安装结构体的制造方法的示意说明图,是表示正在通过压接工具进行按压的状态的图;

[0036] 图6是本发明的第二实施方式的半导体芯片的安装结构体的示意剖视图;

[0037] 图7是上述第二实施方式的变形例的半导体芯片的安装结构体的示意剖视图;

[0038] 图8是相对于上述第二实施方式的比较例的半导体芯片的安装结构体的示意剖视图;

[0039] 图9是相对于上述第二实施方式的另一比较例的半导体芯片的安装结构体的示意剖视图;

[0040] 图10是本发明的第三实施方式的半导体芯片的安装结构体的示意剖视图;

[0041] 图11是本发明的第四实施方式的半导体芯片的安装结构体的示意俯视图;

[0042] 图12是本发明的第四实施方式的另一半导体芯片的安装结构体的示意俯视图;

- [0043] 图 13 是本发明的第四实施方式的又一半导体芯片的安装结构体的示意俯视图；
- [0044] 图 14 是本发明的第四实施方式的再一半导体芯片的安装结构体的示意俯视图；
- [0045] 图 15 是以往的半导体芯片的安装结构体的示意俯视图；
- [0046] 图 16 是图 15 的半导体芯片的安装结构体中的 A-A 线示意剖视图；
- [0047] 图 17 是以往的另一半导体芯片的安装结构体的示意剖视图；
- [0048] 图 18 是以往的又一半导体芯片的安装结构体的示意剖视图；
- [0049] 图 19 是以往的半导体芯片的示意剖视图；
- [0050] 图 20 是本发明的第五实施方式的半导体芯片的安装结构体的示意俯视图；
- [0051] 图 21 是图 20 的半导体芯片的安装结构体中的 B-B 线示意剖视图；
- [0052] 图 22 是图 20 的半导体芯片的安装结构体中的 C-C 线示意剖视图；
- [0053] 图 23 是第五实施方式的变形例的半导体芯片的安装结构体的示意俯视图。

具体实施方式

[0054] 继续进行本发明的描述之前,在附图中对相同部件标注了相同标记。

[0055] 下面,基于附图对本发明的实施方式进行详细说明。

[0056] (第一实施方式)

[0057] 图 1 中表示作为本发明的第一实施方式的半导体元件的安装结构体的一例的半导体芯片的安装结构体 1 的示意剖视图。

[0058] 如图 1 所示,该第一实施方式的半导体芯片的安装结构体 1 中,在基板 4 上配置作为密封粘接用树脂的一例的片状的底层填料 7,隔着该底层填料 7 安装有半导体芯片 2。在半导体芯片 2 的图中下表面侧即电路形成面上形成有作为元件电极的一例的多个焊盘 3,按照与这些焊盘 3 的形成位置对应的方式在基板 4 的图中上表面侧即电路形成面(电极形成面)上形成有多个基板电极 5,各个焊盘 3 和各个基板电极 5 通过作为突起电极的一例的凸块 6 独立地电连接。另外,凸块 6 主要由 Au 形成,以稍微被挤压变形的状态介于基板电极 5 与焊盘 3 之间。另外,底层填料 7 由绝缘性树脂材料形成,将处于相互电连接状态的各个焊盘 3、基板电极 5 和凸块 6 完全覆盖并密封,而且按照维持这些部件的连接状态的方式介于半导体芯片 2 与基板 4 之间将两者粘接起来。在这样的状态下,半导体芯片 2 被安装到基板 4 上,构成了半导体芯片的安装结构体 1 即半导体封装部件。

[0059] 另外,半导体芯片 2 的平面形状为大致方形,在与半导体芯片 2 的方形的四周端部对置的基板 4 上的位置 P1、即基板 4 上用于安装半导体芯片 2 的安装区域(半导体芯片 2 投影到基板表面上的区域或基板 4 与半导体芯片 2 对置的区域)的四周端部位置 P1,形成有比其周围表面下凹一部分而构成的凹部(或槽部)8。该凹部 8 形成为使与半导体芯片 2 的四周端部对置的位置 P1 位于其内侧。即,如图 1 所示,按照使与半导体芯片 2 的四周端部对置的位置 P1 位于以半导体芯片 2 的中心为基准的凹部 8 的外侧方向的端部位置 P3 与内侧方向的端部位置 P2 之间的方式,决定凹部 8 的形成位置。

[0060] 另外,如图 1 所示,凹部 8 内处于在底层填料 7 的外周侧形成的凸缘部(扩边部)7a 中的树脂的一部分配置在该凹部 8 内的状态。不过,并不是凹部 8 内完全被树脂填充的状态,而是只有内侧的一部分配置了树脂的状态。这样,通过使凸缘部 7a 中的树脂的一部分配置在该凹部 8 内,与未形成凹部 8 的情形相比,凸缘部 7a 的扩展区域被限制在缩小的方

向,并且,成为凸缘部 7a 的倾斜角度更陡峭的状态、即相对于基板 4 的表面的角度更大的状态。

[0061] 基板 4 例如由玻璃环氧树脂材料形成,焊盘 3 和基板电极 5 由铜形成。此外,焊盘 3 和基板电极 5 可由 Ni 或镀 Au、或 Al 形成。另外,底层填料 7 作为绝缘性树脂材料例如由具有热硬化性的环氧树脂材料形成。此外,作为基板 4,还可使用陶瓷基板、树脂基板、树脂片基板等。另外,底层填料 7 通过在基板 4 上配置片状的材料而形成,但也可替代这种情况而通过将半液状的树脂材料涂敷到基板 4 上等来配置。

[0062] 凹部 8 例如通过激光加工等方法形成。在使用这样的激光加工方法时,如图 1 所示,通过预先在基板 4 的内部设置用于使激光加工停止的停止层 9,能够容易地形成所希望的深度的凹部 8。这样的停止层 9 例如可使用铜层。此外,在作为基板 4 使用树脂成形基板的情况下,利用模具形成凹部 8 而非利用激光加工。这样的凹部 8 的形成方法,优选考虑基板 4 所使用的材料的种类和基板的形状等来决定。

[0063] 在这样的半导体芯片的安装结构体 1 中,例如,半导体芯片 2 的厚度尺寸为 0.15mm,底层填料 7 的厚度尺寸(基板与半导体芯片之间的距离)为 0.05mm,基板 4 的厚度尺寸为 0.30mm,凹部 8 的深度尺寸为 0.10mm。此外,凹部 8 的宽度尺寸(图 1 中的 P2P3 之间的距离)为 0.45mm,凹部 8 的内侧方向的端部位置 P2 与半导体芯片 2 的外周端部位置 P1 之间的距离为 0.15mm,凹部 8 的外侧方向的端部位置 P3 与半导体芯片 2 的外周端部位置 P1 之间的距离为 0.3mm。此外,并不希望凹部 8 的外侧方向的端部位置 P3 与半导体芯片 2 的外周端部位置 P1 相距过远,例如,优选按照 P1P3 之间的距离在 0.5mm 以下的方式形成凹部 8。另外,优选按照凹部 8 的内侧方向的端部位置 P2 不到达基板电极 5 的形成位置的方式形成凹部 8。

[0064] 这里,图 2 中表示该第一实施方式的变形例的半导体芯片的安装结构体 11 的示意剖视图,图 3 中表示该第一实施方式的比较例的半导体芯片的安装结构体 21 的示意剖视图。此外,在图 2 和图 3 所示的半导体芯片的安装结构体 11、21 中,对于具有与图 1 的安装结构体 1 相同结构的构件标注相同标记并省略说明。

[0065] 首先,在图 2 所示的变形例的半导体芯片的安装结构体 11 中,按照凹部 8 的内侧方向的端部位置 P2 与半导体芯片 2 的外周端部位置 P1 大致一致的方式形成了凹部 8。此外,在凹部 8 内并非由底层填料 7 完全填充而仅配置一部分这一点上与图 1 的安装结构体 1 具有同样的结构。在这样的结构中,虽然凸缘部 7a 的扩展区域与图 1 的安装结构体 1 相比存在稍微扩大的趋势,但与未形成凹部的结构相比具有能限制在使扩展区域缩小的方向上的效果,而且,能形成使凸缘部 7a 的倾斜角度处于陡峭的状态。

[0066] 相对于此,在图 3 的比较例的半导体芯片的安装结构体 21 中,具有按照比半导体芯片 2 的外周端部位置 P1 更靠外侧的方式形成了凹部 8 的结构。而且,凹部 8 内被底层填料 7 大致完全填充。在这样的结构的安装结构体 21 中,无法限制凸缘部 7a 的扩展区域的扩大。即,想要扩展的凸缘部 7a 到达凹部 8 之后才能开始限制其扩展区域的扩大,但在充分远离半导体芯片 2 的外周端部位置地形成凹部 8 的结构中,无法限制其扩大。结果,凸缘部 7a 的倾斜角度更小,以放倒状态形成。

[0067] 分别制作图 1 和图 2 的该第一实施方式的半导体芯片的安装结构体 1、11 以及图 3 的比较例的半导体芯片的安装结构体 21,在规定的条件下进行了热循环实验。具体而言,

每种安装结构体制作 100 个,对这 100 个安装结构体在相对湿度为 80% 以下的气氛中反复进行 500 次从 0℃~80℃ 的温度变化的循环。然后,确认各个安装结构体中的电连接状态和能否实现导通,测定施加热循环所导致的在半导体芯片的安装结构体中发生剥离或内部破损的不合格个数。另外,实施多组这样的热循环实验。

[0068] 结果,在图 1 的该第一实施方式的半导体芯片的安装结构体 1 中,100 个中不合格个数为 0~1 个左右。另外,在图 2 的该第一实施方式的半导体芯片的安装结构体 11 中,100 个中不合格个数为 1~2 个左右。相对于此,在图 3 的比较例的半导体芯片的安装结构体 21 中,100 个中不合格个数多达 10~20 个左右。根据这些实验结果可知,在该第一实施方式的半导体芯片的安装结构体中,与比较例相比能充分降低不合格个数。

[0069] 在图 1 和图 2 的该第一实施方式的半导体芯片的安装结构体 1、11 中,由于形成为使凹部 8 位于半导体芯片 2 的外周端部位置 P1,因此,能减少凸缘部 7a 中的树脂的量、即在基板 4 上配置的凸缘部 7a 的树脂量。所以,能够降低由热膨胀率差产生的应力负荷,即使在反复实施热循环的情况下也能减少不合格个数。

[0070] 相对于此,在图 3 的比较例的半导体芯片的安装结构体 21 中,由于凹部 8 的形成位置远离半导体芯片 2 的外周端部,结果凸缘部 7a 中的树脂量增多。因此,不能降低应力负荷,在反复实施热循环的情况下容易产生不合格产品。

[0071] 这样,在该第一实施方式的半导体芯片的安装结构体中,通过在相当于半导体芯片 2 的外周端部的位置形成凹部,将凸缘部 7 中本要扩展的树脂导入到凹部内,能够减小扩展区域。从这样的观点出发,凹部内未完全填充树脂能减少凸缘部的树脂量因而优选。另外,凸缘部的倾斜角度增大能减少树脂量因而优选。从这样的观点出发,优选凹部 8 的内侧方向的端部位置 P2 位于半导体芯片 2 的外周端部位置 P1 的内侧。由此,能降低因热膨胀差等对各部件产生的应力负荷。尤其是,这样的效果在使用 Low-k 材料的半导体芯片的安装结构体中有效。此外,从这样的凹部 8 的功能来看,凹部 8 可以说是树脂扩展区域限制用凹部。

[0072] 下面,利用图 4 和图 5 所示的半导体芯片 2 和基板 4 的示意剖视图,对这样的半导体芯片的安装结构体 1 的制造方法、即向基板 4 安装半导体芯片 2 的方法进行说明。

[0073] 首先,如图 4 所示,向基板 4 上由凹部 8 包围的安装区域配置例如片状的底层填料 7。此时,按照底层填料 7 不进入凹部 8 内的方式进行底层填料 7 的配置。此外,也可取代使用这样的片状的底层填料 7,而使用半液状的树脂材料。然后,在按照基板 4 的安装区域内形成的各个基板电极 5 与焊盘 3 对置的方式进行了半导体芯片 2 相对于基板 4 的定位的状态下,将半导体芯片 2 隔着底层填料 7 配置到基板 4 上。

[0074] 然后,将装备了由作为弹性材料的一例的硅酮橡胶材料形成的按压部 16 的压接工具 15,定位并配置到基板 4 上隔着底层填料 7 配置的半导体芯片 2 的上方。而后,使压接工具 15 下降从而使按压部 16 抵接到半导体芯片 2 的上表面,并且通过进一步下降来相对基板 4 按压半导体芯片 2。

[0075] 通过由该按压而施加的按压力,如图 5 所示,底层填料 7 沿基板 4 的表面被按压扩展,向安装区域外扩展。由于在安装区域的周围形成有凹部 8,因此这样被按压扩展的底层填料 7 的一部分进入凹部 8,由凹部 8 限制了向安装区域外扩展的区域。进而,由于在压接工具 15 上设置的按压部 16 由硅酮橡胶材料形成,因此在按压的同时其形状发生弹性变形,

绕半导体芯片 2 的周围凹陷,在限制想要向安装区域外扩展的底层填料 7 的同时,能起到将底层填料 7 的一部分积极导向凹部 8 内的作用。结果,在底层填料 7 的周围形成具有大的倾斜角度的凸缘部 7a。

[0076] 另一方面,通过这样的按压,半导体芯片 2 上形成的凸块 6 挤压底层填料 7,从而成为与基板 4 的基板电极 5 电连接的状态。然后,通过压接工具 15 加热底层填料 7 使其热硬化,从而形成如图 1 所示的半导体芯片的安装结构体 1。

[0077] 此外,在上述的制造方法的说明中,为了更可靠地形成凸缘部 7a 的形状,对使用具有由弹性材料形成的按压部 16 的压接工具 15 的情况进行了说明,但也可不使用这样的压接工具。不过,通过使用具有按压部 16 的压接工具 15,例如,即使在半导体芯片 2 的外周端部的平面位置上树脂的扩展量存在偏差,也能通过弹性变形的按压部 16 积极限制树脂的扩展量,从而能够减少扩展的偏差。

[0078] (第二实施方式)

[0079] 此外,本发明并不限于上述实施方式,也能以其他方式实施。例如,图 6 中表示作为本发明的第二实施方式的半导体元件的安装结构体的一例的半导体芯片的安装结构体 31 的示意剖视图。此外,在图 6 的半导体芯片的安装结构体 31 中,对于与上述第一实施方式的安装结构体 1 相同结构的构件标注相同标记并省略说明。

[0080] 如图 6 所示,该第二实施方式的半导体芯片的安装结构体 31 在其凹部 38 的内底部 38a 形成成为倾斜面这一点上,具有与上述第一实施方式的半导体芯片的安装结构体 1 不同的结构。下面,以该不同结构为主进行说明。

[0081] 如图 6 所示,在基板 4 上的与半导体芯片 2 的外周端部对置的位置 P1 形成有凹部 38。凹部 38 具有从其内侧方向的端部位置 P2 向外侧方向变深地倾斜的内底部 38a。该内底部 38a 形成成为在外侧方向的端部位置 P3 达到最深部。另外,凹部 38 的内侧方向的端部位置 P2 配置为比半导体芯片 2 的外周端部位置 P1 更靠半导体芯片 2 的中心侧,外侧方向的端部位置 P3 配置为比半导体芯片 2 的外周端部位置 P1 更靠外侧,在这一点上具有与上述第一实施方式的半导体芯片的安装结构体 1 同样的配置结构。

[0082] 在这样的结构的半导体芯片的安装结构体 31 中,除了上述第一实施方式的半导体芯片的安装结构体所具有的效果之外,还能够在向基板 4 安装半导体芯片 2 时,通过倾斜的内底部 38a 使想要向安装区域的周围扩展的底层填料 7 顺畅地导入到凹部 38 内,从而能够使树脂具有良好的流动性。通过这样使树脂具有良好的流动性,例如能够使对底层填料 7 加热而产生的气泡(void)更好地向树脂外部排出,从而能够提高接合的可靠性。另外,通过沿着倾斜的内底部 38a 顺畅地将树脂导入凹部 38 内,与例如上述第一实施方式的结构那样未形成倾斜的内底部的情况相比,树脂的流向不会较大地变化,因此能进一步减少变形等的发生。

[0083] 这里,在图 7 中表示本第二实施方式的变形例的半导体芯片的安装结构体 41 的示意剖视图,在图 8、图 9 中表示比较例的半导体芯片的安装结构体 51、61 的示意剖视图。

[0084] 首先,图 7 的变形例的半导体芯片的安装结构体 41 形成了具有以与图 6 的凹部 38 相同的深度 D1 倾斜的内底部 48a 的凹部 48,但在按照凹部 48 的内侧方向的端部位置 P2 与半导体芯片 2 的外周端部位置 P1 大致一致的方式配置凹部 48 这一点,具有与图 6 的安装结构体 31 不同的结构。

[0085] 在这样的结构中,与图 6 的安装结构体 31 同样,在凸缘部 7a 处能降低因热膨胀差而产生的负荷。但是,由于凹部 48 的容积比凹部 38 小,因此底层填料 7 的扩展量不会过大所以优选。

[0086] 另外,图 8 的比较例的半导体芯片的安装结构体 51 以及图 9 的比较例的半导体芯片的安装结构体 61 中凹部的配置位置和图 6 的安装结构体 31 相同,但其深度或深或浅。

[0087] 具体而言,在图 8 的安装结构体 51 中,凹部 58 的深度 D2 设定为比凹部 38 的深度 D1 深(例如设定为 $D2 = D1 \times 2$)。在这样的结构中,需考虑深度 D2 的大小和树脂的量,但凹部 58 的容积过大,凹部 58 内配置的底层填料 7 的热膨胀或热收缩可能会对半导体芯片 2 产生应力负荷从而造成影响。

[0088] 另外,在图 9 的安装结构体 61 中,凹部 68 的深度 D3 设定为比凹部 38 的深度 D1 浅(例如设定为 $D3 = D1 \times 0.5$)。在这样的结构中,需考虑深度 D3 的大小和树脂的量,但凹部 68 的容积对于导入扩展的树脂而言并不充分,有时难以有效地使凸缘部 7a 的倾斜角度变陡。在这种情况下,可能无法充分降低各构件的热膨胀差所产生的应力负荷。

[0089] 分别制作图 6~图 9 的半导体芯片的安装结构体 31、41、51 和 61,在与上述第一实施方式同样的条件下进行了热循环实验。结果,在图 6 的该第二实施方式的半导体芯片的安装结构体 31 中,100 个中不合格个数为 0 个。另外,在图 7 的该第二实施方式的半导体芯片的安装结构体 41 中,100 个中不合格个数为 2~4 个左右。相对于此,在图 8 的比较例的半导体芯片的安装结构体 51 中,100 个中不合格个数多达 10~20 个左右。另外,在图 9 的比较例的半导体芯片的安装结构体 61 中,100 个中不合格个数多达 5~10 个左右。根据这些实验结果可知,在该第二实施方式的半导体芯片的安装结构体中,与比较例相比能充分降低不合格个数。

[0090] (第三实施方式)

[0091] 下面,图 10 中表示本发明的第三实施方式的半导体芯片的安装结构体 71 的示意剖视图。如图 10 所示,该第三实施方式的半导体芯片的安装结构体 71 具有与图 6 所示的上述第二实施方式的安装结构体 31 同样的凹部 38 的配置结构,但在基板 4 的安装区域的大致中央附近形成有比其他表面隆起的隆起部 79 这一点与图 6 的结构不同。

[0092] 如图 10 所示,通过在安装区域的大致中央附近形成了隆起部 79,从隆起部 79 的顶部经凹部 38 中的倾斜的内底部 38a 到凹部 38 的最深部形成了梯度。这样的梯度例如也可从安装区域的中央附近以放射状形成,还可朝向四方形形成。另外,这样的梯度并不限于必须连续的情况,也可以是其一部分包括平坦部形成所谓的金字塔状(或阶梯状)。这是由于还存在例如在形成了基板电极 5 的附近等处无法形成倾斜面的情况。

[0093] 这样,通过在基板 4 上从安装区域的大致中央附近到凹部 38 内设置了下降梯度,能使安装半导体芯片 2 时被挤压扩展到安装区域外的底层填料 7 具有良好的流动性,能有效排出气泡等,从而能实现可靠性高的接合。另外,这种良好的流动性,能使树脂积极且有效地导入到凹部 38 内,并能有效限制凸缘部 7a 的扩展区域。此外,这样的隆起部 79 相对于未形成隆起部 79 的状态的底层填料 7 的厚度尺寸 0.05mm 形成 0.015mm~0.025mm 左右的高度尺寸。

[0094] (第四实施方式)

[0095] 下面,作为本发明的第四实施方式的半导体芯片的安装结构体,对凹部的平面配

置结构的各种方式进行说明。图 11 ~ 图 14 中表示该第四实施方式的半导体芯片的安装结构体 101、111、121 和 131 的示意俯视图。此外,在以下的说明中,对凹部的平面配置结构进行说明,关于凹部的剖面形状,应用上述第一实施方式~第三实施方式的结构。

[0096] 首先,在图 11 的半导体芯片的安装结构体 101 中,沿半导体芯片 2 的外周端部在其整个周围形成有凹部 108。这样,通过在整个周围形成凹部 108,将从外周端部的任意位置扩展的底层填料 7 导入到凹部 108 内,从而能可靠地限制扩展区域。

[0097] 然后,在图 12 的半导体芯片的安装结构体 111 中,采用了在半导体芯片 2 的四个角部分及其附近配置了凹部 118 的结构。一般,半导体芯片 2 的角部分由于距半导体芯片 2 的中心的距离大,因此热膨胀或热收缩引起的应力负荷容易集中。从这样的观点来看,在以降低角部分的应力负荷为主要目的的情况下,这样的结构是有效的。

[0098] 另外,在图 13 的半导体芯片的安装结构体 121 中,采用了在与半导体芯片 2 的外周端部对置的位置局部形成凹部 128 的结构。即,在外周端部,凹部 128 并未连续形成,存在未形成凹部 128 的部分。根据这样的结构,可利用未形成凹部 128 的部分作为布线形成位置,能使作为半导体芯片的安装结构体整体的设计变得容易。此外,在这样局部配置的凹部 128 中,通过将角部分设置在中心能降低应力容易集中的角部分的应力负荷,通过将边部分设置在中心能对与角部分相比树脂的扩展量多的边部分的树脂的扩展区域进行积极限制。

[0099] 另外,在图 14 的半导体芯片的安装结构体 131 中,采用了包括与半导体芯片 2 的外周端部对置的位置且具有大致椭圆形状的凹部 138 的配置结构。这样的凹部 138 的配置结构考虑了底层填料 7 的实际的流动性,将流动性比较高的边部分的凹部 138 的宽度尺寸设定得较大,将流动性比较低的角部分的凹部 138 的宽度尺寸设定得较小。根据这样的结构,在边部分想要大幅扩展的底层填料 7 能够被具有大容量的凹部 138 可靠地限制,在容易发生应力集中的角部分也能限制底层填料 7 的扩展。另外,通过将这样的结构的凹部 138 与具有由弹性材料形成的按压部 16 的压接工具 15 组合使用,能形成大致椭圆形状的凸缘部 7a,能整体降低因热膨胀率差等产生的应力负荷。

[0100] (第五实施方式)

[0101] 下面,图 20 中表示本发明的第五实施方式的半导体芯片的安装结构体 201 的示意俯视图。另外,图 21 中表示图 20 的半导体芯片的安装结构体 201 中的 B-B 线剖视图,图 22 中表示 C-C 线剖视图。

[0102] 首先,如图 20 的示意俯视图所示,在半导体芯片的安装结构体 201 中,采用了在半导体芯片 2 的四个角部分配置四个凹部 208 并且在角部分之间的边部分也配置两个凹部 218 的结构。

[0103] 这里,如半导体芯片的安装结构体 201 的边部分的剖视图(B-B 线剖视图)即图 21 和角部分的剖视图(C-C 线剖视图)即图 22 所示,在角部分形成的凹部 208 的内底面 208a 的深度 D11 比在边部分形成的凹部 218 的内底面 218a 的深度 D12 深。这样,通过使凹部 208 和 218 的深度相互不同,能使角部分的凹部 208 的内底面 208a 的倾斜角度 θ_1 比边部分的凹部 218 的内底面 218a 的倾斜角度 θ_2 大。

[0104] 在具有这种结构的该第五实施方式的半导体芯片的安装结构体 201 中,考虑底层填料 7 的实际的流动性,平缓地形成流动性比较高的边部分的凹部 218 的内底面 218a 的倾斜角度 θ_2 ,限制底层填料 7 向凹部 218 的流动量,并且增大流动性比较低的角部分的凹部

208 的内底面 208a 的倾斜角度 $\theta 1$, 能容易地将底层填料 7 导入到凹部 208 中, 从而在整个半导体芯片的安装结构体 201 中实现基于底层填料 7 的可靠密封。

[0105] 进而, 通过采用使角部分的凹部 208 的深度 D11 比边部分的凹部 218 的深度 D12 大的结构, 能使角部分形成的凸缘部 7a 的倾斜角度 $\theta 3$ 比边部分形成的凸缘部 7a 的倾斜角度 $\theta 4$ 大。这样, 通过在容易产生应力集中的角部分使凸缘部 7a 的倾斜角度 $\theta 3$ 比较大, 能够降低因热膨胀率差等产生的应力负荷。

[0106] 此外, 在图 20 所示的半导体芯片的安装结构体 201 中, 对角部分的凹部 208 的内侧端部沿半导体芯片 2 的角部分的形状形成的情况进行了说明, 但本发明并不限于这种情况。可以取代这种情况, 例如如图 23 的变形例的半导体芯片的安装结构体 251 的示意俯视图所示, 采用凹部 258 的内底面延伸到角部分的内侧区域的结构。尤其是, 由于在角部分的内侧区域大多不形成焊盘 3 等, 因此, 通过采用这种结构, 能有效利用内侧区域。

[0107] 此外, 通过适当组合上述各实施方式中的任意实施方式, 能起到各自所具有的效果。

[0108] 本发明的半导体芯片的安装结构, 通过在相当于半导体芯片的外周端部的基板表面的位置设置凹部, 将想要从安装区域扩展的树脂导入, 从而能够抑制树脂的扩展区域的扩大, 能够减轻因安装时的加热或冷却处理而产生的各构件的热膨胀差和热收缩差、以及相对于安装后的机械负荷的基板的挠曲所导致的半导体芯片中产生的应力负荷, 能够避免芯片内部的破损。

[0109] 关于本发明参照附图对优选实施方式进行了充分说明, 但对于本领域技术人员而言自然明了各种变形和修改。这种变形和修改只要不脱离由所附的权利要求书限定的本发明的范围, 就应理解为包括在本发明的范围内。

[0110] 2006 年 12 月 26 日申请的日本专利申请 No. 2006-349511 号的说明书、附图以及权利要求书所公开的内容引入到本说明书中作为整体进行参照。

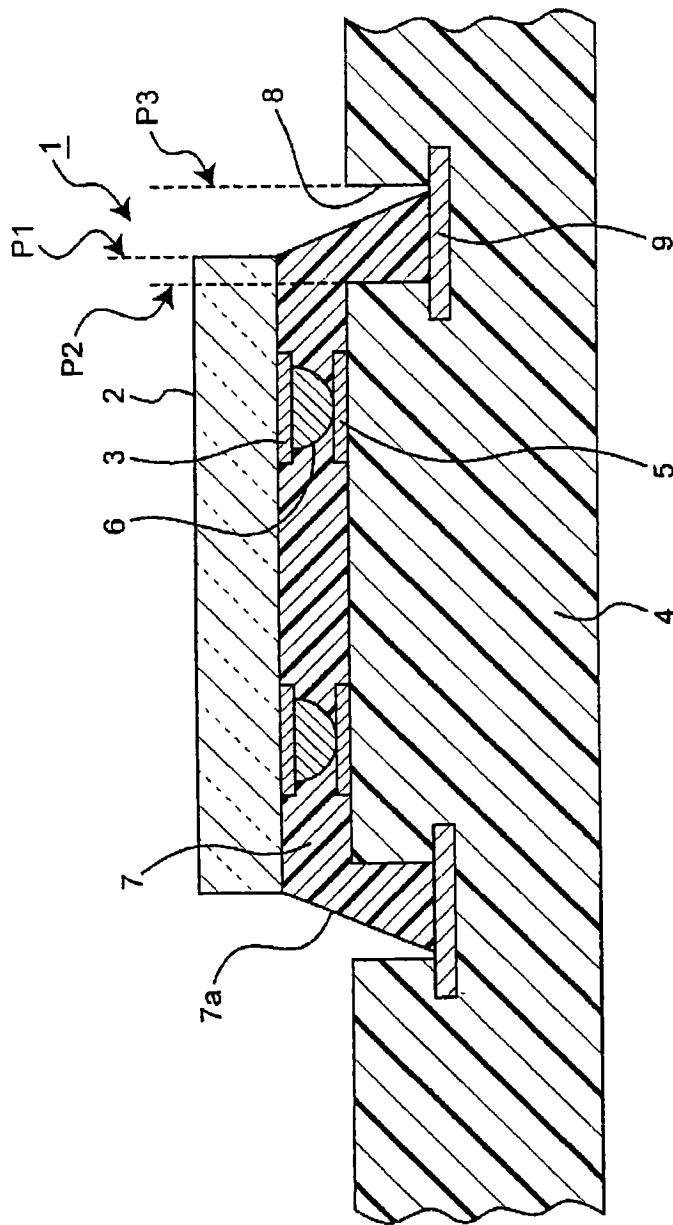


图 1

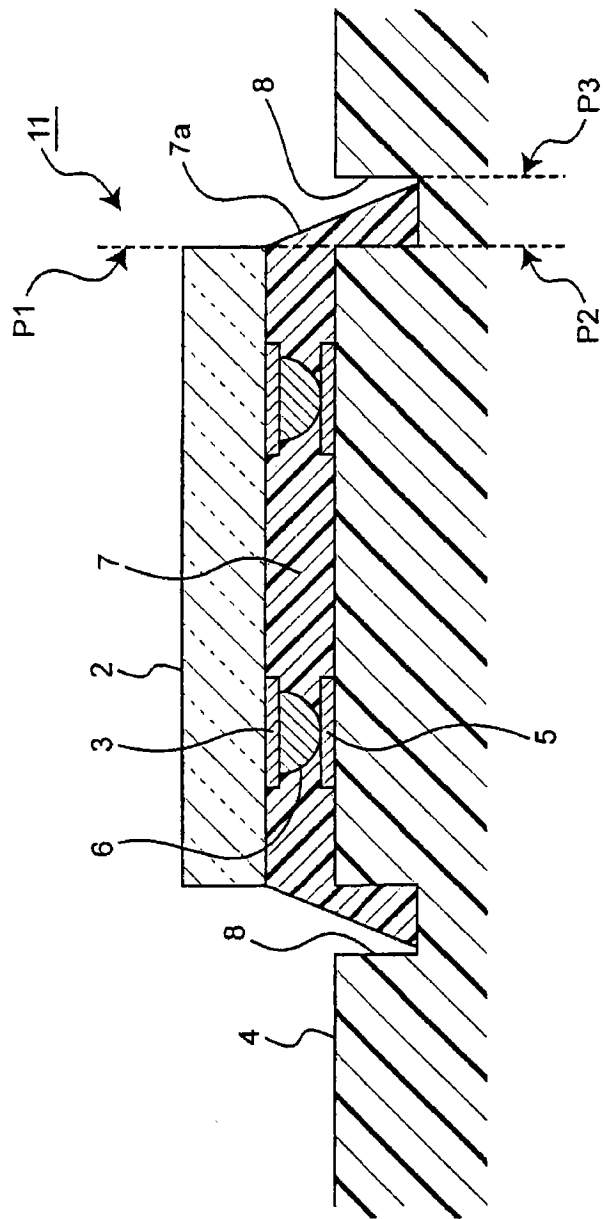


图 2

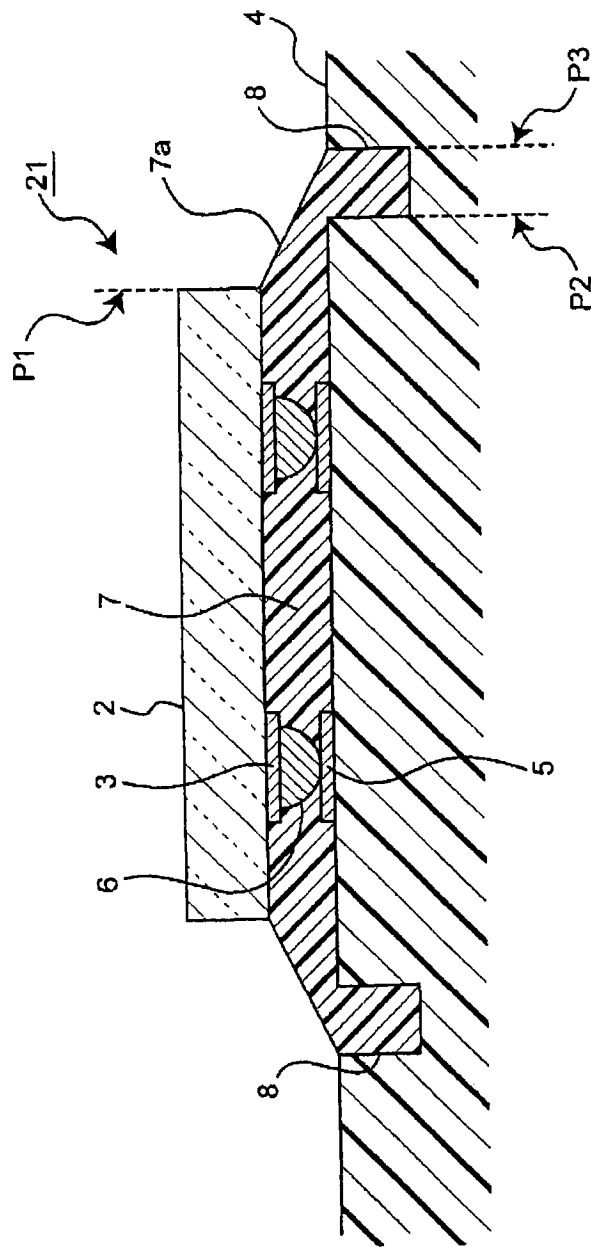


图 3

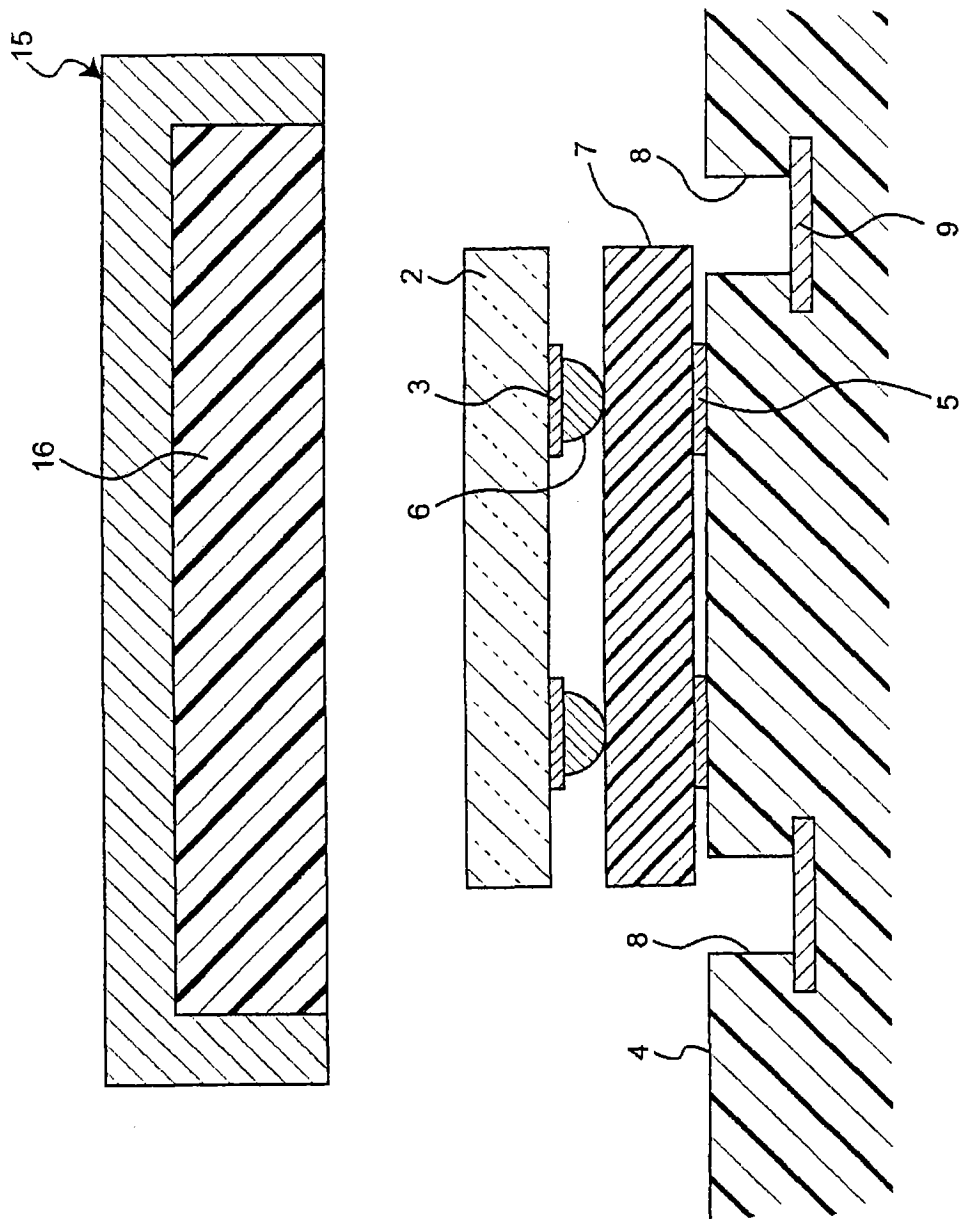


图 4

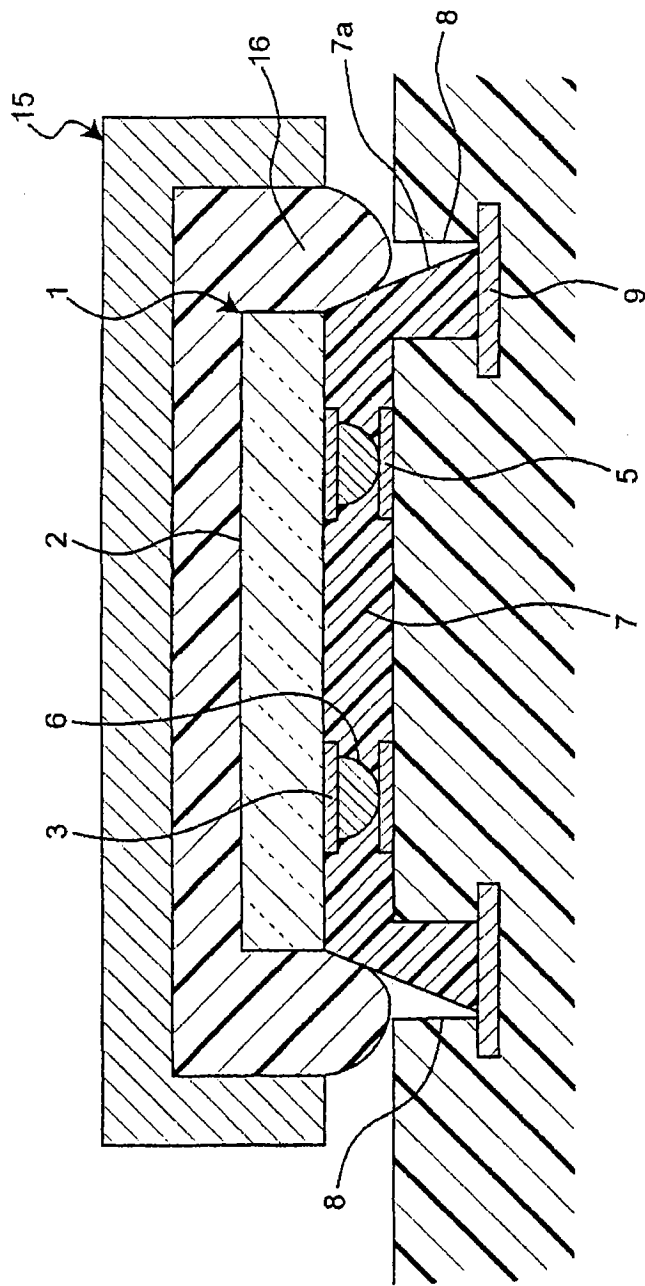


图 5

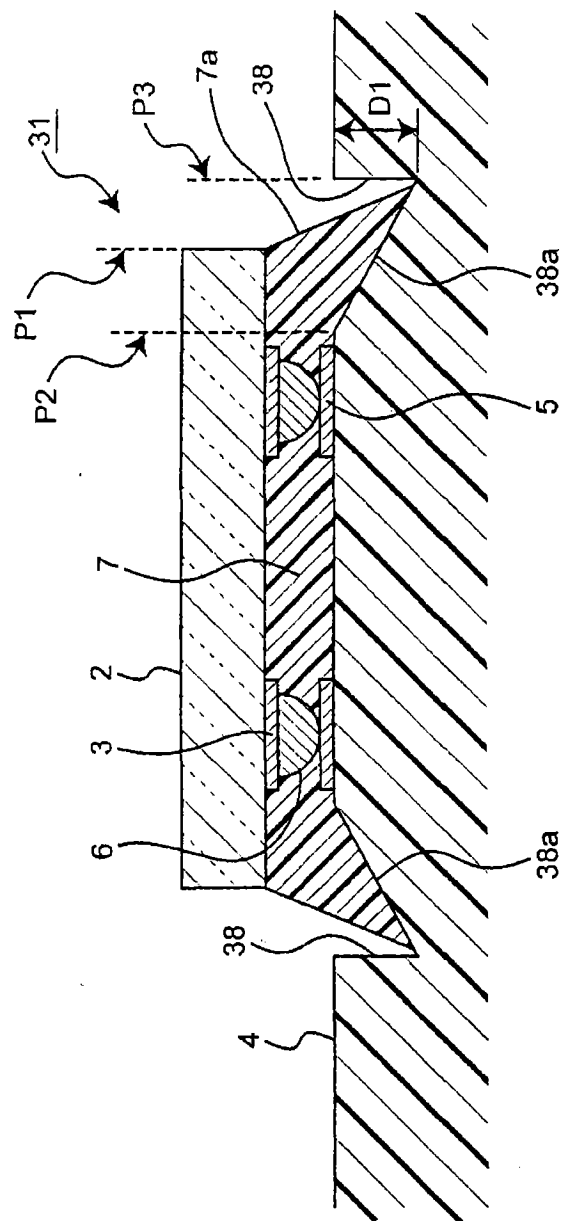


图 6

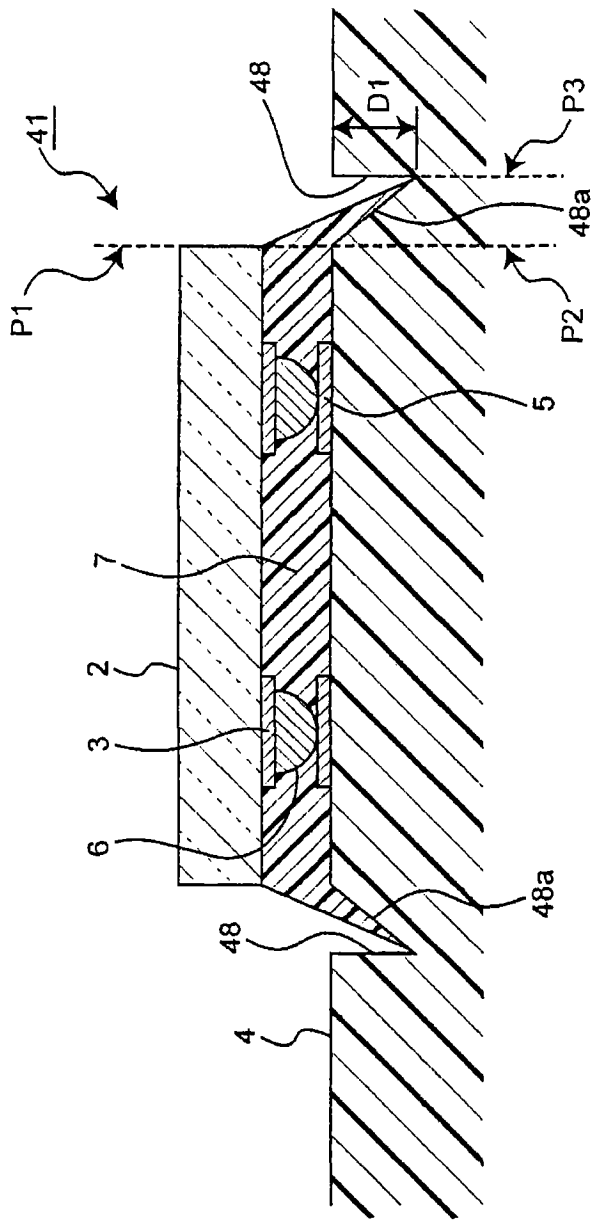


图 7

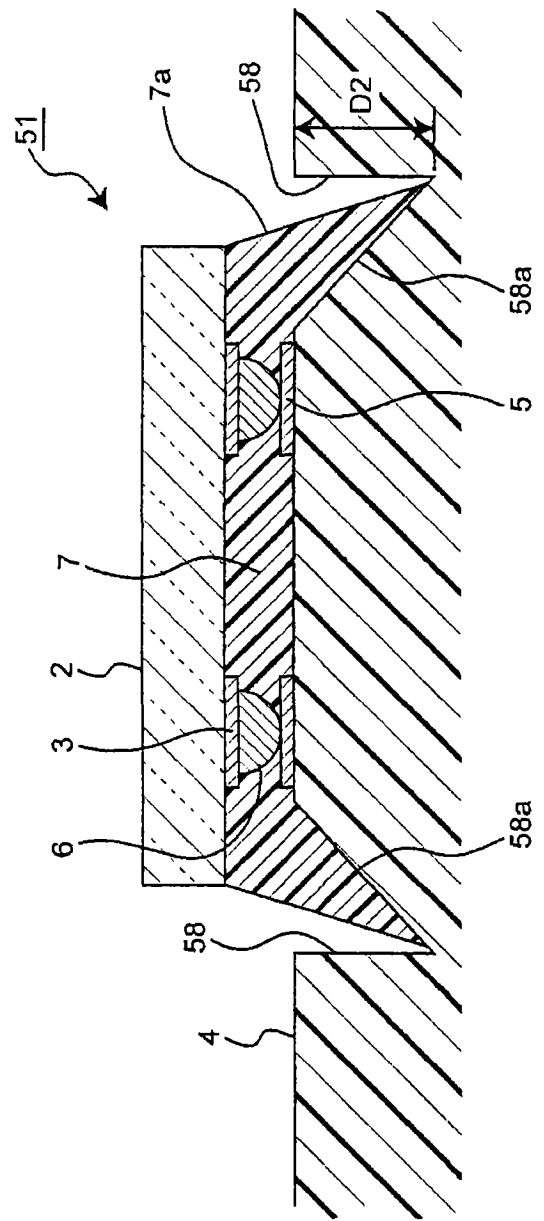


图 8

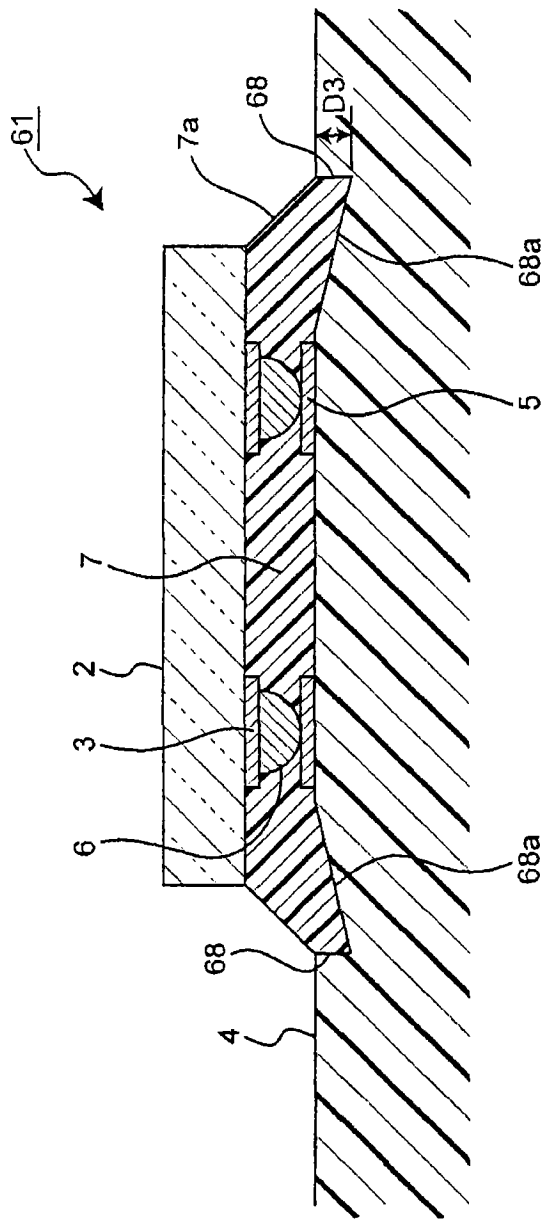


图 9

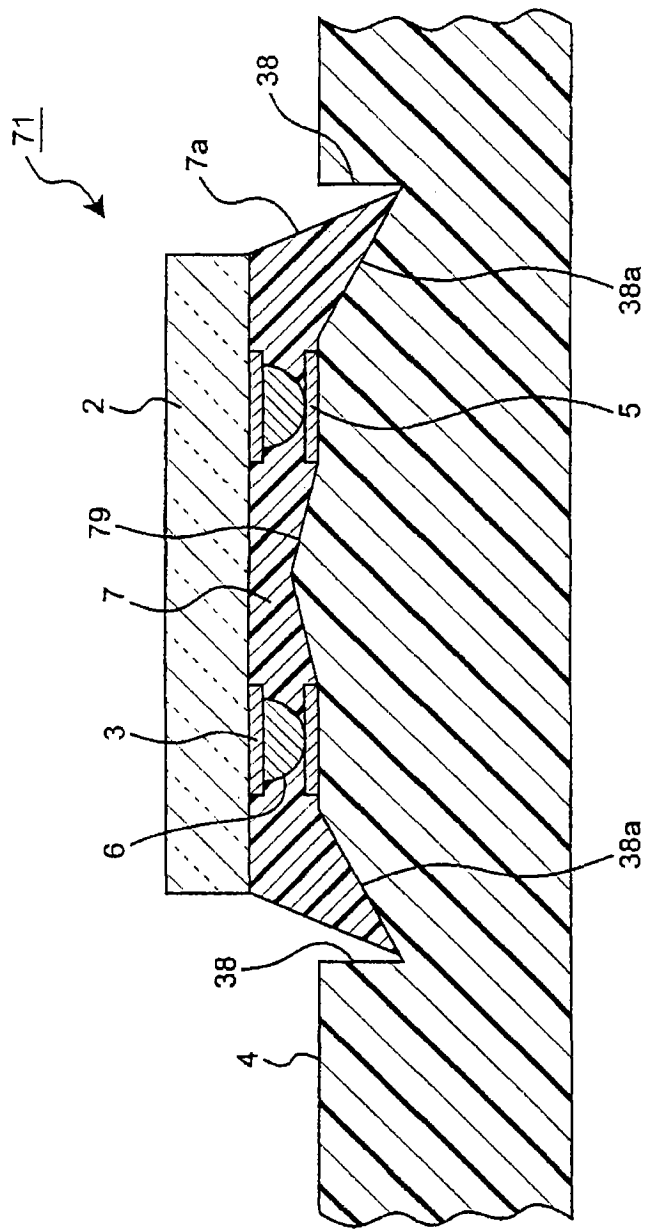


图 10

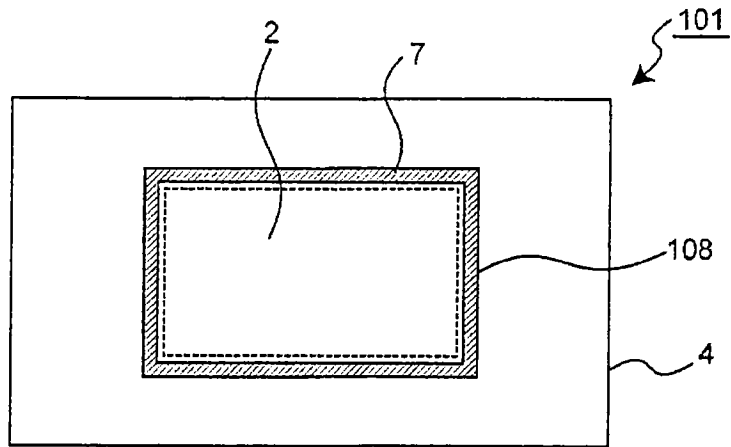


图 11

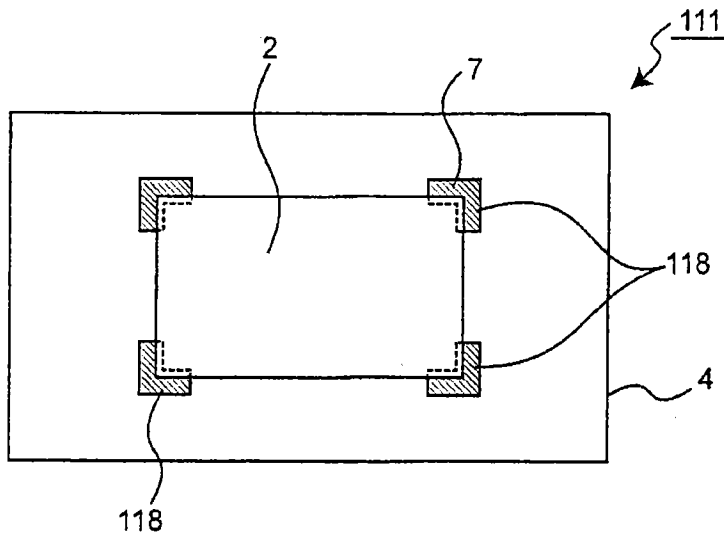


图 12

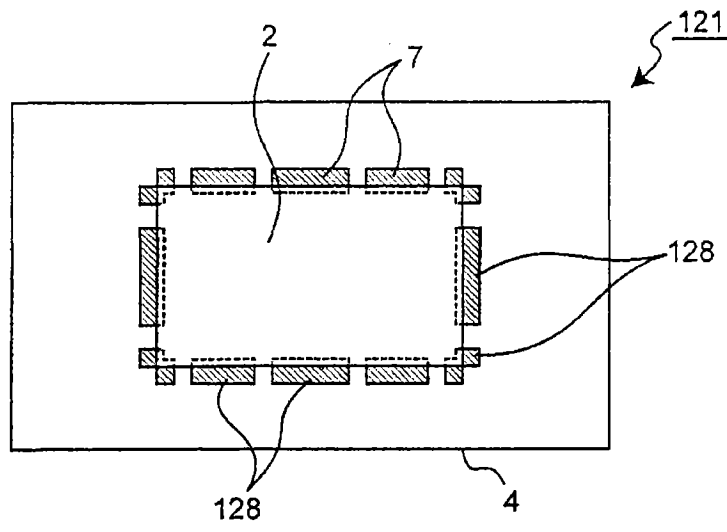


图 13

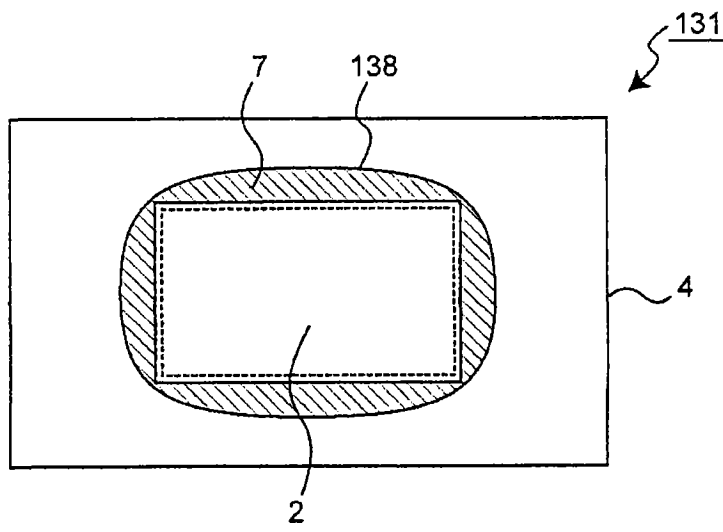


图 14

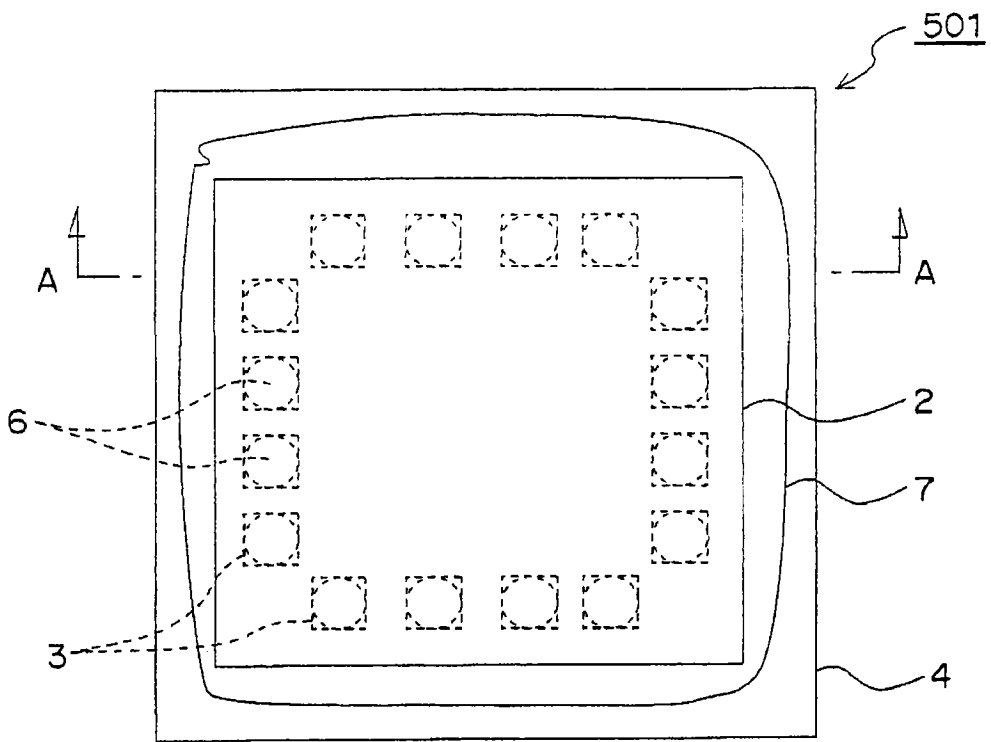


图 15

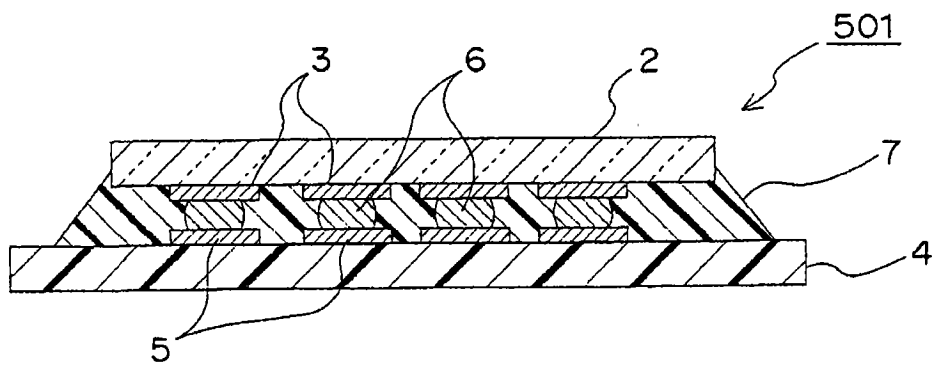


图 16

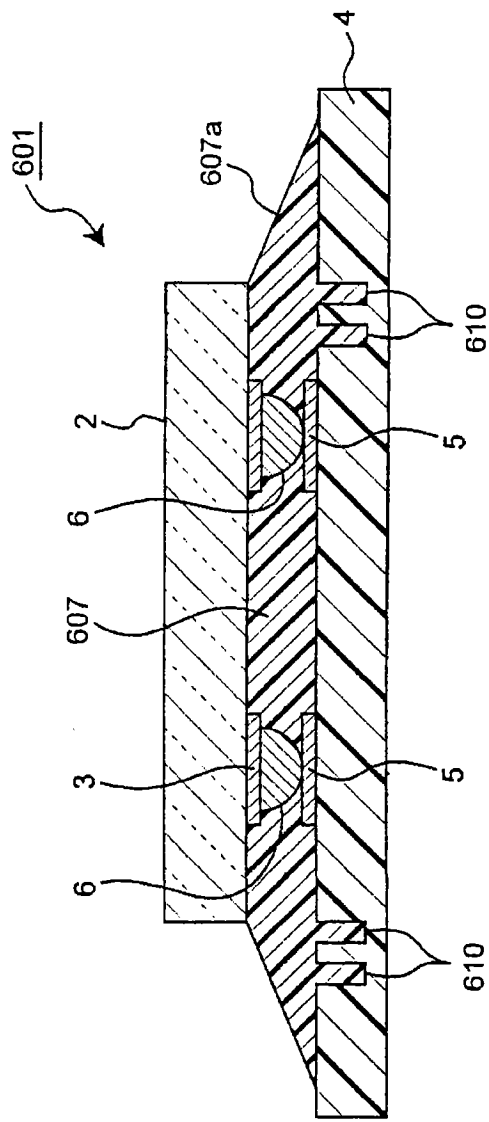


图 17

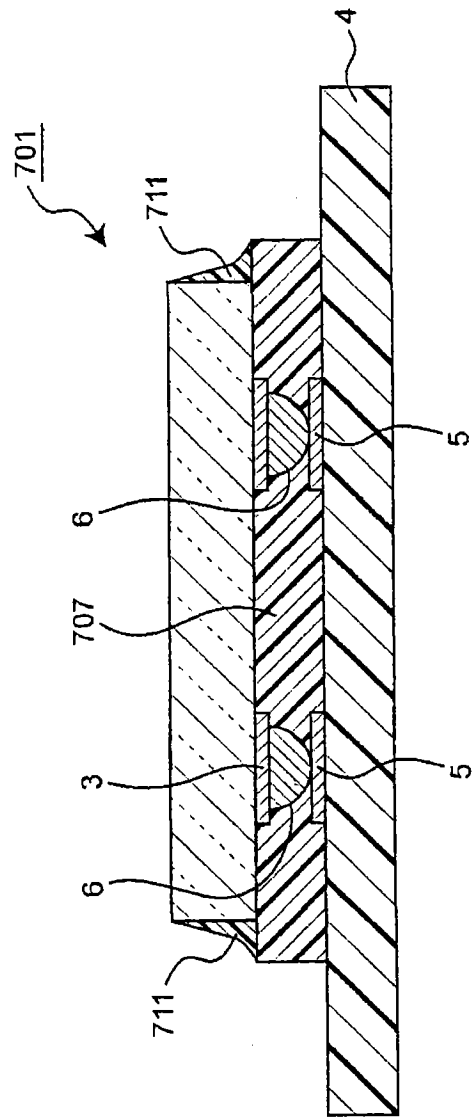


图 18

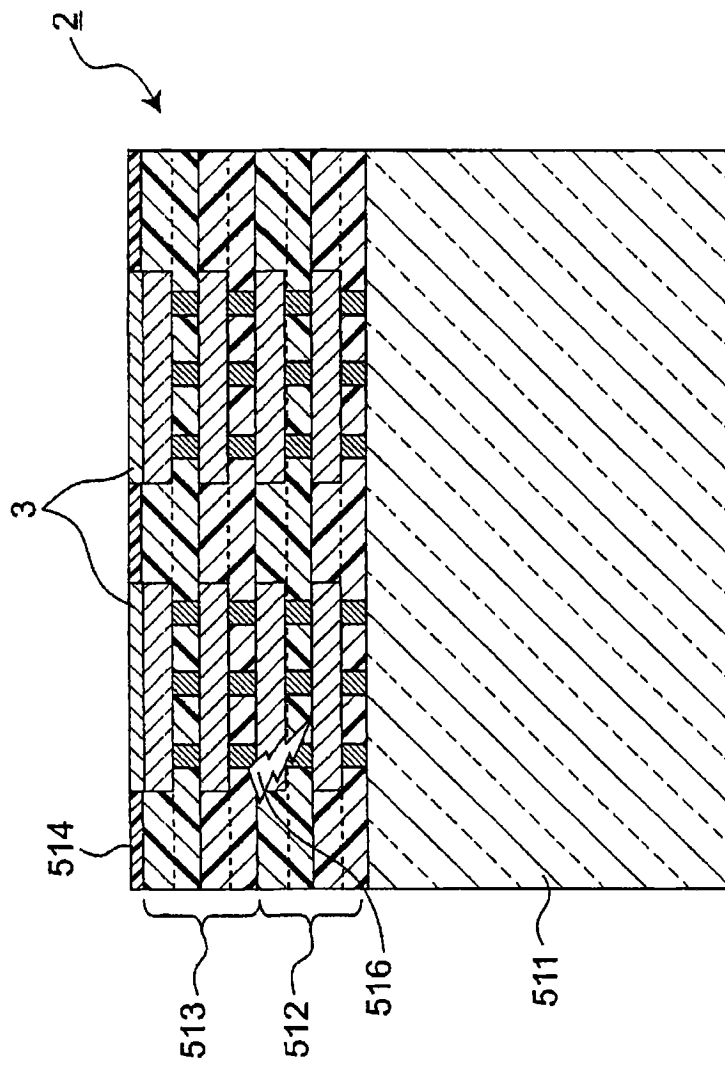


图 19

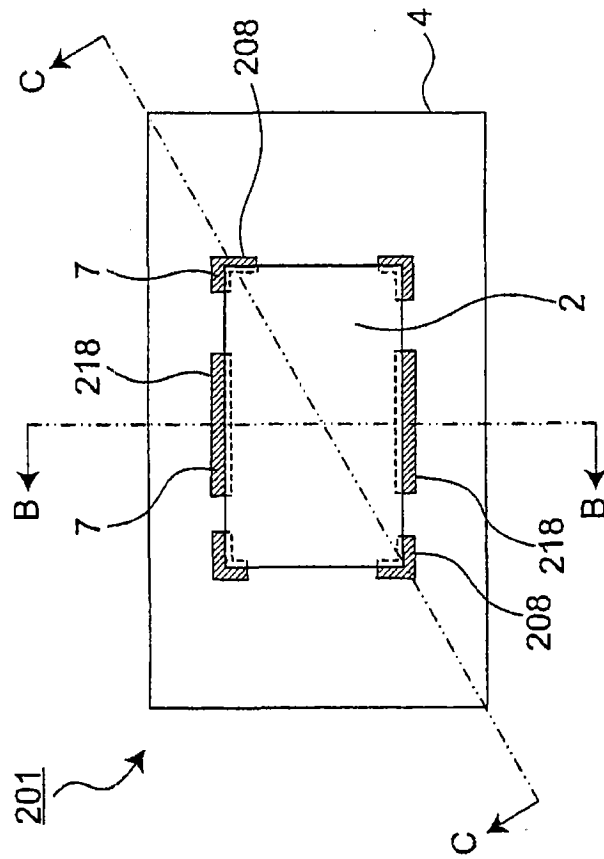


图 20

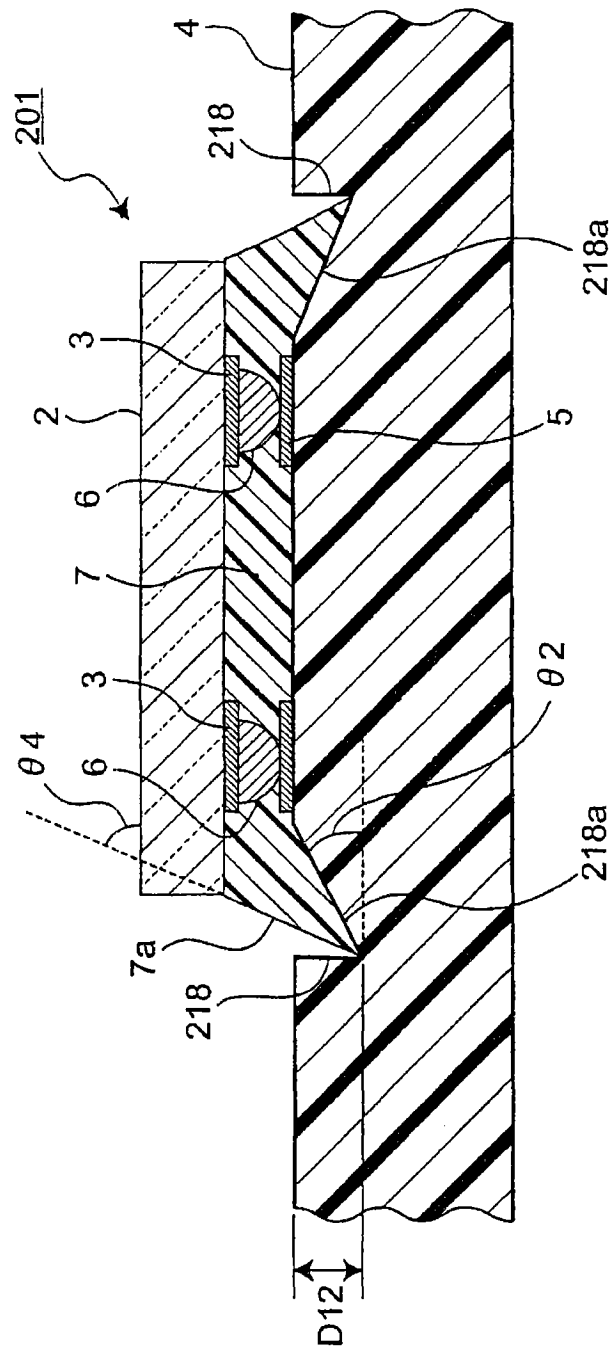


图 21

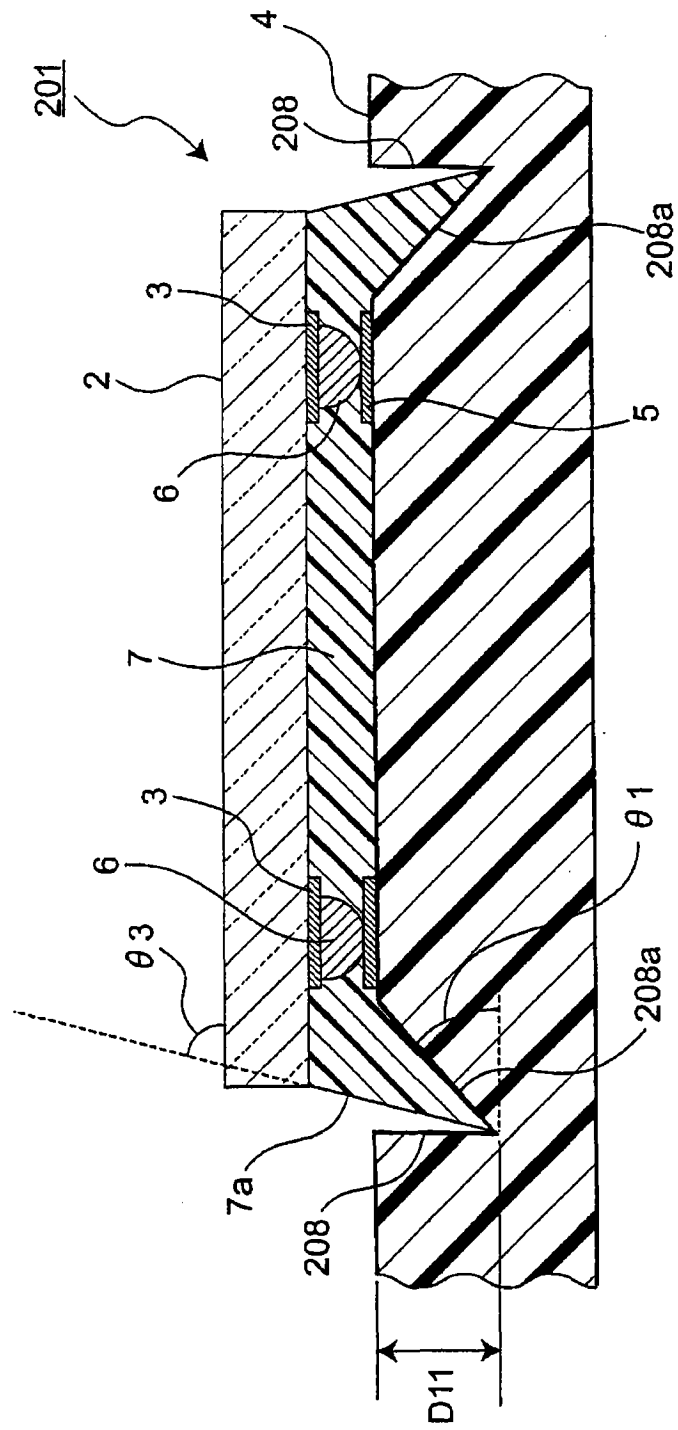


图 22

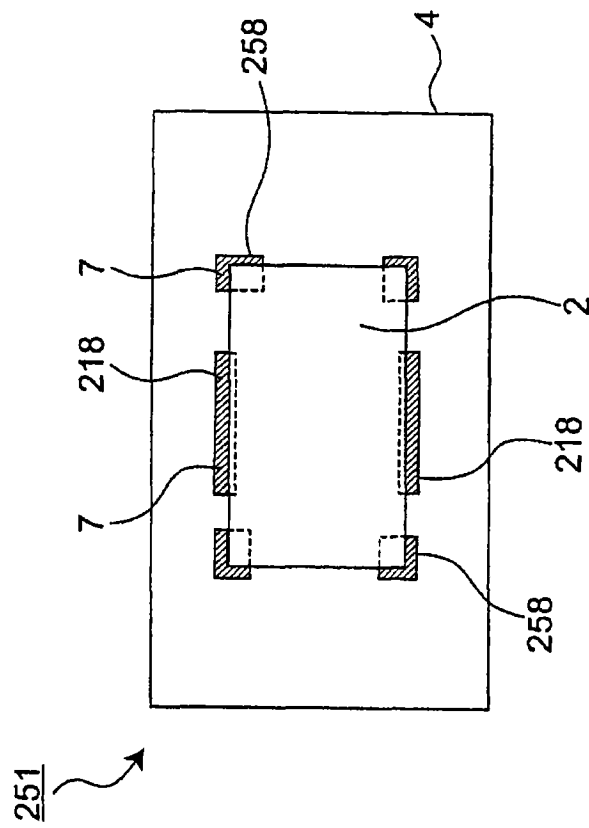


图 23