



(19) 대한민국특허청(KR)  
(12) 등록특허공보(B1)

(45) 공고일자 2022년04월19일  
(11) 등록번호 10-2388701  
(24) 등록일자 2022년04월15일

(51) 국제특허분류(Int. Cl.)  
H01L 51/56 (2006.01) B23K 26/351 (2014.01)  
H01L 21/02 (2006.01) H01L 21/027 (2006.01)  
H01L 21/324 (2017.01) H01L 21/78 (2006.01)  
H01L 29/786 (2006.01) H01L 51/00 (2006.01)

(52) CPC특허분류  
H01L 51/56 (2013.01)  
B23K 26/351 (2015.10)  
(21) 출원번호 10-2021-7034290(분할)

(22) 출원일자(국제) 2017년04월03일  
심사청구일자 2021년10월22일

(85) 번역문제출일자 2021년10월22일  
(65) 공개번호 10-2021-0130276

(43) 공개일자 2021년10월29일

(62) 원출원 특허 10-2018-7031321  
원출원일자(국제) 2017년04월03일  
심사청구일자 2020년03월23일

(86) 국제출원번호 PCT/IB2017/051883

(87) 국제공개번호 WO 2017/178919  
국제공개일자 2017년10월19일

(30) 우선권주장  
JP-P-2016-079822 2016년04월12일 일본(JP)  
JP-P-2016-083656 2016년04월19일 일본(JP)

(56) 선행기술조사문헌  
JP2007096277 A  
(뒷면에 계속)

전체 청구항 수 : 총 10 항

심사관 : 유주호

(54) 발명의 명칭 박리 방법 및 플렉시블 디바이스의 제작 방법

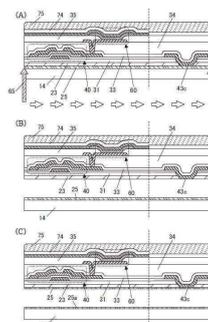
(57) 요약

저렴하고 양산성이 높은 박리 방법을 제공한다.

제작 기관 위에 광이 조사됨으로써 수소를 방출하는 기능을 가지는 실리콘층을 형성하고, 실리콘층 위에 감광성을 가지는 재료를 사용하여 제 1 층을 형성하고, 포토리소그래피법을 사용하여 제 1 층의 실리콘층과 중첩되는

(뒷면에 계속)

대표도 - 도4



부분에 개구를 형성하고, 제 1 층을 가열하여 개구를 가지는 수지층을 형성하고, 수지층 위에 채널 형성 영역에 산화물 반도체를 가지는 트랜지스터를 형성하고, 수지층에 개구 및 실리콘층과 중첩되도록 도전층을 형성하고, 레이저를 사용하여 실리콘층에 광을 조사하고, 트랜지스터와 제작 기판을 분리한다.

(52) CPC특허분류

*H01L 21/02282* (2013.01)  
*H01L 21/0274* (2013.01)  
*H01L 21/324* (2013.01)  
*H01L 21/78* (2013.01)  
*H01L 29/7869* (2013.01)  
*H01L 51/0001* (2013.01)  
*H01L 51/0097* (2013.01)

(56) 선행기술조사문헌

JP2008159935 A  
 JP2010165673 A  
 JP2010206040 A  
 KR1020080004231 A

(72) 발명자

**오노 마사카츠**

일본국 2430036 가나가와켄 아쓰기시 하세 398 가  
 부시키가이샤 한도오따이 에네루기 켄큐쇼 내

**야스모토 세이지**

일본국 2430036 가나가와켄 아쓰기시 하세 398 가  
 부시키가이샤 한도오따이 에네루기 켄큐쇼 내

**아다치 히로키**

일본국 2430036 가나가와켄 아쓰기시 하세 398 가  
 부시키가이샤 한도오따이 에네루기 켄큐쇼 내

## 명세서

### 청구범위

#### 청구항 1

반도체 장치로서,  
기판 및 실리콘층 위의 수지층;  
상기 수지층 위의 절연층;  
상기 절연층 위의 산화물 반도체층을 포함하는 트랜지스터; 및  
상기 수지층과 상기 절연층의 개구 내의 도전층을 포함하고,  
상기 도전층은 상기 실리콘층과 중첩되는, 반도체 장치.

#### 청구항 2

반도체 장치로서,  
기판 위의 수지층;  
상기 수지층 위의 절연층;  
상기 절연층 위의 산화물 반도체층을 포함하는 트랜지스터; 및  
상기 수지층과 상기 절연층의 개구 내의 도전층을 포함하고,  
상기 개구는 상기 기판과 중첩되지 않는, 반도체 장치.

#### 청구항 3

제 1 항에 있어서,  
상기 수지층은 상기 실리콘층의 두께보다 두꺼운 두께를 갖는, 반도체 장치.

#### 청구항 4

제 1 항에 있어서,  
상기 실리콘층을 통하여 상기 도전층에 전기적으로 접속된 FPC를 더 포함하는, 반도체 장치.

#### 청구항 5

제 1 항 또는 제 2 항에 있어서,  
상기 도전층은 상기 트랜지스터의 소스 전극 또는 드레인 전극과 동일한 재료를 포함하는, 반도체 장치.

#### 청구항 6

제 1 항 또는 제 2 항에 있어서,  
상기 수지층은 열 경화성 재료를 포함하는, 반도체 장치.

#### 청구항 7

제 1 항 또는 제 2 항에 있어서,  
상기 기판과 상기 수지층 사이에 접착층을 더 포함하는, 반도체 장치.

#### 청구항 8

제 1 항 또는 제 2 항에 있어서,

상기 트랜지스터는:

상기 절연층 위의 게이트 전극;

상기 게이트 전극 위의 게이트 절연층;

상기 게이트 절연층 위의 상기 산화물 반도체층; 및

상기 산화물 반도체층 위의 소스 전극 또는 드레인 전극을 포함하는, 반도체 장치.

**청구항 9**

제 8 항에 있어서,

상기 도전층은 상기 게이트 절연층 위에 있는, 반도체 장치.

**청구항 10**

제 2 항에 있어서,

상기 도전층에 전기적으로 접속된 FPC를 더 포함하는, 반도체 장치.

**발명의 설명**

**기술 분야**

[0001] 본 발명의 일 형태는 박리 방법 및 플렉시블 디바이스의 제작 방법에 관한 것이다.

[0002] 또한, 본 발명의 일 형태는 상기 기술분야에 한정되지 않는다. 본 발명의 일 형태의 기술분야로서는, 반도체 장치, 표시 장치, 발광 장치, 축전 장치, 기억 장치, 전자 기기, 조명 장치, 입력 장치(예를 들어 터치 센서 등), 입출력 장치(예를 들어 터치 패널 등), 그들의 구동 방법, 또는 그들의 제조 방법을 일례로서 들 수 있다.

[0003] 또한, 본 명세서 등에 있어서 반도체 장치란, 반도체 특성을 이용함으로써 기능할 수 있는 장치 전반을 가리킨다. 트랜지스터, 반도체 회로, 연산 장치, 기억 장치 등은 반도체 장치의 일 형태이다. 또한, 활상 장치, 전기 광학 장치, 발전 장치(박막 태양 전지, 유기 박막 태양 전지 등을 포함함), 및 전자 기기는 반도체 장치를 가지는 경우가 있다.

**배경 기술**

[0004] 유기 EL(Electro Luminescence) 소자나 액정 소자가 적용된 표시 장치가 알려져 있다. 그 이외에, 발광 다이오드(LED: Light Emitting Diode) 등의 발광 소자를 구비하는 발광 장치, 전기 영동 방식 등에 의하여 표시를 수행하는 전자 종이 등도 표시 장치의 일례로서 들 수 있다.

[0005] 유기 EL 소자의 기본적인 구성은 한 쌍의 전극 사이에 발광성 유기 화합물을 포함하는 층을 협지(挾持)하는 것이다. 이 소자에 전압을 인가함으로써, 발광성 유기 화합물로부터 발광을 얻을 수 있다. 이와 같은 유기 EL 소자가 적용된 표시 장치는, 박막, 경량, 고(高)콘트라스트이며, 또한 저소비전력의 표시 장치를 구현할 수 있다.

[0006] 또한, 가요성을 가지는 기판(필름) 위에 트랜지스터 등의 반도체 소자나, 유기 EL 소자 등의 표시 소자를 형성함으로써, 플렉시블 표시 장치를 구현할 수 있다.

[0007] 특허문헌 1에서는 회생층을 통하여 내열성 수지층 및 전자 소자가 제공된 지지 기판에 레이저 광을 조사하여 내열성 수지층을 유리 기판으로부터 박리함으로써 플렉시블 표시 장치를 제작하는 방법이 개시(開示)되어 있다.

**선행기술문헌**

**특허문헌**

[0008] (특허문헌 0001) 일본 공개특허공보 특개2015-223823호

**발명의 내용**

**해결하려는 과제**

[0009] 본 발명의 일 형태는 신규 박리 방법을 제공하는 것을 과제 중 하나로 한다. 본 발명의 일 형태는 저렴하고 양산성이 높은 박리 방법을 제공하는 것을 과제 중 하나로 한다. 본 발명의 일 형태는 대형 기판을 사용하여 박리를 수행하는 것을 과제 중 하나로 한다.

[0010] 본 발명의 일 형태는 신규 플렉시블 디바이스의 제작 방법을 제공하는 것을 과제 중 하나로 한다. 본 발명의 일 형태는 신뢰성이 높은 플렉시블 디바이스를 제공하는 것을 과제 중 하나로 한다. 본 발명의 일 형태는 플렉시블 디바이스를 저온에서 제작하는 것을 과제 중 하나로 한다. 본 발명의 일 형태는 제작 공정이 간략화된 플렉시블 디바이스의 제작 방법을 제공하는 것을 과제 중 하나로 한다. 본 발명의 일 형태는 저렴하고 양산성이 높은 플렉시블 디바이스의 제작 방법을 제공하는 것을 과제 중 하나로 한다. 본 발명의 일 형태는 대형 기판을 사용하여 플렉시블 디바이스를 제작하는 것을 과제 중 하나로 한다.

[0011] 또한, 이들 과제의 기재는 다른 과제의 존재를 방해하는 것이 아니다. 본 발명의 일 형태는 반드시 이들 과제 모두를 해결할 필요는 없는 것으로 한다. 명세서, 도면, 청구항의 기재로부터 이들 이외의 과제를 추출하는 것이 가능하다.

**과제의 해결 수단**

[0012] (1) 본 발명의 일 형태는 제작 기관 위에 실리콘층을 형성하고, 실리콘층 위에 감광성을 가지는 재료를 사용하여 제 1 층을 형성하고, 포토리소그래피법을 사용하여 제 1 층의 실리콘층과 중첩되는 부분에 개구를 형성함으로써, 개구를 가지는 수지층을 형성하고, 수지층 위에 채널 형성 영역에 산화물 반도체를 가지는 트랜지스터를 형성하고, 수지층의 개구 및 실리콘층과 중첩되도록 도전층을 형성하고, 레이저를 사용하여 실리콘층에 광을 조사하고, 트랜지스터와 제작 기관을 분리하는 박리 방법이다.

[0013] (2) 본 발명의 일 형태는 제작 기관 위에 섬 형상의 실리콘층을 형성하고, 제작 기관 위 및 실리콘층 위에 감광성을 가지는 재료를 사용하여 제 1 층을 형성하고, 포토리소그래피법을 사용하여 제 1 층의 실리콘층과 중첩되는 부분에 개구를 형성함으로써 개구를 가지는 수지층을 형성하고, 수지층 위에 채널 형성 영역에 산화물 반도체를 가지는 트랜지스터를 형성하고, 수지층의 개구 및 실리콘층과 중첩되도록 도전층을 형성하고, 레이저를 사용하여 실리콘층 및 수지층에 광을 조사하고, 트랜지스터와 제작 기관을 분리하는 박리 방법이다.

[0014] 상기 (1) 및 (2)의 각각에 있어서, 실리콘층은 수소를 방출하는 기능을 가진다. 구체적으로는 실리콘층은 광을 조사됨으로써 수소를 방출하는 기능을 가진다.

[0015] 상기 (1) 및 (2)의 각각에 있어서, 제 1 층은 열 경화성 재료를 사용하여 형성되는 것이 바람직하다.

[0016] 상기 (1) 및 (2)의 각각에 있어서, 제 1 층은 두께가 0.1 $\mu$ m 이상 3 $\mu$ m 이하가 되도록 형성되는 것이 바람직하다. 상기 (2)에 있어서, 수지층은 두께가 실리콘층보다 두껍고, 또한 3 $\mu$ m 이하가 되도록 형성되는 것이 바람직하다.

[0017] 상기 (1) 및 (2)의 각각에 있어서, 실리콘층으로서 수소화 비정질 실리콘층을 형성하는 것이 바람직하다.

[0018] 상기 (1) 및 (2)의 각각에 있어서, 레이저로서 선형 레이저를 사용하는 것이 바람직하다.

[0019] 상기 (1) 및 (2)의 각각에 있어서, 도전층은 트랜지스터가 가지는 전극과 동일한 재료 및 동일한 공정으로 형성되는 것이 바람직하다.

[0020] 상기 (1) 및 (2)의 각각에 있어서, 제 1 층은 점도가 5cP 이상 100cP 미만인 용액을 사용하여 형성되는 것이 바람직하다.

[0021] 상기 (1) 및 (2)의 각각에 있어서, 제 1 층은 스핀 코터를 사용하여 형성되는 것이 바람직하다.

[0022] 상기 (1) 및 (2)의 각각에 있어서, 수지층은 제 1 층을 제 1 온도에서 가열함으로써 형성되고, 트랜지스터는 제 1 온도보다 낮은 온도에서 형성되는 것이 바람직하다.

- [0023] 상기 (1) 및 (2)의 각각에 있어서, 레이저를 사용하여 제작 기관 쪽으로부터 실리콘층에 과을 조사하는 것이 바람직하다.
- [0024] 본 발명의 일 형태는 상기 (1) 또는 (2)의 박리 방법을 사용하여 트랜지스터와 제작 기관을 분리함으로써 도전층을 노출시키고, 수지층의 개구를 통하여 도전층과 회로 기관을 전기적으로 접속하는 플렉시블 디바이스의 제작 방법이다.
- [0025] 본 발명의 일 형태는 상기 (1)의 박리 방법을 사용하여 트랜지스터와 제작 기관을 분리함으로써 실리콘층을 노출시키고, 실리콘층을 에칭에 의하여 제거함으로써 도전층을 노출시키고, 수지층의 개구를 통하여 도전층과 회로 기관을 전기적으로 접속하는 플렉시블 디바이스의 제작 방법이다.
- [0026] 본 발명의 일 형태는 상기 (2)의 박리 방법을 사용하여 트랜지스터와 제작 기관을 분리함으로써 실리콘층을 노출시키고, 실리콘층과 회로 기관을 전기적으로 접속하는 플렉시블 디바이스의 제작 방법이다.

**발명의 효과**

- [0027] 본 발명의 일 형태에 의하여 신규 박리 방법을 제공할 수 있다. 본 발명의 일 형태에 의하여 저렴하고 양산성이 높은 박리 방법을 제공할 수 있다. 본 발명의 일 형태에 의하여 대형 기관을 사용하여 박리를 수행할 수 있다.
- [0028] 본 발명의 일 형태에 의하여 신규 플렉시블 디바이스를 제공할 수 있다. 본 발명의 일 형태에 의하여 신뢰성이 높은 플렉시블 디바이스를 제공할 수 있다. 본 발명의 일 형태에 의하여 플렉시블 디바이스를 저온에서 제작할 수 있다. 본 발명의 일 형태에 의하여 제작 공정이 간략화된 플렉시블 디바이스의 제작 방법을 제공할 수 있다. 본 발명의 일 형태에 의하여 대형 기관을 사용하여 플렉시블 디바이스를 제작할 수 있다.
- [0029] 또한, 이들 효과의 기재는 다른 효과의 존재를 방해하는 것이 아니다. 본 발명의 일 형태는 반드시 이들 효과 모두를 가질 필요는 없다. 명세서, 도면, 청구항의 기재로부터 이들 이외의 효과를 추출할 수 있다.

**도면의 간단한 설명**

- [0030] 도 1은 플렉시블 디바이스의 제작 방법의 일례를 나타낸 도면.
- 도 2는 플렉시블 디바이스의 제작 방법의 일례를 나타낸 도면.
- 도 3은 플렉시블 디바이스의 제작 방법의 일례를 나타낸 도면.
- 도 4는 플렉시블 디바이스의 제작 방법의 일례를 나타낸 도면.
- 도 5는 플렉시블 디바이스의 일례를 나타낸 도면.
- 도 6은 플렉시블 디바이스의 제작 방법의 일례를 나타낸 도면.
- 도 7은 플렉시블 디바이스의 제작 방법의 일례를 나타낸 도면.
- 도 8은 플렉시블 디바이스의 제작 방법의 일례를 나타낸 도면.
- 도 9는 플렉시블 디바이스의 제작 방법의 일례를 나타낸 도면.
- 도 10은 플렉시블 디바이스의 제작 방법의 일례를 나타낸 도면.
- 도 11은 플렉시블 디바이스의 제작 방법의 일례를 나타낸 도면.
- 도 12는 플렉시블 디바이스의 일례를 나타낸 도면.
- 도 13은 플렉시블 디바이스의 일례를 나타낸 도면.
- 도 14는 플렉시블 디바이스의 제작 방법의 일례를 나타낸 도면.
- 도 15는 플렉시블 디바이스의 제작 방법의 일례를 나타낸 도면.
- 도 16은 플렉시블 디바이스의 제작 방법의 일례를 나타낸 도면.
- 도 17은 플렉시블 디바이스의 일례를 나타낸 도면.
- 도 18은 플렉시블 디바이스의 제작 방법의 일례를 나타낸 도면.

- 도 19는 플렉시블 디바이스의 제작 방법의 일례를 나타낸 도면.
- 도 20은 플렉시블 디바이스의 제작 방법의 일례를 나타낸 도면.
- 도 21은 플렉시블 디바이스의 제작 방법의 일례를 나타낸 도면.
- 도 22는 플렉시블 디바이스의 제작 방법의 일례를 나타낸 도면.
- 도 23은 플렉시블 디바이스의 제작 방법의 일례를 나타낸 도면.
- 도 24는 플렉시블 디바이스의 일례를 나타낸 도면.
- 도 25는 플렉시블 디바이스의 일례를 나타낸 도면.
- 도 26은 표시 모듈의 일례를 나타낸 도면.
- 도 27은 전자 기기의 일례를 나타낸 도면.

**발명을 실시하기 위한 구체적인 내용**

- [0031] 실시형태에 대하여 도면을 사용하여 자세히 설명한다. 다만, 본 발명은 이하의 설명에 한정되지 않고, 본 발명의 취지 및 그 범위에서 벗어남이 없이 그 형태 및 자세한 사항을 다양하게 변경할 수 있는 것은 통상의 기술자라면 용이하게 이해된다. 따라서, 본 발명은 이하에 나타내는 실시형태의 기재 내용에 한정하여 해석되는 것이 아니다.
- [0032] 또한, 이하에서 설명하는 발명의 구성에 있어서, 동일한 부분 또는 같은 기능을 가지는 부분에는 동일한 부호를 상이한 도면 사이에서 공통적으로 사용하고, 그 반복 설명은 생략한다. 또한, 같은 기능을 가지는 부분을 가리키는 경우에는 해치 패턴을 동일하게 하고, 특별히 부호를 붙이지 않는 경우가 있다.
- [0033] 또한, 도면에 있어서 나타낸 각 구성의 위치, 크기, 범위 등은 이해를 쉽게 하기 위하여, 실제의 위치, 크기, 범위 등을 나타내지 않은 경우가 있다. 따라서, 개시하는 발명은 도면에 개시된 위치, 크기, 범위 등에 반드시 한정되는 것은 아니다.
- [0034] 또한, '막'이라는 말과 '층'이라는 말은 경우 또는 상황에 따라 서로 바꿀 수 있다. 예를 들어, '도전층'이라는 용어를 '도전막'이라는 용어로 변경할 수 있다. 또는, 예를 들어, '절연막'이라는 용어를 '절연층'이라는 용어로 변경할 수 있다.
- [0035] (실시형태 1)
- [0036] 본 실시형태에서는 본 발명의 일 형태의 박리 방법 및 플렉시블 디바이스의 제작 방법에 대하여 설명한다.
- [0037] 본 발명의 일 형태는 제작 기관 위에 수소를 방출하는 기능을 가지는 실리콘층을 형성하고, 실리콘층 위에 감광성 및 열 경화성을 가지는 재료를 사용하여 두께 0.1 $\mu\text{m}$  이상 3 $\mu\text{m}$  이하인 제 1 층을 형성하고, 포토리소그래피법을 사용하여 제 1 층의 실리콘층과 중첩되는 부분에 개구를 형성하고, 제 1 층을 가열하여 개구를 가지는 수지층을 형성하고, 수지층 위에 채널 형성 영역에 산화물 반도체를 가지는 트랜지스터를 형성하고, 수지층의 개구 및 실리콘층과 중첩되도록 도전층을 형성하고, 레이저 법을 사용하여 실리콘층에 광을 조사하고, 트랜지스터와 제작 기관을 분리하는 박리 방법이다.
- [0038] 본 발명의 일 형태에서는 레이저를 사용하여 실리콘층에 광을 조사한다. 실리콘층은 광을 흡수하여 가열됨으로써 수소를 방출한다. 예를 들어, 수소는 가스상으로 방출된다. 가스상의 수소는 실리콘층 중 또는 실리콘층 표면에 버블(bubble)상의 영역(또는 취약한 영역 또는 공동(空洞)을 가지는 영역)을 형성하는 경우가 있다.
- [0039] 실리콘층에 광을 조사하여 실리콘층으로부터 수소를 방출시킴으로써, 실리콘층과 이 실리콘층과 접하는 층의 밀착성이 저하되고, 이 2개의 층의 계면에서 분리를 일으킬 수 있다. 또는, 실리콘층으로부터 수소를 방출시킴으로써 실리콘층 자체가 파단되고, 실리콘층 중에서 분리를 일으킬 수 있다.
- [0040] 본 발명의 일 형태에서는 트랜지스터의 채널 형성 영역에는 산화물 반도체를 사용한다. 산화물 반도체를 사용함으로써 저온 폴리실리콘(LTPS(Low Temperature Poly-Silicon))을 사용하는 경우보다 공정의 최고 온도를 낮게 할 수 있다.
- [0041] 트랜지스터의 채널 형성 영역에 LTPS를 사용하는 경우, 500 $^{\circ}\text{C}$ 에서 550 $^{\circ}\text{C}$  정도의 온도를 가할 필요가 있기 때문에, 수지층의 내열성이 요구된다. 또한, 레이저 결정화의 공정에서의 대미지를 완화하기 위하여, 수지층의 후

막(厚膜)화가 필요하다.

- [0042] 한편, 산화물 반도체를 사용한 트랜지스터는, 350℃ 이하, 또한, 300℃ 이하로 형성할 수 있다. 그러므로, 수지층의 높은 내열성은 요구되지 않는다. 따라서, 수지층의 내열 온도를 낮게 할 수 있어, 재료 선택의 폭이 넓어진다. 또한, 산화물 반도체를 사용한 트랜지스터는 레이저 결정화의 공정이 불필요하기 때문에, 수지층의 두께를 얇게 할 수 있다. 수지층의 높은 내열성이 요구되지 않고 박막화할 수 있으므로, 디바이스 제작에 있어서 큰 비용 삭감을 기대할 수 있다. 또한, LTPS를 사용하는 경우에 비하여 공정을 간략화할 수 있어, 바람직하다.
- [0043] 본 발명의 일 형태에서는 수지층의 내열 온도 이하의 온도에서 트랜지스터 등을 형성한다. 여기서, 수지층의 내열성은, 예를 들어 가열에 의한 중량 감소율, 구체적으로는 5% 중량 감소 온도 등으로 평가할 수 있다. 수지층의 5% 중량 감소 온도는, 예를 들어 450℃ 이하, 400℃ 이하, 400℃ 미만, 350℃ 미만으로 할 수 있다. 예를 들어, 트랜지스터는 350℃ 이하, 또한 300℃ 이하의 온도에서 제작한다.
- [0044] 본 발명의 일 형태에서는 선형 레이저를 사용하여 레이저 광을 조사한다. LTPS 등의 제조 라인의 레이저 장치를 사용할 수 있으므로, 이들 장치를 효율적으로 이용할 수 있다. 선형 레이저는 긴 직사각형으로 집광(선형 레이저 빔으로 성형)하여, 실리콘층에 광을 조사한다.
- [0045] 본 발명의 일 형태에서는 감광성 재료를 사용하여 수지층을 제작한다. 감광성 재료를 사용함으로써, 원하는 형상의 수지층을 용이하게 형성할 수 있다. 예를 들어, 수지층에 개구를 형성하는 것이 용이하다.
- [0046] 예를 들어, 수지층에 개구를 형성하고, 개구를 덮도록 도전층을 배치함으로써, 도전층을 제작 기관으로부터 분리시켜, 일부가 노출된 전극(이면 전극, 관통 전극이라고도 함)을 형성할 수 있다. 이 전극은 외부 접속 단자로서 사용할 수도 있다.
- [0047] 본 실시형태에서는 수지층에 형성된 개구를 통하여 외부 접속 단자와 플렉시블 프린트 기판(FPC) 등의 회로 기판을 전기적으로 접속하는 예를 나타낸다.
- [0048] 본 발명의 일 형태의 박리 방법을 사용하여 플렉시블 디바이스를 제작할 수 있다. 이하에서는 도 1 내지 도 6을 사용하여 본 발명의 일 형태의 플렉시블 디바이스 및 그 제작 방법에 대하여 구체적으로 설명한다. 여기서는 플렉시블 디바이스로서 트랜지스터 및 유기 EL 소자를 가지는 표시 장치(액티브 매트릭스형 유기 EL 표시 장치라고도 함)를 제작하는 경우를 예로 들어 설명한다. 이 표시 장치는 기판에 가요성을 가지는 재료를 사용함으로써 접어 구부릴 수 있는(Foldable) 유기 EL 표시 장치로 할 수 있다.
- [0049] 또한, 표시 장치를 구성하는 박막(절연막, 반도체막, 도전막 등)은 스퍼터링법, 화학 기상 퇴적(CVD: Chemical Vapor Deposition)법, 진공 증착법, 펄스 레이저 퇴적(PLD: Pulsed Laser Deposition)법, 원자층 성막(ALD: Atomic Layer Deposition)법 등을 사용하여 형성할 수 있다. CVD법으로서는 플라즈마 화학 기상 퇴적(PECVD: Plasma Enhanced Chemical Vapor Deposition)법이나, 열 CVD법이어도 좋다. 열 CVD법의 예로서, 유기 금속 화학 기상 퇴적(MOCVD: Metal Organic CVD)법을 사용하여도 좋다.
- [0050] 표시 장치를 구성하는 박막(절연막, 반도체막, 도전막 등)은 스핀 코팅, 딥, 스프레이 도포, 잉크젯, 디스펜싱, 스크린 인쇄, 오프셋 인쇄, 닥터 나이프, 슬릿 코팅, 롤 코팅, 커튼 코팅, 나이프 코팅 등의 방법에 의하여 형성할 수 있다.
- [0051] 표시 장치를 구성하는 박막을 가공할 때는 리소그래피법 등을 사용하여 가공할 수 있다. 또는, 차폐 마스크를 사용한 성막 방법에 의하여, 섬 형상의 박막을 형성하여도 좋다. 또는, 나노 임프린트법(nano-imprinting method), 샌드블라스트법(sandblasting method), 리프트 오프법 등에 의하여 박막을 가공하여도 좋다. 포토리소그래피법으로서는 가공하고자 하는 박막 위에 레지스트 마스크를 형성하고 에칭 등에 의하여 이 박막을 가공하고, 레지스트 마스크를 제거하는 방법과, 감광성을 가지는 박막을 성막한 후에 노광, 현상을 수행하고, 이 박막을 원하는 형상으로 가공하는 방법이 있다.
- [0052] 리소그래피법에 있어서 광을 사용하는 경우, 노광에 사용하는 광은, 예를 들어 i선(파장 365nm), g선(파장 436nm), h선(파장 405nm), 또는 이들을 혼합시킨 광을 사용할 수 있다. 그 이외에, 자외선이나 KrF 레이저 광, 또는 ArF 레이저 광 등을 사용할 수도 있다. 또한, 액침 노광 기술에 의하여 노광을 수행하여도 좋다. 또한, 노광에 사용하는 광으로서 극단 자외선(EUV: Extreme Ultra-violet)이나 X선을 사용하여도 좋다. 또한, 노광에 사용하는 광 대신에 전자 빔을 사용할 수도 있다. 극단 자외선, X선 또는 전자 빔을 사용하면 매우 미세한 가공이 가능하게 되어 바람직하다. 또한, 전자 빔 등의 빔을 주사(走査)함으로써 노광을 수행하는 경우에는 포토 마스크는 불필요하다.

- [0053] 박막의 에칭에는, 드라이 에칭법, 웨트 에칭법, 샌드블라스트법 등을 사용할 수 있다.
- [0054] [제작 방법에 1A]
- [0055] 먼저, 제작 기판(14) 위에 실리콘층(25)을 형성한다(도 1의 (A)).
- [0056] 제작 기판(14)은 반응하기 쉬운 정도로 강성(剛性)을 가지고, 또한 제작 공정에서 가해지는 온도에 대한 내열성을 가진다. 제작 기판(14)에 사용할 수 있는 재료로서는, 예를 들어 유리, 석영, 세라믹, 사파이어, 수지, 반도체, 금속, 또는 합금 등을 들 수 있다. 유리로서는 예를 들어 무알칼리 유리, 바륨 붕규산 유리, 알루미늄 붕규산 유리 등을 들 수 있다.
- [0057] 실리콘층(25)은 광을 흡수하여 발열함으로써, 수소를 방출하는 기능을 가진다.
- [0058] 실리콘층(25)으로서의 예를 들어 가열에 의하여 수소가 방출되는 실리콘층을 사용할 수 있다. 특히, 수소화 비정질 실리콘(a-Si:H)층을 사용하는 것이 바람직하다. 수소화 비정질 실리콘층은 예를 들어 SiH<sub>4</sub>를 성막 가스에 포함하는 플라즈마 CVD법에 의하여 성막할 수 있다. 또한, 실리콘층(25)에는 결정성을 가지는 실리콘층을 사용하여도 좋다. 실리콘층(25)에 수소를 많이 함유시키기 위하여, 실리콘층(25)을 성막한 후에 수소를 포함하는 분위기하에서 가열 처리를 수행하여도 좋다.
- [0059] 실리콘층(25)의 두께는 예를 들어 1nm 이상 200nm 이하인 것이 바람직하고, 5nm 이상 100nm 이하인 것이 더 바람직하다.
- [0060] 다음으로, 감광성 및 열 경화성을 가지는 재료를 사용하여 제 1 층(24)을 형성한다(도 1의 (A)).
- [0061] 구체적으로는 감광성 및 열 경화성을 가지는 재료를 두께 0.1 $\mu$ m 이상 3 $\mu$ m 이하가 되도록 성막한다.
- [0062] 본 발명의 일 형태에서는 감광성을 가지는 재료를 사용하여 제 1 층(24)을 형성하기 때문에, 광을 사용한 리소그래피법에 의하여 제 1 층(24)의 일부를 제거할 수 있다. 구체적으로는 재료를 성막한 후에 용매를 제거하기 위한 열처리(프리 베이킹(pre-baking) 처리라고도 함)을 수행하고, 그 후 포토마스크를 사용하여 노광을 수행한다. 이어서, 현상 처리를 수행함으로써 불필요한 부분을 제거할 수 있다. 그리고, 원하는 형상으로 가공된 제 1 층(24)을 가열하여(포스트 베이킹(post-baking) 처리라고도 함), 수지층(23)을 형성한다(도 1의 (B)). 도 1의 (B)에서는 수지층(23)에, 실리콘층(25)에 도달하는 개구를 제공하는 예를 나타내었다.
- [0063] 가열에 의하여 수지층(23) 중의 탈가스 성분(예를 들어 수소, 물 등)을 저감할 수 있다. 특히, 수지층(23) 위에 형성하는 각 층의 제작 온도와 같은 온도, 또는 그것보다 높은 온도에서 가열하는 것이 바람직하다. 예를 들어, 트랜지스터의 제작 온도가 350 $^{\circ}$ C까지인 경우, 수지층(23)이 되는 막을 350 $^{\circ}$ C 이상 450 $^{\circ}$ C 이하에서 가열하는 것이 바람직하고, 350 $^{\circ}$ C 이상 400 $^{\circ}$ C 이하가 더 바람직하고, 350 $^{\circ}$ C 이상 400 $^{\circ}$ C 미만이 더욱 바람직하고, 350 $^{\circ}$ C 이상 375 $^{\circ}$ C 미만이 더더욱 바람직하다. 이에 의하여, 트랜지스터의 제작 공정에 있어서의 수지층(23)으로부터의 탈가스를 크게 억제할 수 있다.
- [0064] 또한, 포스트 베이킹 처리에서는 실리콘층(25)으로부터 수소가 방출되기 어려운 온도에서 가열하는 것이 바람직하다. 이에 의하여, 레이저 광을 조사하기 전에 실리콘층(25)이 박리되는 등의 문제를 방지하여, 수율의 저하를 억제할 수 있다. 또한, 이후에 설명하는 실리콘층(25)에 레이저 광을 조사하기 전에 수행되는 각 공정에 대해서도, 실리콘층(25)으로부터 수소가 방출되기 어려운 온도에서 수행되는 것이 바람직하다.
- [0065] 수지층(23)은 가요성을 가진다. 제작 기판(14)은 수지층(23)보다 가요성이 낮다.
- [0066] 수지층(23)(제 1 층(24))은 감광성 폴리이미드 수지(photo sensitive polyimide, PSPI라고도 함)를 사용하여 형성되는 것이 바람직하다.
- [0067] 그 이외에, 수지층(23)(제 1 층(24))의 형성에 사용할 수 있는 감광성 및 열 경화성을 가지는 재료로서는, 예를 들어 아크릴 수지, 에폭시 수지, 폴리아마이드 수지, 폴리이미드아마이드 수지, 실록산 수지, 벤조사이클로부텐계 수지, 페놀 수지 등을 들 수 있다.
- [0068] 수지층(23)(제 1 층(24))은 스핀 코터를 사용하여 형성하는 것이 바람직하다. 스핀 코팅법을 사용함으로써, 대형 기판에 얇은 막을 균일하게 형성할 수 있다.
- [0069] 수지층(23)(제 1 층(24))은 점도가 5cP 이상 500cP 미만, 바람직하게는 5cP 이상 100cP 미만, 더 바람직하게는 10cP 이상 50cP 이하의 용액을 사용하여 형성하는 것이 바람직하다. 용액의 점도가 낮을수록 도포가 용이해진

다. 또한, 용액의 점도가 낮을수록 기포의 혼입을 억제할 수 있어, 양질의 막을 형성할 수 있다.

- [0070] 수지층(23)의 두께는, 0.01 $\mu\text{m}$  이상 10 $\mu\text{m}$  미만인 것이 바람직하고, 0.1 $\mu\text{m}$  이상 5 $\mu\text{m}$  이하인 것이 더 바람직하고, 0.1 $\mu\text{m}$  이상 3 $\mu\text{m}$  이하인 것이 더욱 바람직하고, 0.5 $\mu\text{m}$  이상 1 $\mu\text{m}$  이하인 것이 더더욱 바람직하다. 저점도(低粘度)의 용액을 사용함으로써, 수지층(23)을 얇게 형성하기 용이해진다. 수지층(23)을 얇게 형성함으로써, 저렴하게 표시 장치를 제작할 수 있다. 또한, 표시 장치의 경량화 및 박형화가 가능하게 된다. 또한, 표시 장치의 가요성을 높일 수 있다. 다만, 이것에 한정되지 않고, 수지층(23)의 두께는 10 $\mu\text{m}$  이상으로 하여도 좋다. 예를 들어, 수지층(23)의 두께를 10 $\mu\text{m}$  이상 200 $\mu\text{m}$  이하로 하여도 좋다. 수지층(23)의 두께를 10 $\mu\text{m}$  이상으로 함으로써, 표시 장치의 강성을 높일 수 있어 적합하다.
- [0071] 그 이외에, 수지층(23)(제 1 층(24))의 형성 방법으로서, 딥, 스프레이 도포, 잉크젯, 디스펜싱, 스크린 인쇄, 오프셋 인쇄, 닥터 나이프, 슬릿 코팅, 롤 코팅, 커튼 코팅, 나이프 코팅 등을 들 수 있다.
- [0072] 수지층(23)의 열팽창 계수는 0.1ppm/ $^{\circ}\text{C}$  이상 20ppm/ $^{\circ}\text{C}$  이하인 것이 바람직하고, 0.1ppm/ $^{\circ}\text{C}$  이상 10ppm/ $^{\circ}\text{C}$  이하인 것이 더 바람직하다. 수지층(23)의 열팽창 계수가 낮을수록, 가열에 의하여 트랜지스터 등이 파손되는 것을 억제할 수 있다.
- [0073] 표시 장치의 표시면 측에 수지층(23)이 위치하는 경우, 수지층(23)은 가시광에 대한 투광성이 높은 것이 바람직하다.
- [0074] 다음으로, 수지층(23)위에 절연층(31)을 형성한다(도 1의 (C)).
- [0075] 절연층(31)은 수지층(23)의 내열 온도 이하의 온도에서 형성한다. 또한, 절연층(31)은 상술한 포스트 베이킹 처리에 있어서의 가열 온도와 같은 온도, 또는 그것보다 낮은 온도에서 형성하는 것이 바람직하다.
- [0076] 절연층(31)은 수지층(23)에 포함되는 불순물이 나중에 형성하는 트랜지스터 및 표시 소자에 확산되는 것을 방지하는 배리어층으로서 사용할 수 있다. 예를 들어, 절연층(31)은 수지층(23)을 가열하였을 때, 수지층(23)에 포함되는 수분 등이 트랜지스터 및 표시 소자에 확산되는 것을 방지하는 것이 바람직하다. 따라서, 절연층(31)은 배리어성이 높은 것이 바람직하다.
- [0077] 절연층(31)으로서의 예를 들어, 질화 실리콘막, 산화 질화 실리콘막, 산화 실리콘막, 질화 산화 실리콘막, 산화 알루미늄막, 질화 알루미늄막 등의 무기 절연막을 사용할 수 있다. 또한, 산화 하프늄막, 산화 이트륨막, 산화 지르코늄막, 산화 갈륨막, 산화 탄탈륨막, 산화 마그네슘막, 산화 란타넘막, 산화 세륨막, 및 산화 네오디뮴막 등을 사용하여도 좋다. 또한, 상술한 절연막을 2개 이상 적층하여도 좋다. 특히, 수지층(23) 위에 질화 실리콘막을 형성하고, 질화 실리콘막 위에 산화 실리콘막을 형성하는 것이 바람직하다. 무기 절연막은 성막 온도가 높을수록 치밀하고 배리어성이 높은 막이 되기 때문에, 고온에서 형성하는 것이 바람직하다.
- [0078] 절연층(31)에 무기 절연막을 사용하는 경우, 성막 시의 기판 온도는 실온 ( $25^{\circ}\text{C}$ ) 이상  $350^{\circ}\text{C}$  이하가 바람직하고,  $100^{\circ}\text{C}$  이상  $300^{\circ}\text{C}$  이하가 더 바람직하다.
- [0079] 수지층(23)의 표면에 요철이 있는 경우, 절연층(31)은 이 요철을 피복하는 것이 바람직하다. 절연층(31)은 이 요철을 평탄화하는 평탄화층으로서의 기능을 가져도 좋다. 예를 들어, 절연층(31)으로서 유기 절연 재료와 무기 절연 재료를 적층하여 사용하는 것이 바람직하다. 유기 절연 재료로서는 수지층(23)에 사용할 수 있는 수지를 들 수 있다.
- [0080] 절연층(31)에 유기 절연막을 사용하는 경우, 절연층(31)의 형성 시에 수지층(23)에 가해지는 온도는 실온 이상  $350^{\circ}\text{C}$  이하가 바람직하고, 실온 이상  $300^{\circ}\text{C}$  이하가 더 바람직하다.
- [0081] 다음으로, 절연층(31) 위에, 트랜지스터(40)를 형성한다(도 1의 (C) 내지 (E)).
- [0082] 표시 장치가 가지는 트랜지스터의 구조는 특별히 한정되지 않는다. 예를 들어, 플레이너형 트랜지스터로 하여도 좋고, 스테거형 트랜지스터로 하여도 좋고, 역스테거형 트랜지스터로 하여도 좋다. 또한, 튜 게이트 구조 또는 보텀 게이트 구조 중 어느 트랜지스터 구조로 하여도 좋다. 또는, 채널의 상하에 게이트 전극이 제공되어도 좋다.
- [0083] 여기서는 트랜지스터(40)로서 산화물 반도체층(44)을 가지는 보텀 게이트 구조의 트랜지스터를 제작하는 경우를 나타낸다.
- [0084] 본 발명의 일 형태에 있어서, 트랜지스터의 반도체에는 산화물 반도체를 사용한다. 실리콘보다 밴드 갭이

넓고, 또한 캐리어 밀도가 작은 반도체 재료를 사용하면, 트랜지스터의 오프 상태에 있어서의 전류를 저감할 수 있으므로 바람직하다.

- [0085] 트랜지스터(40)는 수지층(23)의 내열 온도 이하의 온도에서 형성한다. 또한, 트랜지스터(40)는 상술한 포스트 베이킹 처리에 있어서의 가열 온도와 같은 온도, 또는 그것보다 낮은 온도에서 형성하는 것이 바람직하다.
- [0086] 구체적으로는, 먼저 절연층(31) 위에 도전층(41)을 형성한다(도 1의 (C)). 도전층(41)은 도전막을 성막한 후, 레지스트 마스크를 형성하고, 이 도전막을 에칭한 후에 레지스트 마스크를 제거함으로써 형성할 수 있다.
- [0087] 도전막의 성막 시의 기판 온도는 실온 이상 350℃ 이하가 바람직하고, 실온 이상 300℃ 이하가 더 바람직하다.
- [0088] 표시 장치가 가지는 도전층에는 각각 알루미늄, 타이타늄, 크로뮴, 니켈, 구리, 이트륨, 지르코늄, 몰리브데넘, 은, 탄탈럼, 또는 텅스텐 등의 금속, 또는 이것을 주성분으로 하는 합금을 단층 구조 또는 적층 구조로 하여 사용할 수 있다. 또는, 산화 인듐, 인듐 주석 산화물(ITO), 텅스텐을 포함하는 인듐 산화물, 텅스텐을 포함하는 인듐 아연 산화물, 타이타늄을 포함하는 인듐 산화물, 타이타늄을 포함하는 ITO, 인듐 아연 산화물, 산화 아연(ZnO), 갈륨을 첨가한 ZnO, 또는 실리콘을 포함하는 인듐 주석 산화물 등의 투광성을 가지는 도전성 재료를 사용하여도 좋다. 또한, 불순물 원소를 함유시키는 등 하여 저저항화시킨 다결정 실리콘 또는 산화물 반도체 등의 반도체, 또는 니켈 실리사이드 등의 실리사이드를 사용하여도 좋다. 또한, 그래핀을 포함하는 막을 사용할 수도 있다. 그래핀을 포함하는 막은, 예를 들어 막상으로 형성된 산화 그래핀을 포함하는 막을 환원하여 형성할 수 있다. 또한, 불순물 원소를 함유시킨 산화물 반도체 등의 반도체를 사용하여도 좋다. 또는, 은, 카본, 또는 구리 등의 도전성 페이스트, 또는 폴리싸이오펜 등의 도전성 폴리머를 사용하여 형성하여도 좋다. 도전성 페이스트는 저렴하여 바람직하다. 도전성 폴리머는 도포하기 쉬워 바람직하다.
- [0089] 이어서, 절연층(32)을 형성한다(도 1의 (C)). 절연층(32)은 절연층(31)에 사용할 수 있는 무기 절연막을 원용할 수 있다.
- [0090] 이어서, 절연층(31) 및 절연층(32)의, 수지층(23)의 개구와 중첩되는 부분에 각각 개구를 제공한다(도 1의 (D)). 여기서는 절연층(31) 및 절연층(32)에 일괄적으로 개구를 형성하는 예를 나타낸다. 절연층(31) 및 절연층(32)에는 각각 다른 공정으로 개구를 형성하여도 좋다. 예를 들어, 도전층(41)을 형성하기 전에 절연층(31)에 개구를 형성하여도 좋다. 개구를 제공함으로써 실리콘층(25)이 노출된다.
- [0091] 이어서, 산화물 반도체층(44)을 형성한다(도 1의 (E)). 산화물 반도체층(44)은 산화물 반도체막을 성막한 후, 레지스트 마스크를 형성하고, 이 산화물 반도체막을 에칭한 후에 레지스트 마스크를 제거함으로써 형성할 수 있다.
- [0092] 산화물 반도체막의 성막 시의 기판 온도는 350℃ 이하가 바람직하고, 실온 이상 200℃ 이하가 더 바람직하고, 실온 이상 130℃ 이하가 더욱 바람직하다.
- [0093] 또한, 산화물 반도체막은 불활성 가스 및 산소 가스 중 어느 한쪽 또는 양쪽을 사용하여 성막할 수 있다. 또한, 산화물 반도체막의 성막 시에 있어서의 산소의 유량비(산소 분압)에 특별한 한정은 없다. 다만, 전계 효과 이동도가 높은 트랜지스터를 얻는 경우에 있어서는, 산화물 반도체막의 성막 시에 있어서의 산소의 유량비(산소 분압)는, 0% 이상 30% 이하가 바람직하고, 5% 이상 30% 이하가 더 바람직하고, 7% 이상 15% 이하가 더욱 바람직하다.
- [0094] 산화물 반도체막은 예를 들어, 적어도 인듐, 아연 및 M(알루미늄, 타이타늄, 갈륨, 저마늄, 이트륨, 지르코늄, 란타넘, 세륨, 주석, 네오디뮴 또는 하프늄 등의 금속)을 포함하는 In-M-Zn계 산화물로 표기되는 막을 포함하는 것이 바람직하다. 또한, 이 산화물 반도체막을 사용한 트랜지스터의 전기 특성의 편차를 줄이기 위하여, 그들과 더불어 스테빌라이저를 포함하는 것이 바람직하다.
- [0095] 스테빌라이저로서는 상기 M에 기재된 금속 이외에, 란타노이드인 란타넘, 세륨, 프라세오디뮴, 네오디뮴, 사마륨, 유로퓸, 가돌리늄, 터븀, 디스프로슘, 홀뮴, 어븀, 툴륨, 이터븀, 루테튬 등을 들 수 있다.
- [0096] 산화물 반도체로서, 예를 들어 In-Ga-Zn계 산화물, In-Al-Zn계 산화물, In-Sn-Zn계 산화물, In-Hf-Zn계 산화물, In-La-Zn계 산화물, In-Ce-Zn계 산화물, In-Pr-Zn계 산화물, In-Nd-Zn계 산화물, In-Sm-Zn계 산화물, In-Eu-Zn계 산화물, In-Gd-Zn계 산화물, In-Tb-Zn계 산화물, In-Dy-Zn계 산화물, In-Ho-Zn계 산화물, In-Er-Zn계 산화물, In-Tm-Zn계 산화물, In-Yb-Zn계 산화물, In-Lu-Zn계 산화물, In-Sn-Ga-Zn계 산화물, In-Hf-Ga-Zn계 산화물, In-Al-Ga-Zn계 산화물, In-Sn-Al-Zn계 산화물, In-Sn-Hf-Zn계 산화물, In-Hf-Al-Zn계 산화물을 사용할

수 있다.

- [0097] 또한, 여기서 In-Ga-Zn계 산화물이란, In과 Ga와 Zn을 주성분으로서 가지는 산화물이라는 뜻이고, In과 Ga와 Zn의 비율은 불문한다. In과 Ga와 Zn 이외의 금속 원소가 들어 있어도 좋다.
- [0098] 또한, 반도체층과 도전층은 상기 산화물 중 동일한 금속 원소를 가져도 좋다. 반도체층과 도전층을 동일한 금속 원소로 함으로써 제조 비용을 저감시킬 수 있다. 예를 들어, 동일한 금속 조성의 금속 산화물 타깃을 사용함으로써, 제조 비용을 저감시킬 수 있다. 또한, 반도체층과 도전층을 가공할 때의 에칭 가스 또는 에칭액을 공통적으로 사용할 수 있다. 다만, 반도체층과 도전층은 동일한 금속 원소를 가져도 조성이 상이한 경우가 있다. 예를 들어, 트랜지스터 및 용량 소자의 제작 공정 동안에, 막 중의 금속 원소가 이탈되어 상이한 금속 조성이 되는 경우가 있다.
- [0099] 산화물 반도체의 에너지 갭은 2eV 이상이면 바람직하고, 2.5eV 이상이면 더 바람직하고, 3eV 이상이면 더욱 바람직하다. 이와 같이, 에너지 갭이 넓은 산화물 반도체를 사용함으로써, 트랜지스터의 오프 전류를 저감할 수 있다.
- [0100] 산화물 반도체가 In-M-Zn계 산화물인 경우, In-M-Zn계 산화물을 성막하기 위하여 사용하는 스퍼터링 타깃의 금속 원소의 원자수비는  $In \geq M$ ,  $Zn \geq M$ 을 만족시키는 것이 바람직하다. 이와 같은 스퍼터링 타깃의 금속 원소의 원자수비로서  $In:M:Zn=1:1:1$ ,  $In:M:Zn=1:1:1.2$ ,  $In:M:Zn=3:1:2$ ,  $In:M:Zn=4:2:3$ ,  $In:M:Zn=4:2:4.1$ ,  $In:M:Zn=5:1:6$ ,  $In:M:Zn=5:1:7$ ,  $In:M:Zn=5:1:8$  등이 바람직하다. 또한, 성막되는 반도체층의 원자수비는 각각, 상기 스퍼터링 타깃에 포함되는 금속 원소의 원자수비의  $\pm 40\%$ 의 변동을 포함한다.
- [0101] 산화물 반도체막은 스퍼터링법에 의하여 형성할 수 있다. 그 이외에, 예를 들어 PLD법, PECVD법, 열 CVD법, ALD법, 진공 증착법 등을 사용하여도 좋다.
- [0102] 이어서, 도전층(43a), 도전층(43b), 및 도전층(43c)을 형성한다(도 1의 (E)). 도전층(43a), 도전층(43b), 및 도전층(43c)은 도전막을 성막한 후 레지스트 마스크를 형성하고, 이 도전막을 에칭한 후에 레지스트 마스크를 제거함으로써 형성할 수 있다. 도전층(43a) 및 도전층(43b)은 각각 산화물 반도체층(44)과 접속된다. 도전층(43c)은 수지층(23), 절연층(31), 및 절연층(32)에 각각 제공된 개구를 통하여 실리콘층(25)과 접속된다.
- [0103] 또한, 도전층(43a) 및 도전층(43b)을 가공할 때, 레지스트 마스크로 덮이지 않는 산화물 반도체층(44)의 일부가 에칭에 의하여 박막화되는 경우가 있다.
- [0104] 도전막의 성막 시의 기판 온도는, 실온 이상 350℃ 이하가 바람직하고, 실온 이상 300℃ 이하가 더 바람직하다.
- [0105] 이상과 같이 함으로써 트랜지스터(40)를 제작할 수 있다(도 1의 (E)). 트랜지스터(40)에 있어서, 도전층(41)의 일부는 게이트로서 기능하고, 절연층(32)의 일부는 게이트 절연층으로서 기능하고, 도전층(43a) 및 도전층(43b)은 각각 소스 또는 드레인 중 어느 한쪽으로서 기능한다.
- [0106] 다음으로, 트랜지스터(40)를 덮는 절연층(33)을 형성한다(도 2의 (A)). 절연층(33)은 절연층(31)과 같은 방법에 의하여 형성할 수 있다.
- [0107] 또한, 절연층(33)으로서 산소를 포함하는 분위기하에서, 상술한 바와 같은 저온에서 성막한 산화 실리콘막이나 산화 질화 실리콘막 등의 산화물 절연막을 사용하는 것이 바람직하다. 또한, 이 산화 실리콘막이나 산화 질화 실리콘막 위에 질화 실리콘막 등의 산소를 확산, 투과시키기 어려운 절연막을 적층하는 것이 바람직하다. 산소를 포함하는 분위기하에서 저온에서 형성한 산화물 절연막은 가열에 의하여 많은 산소를 방출하기 쉬운 절연막으로 할 수 있다. 이와 같은 산소를 방출하는 산화물 절연막과, 산소를 확산, 투과시키기 어려운 절연막을 적층한 상태로 가열 처리를 수행함으로써, 산화물 반도체층(44)에 산소를 공급할 수 있다. 그 결과, 산화물 반도체층(44) 중의 산소 결손 및 산화물 반도체층(44)과 절연층(33)의 계면의 결손을 수복(修復)하여, 결함 준위를 저감시킬 수 있다. 이에 의하여, 신뢰성이 매우 높은 플렉시블 디바이스를 구현할 수 있다.
- [0108] 이상의 공정에 의하여, 수지층(23) 위에 절연층(31), 트랜지스터(40), 및 절연층(33)을 형성할 수 있다(도 2의 (A)).
- [0109] 이 단계에 있어서, 후술하는 방법을 사용하여, 제작 기판(14)과 트랜지스터(40)를 분리함으로써, 표시 소자를 가지지 않는 플렉시블 디바이스를 제작할 수 있다. 예를 들어, 트랜지스터(40)나 트랜지스터(40)에 더하여, 용량 소자, 저항 소자, 및 배선 등을 형성하고, 후술하는 방법을 사용하여 제작 기판(14)과 트랜지스터(40)를 분리함으로써, 반도체 회로를 가지는 플렉시블 디바이스를 제작할 수 있다.

- [0110] 다음으로, 절연층(33)위에 절연층(34)을 형성한다(도 2의 (A)). 절연층(34)은 나중에 형성하는 표시 소자의 피 형성면을 가지는 층이기 때문에, 평탄화층으로서 기능하는 것이 바람직하다. 절연층(34)은 절연층(31)에 사용할 수 있는 유기 절연막 또는 무기 절연막을 원용할 수 있다.
- [0111] 절연층(34)은 수지층(23)의 내열 온도 이하의 온도에서 형성한다. 또한, 절연층(34)은 상살한 포스트 베이킹 처리에 있어서의 가열 온도와 같은 온도, 또는 그것보다 낮은 온도에서 형성하는 것이 바람직하다.
- [0112] 절연층(34)에 유기 절연막을 사용하는 경우, 절연층(34)의 형성 시의 수지층(23)에 가해지는 온도는 실온 이상 350℃ 이하가 바람직하고, 실온 이상 300℃ 이하가 더 바람직하다.
- [0113] 절연층(34)에 무기 절연막을 사용하는 경우, 성막 시의 기관 온도는 실온 이상 350℃ 이하가 바람직하고, 100℃ 이상 300℃ 이하가 더 바람직하다.
- [0114] 다음으로, 절연층(34) 및 절연층(33)에 도전층(43b)에 도달하는 개구를 형성한다.
- [0115] 그 후 도전층(61)을 형성한다(도 2의 (B)). 도전층(61)은 그 일부가 표시 소자(60)의 화소 전극으로서 기능한다. 도전층(61)은 도전막을 성막한 후, 레지스트 마스크를 형성하고, 이 도전막을 에칭한 후에 레지스트 마스크를 제거함으로써 형성할 수 있다.
- [0116] 도전층(61)은 수지층(23)의 내열 온도 이하의 온도에서 형성한다. 또한, 도전층(61)은 상술한 포스트 베이킹 처리에 있어서의 가열 온도와 같은 온도, 또는 그것보다 낮은 온도에서 형성하는 것이 바람직하다.
- [0117] 도전막의 성막 시의 기관 온도는 실온 이상 350℃ 이하가 바람직하고, 실온 이상 300℃ 이하가 더 바람직하다.
- [0118] 다음으로, 도전층(61)의 단부를 덮는 절연층(35)을 형성한다(도 2의 (B)). 절연층(35)은 절연층(31)에 사용할 수 있는 유기 절연막 또는 무기 절연막을 원용할 수 있다.
- [0119] 절연층(35)은 수지층(23)의 내열 온도 이하의 온도에서 형성한다. 또한, 절연층(35)은 상술한 포스트 베이킹 처리에 있어서의 가열 온도와 같은 온도, 또는 그것보다 낮은 온도에서 형성하는 것이 바람직하다.
- [0120] 절연층(35)에 유기 절연막을 사용하는 경우, 절연층(35)의 형성 시의 수지층(23)에 가해지는 온도는, 실온 이상 350℃ 이하가 바람직하고, 실온 이상 300℃ 이하가 더 바람직하다.
- [0121] 절연층(35)에 무기 절연막을 사용하는 경우, 성막 시의 기관 온도는 실온 이상 350℃ 이하가 바람직하고, 100℃ 이상 300℃ 이하가 더 바람직하다.
- [0122] 다음으로, EL층(62) 및 도전층(63)을 형성한다(도 2의 (C)). 도전층(63)은 그 일부가 표시 소자(60)의 공통 전극으로서 기능한다.
- [0123] EL층(62)은 증착법, 도포법, 인쇄법, 토출법 등의 방법으로 형성할 수 있다. EL층(62)을 화소마다 구별하여 제작하는 경우, 메탈 마스크 등의 차폐 마스크를 사용한 증착법, 또는 잉크젯법 등에 의하여 형성할 수 있다. EL층(62)을 화소마다 구별하지 않고 제작하는 경우에는, 메탈 마스크를 사용하지 않는 증착법을 사용할 수 있다.
- [0124] EL층(62)에는 저분자계 화합물 및 고분자계 화합물 중 어느 것도 사용할 수 있고, 무기 화합물을 포함하여도 좋다.
- [0125] 도전층(63)은 증착법이나 스퍼터링법 등을 사용하여 형성할 수 있다.
- [0126] EL층(62) 및 도전층(63)은 각각 수지층(23)의 내열 온도 이하의 온도에서 형성한다. 또한, EL층(62) 및 도전층(63)은 각각 상술한 포스트 베이킹 처리에 있어서의 가열 온도와 같은 온도, 또는 그것보다 낮은 온도에서 형성하는 것이 바람직하다. 도전층(63)은 EL층(62)의 내열 온도 이하의 온도에서 형성한다.
- [0127] 구체적으로는 EL층(62) 및 도전층(63)의 형성 시의 온도는 각각 실온 이상 350℃ 이하에서 형성하는 것이 바람직하고, 실온 이상 300℃ 이하에서 형성하는 것이 더 바람직하다.
- [0128] 이상과 같이 함으로써, 표시 소자(60)를 형성할 수 있다(도 2의 (C)). 표시 소자(60)는 일부가 화소 전극으로서 기능하는 도전층(61), EL층(62), 및 일부가 공통 전극으로서 기능하는 도전층(63)이 적층된 구성을 가진다.
- [0129] 여기서, 표시 소자(60)로서 톱 이미션형 발광 소자를 제작하는 예를 나타내었지만, 본 발명의 일 형태는 이것에 한정되지 않는다.
- [0130] 발광 소자는 톱 이미션형, 보텀 이미션형, 듀얼 이미션형 중 어느 것이라도 좋다. 광을 추출하는 층의 전극에

는 가시광을 투과하는 도전막을 사용한다. 또한, 광을 추출하지 않는 층의 전극에는 가시광을 반사하는 도전막을 사용하는 것이 바람직하다.

- [0131] 다음으로, 도전층(63)을 덮어 절연층(74)을 형성한다(도 2의 (D)). 절연층(74)은 표시 소자(60)에 물 등의 불순물이 확산되는 것을 억제하는 보호층으로서 기능한다. 표시 소자(60)는 절연층(74)에 의하여 밀봉된다.
- [0132] 절연층(74)은 수지층(23)의 내열 온도 이하의 온도 또한 표시 소자(60)의 내열 온도 이하의 온도에서 형성한다. 또한, 절연층(74)은 상술한 포스트 베이킹 처리에 있어서의 가열 온도와 같은 온도, 또는 그것보다 낮은 온도에서 형성하는 것이 바람직하다.
- [0133] 절연층(74)은 예를 들어, 상술한 절연층(31)에 사용할 수 있는 배리어성이 높은 무기 절연막이 포함되는 구성으로 하는 것이 바람직하다. 또한, 무기 절연막과 유기 절연막을 적층하여 사용하여도 좋다.
- [0134] 다음으로, 절연층(74) 위에 보호층(75)을 형성한다(도 3의 (A)). 보호층(75)은 표시 장치(10)의 최표면에 위치하는 층으로서 사용할 수 있다. 보호층(75)은 가시광에 대한 투과성이 높은 것이 바람직하다.
- [0135] 보호층(75)으로서 상술한 절연층(31)에 사용할 수 있는 유기 절연막을 사용하면, 표시 장치의 표면이 손상되거나, 크랙이 생기는 것을 억제 할 수 있어 바람직하다. 또한, 보호층(75)은 이 유기 절연막과 표면을 손상 등으로부터 보호하는 하드 코트층(예를 들어, 질화 실리콘층 등)이나, 가압을 분산시킬 수 있는 재료의 층(예를 들어 아라미드 수지층 등) 등이 적층된 구성이라도 좋다.
- [0136] 도 3의 (B)에는 접착층(75b)을 사용하여 절연층(74) 위에 기판(75a)을 접합한 예를 나타내었다. 기판(75a)으로서 수지 등을 들 수 있다. 기판(75a)은 가요성을 가지는 것이 바람직하다.
- [0137] 접착층(75b)에는 자외선 경화형 등의 광 경화형 접착제, 반응 경화형 접착제, 열 경화형 접착제, 혐기형 접착제 등의 각종 경화형 접착제를 사용할 수 있다. 또한, 접착 시트 등을 사용하여도 좋다.
- [0138] 기판(75a)에는 예를 들어, 폴리에틸렌테레프탈레이트(PET), 폴리에틸렌나프탈레이트(PEN) 등의 폴리에스터 수지, 폴리아크릴로나이트릴 수지, 아크릴 수지, 폴리이미드 수지, 폴리메틸메타크릴레이트 수지, 폴리카보네이트(PC) 수지, 폴리에테르설폰(PES) 수지, 폴리아마이드 수지(나일론, 아라미드 등), 폴리실록산 수지, 사이클로올레핀 수지, 폴리스타이렌 수지, 폴리아마이드이미드 수지, 폴리우레탄 수지, 폴리염화 바이닐 수지, 폴리염화바이닐리덴 수지, 폴리프로필렌 수지, 폴리테트라플루오로에틸렌(PTFE) 수지, ABS 수지, 셀룰로스나노섬유 등을 사용할 수 있다.
- [0139] 다음으로, 제작 기판(14)을 통하여 실리콘층(25)에 레이저 광(65)을 조사한다(도 4의 (A)). 레이저 광(65)은 예를 들어, 도 4의 (A)에 있어서는 왼쪽으로부터 오른쪽으로 주사되는 선형 레이저빔이고, 그 장축은 그 주사 방향 및 그 입사 방향(아래로부터 위)에 수직이다.
- [0140] 레이저 광(65)의 조사에 의하여, 실리콘층(25)이 가열되고 실리콘층(25)으로부터 수소가 방출된다. 이때 방출되는 수소는, 예를 들어 가스상이 되어 방출된다. 방출된 가스는 실리콘층(25)과 수지층(23)(수지층(23)의 개구부에서는 도전층(43c))의 계면 근방, 또는 실리콘층(25)과 제작 기판(14)의 계면 근방에 머무르고, 이들을 떼어 내는 힘이 생긴다. 그 결과, 실리콘층(25)과 수지층(23)(수지층(23)의 개구부에서는 도전층(43c))의 밀착성, 또는 실리콘층(25)과 제작 기판(14)의 밀착성이 저하되고, 용이하게 박리할 수 있는 상태로 할 수 있다.
- [0141] 또한, 실리콘층(25)으로부터 방출되는 수소의 일부가, 실리콘층(25) 중에 머무르는 경우도 있다. 따라서, 실리콘층(25)이 취약화되고, 실리콘층(25)의 내부에서 분리하기 쉬운 상태가 되는 경우가 있다.
- [0142] 레이저 광(65)으로서 적어도 그 일부가 제작 기판(14)을 투과하고, 또한 실리콘층(25)에 흡수되는 파장의 광을 선택하여 사용한다. 또한, 레이저 광(65)은 수지층(23)에 흡수되는 파장의 광인 것이 바람직하다. 레이저 광(65)은 가시광선부터 자외선의 파장 영역의 광인 것이 바람직하다. 예를 들어, 파장이 200nm 이상 400nm 이하의 광, 바람직하게는 파장이 250nm 이상 350nm 이하의 광을 사용할 수 있다. 특히, 파장 308nm의 엑시머 레이저를 사용하면, 생산성이 뛰어나기 때문에 바람직하다. 엑시머 레이저는 LTPS에 있어서의 레이저 결정화에도 사용하기 때문에, 기존의 LTPS 제조 라인의 장치를 유용할 수 있어, 새로운 설비 투자가 필요 없기 때문에 바람직하다. 또한, Nd:YAG 레이저의 제 3 고조파인 파장 355nm의 UV 레이저 등의 고체 UV 레이저(반도체 UV 레이저라고도 함)를 사용하여도 좋다. 고체 레이저는 가스를 사용하지 않기 때문에, 엑시머 레이저에 비하여 러닝 코스트를 약 1/3로 할 수 있어 바람직하다. 또한, 펄스 레이저 등의 펄스 레이저를 사용하여도 좋다.

- [0143] 레이저 광(65)으로서 선상의 레이저 광을 사용하는 경우에는, 제작 기판(14)과 광원을 상대적으로 이동시킴으로써 레이저 광(65)을 주사하고, 박리하고자 하는 영역에 걸쳐 레이저 광(65)을 조사한다.
- [0144] 또한, 수지층(23)이 레이저 광(65)을 일부 흡수할 경우가 있다. 이에 의하여, 실리콘층(25)을 투과한 레이저 광(65)이 트랜지스터 등의 소자에 조사되고, 소자의 특성에 영향을 미치는 것을 억제할 수 있다.
- [0145] 다음으로, 제작 기판(14)과 트랜지스터(40)를 분리한다(도 4의 (B) 또는 도 4의 (C)).
- [0146] 도 4의 (B)에서는 실리콘층(25)과 수지층(23)의 계면 및 실리콘층(25)과 도전층(43c)의 계면에서 분리가 일어나는 예를 나타내었다.
- [0147] 도 4의 (C)에서는 실리콘층(25) 중에서 분리가 일어나는 예를 나타내었다. 제작 기판(14) 위에는 실리콘층의 일부(실리콘층(25a))가 잔존한다. 수지층(23) 및 도전층(43c) 측에 잔존하는 실리콘층(25)은 도 4의 (A)에 비하여 박막화되어 있다.
- [0148] 수지층(23) 및 도전층(43c) 측에 실리콘층(25)이 잔존한 경우, 제거하는 것이 바람직하다. 예를 들어, 플라즈마 에칭, 웨트 에칭 등의 에칭에 의하여 실리콘층(25)을 제거할 수 있다.
- [0149] 제작 기판(14) 측에 잔존한 실리콘층(25a)을 제거함으로써, 제작 기판(14)은 재이용할 수 있다.
- [0150] 예를 들어, 실리콘층(25)에 수직 방향으로 당기는 힘을 가함으로써 제작 기판(14)을 박리할 수 있다. 구체적으로는 보호층(75)의 상면의 일부를 흡착하고 위쪽으로 당김으로써, 제작 기판(14)을 떼어낼 수 있다.
- [0151] 제작 기판(14)과 절연층(31) 사이에 칼 등 날카로운 형상의 기구를 삽입함으로써, 분리의 기점을 형성하는 것이 바람직하다.
- [0152] 제작 기판(14)과 트랜지스터(40)를 분리함으로써, 표시 장치(10)를 제작할 수 있다(도 5). 표시 장치(10)는 구부러진 상태로 유지하는 것이나, 반복하여 구부리는 것 등이 가능하다.
- [0153] 도 5에서 나타낸 바와 같이, 분리에 의하여 노출된 수지층(23)의 표면에 접착층(28)을 사용하여 기판(29)을 접합하여도 좋다. 또한, 기판(29) 및 접착층(28)은 도전층(43c)과 중첩되지 않도록 배치한다. 기판(29)은 플렉시블 디바이스의 지지 기판으로써 기능할 수 있다. 도 5는 수지층(23)과 기판(29)과 접착층(28)에 의하여 접합되어 있는 예이다.
- [0154] 기판(29)에는 기판(75a)에 사용할 수 있는 재료를 적용할 수 있다.
- [0155] 그리고, 접속체(76)를 통하여 도전층(43c)과 FPC(77)를 전기적으로 접속한다(도 5).
- [0156] 접속체(76)로서는 다양한 이방성 도전 필름(ACF: Anisotropic Conductive Film) 및 이방성 도전 페이스트(ACP: Anisotropic Conductive Paste) 등을 사용할 수 있다.
- [0157] 본 실시형태에서는 톱 이미션형 발광 소자를 사용하는 예를 나타내었다. 보호층(75) 측은 표시면 측이기 때문에, 보호층(75) 측으로부터 도전층(43c)을 노출시키고 FPC(77)와 전기적으로 접속하는 경우는, 표시 영역과 FPC(77)를 중첩할 수 없어, FPC(77)를 표시 장치와 중첩하는 영역에 제한이 있다. 한편, 본 발명의 일 형태에서는 수지층(23)에 감광성 재료를 사용함으로써, 표시면과는 반대 측의 면에서 도전층(43c)을 노출시킬 수 있다. 따라서, 수지층(23)에 제공한 개구를 통하여, 도전층(43c)과 FPC(77)를 전기적으로 접속할 수 있다. 이와 같은 구성으로 함으로써, FPC(77)를 표시면과는 반대 측에 배치할 수 있다. 따라서, 표시 장치를 전자 기기에 제공할 때, FPC(77)를 접어 구부리기 위한 공간을 없앨 수 있어, 더 소형화된 전자 기기를 구현할 수 있다.
- [0158] 이상의 공정에 의하여, 트랜지스터에 산화물 반도체가 적용되고, EL 소자에 구분 형성 방식이 적용된 표시 장치를 제작할 수 있다(도 5).
- [0159] [제작 방법에 2A]
- [0160] 먼저, 제작 방법에 1A와 같이, 제작 기판(14) 위에 실리콘층(25)부터 절연층(35)까지를 순차적으로 형성한다(도 6의 (A)).
- [0161] 다음으로, 도 6의 (B)에서 나타낸 바와 같이 보호층(71)을 형성한다.
- [0162] 보호층(71)은 박리 공정에 있어서, 절연층(35)이나 도전층(61)의 표면을 보호하는 기능을 가진다. 보호층(71)에는 용이하게 제거할 수 있는 재료를 사용할 수 있다.

- [0163] 제거할 수 있는 보호층(71)으로서는 예를 들어, 수용성 수지를 그 예로 들 수 있다. 도포한 수용성 수지는 표면의 요철을 피복하여, 그 표면의 보호를 용이하게 한다. 또한, 제거할 수 있는 보호층(71)으로서, 광 또는 열에 의하여 박리할 수 있는 점착제를 수용성 수지에 적층한 것을 사용하여도 좋다.
- [0164] 제거할 수 있는 보호층(71)으로서, 통상의 상태에서는 그 점착력이 강하고, 열을 가하거나 또는 광을 조사함으로써 그 점착력이 약해지는 성질을 가지는 기재를 사용하여도 좋다. 예를 들어, 가열함으로써 점착력이 약해지는 열 박리 테이프나, 자외광을 조사함으로써 점착력이 약해지는 UV 박리 테이프 등을 사용하여도 좋다. 또한, 통상의 상태로 점착력이 약한 약점성(弱粘性) 테이프 등을 사용할 수 있다.
- [0165] 이어서, 제작 방법에 1A와 같은 방법에 의하여, 제작 기관(14)과 트랜지스터(40)를 분리한다(도 6의 (C)). 도 6의 (C)에서는 실리콘층(25)과 수지층(23)의 계면, 및 실리콘층(25)과 도전층(43c)의 계면에서 분리가 일어나는 예를 나타내었다. 분리에 의하여, 수지층(23) 및 도전층(43c)이 노출된다.
- [0166] 제작 기관(14)과 트랜지스터(40)를 분리한 후, 보호층(71)을 제거한다.
- [0167] 그 후, EL층(62) 및 도전층(63)을 형성함으로써 표시 소자(60)를 제작하고, 표시 소자(60)를 밀봉함으로써 표시 장치(10)를 제작할 수 있다. 표시 소자(60)의 밀봉에는 절연층(74), 보호층(75), 그리고 기관(75a) 및 점착층(75b) 등 중 1가지 이상을 사용할 수 있다.
- [0168] EL층(62) 및 도전층(63)은 수지층(23) 및 도전층(43c)을 스테이지에 고정된 상태로 성막하여도 좋지만, 수지층(23) 및 도전층(43c)을 지지 기관에 테이프 등을 사용하여 고정하고, 지지 기관을 성막 장치의 스테이지에 배치한 상태로 성막하는 것이 바람직하다. 지지 기관에 수지층(23) 및 도전층(43c)을 고정함으로써, 수지층(23)을 포함하는 적층 구조의 반송을 용이하게 할 수 있다.
- [0169] 제작 방법에 2A에서는 제작 기관(14)에서 피박리층을 박리한 후에, 이 피박리층 위에 EL층(62) 및 도전층(63)을 형성할 수 있다. EL층(62) 등의 적층 구조에 밀착성이 낮은 부분이 있는 경우, 박리 후에 이들의 층을 형성함으로써 박리의 수율의 저하를 억제할 수 있다. 제작 방법에 2A를 사용함으로써 재료 선택의 자유도가 더 높아져, 더 저렴하고 신뢰성이 높은 표시 장치를 구현할 수 있다.
- [0170] [제작 방법에 3A]
- [0171] 다음으로, 트랜지스터에 산화물 반도체가 적용되고, 컬러 필터 방식이 적용된 표시 장치를 제작하는 경우를 예로 들어 설명한다. 이하에서는 도 7 내지 도 13을 사용하여 본 발명의 일 형태의 플렉시블 디바이스 및 그 제작 방법에 대하여 구체적으로 설명한다.
- [0172] 먼저, 제작 방법에 1A와 같이, 제작 기관(14) 위에 실리콘층(25)을 형성한다(도 7의 (A)).
- [0173] 다음으로, 제작 방법에 1A와 같이, 감광성 및 열 경화성을 가지는 재료를 사용하여 제 1 층(24)을 형성한다(도 7의 (A)).
- [0174] 다음으로, 제작 방법에 1A와 같이, 원하는 형상으로 가공된 막을 가열하여 수지층(23)을 형성한다(도 7의 (B)). 도 7의 (B)에서는 수지층(23)이 실리콘층(25)에 도달하는 개구를 가지는 예를 나타내었다.
- [0175] 다음으로, 제작 방법에 1A와 같이, 수지층(23) 위에, 절연층(31)을 형성한다(도 7의 (C)).
- [0176] 다음으로, 절연층(31) 위에 트랜지스터(80)를 형성한다(도 7의 (C) 내지 (E)).
- [0177] 여기서는 트랜지스터(80)로서 산화물 반도체층(83)과 2개의 게이트를 가지는 트랜지스터를 제작하는 경우를 나타낸다.
- [0178] 트랜지스터(80)는 수지층(23)의 내열 온도 이하의 온도에서 형성한다. 또한, 트랜지스터(80)는 상술한 포스트 베이킹 처리에 있어서의 가열 온도와 같은 온도, 또는 그것보다 낮은 온도에서 형성하는 것이 바람직하다.
- [0179] 구체적으로는 먼저, 절연층(31) 위에 도전층(81)을 형성한다(도 7의 (C)). 도전층(81)은 도전막을 성막한 후, 레지스트 마스크를 형성하고, 이 도전막을 에칭한 후에 레지스트 마스크를 제거함으로써 형성할 수 있다.
- [0180] 이어서, 절연층(82)을 형성한다(도 7의 (C)). 절연층(82)은 절연층(31)에 사용할 수 있는 무기 절연막을 원용할 수 있다.
- [0181] 이어서, 산화물 반도체층(83)을 형성한다(도 7의 (C)). 산화물 반도체층(83)은 산화물 반도체를 성막한 후, 레지스트 마스크를 형성하고, 이 산화물 반도체를 에칭한 후에 레지스트 마스크를 제거함으로써 형성할 수 있다.

산화물 반도체층(83)은 산화물 반도체층(44)에 사용할 수 있는 재료를 원용할 수 있다.

- [0182] 이어서, 절연층(84) 및 도전층(85)을 형성한다(도 7의 (C)). 절연층(84)은 절연층(31)에 사용할 수 있는 무기 절연막을 원용할 수 있다. 절연층(84) 및 도전층(85)은 절연층(84)이 되는 절연막과 도전층(85)이 되는 도전막을 성막한 후, 레지스트 마스크를 형성하고, 이 절연막 및 이 도전막을 에칭한 후에 레지스트 마스크를 제거함으로써 형성할 수 있다.
- [0183] 다음으로, 산화물 반도체층(83), 절연층(84), 및 도전층(85)을 덮는 절연층(33)을 형성한다(도 7의 (C)). 절연층(33)은 절연층(31)과 같은 방법에 의하여 형성할 수 있다.
- [0184] 절연층(31), 절연층(82), 및 절연층(33)의, 수지층(23)의 개구와 중첩되는 부분은 각각 개구를 제공한다(도 7의 (D)). 개구를 제공함으로써, 실리콘층(25)이 노출된다. 여기서는 절연층(31), 절연층(82), 및 절연층(33)에 일괄적으로 개구를 형성하는 예를 나타낸다. 절연층(31), 절연층(82), 및 절연층(33)에는 각각 다른 공정으로 개구를 형성하여도 좋다. 또한, 2개 이상의 절연층에 동시에 개구를 형성하여도 좋다. 예를 들어, 도전층(81)을 형성하기 전에 절연층(31)에 개구를 형성하여도 좋다. 예를 들어, 산화물 반도체층(83)을 형성하기 전에, 절연층(82)에 개구를 형성하여도 좋다. 예를 들어, 절연층(33)에 산화물 반도체층(83)에 도달하는 개구를 형성하는 공정에서, 수지층(23)의 개구와 중첩되는 부분에도 개구를 형성하여도 좋다.
- [0185] 이어서, 도전층(86a), 도전층(86b), 및 도전층(86c)을 형성한다(도 7의 (E)). 도전층(86a), 도전층(86b), 및 도전층(86c)은 도전막을 성막한 후, 레지스트 마스크를 형성하고, 이 도전막을 에칭한 후에 레지스트 마스크를 제거함으로써 형성할 수 있다. 도전층(86a) 및 도전층(86b)은 각각 절연층(33)의 개구를 통하여 산화물 반도체층(83)과 전기적으로 접속된다. 도전층(86c)은 수지층(23), 절연층(31), 절연층(82), 및 절연층(33)에 각각 제공된 개구를 통하여 실리콘층(25)과 접속된다.
- [0186] 이상과 같이 함으로써, 트랜지스터(80)를 제작할 수 있다(도 7의 (E)). 트랜지스터(80)에 있어서, 도전층(81)의 일부는 게이트로서 기능하고, 절연층(84)의 일부는 게이트 절연층으로서 기능하고, 절연층(82)의 일부는 게이트 절연층으로서 기능하고, 도전층(85)의 일부는 게이트로서 기능한다. 산화물 반도체층(83)은 채널 영역과 저저항 영역을 가진다. 채널 영역은 절연층(84)을 통하여 도전층(85)과 중첩된다. 저저항 영역은 도전층(86a)과 접속되는 부분과, 도전층(86b)과 접속되는 부분을 가진다.
- [0187] 다음으로, 절연층(33) 위에 절연층(34)부터 표시 소자(60)까지를 형성한다(도 8의 (A)). 이들 공정은 제작 방법에 1A를 참조할 수 있다.
- [0188] 또한, 제작 기관(91) 위에, 감광성 및 열 경화성을 가지는 재료를 사용하여 수지층(93)을 형성한다(도 8의 (B)).
- [0189] 수지층(93)은 가요성을 가진다. 제작 기관(91)은 수지층(93)보다 가요성이 낮다. 제작 기관(91) 위에 수지층(93)을 형성함으로써, 수지층(93)의 반송을 용이하게 할 수 있다.
- [0190] 수지층(93)에는 폴리이미드 수지를 사용하는 것이 바람직하다. 그 이외에, 수지층(93)의 재료 및 형성 방법에 대해서는, 수지층(23)의 기재를 원용할 수 있다.
- [0191] 수지층(93)의 두께는, 0.01 $\mu\text{m}$  이상 10 $\mu\text{m}$  미만인 것이 바람직하고, 0.1 $\mu\text{m}$  이상 5 $\mu\text{m}$  이하인 것이 더 바람직하고, 0.1 $\mu\text{m}$  이상 3 $\mu\text{m}$  이하인 것이 더욱 바람직하고, 0.5 $\mu\text{m}$  이상 1 $\mu\text{m}$  이하인 것이 더더욱 바람직하다. 저점도의 용액을 사용함으로써 수지층(93)을 얇게 형성하는 것이 용이해진다. 수지층(93)을 얇게 형성함으로써 저렴하게 표시 장치를 제작할 수 있다. 또한, 표시 장치의 경량화 및 박형화가 가능하게 된다. 또한, 표시 장치의 가요성을 높일 수 있다. 다만, 이것에 한정되지 않고, 수지층(93)의 두께는, 10 $\mu\text{m}$  이상으로 하여도 좋다. 예를 들어, 수지층(93)의 두께를 10 $\mu\text{m}$  이상 200 $\mu\text{m}$  이하로 하여도 좋다. 수지층(93)의 두께를 10 $\mu\text{m}$  이상으로 함으로써 표시 장치의 강성을 높일 수 있어 적합하다.
- [0192] 표시 장치의 표시면 측에 수지층(93)이 위치하는 경우, 수지층(93)은 가시광에 대한 투광성이 높은 것이 바람직하다.
- [0193] 제작 기관(91)에 대해서는 제작 기관(14)의 기재를 원용할 수 있다.
- [0194] 다음으로, 수지층(93) 위에 절연층(95)을 형성한다. 다음으로, 절연층(95) 위에, 착색층(97) 및 차광층(98)을 형성한다(도 8의 (B)).
- [0195] 절연층(95)에 대해서는 절연층(31)의 기재를 원용할 수 있다.

- [0196] 착색층(97)으로서 컬러 필터 등을 사용할 수 있다. 착색층(97)은 표시 소자(60)의 표시 영역과 중첩되도록 배치한다.
- [0197] 차광층(98)으로서 블랙 매트릭스 등을 사용할 수 있다. 차광층(98)은 절연층(35)과 중첩되도록 배치한다.
- [0198] 다음으로, 제작 기관(14)의 실리콘층(25) 등이 형성되어 있는 면과, 제작 기관(91)의 수지층(93) 등이 형성되어 있는 면을 접착층(99)을 사용하여 접합한다(도 8의 (C)).
- [0199] 다음으로, 제작 기관(91)을 통하여 수지층(93)에 레이저 광(65)을 조사한다(도 9의 (A)). 제작 기관(14)과 제작 기관(91)은 어느 것을 먼저 분리하여도 좋다. 여기서는, 제작 기관(14)보다 먼저 제작 기관(91)을 분리하는 예를 나타낸다.
- [0200] 다음으로, 제작 기관(91)과 절연층(95)을 분리한다(도 9의 (B)). 도 9의 (B)에서는 제작 기관(91)과 수지층(93)의 계면에서 분리가 일어나는 예를 나타내었다.
- [0201] 또한, 수지층(93) 중에서 분리가 일어나는 경우도 있다. 그때, 제작 기관(91) 위에는 수지층의 일부가 잔존하고 절연층(95) 측에 잔존하는 수지층(93)은 도 9의 (A)에 비하여 박막화된다.
- [0202] 그리고, 노출된 수지층(93)(또는 절연층(95))과 기관(22)을 접착층(13)을 사용하여 접합한다(도 10의 (A)).
- [0203] 도 10의 (A)에 있어서, 표시 소자(60)의 발광은 착색층(97) 및 수지층(93)을 통하여 표시 장치의 외부로 추출된다. 따라서, 수지층(93)의 가시광의 투과율은 높은 것이 바람직하다. 본 발명의 일 형태의 박리 방법에서는 수지층(93)의 두께를 얇게 할 수 있다. 따라서, 수지층(93)의 가시광의 투과율을 높일 수 있다.
- [0204] 또한, 수지층(93)을 제거하고 접착층(13)을 사용하여 절연층(95)에 기관(22)을 접합하여도 좋다. 수지층(93)을 제거하는 방법으로는 애싱 등을 들 수 있다.
- [0205] 접착층(13)에는 접착층(75b)에 사용할 수 있는 재료를 적용할 수 있다.
- [0206] 기관(22)에는 기관(75a)에 사용할 수 있는 재료를 적용할 수 있다.
- [0207] 다음으로, 제작 기관(14)을 통하여 실리콘층(25)에 레이저 광(65)을 조사한다(도 10의 (B)).
- [0208] 레이저 광(65)의 조사에 의하여 실리콘층(25)이 가열되고 실리콘층(25)으로부터 수소가 방출된다.
- [0209] 다음으로, 제작 기관(14)과 절연층(31)을 분리한다(도 11의 (A) 또는 (B)).
- [0210] 도 11의 (A)에서는 실리콘층(25)과 수지층(23)의 계면 및 실리콘층(25)과 도전층(86c)의 계면에서 분리가 일어나는 예를 나타내었다.
- [0211] 도 11의 (B)에서는 실리콘층(25) 중에서 분리가 일어나는 예를 나타내었다. 제작 기관(14) 위에는 실리콘층의 일부(실리콘층(25a))가 잔존한다. 수지층(23) 및 도전층(86c) 측에 잔존하는 실리콘층(25)은 도 10의 (B)에 비하여 박막화되어 있다.
- [0212] 수지층(23) 및 도전층(86c) 측에 실리콘층(25)이 잔존한 경우, 제거하는 것이 바람직하다.
- [0213] 제작 기관(14)과 트랜지스터(80)를 분리함으로써, 표시 장치(10)를 제작할 수 있다(도 12의 (A) 및 (B)). 표시 장치(10)는 구부러진 상태로 유지하는 것이나, 반복하여 구부리는 것 등이 가능하다.
- [0214] 도 12의 (A)는 표시 장치(10)의 상면도이다. 도 12의 (B)은 표시 장치(10)의 표시부(381)의 단면도 및 FPC(77)와의 접속부의 단면도이다.
- [0215] 도 12의 (A) 및 (B)에서 나타난 표시 장치(10)는 한 쌍의 기관(기관(22) 및 기관(29))을 가진다. 기관(22) 측이 표시 장치의 표시면 측이다. 표시 장치는 표시부(381) 및 구동 회로부(382)를 가진다. 표시 장치에는 FPC(77)가 접촉되어 있다.
- [0216] 도 12의 (B)에서 나타난 바와 같이, 분리에 의하여 노출된 수지층(23)의 표면에, 접착층(28)을 사용하여 기관(29)을 접합하여도 좋다. 또한, 기관(29) 및 접착층(28)은 도전층(86c)과 중첩되지 않도록 배치한다.
- [0217] 그리고, 접속체(76)를 통하여 도전층(86c)과 FPC(77)를 전기적으로 접속한다(도 12의 (B)).
- [0218] 본 실시형태에서는 톱 이미션형 발광 소자를 사용하는 예를 나타내었다. 기관(22) 측은 표시면 측이기 때문에, 기관(22) 측으로부터 도전층(86c)을 노출시키고 FPC(77)와 전기적으로 접속하는 경우는, 표시 영역과 FPC(77)를

중첩할 수 없어 FPC(77)를 표시 장치와 중첩하는 영역에 제한이 있다. 한편, 본 발명의 일 형태에서는 수지층(23)에 감광성 재료를 사용함으로써, 표시면과는 반대 측의 면에서 도전층(86c)을 노출시킬 수 있다. 따라서, 수지층(23)에 제공한 개구를 통하여, 도전층(86c)과 FPC(77)를 전기적으로 접속할 수 있다. 이와 같은 구성으로 함으로써 FPC(77)를 표시면과는 반대 측에 배치할 수 있다. 따라서, 표시 장치를 전자 기기에 제공할 때 FPC(77)를 접어 구부리기 위한 공간을 없앨 수 있어, 더 소형화된 전자 기기를 구현할 수 있다.

[0219] 제작 방법에 3A는 본 발명의 일 형태의 박리 방법을 2번 수행하여 플렉시블 디바이스를 제작하는 예이다. 본 발명의 일 형태에서는, 플렉시블 디바이스를 구성하는 기능 소자 등은 모두 제작 기판 위에서 형성하기 때문에, 정세(精細)도가 높은 표시 장치를 제작하는 경우에 있어서도, 가요성을 가지는 기판에는, 위치를 맞추는 높은 정도(精度)가 요구되지 않는다. 따라서, 간편하게 가요성을 가지는 기판을 접착할 수 있다.

[0220] [변형예 1A]

[0221] 본 발명의 일 형태를 적용하여 보텀 이미션형 표시 장치를 제작할 수 있다.

[0222] 도 13의 (A)에서 나타낸 표시 장치는 컬러 필터 방식이 적용된 보텀 이미션 구조의 표시 장치이다. 도 13의 (A)에는 표시 장치의 표시부(381)의 단면도, 구동 회로부(382)의 단면도, 및 FPC(77)와의 접속부의 단면도를 나타내었다.

[0223] 도 13의 (A)에서 나타낸 표시 장치는, 기판(29), 접착층(28), 수지층(23), 절연층(31), 트랜지스터(40), 트랜지스터(50), 도전층(43c), 절연층(33), 절연층(34), 절연층(35), 표시 소자(60), 접착층(75b), 기판(75a), 및 착색층(97)을 가진다.

[0224] 도 13의 (A)에서는 트랜지스터(40) 및 트랜지스터(50)가 도 5에서 나타낸 트랜지스터(40)의 구성에 더하여, 게이트로서 기능하는 도전층(45)을 가지는 예를 나타내었다.

[0225] 표시 소자(60)는 착색층(97) 측에 광을 사출한다.

[0226] 접속체(76)를 통하여 FPC(77)와 도전층(43c)은 전기적으로 접속한다. FPC(77)와의 접속부의 단면도에 있어서, 절연층(35)의 단부가 표시 장치의 단부에 노출되지 않는 예를 나타낸다.

[0227] [변형예 2A]

[0228] 도 13의 (B)에서 나타낸 표시 장치는 트랜지스터(80)가 도전층(81) 및 절연층(82)을 가지지 않는다는 점에서, 도 12의 (B)에서 나타낸 표시 장치와 상이하다.

[0229] 이상과 같이 본 발명의 일 형태에서는 수소를 방출하는 기능을 가지는 실리콘층을 사용하여 제작 기판으로부터 트랜지스터 등을 분리함으로써, 플렉시블 디바이스를 제작할 수 있다.

[0230] 본 발명의 일 형태에서는 감광성 재료를 사용하여 수지층을 제작함으로써, 원하는 형상의 수지층을 용이하게 형성할 수 있다. 따라서, 표시면과는 반대 측의 면에서 외부 접속 단자와 회로 기판을 전기적으로 접속할 수 있다. 표시 장치를 전자 기기에 제공할 때, FPC 등을 접어 구부리기 위한 공간을 없앨 수 있어, 더 소형화된 전자 기기를 구현할 수 있다.

[0231] 본 발명의 일 형태에서는 트랜지스터의 채널 형성 영역에 산화물 반도체를 사용함으로써, 트랜지스터의 제작 공정을 저온에서 수행할 수 있다. 또한, 수지층을 박막이고 내열성이 낮은 층으로 할 수 있다. 따라서, 수지층의 재료 선택 폭이 넓은, 저렴하고 양산성이 높은 대형 기판을 사용하여 박리 및 플렉시블 디바이스의 제작을 수행할 수 있는 등의 장점을 가진다.

[0232] 본 실시형태는 다른 실시형태와 적절히 조합될 수 있다.

[0233] (실시형태 2)

[0234] 본 실시형태에서는 본 발명의 일 형태의 박리 방법 및 플렉시블 디바이스의 제작 방법에 대하여 설명한다.

[0235] 본 발명의 일 형태의 박리 방법에서는, 먼저 제작 기판 위에 수소를 가지는 섬 형상의 실리콘층을 형성한다. 다음으로, 제작 기판 위 및 실리콘층 위에 감광성을 가지는 재료를 사용하여 제 1 층을 형성하고, 그 후 포토리소그래피법을 사용하여 제 1 층의 실리콘층과 중첩되는 부분에 개구를 형성함으로써, 개구를 가지는 수지층을 형성한다. 다음으로, 수지층 위에 채널 형성 영역에 산화물 반도체를 가지는 트랜지스터를 형성한다. 다음으로, 수지층의 개구 및 실리콘층과 중첩되도록 도전층을 형성한다. 그리고, 레이저를 사용하여 실리콘층 및 수

지층에 광을 조사한 후, 트랜지스터와 제작 기판을 분리한다.

- [0236] 본 발명의 일 형태에서는 감광성 재료를 사용하여 수지층을 제작한다. 감광성 재료를 사용함으로써, 원하는 형상의 수지층을 용이하게 형성할 수 있다. 예를 들어, 수지층에 개구를 형성하는 것이 용이하다.
- [0237] 그러나, 수지층과 제작 기판의 계면, 또는 수지층 중에서 분리시키는 경우, 수지층에 개구부를 형성함으로써, 제작 기판의 분리가 어려운 경우가 있다.
- [0238] 그래서, 본 발명의 일 형태에서는 수소를 가지는 섬 형상의 실리콘층을 형성하고, 실리콘층과 증착되는 위치에 수지층의 개구부를 형성한다. 그리고, 레이저를 사용하여 수지층 및 실리콘층에 광을 조사한다.
- [0239] 실리콘층은 광을 흡수하여 가열됨으로써 수소를 방출한다. 실리콘층에 광을 조사하여 실리콘층으로부터 수소를 방출시킴으로써, 실리콘층과 이 실리콘층과 접하는 층의 밀착성이 저하되고, 이 2개의 층의 계면에서 분리를 일으킬 수 있다. 또한, 실리콘층으로부터 수소를 방출시킴으로써 실리콘층 자체가 파단되고, 실리콘층 중에서 분리를 일으킬 수 있다.
- [0240] 이에 의하여, 제작 기판을 용이하게 분리할 수 있고, 수지층이 제공되는 부분에서는 수지층을 노출시킬 수 있고, 수지층의 개구부에서는 실리콘층 또는 실리콘층과 접하였던 부분을 노출시킬 수 있다.
- [0241] 제작 기판으로부터 분리하여 노출된 실리콘층은 이면 전극 또는 관통 전극으로서 사용할 수 있다. 실리콘층은 예를 들어 외부 접속 단자로서 사용할 수 있다. 노출된 실리콘층은 FPC 등의 회로 기판과 전기적으로 접속시킬 수 있다. 수지층의 개구부를 통하여 실리콘층과 전기적으로 접속되는 도전층을 배치함으로써, 이 도전층을 실리콘층을 통하여 회로 기판과 전기적으로 접속시킬 수 있다.
- [0242] 본 발명의 일 형태에서는 실리콘층을 전극으로서 사용하기 때문에, 실리콘층의 저항률은 낮은 것이 바람직하다.
- [0243] 예를 들어, 성막 시 또는 성막 후에, 실리콘층에 불순물을 포함시킴으로써 실리콘층의 저항률을 낮게 할 수 있다.
- [0244] 본 발명의 일 형태에서는 트랜지스터의 채널 형성 영역에는 산화물 반도체를 사용한다. 실시형태 1에서 설명한 바와 같이, 산화물 반도체를 사용함으로써 LTPS를 사용하는 경우보다 표시 장치의 제작 공정의 최고 온도를 낮추는 것, 표시 장치의 제작 비용을 삭감시키는 것, 및 표시 장치의 제작 공정을 간략화하는 것이 가능하다. 또한, 산화물 반도체를 사용함으로써 LTPS를 사용하는 경우보다 수지층의 내열성을 낮추는 것, 수지층의 재료 선택의 폭을 넓히는 것, 및 수지층의 두께를 얇게 하는 것이 가능하다.
- [0245] 본 발명의 일 형태에서는 수지층의 내열 온도 이하의 온도에서 트랜지스터 등을 형성한다.
- [0246] 본 발명의 일 형태에서는 선형 레이저를 사용하여 레이저 광을 조사한다. LTPS 등의 제조 라인의 레이저 장치를 사용할 수 있으므로, 이들의 장치를 효율적으로 이용할 수 있다. 선형 레이저는 긴 직사각형으로 집광(선형 레이저 빔으로 성형)하여, 실리콘층 및 수지층에 광을 조사한다.
- [0247] 본 발명의 일 형태의 박리 방법을 사용하여, 플렉시블 디바이스를 제작할 수 있다. 이하에서는 도 14 내지 도 18을 사용하여, 본 발명의 일 형태의 플렉시블 디바이스 및 그 제작 방법에 대하여 구체적으로 설명한다. 여기서는, 플렉시블 디바이스로서 액티브 매트릭스형 유기 EL 표시 장치를 제작하는 경우를 예로 들어 설명한다. 또한, 실시형태 1과 같은 부분에 대해서는 기재를 생략할 경우가 있다.
- [0248] [제작 방법에 1B]
- [0249] 먼저, 제작 기판(14) 위에, 섬 형상의 실리콘층(25)을 형성한다(도 14의 (A)).
- [0250] 제작 기판(14)에 사용할 수 있는 재료는 실시형태 1의 제작 방법에 1A를 참조할 수 있다.
- [0251] 실리콘층(25)은 광을 흡수하여 발열함으로써 수소를 방출하는 기능을 가진다.
- [0252] 실리콘층(25)으로서의 예를 들어 가열에 의하여 수소가 방출되는 실리콘층을 사용할 수 있다. 특히, 수소화 비정질 실리콘(a-Si:H)층을 사용하는 것이 바람직하다. 수소화 비정질 실리콘층은 예를 들어 SiH<sub>4</sub>를 성막 가스에 포함하는 플라즈마 CVD법에 의하여 성막할 수 있다. 또한, 실리콘층(25)에는 결정성을 가지는 실리콘층을 사용하여도 좋다. 실리콘층(25)에 수지를 많이 포함시키기 위하여, 실리콘층(25)의 성막 후에 수소를 포함하는 분위기하에서 가열 처리를 수행하여도 좋다.
- [0253] 실리콘층(25)의 두께는 예를 들어, 1nm 이상 200nm 이하인 것이 바람직하고, 5nm 이상 100nm 이하인 것이 더 바

람직하다.

- [0254] 실리콘층(25)은 도전성이 높은 것이 바람직하다.
- [0255] 예를 들어, 갈륨 또는 비소 등의 불순물을 성막 가스에 포함함으로써, 성막 시에 실리콘층(25)에 불순물을 포함시킬 수 있다. 또는, 실리콘층(25)의 성막 후에 이 불순물을 첨가함으로써, 실리콘층(25)을 저저항화할 수 있다. 불순물의 첨가는 예를 들어, 이온 도핑법 또는 이온 주입법을 사용할 수 있다. 구체적으로는 인 또는 비소 등을 첨가함으로써 n형화할 수 있다. 붕소, 알루미늄, 또는 갈륨 등을 첨가함으로써 p형화할 수 있다.
- [0256] 다음으로, 감광성을 가지는 재료를 사용하여 제 1 층(24)을 형성한다(도 14의 (A)).
- [0257] 특히, 감광성 및 열 경화성을 가지는 재료를 사용하는 것이 바람직하다. 본 실시형태에서는 감광성 및 열 경화성을 가지는 재료를 사용하는 예를 나타낸다.
- [0258] 본 발명의 일 형태에서는 감광성을 가지는 재료를 사용하여 제 1 층(24)을 형성하기 때문에, 광을 사용한 리소그래피법에 의하여 제 1 층(24)의 일부를 제거할 수 있다. 구체적으로는, 재료를 성막한 후에 프리 베이킹 처리를 수행하고, 포토마스크를 사용하여 노광을 수행한다. 이어서, 현상 처리를 수행함으로써 불필요한 부분을 제거할 수 있다. 그리고, 원하는 형상으로 가공된 제 1 층(24)에 대하여 포스트 베이킹 처리를 수행하여 수지층(23)을 형성한다(도 14의 (B)). 도 14의 (B)에서는 수지층(23)에 실리콘층(25)에 도달하는 개구를 제공하는 예를 나타내었다.
- [0259] 포스트 베이킹 처리에 의하여, 수지층(23) 중의 탈가스 성분(예를 들어 수소, 물 등)을 저감할 수 있다. 특히, 수지층(23) 위에 형성하는 각 층의 제작 온도와 같은 온도, 또는 그것보다 높은 온도에서 가열하는 것이 바람직하다. 예를 들어, 트랜지스터의 제작 온도가 350℃까지인 경우, 수지층(23)이 되는 막을 350℃ 이상 450℃ 이하에서 가열하는 것이 바람직하고, 350℃ 이상 400℃ 이하가 더 바람직하고, 350℃ 이상 400℃ 미만인 것이 더욱 바람직하고, 350℃ 이상 375℃ 미만인 것이 더욱 바람직하다. 이에 의하여, 트랜지스터의 제작 공정에 있어서의 수지층(23)으로부터의 탈가스를 크게 억제할 수 있다.
- [0260] 또한, 포스트 베이킹 처리에서는 실리콘층(25)으로부터 수소가 방출되기 어려운 온도에서 가열하는 것이 바람직하다. 이에 의하여, 레이저 광을 조사하기 전에 실리콘층(25)이 잘못 박리되는 등에 문제를 방지하여, 수율의 저하를 억제할 수 있다. 또한, 나중에 설명하는 실리콘층(25)에 레이저 광을 조사하기 전에 수행되는 각각 공정에 대해서도, 실리콘층(25)으로부터 수소가 방출되기 어려운 온도에서 수행되는 것이 바람직하다.
- [0261] 수지층(23)(제 1 층(24))에 사용할 수 있는 재료 및 형성 방법은 제작 방법에 1A를 참조할 수 있다.
- [0262] 수지층(23)의 두께는, 0.01μm 이상 10μm 미만인 것이 바람직하고, 0.1μm 이상 3μm 이하인 것이 더 바람직하고, 0.5μm 이상 1μm 이하인 것이 더욱 바람직하다. 수지층(23)은 실리콘층(25)보다 두껍게 형성되는 것이 바람직하다.
- [0263] 다음으로, 수지층(23) 위에, 절연층(31)을 형성한다(도 14의 (C)). 절연층(31)의 재료 및 형성 방법은 제작 방법에 1A를 참조할 수 있다.
- [0264] 다음으로, 절연층(31) 위에, 트랜지스터(40)를 형성한다(도 14의 (C) 내지 (E)). 트랜지스터(40)의 재료 및 형성 방법은 제작 방법에 1A를 참조할 수 있다.
- [0265] 구체적으로는, 먼저 절연층(31) 위에 도전층(41)을 형성한다(도 14의 (C)).
- [0266] 이어서, 절연층(32)을 형성한다(도 14의 (C)).
- [0267] 이어서, 절연층(31) 및 절연층(32)의 수지층(23)의 개구와 중첩되는 부분에 각각 개구를 제공한다(도 14의 (D)). 여기서는 절연층(31) 및 절연층(32)에 일괄적으로 개구를 형성하는 예를 나타낸다. 개구를 제공함으로써, 실리콘층(25)이 노출된다.
- [0268] 이어서, 산화물 반도체층(44)을 형성한다(도 14의 (E)).
- [0269] 이어서, 도전층(43a), 도전층(43b), 및 도전층(43c)을 형성한다(도 14의 (E)). 도전층(43a) 및 도전층(43b)은 각각 산화물 반도체층(44)과 접속된다. 도전층(43c)은 수지층(23), 절연층(31), 및 절연층(32)에 각각 제공된 개구를 통하여 실리콘층(25)과 접속된다.
- [0270] 이상과 같이 함으로써, 트랜지스터(40)를 제작할 수 있다(도 14의 (E)).

- [0271] 다음으로, 제작 방법에 1A와 같이, 절연층(33)부터 보호층(75)까지를 순차적으로 형성한다(도 15의 (A)).
- [0272] 다음으로, 제작 기판(14)을 통하여 수지층(23) 및 실리콘층(25)에 레이저 광(65)을 조사한다(도 15의 (A)). 레이저 광(65)은 예를 들어, 도 15의 (A)에 있어서는 왼쪽으로부터 오른쪽에 주사되는 선형 레이저 빔이고, 그 장축은 그 주사 방향 및 그 입사 방향(아래로부터 위)에 수직이다.
- [0273] 수지층(23) 및 실리콘층(25)은 레이저 광(65)을 흡수한다.
- [0274] 레이저 광(65)의 조사에 의하여 수지층(23)은 취약화된다. 또는, 레이저 광(65)의 조사에 의하여 수지층(23)과 제작 기판(14)의 밀착성이 저하된다.
- [0275] 레이저 광(65)의 조사에 의하여 실리콘층(25)은 취약화된다. 또는, 레이저 광(65)의 조사에 의하여 실리콘층(25)과 도전층(43c)의 밀착성, 또는 실리콘층(25)과 제작 기판(14)의 밀착성이 저하된다.
- [0276] 레이저 광(65)의 조사에 의하여 실리콘층(25)의 결정성이 높아지는 경우가 있다. 실리콘층(25)의 결정성을 높이면, 실리콘층(25)의 도전율이 높아지는 경우가 있다. 또한, 실리콘층(25)의 결정성에 대해서는 특별한 한정은 없다. 예를 들어, 실리콘층(25)은 비정질, 다결정, 단결정 등 다양한 구조를 가질 수 있다. 또한, 실리콘층(25)은 비정질 중에 미결정을 포함하는 구조로 하여도 좋다.
- [0277] 또한, 레이저 광(65)의 조사에 의하여 실리콘층(25)이 가열되고, 실리콘층(25)으로부터 수소가 방출된다. 이때 방출되는 수소는, 예를 들어 가스상이 되어 방출된다. 방출된 가스는 실리콘층(25)과 도전층(43c)의 계면 근방, 또는 실리콘층(25)과 제작 기판(14)의 계면 근방에 머무르고, 이들을 떼어 내는 힘이 생긴다. 그 결과적으로, 실리콘층(25)과 도전층(43c)의 밀착성, 또는 실리콘층(25)과 제작 기판(14)의 밀착성이 저하되고, 용이하게 박리할 수 있는 상태로 할 수 있다.
- [0278] 또한, 실리콘층(25)으로부터 방출되는 수소의 일부가, 실리콘층(25) 중에 머무르는 경우도 있다. 따라서, 실리콘층(25)이 취약화되고, 실리콘층(25)의 내부에서 분리하기 쉬운 상태가 되는 경우가 있다.
- [0279] 레이저 광(65)으로서 적어도 그 일부가 제작 기판(14)을 투과하고, 또한 수지층(23) 및 실리콘층(25)에 흡수되는 파장의 광을 선택하여 사용한다. 또한, 레이저 광(65)은 수지층(23)에 흡수되는 파장인 것이 바람직하다. 레이저 광(65)은 가시광선부터 자외선의 파장 영역의 광인 것이 바람직하다. 예를 들어, 파장이 200nm 이상 400nm 이하의 광, 바람직하게는 파장이 250nm 이상 350nm 이하의 광을 사용할 수 있다. 특히, 파장 308nm의 엑시머 레이저를 사용하면, 생산성이 뛰어나기 때문에 바람직하다. 엑시머 레이저는 LTPS에 있어서의 레이저 결정화에도 사용하기 때문에, 기존의 LTPS 제조 라인의 장치를 유용할 수 있어, 새로운 설비 투자가 필요 없기 때문에 바람직하다. 또한, Nd:YAG 레이저의 제 3 고조파인 파장 355nm의 UV 레이저 등의 고체 UV 레이저(반도체 UV 레이저라고도 함)를 사용하여도 좋다. 고체 레이저는 가스를 사용하지 않기 때문에, 엑시머 레이저에 비하여 러닝 코스트를 약 1/3로 할 수 있어 바람직하다. 또한, 피코초 레이저 등의 펄스 레이저를 사용하여도 좋다.
- [0280] 레이저 광(65)으로서 선상의 레이저 광을 사용하는 경우에는, 제작 기판(14)과 광원을 상대적으로 이동시킴으로써 레이저 광(65)을 주사하고, 박리하고자 하는 영역에 걸쳐 레이저 광(65)을 조사한다.
- [0281] 다음으로, 제작 기판(14)과 트랜지스터(40)를 분리한다(도 15의 (B), (C), 도 16의 (A), 또는 (B)).
- [0282] 분리면은 실리콘층(25), 수지층(23), 도전층(43c), 및 제작 기판(14) 등의 각 층의 재료 및 형성 방법, 그리고 광 조사의 조건 등에 따라, 다양한 위치가 될 수 있다.
- [0283] 도 15의 (B)에서는 제작 기판(14)과 실리콘층(25)의 계면 및 제작 기판(14)과 수지층(23)의 계면에서 분리가 일어나는 예를 나타내었다. 분리에 의하여, 수지층(23) 및 실리콘층(25)이 노출된다.
- [0284] 도 15의 (C)에서는 수지층(23) 중 및 실리콘층(25) 중에서 분리가 일어나는 예를 나타내었다. 제작 기판(14) 위에는 수지층의 일부(수지층(23a)) 및 실리콘층의 일부(실리콘층(25a))가 잔존한다. 절연층(31) 측에 잔존하는 수지층(23) 및 실리콘층(25)은 도 15의 (A)에 비하여 박막화되어 있다.
- [0285] 도 16의 (A) 및 (B)에서는 실리콘층(25)과 도전층(43c)의 계면에서 분리가 일어나는 예를 나타내었다. 이때 절연층(31) 측에서는 도전층(43c)이 노출되고, 제작 기판(14)에는 실리콘층(25)이 잔존한다. 도 16의 (A)에서는 제작 기판(14)과 수지층(23)의 계면에서 분리가 일어나는 예를 나타내었다. 도 16의 (B)에서는 수지층(23) 중에서 분리가 일어나는 예를 나타내었다.

- [0286] 또한, 제작 기관(14) 측에 잔존한 수지층(23a) 및 실리콘층(25a)을 제거함으로써 제작 기관(14)을 재이용할 수 있다.
- [0287] 예를 들어, 수지층(23) 및 실리콘층(25)에 수직 방향으로 당기는 힘을 가함으로써, 제작 기관(14)을 박리할 수 있다. 구체적으로는 보호층(75)의 상면의 일부를 흡착하고 위쪽으로 당김으로써, 제작 기관(14)을 떼어낼 수 있다.
- [0288] 제작 기관(14)과 절연층(31) 사이에 칼 등 날카로운 형상의 기구를 삽입함으로써 분리의 기점을 형성하는 것이 바람직하다.
- [0289] 제작 기관(14)과 트랜지스터(40)를 분리함으로써, 표시 장치(10)를 제작할 수 있다. 도 15의 (B)에서 나타낸 계면에서 분리가 일어난 경우에 제작할 수 있는 표시 장치(10)를 도 17의 (A)에 나타내었다. 도 15의 (C)에서 나타낸 계면에서 분리가 일어난 경우에 제작할 수 있는 표시 장치(10)를 도 17의 (B)에 나타내었다. 도 16의 (A)에서 나타낸 계면에서 분리가 일어난 경우에 제작할 수 있는 표시 장치(10)를 도 17의 (C)에 나타내었다. 표시 장치(10)는 구부러진 상태로 유지하는 것이나, 반복하여 구부리는 것 등이 가능하다.
- [0290] 도 17의 (A) 내지 (C)에서 나타낸 바와 같이, 분리에 의하여 노출된 수지층(23)의 표면에 접착층(28)을 사용하여 기관(29)을 접합하여도 좋다. 또한, 기관(29) 및 접착층(28)은 실리콘층(25)과 중첩되지 않도록 배치한다. 기관(29)은 플렉시블 디바이스의 지지 기관으로서 기능할 수 있다.
- [0291] 기관(29)에는 기관(75a)에 사용할 수 있는 재료를 적용할 수 있다.
- [0292] 그리고, 접속체(76)를 통하여 실리콘층(25)과 FPC(77)를 전기적으로 접속한다(도 17의 (A) 및 (B)). 이에 의하여, 도전층(43c)과 FPC(77)를 전기적으로 접속할 수 있다. 또는, 도 17의 (C)에서 나타낸 바와 같이, 접속체(76)를 통하여 도전층(43c)과 FPC(77)를 전기적으로 접속한다.
- [0293] 본 실시형태에서는 톱 이미션형 발광 소자를 사용하는 예를 나타내었다. 보호층(75) 측은 표시면 측이기 때문에, 보호층(75) 측으로부터 외부 접속 단자를 노출시키고, FPC(77)와 전기적으로 접속하는 경우에는, 표시 영역과 FPC(77)를 중첩할 수 없어, FPC(77)를 표시 장치와 중첩하는 영역에 제한이 있다. 한편, 본 발명의 일 형태에서는 수지층(23)에 감광성 재료를 사용함으로써, 수지층(23)의 개구를 통하여, 도전층(43c)과 실리콘층(25)을 접속할 수 있다. 그리고, 제작 기관(14)을 박리함으로써 표시면과는 반대 측의 면에서 실리콘층(25) 또는 도전층(43c)을 노출시키고, 그 후 FPC(77)와 실리콘층(25) 또는 도전층(43c)을 전기적으로 접속시킬 수 있다. 즉, 수지층(23)에 제공한 개구를 통하여, 도전층(43c)과 FPC(77)를 전기적으로 접속할 수 있다. 이와 같은 구성으로 함으로써, FPC(77)를 표시면과는 반대 측에 배치할 수 있다. 따라서, 표시 장치를 전자 기기에 제공할 때, FPC(77)를 접어 구부리기 위한 공간을 없앨 수 있어, 더 소형화된 전자 기기를 구현할 수 있다.
- [0294] 이상의 공정에 의하여, 트랜지스터에 산화물 반도체가 적용되고, EL 소자에 구분 형성 방식이 적용된 표시 장치를 제작할 수 있다(도 17).
- [0295] [제작 방법에 2B]
- [0296] 먼저, 제작 방법에 1B와 같이, 제작 기관(14) 위에 실리콘층(25)부터 절연층(35)까지를 순차적으로 형성한다(도 18의 (A)).
- [0297] 다음으로, 도 18의 (B)에서 나타낸 바와 같이 보호층(71)을 형성한다. 보호층(71)의 재료 및 형성 방법은 실시 형태 1의 제작 방법에 1B를 참조할 수 있다.
- [0298] 이어서, 제작 방법에 1B와 같은 방법에 의하여 제작 기관(14)과 트랜지스터(40)를 분리한다(도 18의 (C)). 도 18의 (C)에서는 제작 기관(14)과 실리콘층(25)의 계면 및 제작 기관(14)과 수지층(23)의 계면에서 분리가 일어나는 예를 나타내었다. 분리에 의하여 수지층(23) 및 실리콘층(25)이 노출된다.
- [0299] 제작 기관(14)과 트랜지스터(40)를 분리한 후, 보호층(71)을 제거한다.
- [0300] 그 후, EL층(62) 및 도전층(63)을 형성함으로써 표시 소자(60)를 제작하고, 표시 소자(60)를 밀봉함으로써 표시 장치(10)를 제작할 수 있다. 표시 소자(60)의 밀봉에는 절연층(74), 보호층(75), 그리고 기관(75a) 및 접착층(75b) 등 중 1가지 이상을 사용할 수 있다.
- [0301] EL층(62) 및 도전층(63)은 수지층(23) 및 도전층(43c)을 스테이지에 고정된 상태로 성막하여도 좋지만, 수지층(23) 및 도전층(43c)을 지지 기관에 테이프 등을 사용하여 고정하고, 지지 기관을 성막 장치의 스테이지에 배치

한 상태로 성막하는 것이 바람직하다. 지지 기관에 수지층(23) 및 도전층(43c)을 고정함으로써, 수지층(23)을 포함하는 적층 구조의 반송을 용이하게 할 수 있다.

- [0302] 제작 방법에 2B에서는 제작 기관(14)을 박리한 후에 EL층(62) 및 도전층(63)을 형성할 수 있다. EL층(62) 등의 적층 구조에 밀착성이 낮은 부분이 있는 경우, 박리 후에 이들의 층을 형성함으로써 박리의 수율의 저하를 억제할 수 있다. 제작 방법에 2B를 사용함으로써 재료 선택의 자유도가 더 높아져, 더 저렴하고 신뢰성이 높은 표시 장치를 구현할 수 있다.
- [0303] [제작 방법에 3B]
- [0304] 다음으로, 트랜지스터에 산화물 반도체가 적용되고, 컬러 필터 방식이 적용된 표시 장치를 제작하는 경우를 예로 들어 설명한다. 이하에서는, 도 19 내지 도 25를 사용하여 본 발명의 일 형태의 플렉시블 디바이스 및 그 제작 방법에 대하여 구체적으로 설명한다.
- [0305] 먼저, 제작 방법에 1B와 같이, 제작 기관(14) 위에 섬 형상의 실리콘층(25)을 형성한다(도 19의 (A)).
- [0306] 다음으로, 제작 방법에 1B와 같이, 감광성을 가지는 재료를 사용하여 제 1 층(24)을 형성한다(도 19의 (A)).
- [0307] 다음으로, 제작 방법에 1B와 같이, 원하는 형상으로 가공된 제 1 층(24)을 가열하여 수지층(23)을 형성한다(도 19의 (B)). 도 19의 (B)에서는, 수지층(23)에 실리콘층(25)에 도달하는 개구를 제공하는 예를 나타내었다.
- [0308] 다음으로, 제작 방법에 1B와 같이, 수지층(23) 위에, 절연층(31)을 형성한다(도 19의 (C)).
- [0309] 다음으로, 절연층(31) 위에 트랜지스터(80)를 형성한다(도 19의 (C) 내지 (E)). 트랜지스터(80)의 재료 및 형성 방법은 실시형태 1의 제작 방법에 3A를 참조할 수 있다.
- [0310] 구체적으로는, 먼저 절연층(31) 위에 도전층(81)을 형성한다(도 19의 (C)).
- [0311] 이어서, 절연층(82)을 형성한다(도 19의 (C)).
- [0312] 이어서, 산화물 반도체층(83)을 형성한다(도 19의 (C)).
- [0313] 이어서, 절연층(84) 및 도전층(85)을 형성한다(도 19의 (C)).
- [0314] 다음으로, 산화물 반도체층(83), 절연층(84), 및 도전층(85)을 덮는 절연층(33)을 형성한다(도 19의 (C)).
- [0315] 절연층(31), 절연층(82), 및 절연층(33)의 수지층(23)의 개구와 중첩되는 부분에는 각각 개구를 제공한다(도 19의 (D)). 개구를 제공함으로써 실리콘층(25)이 노출된다. 여기서는 절연층(31), 절연층(82), 및 절연층(33)에 일괄적으로 개구를 형성하는 예를 나타낸다.
- [0316] 이어서, 도전층(86a), 도전층(86b), 및 도전층(86c)을 형성한다(도 19의 (E)). 도전층(86a) 및 도전층(86b)은 각각 절연층(33)의 개구를 통하여 산화물 반도체층(83)과 전기적으로 접속된다. 도전층(86c)은 수지층(23), 절연층(31), 절연층(82), 및 절연층(33)에 각각 제공된 개구를 통하여 실리콘층(25)과 접속된다.
- [0317] 이상과 같이 함으로써, 트랜지스터(80)를 제작할 수 있다(도 19의 (E)).
- [0318] 다음으로, 절연층(33) 위에 절연층(34)부터 표시 소자(60)까지를 형성한다(도 20의 (A)). 이들 공정은 제작 방법에 1A를 참조할 수 있다.
- [0319] 또한, 제작 방법에 3A와 같이, 제작 기관(91) 위에, 수지층(93), 절연층(95), 착색층(97), 및 차광층(98)을 형성한다(도 20의 (B)).
- [0320] 다음으로, 제작 기관(14)의 실리콘층(25) 등이 형성 되어 있는 면과, 제작 기관(91)의 수지층(93) 등이 형성되어 있는 면을 접착층(99)을 사용하여 접합한다(도 20의 (C)).
- [0321] 다음으로, 제작 기관(91)을 통하여 수지층(93)에 레이저 광(65)을 조사한다(도 21의 (A)). 여기서는 제작 기관(14)보다 먼저 제작 기관(91)을 분리하는 예를 나타낸다.
- [0322] 레이저 광(65)의 조사에 의하여 수지층(93)은 취약화된다. 또는, 레이저 광(65)의 조사에 의하여, 수지층(93)과 제작 기관(91)의 밀착성이 저하된다.
- [0323] 다음으로, 제작 기관(91)과 절연층(95)을 분리한다(도 21의 (B)). 도 21의 (B)에서는, 제작 기관(91)과 수지층(93)의 계면에서 분리가 일어나는 예를 나타내었다.

- [0324] 또한, 수지층(93) 중에서 분리가 일어나는 경우도 있다. 이때, 제작 기관(91) 위에는 수지층의 일부가 잔존하고, 절연층(95) 측에 잔존하는 수지층(93)은 도 21의 (A)에 비하여 박막화된다.
- [0325] 그리고, 노출된 수지층(93)(또는 절연층(95))과 기관(22)을 접착층(13)을 사용하여 접합한다(도 22의 (A)).
- [0326] 도 22의 (A)에 있어서, 표시 소자(60)의 발광은 착색층(97) 및 수지층(93)을 통하여 표시 장치의 외부에 추출된다. 따라서, 수지층(93)의 가시광의 투과율은 높은 것이 바람직하다. 본 발명의 일 형태의 박리 방법에서는 수지층(93)의 두께를 얇게 할 수 있다. 따라서, 수지층(93)의 가시광의 투과율을 높일 수 있다.
- [0327] 또한, 수지층(93)을 제거하고, 접착층(13)을 사용하여 절연층(95)에 기관(22)을 접합하여도 좋다.
- [0328] 다음으로, 제작 기관(14)을 통하여 수지층(23) 및 실리콘층(25)에 레이저 광(65)을 조사한다(도 22의 (B)).
- [0329] 레이저 광(65)의 조사에 의하여 수지층(23)은 취약화된다. 또는, 레이저 광(65)의 조사에 의하여 수지층(23)과 제작 기관(14)의 밀착성이 저하된다.
- [0330] 레이저 광(65)의 조사에 의하여 실리콘층(25)은 취약화된다. 또는, 레이저 광(65)의 조사에 의하여 실리콘층(25)과 도전층(86c)의 밀착성, 또는 실리콘층(25)과 제작 기관(14)의 밀착성이 저하된다.
- [0331] 다음으로, 제작 기관(14)과 절연층(31)을 분리한다(도 23의 (A) 또는 도 23의 (B)).
- [0332] 도 23의 (A)에서는 제작 기관(14)과 실리콘층(25)의 계면 및 제작 기관(14)과 수지층(23)의 계면에서 분리가 일어나는 예를 나타내었다. 분리에 의하여 수지층(23) 및 실리콘층(25)이 노출된다.
- [0333] 도 23의 (B)에서는 수지층(23) 중 및 실리콘층(25) 중에서 분리가 일어나는 예를 나타내었다. 제작 기관(14) 위에는 수지층의 일부(수지층(23a)) 및 실리콘층의 일부(실리콘층(25a))가 잔존한다. 절연층(31) 측에 잔존하는 수지층(23) 및 실리콘층(25)은 도 22의 (B)에 비하여 박막화되어 있다.
- [0334] 또한, 제작 방법에 1B에서 나타낸 예(도 16의 (A) 및 (B))와 같이, 실리콘층(25)과 도전층(86c)의 계면에서 분리가 일어나는 경우도 있다.
- [0335] 제작 기관(14)과 트랜지스터(80)를 분리함으로써, 표시 장치(10)를 제작할 수 있다(도 24의 (A) 내지 (C)). 표시 장치(10)는 구부러진 상태로 유지하는 것이나, 반복하여 구부리는 것 등이 가능하다.
- [0336] 도 24의 (A)는 표시 장치(10)의 상면도이다. 도 24의 (B) 및 (C)는 각각 표시 장치(10)의 표시부(381)의 단면도 및 FPC(77)와의 접속부의 단면도이다. 도 23의 (A)에서 나타낸 계면에서 분리가 일어난 경우에 제작할 수 있는 표시 장치(10)를 도 24의 (B)에 나타내었다. 도 23의 (B)에서 나타낸 계면에서 분리가 일어난 경우에 제작할 수 있는 표시 장치(10)를 도 24의 (C)에 나타내었다.
- [0337] 표시 장치(10)는 한 쌍의 기관(기관(22) 및 기관(29))을 가진다. 기관(22) 측이 표시 장치의 표시면 측이다. 표시 장치는 표시부(381) 및 구동 회로부(382)를 가진다. 표시 장치에는 FPC(77)가 접착되어 있다.
- [0338] 도 24의 (B) 및 (C)에서 나타낸 바와 같이, 분리에 의하여 노출된 수지층(23)의 표면에 접착층(28)을 사용하여 기관(29)을 접합하여도 좋다. 또한, 기관(29) 및 접착층(28)은 실리콘층(25)과 중첩되지 않도록 배치한다.
- [0339] 그리고, 접속체(76)를 통하여 실리콘층(25)과 FPC(77)를 전기적으로 접속한다(도 24의 (B) 및 (C)). 이에 의하여, 도전층(86c)과 FPC(77)를 전기적으로 접속할 수 있다.
- [0340] 본 실시형태에서는, 튜브 이미션형 발광 소자를 사용하는 예를 나타내었다. 기관(22) 측은 표시면 측이기 때문에, 기관(22) 측으로부터 외부 접속 단자를 노출시키고 FPC(77)와 전기적으로 접속하는 경우는, 표시 영역과 FPC(77)를 중첩할 수 없어 FPC(77)를 표시 장치와 중첩하는 영역에 제한이 있다. 한편, 본 발명의 일 형태에서는, 수지층(23)에 감광성 재료를 사용함으로써, 수지층(23)의 개구를 통하여, 도전층(86c)과 실리콘층(25)을 접속시킬 수 있다. 그리고, 제작 기관(14)을 박리함으로써, 표시면과는 반대 측의 면에서 실리콘층(25) 또는 도전층(86c)을 노출시키고, 그 후 FPC(77)와 실리콘층(25) 또는 도전층(86c)을 전기적으로 접속시킬 수 있다. 따라서, 수지층(23)에 제공한 개구를 통하여 도전층(86c)과 FPC(77)를 전기적으로 접속할 수 있다. 이와 같은 구성으로 함으로써, FPC(77)를 표시면과는 반대 측에 배치할 수 있다. 따라서, 표시 장치를 전자 기기에 제공할 때, FPC(77)를 접어 구부리기 위한 공간을 없앨 수 있어, 더 소형화된 전자 기기를 구현할 수 있다.
- [0341] 제작 방법에 3B는, 본 발명의 일 형태의 박리 방법을 2번 수행하여 플렉시블 디바이스를 제작하는 예이다. 본 발명의 일 형태에서는 플렉시블 디바이스를 구성하는 기능 소자 등을 모두 제작 기관 위에서 형성하기 때문에,

정세도가 높은 표시 장치를 제작하는 경우에 있어서도, 가요성을 가지는 기관에는 위치를 맞추는 높은 정도가 요구되지 않는다. 따라서, 간편하게 가요성을 가지는 기관을 접착할 수 있다.

- [0342] [변형예 1B]
- [0343] 본 발명의 일 형태를 적용하여 보텀 이미션형 표시 장치를 제작 할 수 있다.
- [0344] 도 25의 (A)에서 나타낸 표시 장치는 컬러 필터 방식이 적용된 보텀 이미션형 표시 장치이다. 도 25의 (A)에서는 표시 장치의 표시부(381)의 단면도, 구동 회로부(382)의 단면도, 및 FPC(77)와의 접속부의 단면도를 나타내었다.
- [0345] 도 25의 (A)에서 나타낸 표시 장치는 기관(29), 접착층(28), 수지층(23), 실리콘층(25), 절연층(31), 트랜지스터(40), 트랜지스터(50), 도전층(43c), 절연층(33), 절연층(34), 절연층(35), 표시 소자(60), 접착층(75b), 기관(75a), 및 착색층(97)을 가진다.
- [0346] 도 25의 (A)에서는 트랜지스터(40) 및 트랜지스터(50)가, 도 17의 (A)에서 나타낸 트랜지스터(40)의 구성에 더하여 게이트로서 기능하는 도전층(45)을 가지는 예를 나타내었다.
- [0347] 표시 소자(60)는 착색층(97) 측에 광을 사출한다.
- [0348] 접속체(76)를 통하여 FPC(77)와 실리콘층(25)은 전기적으로 접속된다. FPC(77)와의 접속부의 단면도에 있어서, 절연층(35)의 단부가 표시 장치의 단부에 노출되지 않는 예를 나타내었다.
- [0349] [변형예 2B]
- [0350] 도 25의 (B)에서 나타낸 표시 장치는 트랜지스터(80)가 도전층(81) 및 절연층(82)을 가지지 않는다는 점에서, 도 24의 (B)에서 나타낸 표시 장치와 상이하다.
- [0351] 이상과 같이, 본 발명의 일 형태에서는 수지층과 실리콘층을 사용하여 제작 기관으로부터 트랜지스터 등을 분리함으로써 플렉시블 디바이스를 제작할 수 있다.
- [0352] 본 발명의 일 형태에서는 감광성 재료를 사용하여 수지층을 제작함으로써, 원하는 형상의 수지층을 용이하게 형성할 수 있다. 수지층의 개구부를 통하여 실리콘층과 접속되는 도전층을 배치함으로써, 이 도전층을 회로 기관과 전기적으로 접속시킬 수 있다. 표시면과는 반대 측의 면에서 외부 접속 단자와 회로 기관을 전기적으로 접속할 수 있다. 표시 장치를 전자 기기에 제공할 때, FPC 등을 접어 구부리기 위한 공간을 없앨 수 있어, 더 소형화된 전자 기기를 구현할 수 있다.
- [0353] 본 발명의 일 형태에서는 트랜지스터의 채널 형성 영역에 산화물 반도체를 사용함으로써, 트랜지스터의 제작 공정을 저온에서 수행할 수 있다. 또한, 수지층을 박막이고 내열성이 낮은 층으로 할 수 있다. 따라서, 수지층의 재료 선택 폭이 넓은, 저렴하고 양산성이 높은 대형 기관을 사용하여 박리 및 플렉시블 디바이스의 제작을 수행할 수 있는 등의 장점을 가진다.
- [0354] 본 실시형태는 다른 실시형태와 적절히 조합될 수 있다.
- [0355] (실시형태 3)
- [0356] 본 실시형태에서는 본 발명의 일 형태를 사용하여 제작할 수 있는 표시 모듈 및 전자 기기에 대하여 도 26 및 도 27을 사용하여 설명한다.
- [0357] 도 26에서 나타낸 표시 모듈(8000)은 상부 커버(8001)와 하부 커버(8002) 사이에, FPC(8003)에 접속된 터치 패널(8004), FPC(8005)에 접속된 표시 패널(8006), 프레임(8009), 프린트 기관(8010), 및 배터리(8011)를 가진다.
- [0358] 본 발명의 일 형태를 사용하여 제작된 표시 장치는, 예를 들어 표시 패널(8006)에 사용할 수 있다.
- [0359] 상부 커버(8001) 및 하부 커버(8002)는 터치 패널(8004) 및 표시 패널(8006)의 사이즈에 맞추어 형상이나 치수를 적절하게 변경할 수 있다.
- [0360] 터치 패널(8004)로서는 저항막 방식 또는 정전 용량 방식의 터치 패널을 표시 패널(8006)에 증첩하여 사용할 수 있다. 또한, 터치 패널(8004)을 제공하지 않고, 표시 패널(8006)에 터치 패널 기능을 가지게 할 수도 있다.
- [0361] 프레임(8009)은 표시 패널(8006)의 보호 기능 이외에, 프린트 기관(8010)의 동작에 의하여 발생하는 전자기파를

차단하기 위한 전자기 실드로서의 기능을 가진다. 또한, 프레임(8009)은 방열판으로써의 기능을 가져도 좋다.

- [0362] 프린트 기관(8010)은 전원 회로, 비디오 신호, 및 클럭 신호를 출력하기 위한 신호 처리 회로를 가진다. 전원 회로에 전력을 공급하는 전원으로서, 외부의 상용 전원으로 하여도 좋고, 따로 제공한 배터리(8011)에 의한 전원으로 하여도 좋다. 배터리(8011)는 상용 전원을 사용하는 경우에는 생략할 수 있다.
- [0363] 또한, 표시 모듈(8000)은 편광판, 위상차판, 프리즘 시트 등의 부재를 추가로 제공하여도 좋다.
- [0364] 본 발명의 일 형태에 의하여, 곡면을 가지고 신뢰성이 높은 전자 기기를 제작할 수 있다. 또한, 본 발명의 일 형태에 의하여, 가요성을 가지고 신뢰성이 높은 전자 기기를 제작할 수 있다.
- [0365] 전자 기기로서는, 예를 들어 텔레비전 장치, 데스크톱형 또는 노트북형 퍼스널 컴퓨터, 컴퓨터용 등의 모니터, 디지털 카메라, 디지털 비디오 카메라, 디지털 포토 프레임, 휴대 전화기, 휴대용 게임기, 휴대 정보 단말, 음향 재생 장치, 파칭코기 등의 대형 게임기 등을 들 수 있다.
- [0366] 본 발명의 일 형태의 전자 기기는 가옥 또는 빌딩의 내벽 또는 외벽, 또는 자동차의 내장 또는 외장의 곡면을 따라 제공할 수 있다.
- [0367] 본 발명의 일 형태의 전자 기기는 이차 전지를 가져도 좋고, 비접촉 전력 전송을 사용하여 이차 전지를 충전할 수 있으면 바람직하다.
- [0368] 이차 전지로서는, 예를 들어 겔 형상 전해질을 사용하는 리튬 폴리머 전지(리튬 이온 폴리머 전지) 등의 리튬 이온 이차 전지, 니켈 수소 전지, 니켈 카드뮴 전지, 유기 라디칼 전지, 납 축전지, 공기 이차 전지, 니켈 아연 전지, 은 아연 전지 등을 들 수 있다.
- [0369] 본 발명의 일 형태의 전자 기기는 안테나를 가져도 좋다. 안테나로 신호를 수신함으로써, 표시부에서 영상이나 정보 등의 표시를 수행할 수 있다. 또한, 전자 기기가 안테나 및 이차 전지를 가지는 경우, 안테나를 비접촉 전력 전송에 사용하여도 좋다.
- [0370] 본 발명의 일 형태의 전자 기기는 센서(힘, 변위, 위치, 속도, 가속도, 각속도, 회전수, 거리, 광, 액, 자기, 온도, 화학 물질, 음성, 시간, 경도, 전기장, 전류, 전압, 전력, 방사선, 유량, 습도, 경사도, 진동, 냄새, 또는 적외선을 측정하는 기능을 포함하는 것)를 가져도 좋다.
- [0371] 본 발명의 일 형태의 전자 기기는 다양한 기능을 가질 수 있다. 예를 들어, 다양한 정보(정지 화상, 동영상, 텍스트 화상)를 표시부에 표시하는 기능, 터치 패널 기능, 달력, 날짜 또는 시각 등을 표시하는 기능, 다양한 소프트웨어(프로그램)를 실행하는 기능, 무선 통신 기능, 기록 매체에 기록되어 있는 프로그램 또는 데이터를 판독하는 기능을 가질 수 있다.
- [0372] 또한, 복수의 표시부를 가지는 전자 기기에 있어서는, 하나의 표시부에 주로 화상 정보를 표시하고, 다른 하나의 표시부에 주로 문자 정보를 표시하는 기능, 또는 복수의 표시부에 시차(視差)를 고려한 화상을 표시함으로써, 입체적인 화상을 표시하는 기능 등을 가질 수 있다. 또한, 수상부(受像部)를 가지는 전자 기기에 있어서는, 정지 화상 또는 동영상을 촬영하는 기능, 촬영한 화상을 자동 또는 수동으로 보정하는 기능, 촬영한 화상을 기록 매체(외부 또는 전자 기기에 내장)에 저장하는 기능, 촬영한 화상을 표시부에 표시하는 기능 등을 가질 수 있다. 또한, 본 발명의 일 형태의 전자 기기가 가지는 기능은 이들에 한정되지 않고, 다양한 기능을 가질 수 있다.
- [0373] 도 27의 (A) 내지 (C)에서 만족된 표시부(7000)를 가지는 전자 기기의 일례를 나타내었다. 표시부(7000)는 그 표시면이 만족되어 제공되고, 만족된 표시면을 따라 표시를 수행할 수 있다. 또한, 표시부(7000)는 가요성을 가져도 좋다.
- [0374] 표시부(7000)는 본 발명의 일 형태의 표시 장치를 사용하여 제작된다. 본 발명의 일 형태에 의하여, 만족된 표시부를 구비하며, 또한 신뢰성이 높은 전자 기기를 제공할 수 있다.
- [0375] 도 27의 (A)에서 휴대 전화기의 일례를 나타내었다. 도 27의 (A)에서 나타낸 휴대 전화기(7110)는 하우징(7101), 표시부(7000), 조작 버튼(7103), 외부 접속 포트(7104), 스피커(7105), 마이크폰(7106), 카메라(7107) 등을 가진다.
- [0376] 휴대 전화기(7110)는 표시부(7000)에 터치 센서를 구비한다. 전화를 걸거나 또는 문자를 입력하는 등 모든 조작은 손가락이나 스타일러스 등으로 표시부(7000)를 터치함으로써 수행할 수 있다.

- [0377] 또한, 조작 버튼(7103)의 조작에 의하여, 전원의 ON, OFF 동작이나, 표시부(7000)에 표시되는 화상의 종류를 전환할 수 있다. 예를 들어, 메일 작성 화면으로부터 메인 메뉴 화면으로 전환할 수 있다.
- [0378] 또한, 휴대 전화기 내부에 자이로 센서 또는 가속도 센서 등의 검출 장치를 제공함으로써, 휴대 전화기의 방향(세로인지 가로인지)을 판단하여, 표시부(7000)의 화면 표시의 방향을 자동적으로 전환하도록 할 수 있다. 또한, 화면 표시의 방향의 전환은, 표시부(7000)를 터치하거나, 조작 버튼(7103)을 조작하거나, 또는 마이크로폰(7106)을 사용한 음성 입력 등에 의하여 수행할 수도 있다.
- [0379] 도 27의 (B)에서 휴대 정보 단말에 일례를 나타내었다. 도 27의 (B)에서 나타낸 휴대 정보 단말(7210)은 하우징(7201) 및 표시부(7000)를 가진다. 또한, 조작 버튼, 외부 접속 포트, 스피커, 마이크로폰, 안테나, 카메라, 또는 배터리 등을 가져도 좋다. 표시부(7000)에는 터치 센서를 구비한다. 휴대 정보 단말의 조작은 손가락이나 스타일러스 등으로 표시부(7000)를 터치함으로써 수행할 수 있다.
- [0380] 본 실시형태에서 예시한 휴대 정보 단말은, 예를 들어 전화기, 수첩, 또는 정보 열람 장치 등 중에서 선택된 하나 또는 복수의 기능을 가진다. 구체적으로는 스마트폰으로서 각각 사용할 수 있다. 본 실시형태에서 예시한 휴대 정보 단말은, 예를 들어 이동 전화, 전자 메일, 문장 열람 및 작성, 음악 재생, 인터넷 통신, 컴퓨터 게임 등 다양한 애플리케이션을 실행할 수 있다.
- [0381] 휴대 정보 단말(7210)은 문자 및 화상 정보 등을 그 복수의 면에 표시할 수 있다. 예를 들어, 3개의 조작 버튼(7202)을 하나의 면에 표시하고, 직사각형으로 나타낸 정보(7203)를 다른 면에 표시할 수 있다. 도 27의 (B)에서는 휴대 정보 단말(7210)의 위쪽에 조작 버튼(7202)이 표시되고, 휴대 정보 단말(7210)의 옆쪽에 정보(7203)가 표시되는 예를 나타내었다. 또한, 예를 들어 휴대 정보 단말(7210)의 옆쪽에 조작 버튼(7202)을 표시하고, 예를 들어 휴대 정보 단말(7210)의 위쪽에 정보(7203)를 표시하여도 좋다. 또한, 휴대 정보 단말(7210)의 3면 이상에 정보를 표시하여도 좋다.
- [0382] 정보(7203)의 예로서는 SNS(Social Network Services)의 알림, 전자 메일이나 통화 등의 착신을 알리는 표시, 전자 메일 등의 제목 또는 송신자명, 날짜, 시각, 배터리의 잔량, 및 안테나 수신 of 강도 등이 있다. 또는 정보(7203)가 표시되는 위치에, 정보 대신에 조작 버튼, 아이콘 등을 표시하여도 좋다.
- [0383] 도 27의 (C)에서 텔레비전 장치의 일례를 나타내었다. 텔레비전 장치(7300)는 하우징(7301)에 표시부(7000)가 제공되어 있다. 여기서는 스탠드(7303)에 의하여 하우징(7301)을 지지한 구성을 나타내었다.
- [0384] 도 27의 (C)에 나타낸 텔레비전 장치(7300)의 조작은, 하우징(7301)이 구비하는 조작 스위치나, 별체의 리모트 컨트롤러(7311)에 의하여 수행할 수 있다. 또는, 표시부(7000)에 터치 센서를 구비하여도 좋고, 손가락 등으로 표시부(7000)를 터치함으로써 조작하여도 좋다. 리모트 컨트롤러(7311)는 이 리모트 컨트롤러(7311)로부터 출력하는 정보를 표시하는 표시부를 가져도 좋다. 리모트 컨트롤러(7311)가 구비하는 조작 키 또는 터치 패널에 의하여, 채널 및 음량의 조작을 수행할 수 있어, 표시부(7000)에 표시되는 영상을 조작할 수 있다.
- [0385] 또한, 텔레비전 장치(7300)는 수신기 및 모뎀 등을 구비한 구성으로 한다. 수신기에 의하여 일반적인 텔레비전 방송의 수신을 수행할 수 있다. 또한, 모뎀을 통하여 유선 또는 무선으로 통신 네트워크에 접속함으로써, 한 방향(송신자로부터 수신자) 또는 쌍방향(송신자와 수신자 사이, 또는 수신자끼리 등)의 정보 통신을 수행할 수도 있다.
- [0386] 도 27의 (D) 내지 (F)에 가요성을 가지고, 구부릴 수 있는 표시부(7001)를 가지는 휴대 정보 단말의 일례를 나타내었다.
- [0387] 표시부(7001)는 본 발명의 일 형태의 표시 장치 등을 사용하여 제작된다. 예를 들어, 곡률 반경 0.01mm 이상 150mm 이하로 구부릴 수 있는 표시 장치 등을 적용할 수 있다. 또한, 표시부(7001)는 터치 센서를 구비하여도 좋고, 손가락 등으로 표시부(7001)를 터치함으로써 휴대 정보 단말을 조작할 수 있다. 본 발명의 일 형태에 의하여, 가요성을 가지는 표시부를 구비하며, 또한 신뢰성이 높은 전자 기기를 제공할 수 있다.
- [0388] 도 27의 (D)에 손목시계형 휴대 정보 단말의 일례를 나타내었다. 휴대 정보 단말(7800)은 밴드(7801), 표시부(7001), 입출력 단자(7802), 조작 버튼(7803) 등을 가진다. 밴드(7801)는 하우징으로서의 기능을 가진다. 또한, 휴대 정보 단말(7800)은 가요성을 가지는 배터리(7805)를 탑재할 수 있다. 배터리(7805)는 예를 들어, 표시부(7001) 또는 밴드(7801) 등과 중첩하여 배치하여도 좋다.
- [0389] 밴드(7801), 표시부(7001), 및 배터리(7805)는 가요성을 가진다. 따라서, 휴대 정보 단말(7800)을 원하는 형상

으로 만족시키는 것이 용이하다.

- [0390] 조작 버튼(7803)은 시각 설정 이외에, 전원의 온, 오프 동작, 무선 통신의 온, 오프 동작, 매너 모드의 실행 및 해제, 전력 절약 모드의 실행 및 해제 등, 다양한 기능을 가지게 할 수 있다. 예를 들어, 휴대 정보 단말(7800)에 제공된 운영 체계에 의하여, 조작 버튼(7803)의 기능을 자유롭게 설정할 수도 있다.
- [0391] 또한, 표시부(7001)에 표시된 아이콘(7804)을 손가락 등으로 터치함으로써 애플리케이션을 기동시킬 수 있다.
- [0392] 또한, 휴대 정보 단말(7800)은 통신 규격에 따른 근거리 무선 통신을 실행할 수 있다. 예를 들어, 무선 통신 가능한 헤드셋과 상호 통신함으로써 핸즈프리로 통화할 수도 있다.
- [0393] 또한, 휴대 정보 단말(7800)은 입출력 단자(7802)를 가져도 좋다. 입출력 단자(7802)를 가지는 경우, 다른 정보 단말과 커넥터를 통하여 직접 데이터의 주고받을 수 있다. 또한, 입출력 단자(7802)를 통하여 충전할 수도 있다. 또한, 본 실시형태에서 예시한 휴대 정보 단말의 충전 동작은, 입출력 단자를 통하지 않고 비접촉 전력 전송에 의하여 수행하여도 좋다.
- [0394] 도 27의 (E) 및 (F)에 접을 수 있는 폴더블 휴대 정보 단말의 일례를 나타내었다. 도 27의 (E)에서는 표시부(7001)가 내측에 오도록 접은 상태, 도 27의 (F)에서는 표시부(7001)가 외측에 오도록 접은 상태의 휴대 정보 단말(7650)을 나타내었다. 휴대 정보 단말(7650)은 표시부(7001) 및 비표시부(7651)를 가진다. 휴대 정보 단말(7650)을 사용하지 않을 때, 표시부(7001)가 내측에 오도록 접음으로써 표시부(7001)가 더러워지는 것 및 손상되는 것을 억제할 수 있다. 또한, 도 27의 (E) 및 (F)에서는 휴대 정보 단말(7650)을 둘로 접은 구성을 나타내었지만, 휴대 정보 단말(7650)을 셋으로 접어도 좋고, 넷 이상으로 접어도 좋다. 또한, 휴대 정보 단말(7650)은 조작 버튼, 외부 접속 포트, 스피커, 마이크로폰, 안테나, 카메라, 또는 배터리 등을 가져도 좋다.
- [0395] 본 실시형태는 다른 실시형태와 적절히 조합될 수 있다.

**부호의 설명**

- [0396] 10: 표시 장치
- 13: 집착층
- 14: 제작 기관
- 22: 기관
- 23: 수지층
- 23a: 수지층
- 24: 제 1 층
- 25: 실리콘층
- 25a: 실리콘층
- 28: 집착층
- 29: 기관
- 31: 절연층
- 32: 절연층
- 33: 절연층
- 34: 절연층
- 35: 절연층
- 40: 트랜지스터
- 41: 도전층
- 43a: 도전층

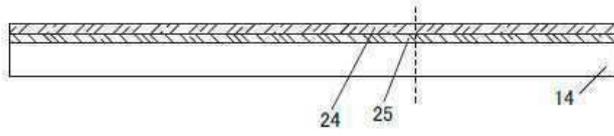
- 43b: 도전층
- 43c: 도전층
- 44: 산화물 반도체층
- 45: 도전층
- 50: 트랜지스터
- 60: 표시 소자
- 61: 도전층
- 62: EL층
- 63: 도전층
- 65: 레이저 광
- 71: 보호층
- 74: 절연층
- 75: 보호층
- 75a: 기판
- 75b: 집착층
- 76: 접속체
- 77: FPC
- 80: 트랜지스터
- 81: 도전층
- 82: 절연층
- 83: 산화물 반도체층
- 84: 절연층
- 85: 도전층
- 86a: 도전층
- 86b: 도전층
- 86c: 도전층
- 91: 제작 기판
- 93: 수지층
- 95: 절연층
- 97: 착색층
- 98: 차광층
- 99: 집착층
- 381: 표시부
- 382: 구동 회로부
- 7000: 표시부
- 7001: 표시부

7101: 하우징  
7103: 조작 버튼  
7104: 외부 접속 포트  
7105: 스피커  
7106: 마이크론  
7107: 카메라  
7110: 휴대 전화기  
7201: 하우징  
7202: 조작 버튼  
7203: 정보  
7210: 휴대 정보 단말  
7300: 텔레비전 장치  
7301: 하우징  
7303: 스탠드  
7311: 리모트 컨트롤러  
7650: 휴대 정보 단말  
7651: 비표시부  
7800: 휴대 정보 단말  
7801: 밴드  
7802: 입출력 단자  
7803: 조작 버튼  
7804: 아이콘  
7805: 배터리  
8000: 표시 모듈  
8001: 상부 커버  
8002: 하부 커버  
8003: FPC  
8004: 터치 패널  
8005: FPC  
8006: 표시 패널  
8009: 프레임  
8010: 프린트 기판  
8011: 배터리

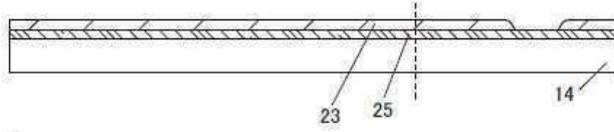
도면

도면1

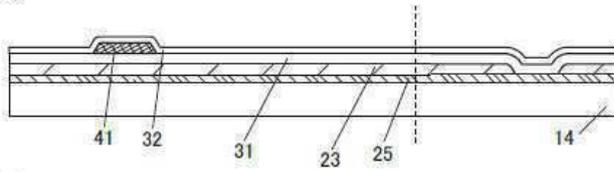
(A)



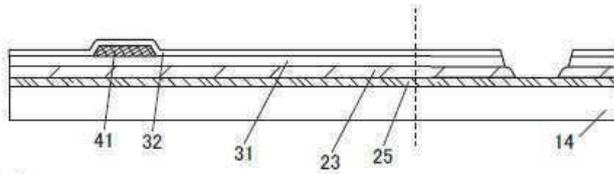
(B)



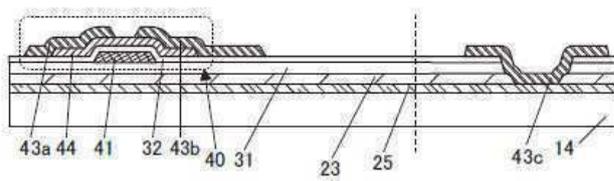
(C)



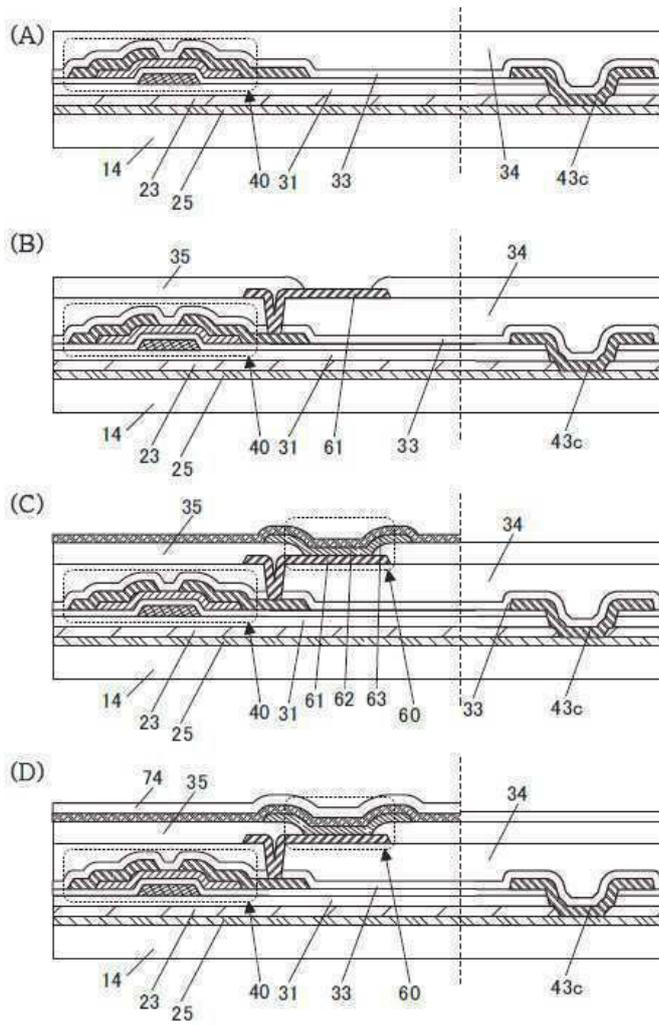
(D)



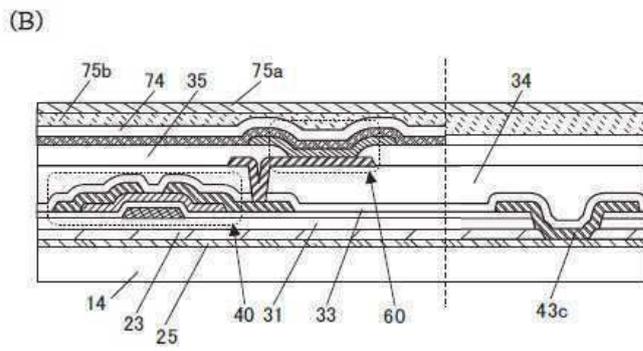
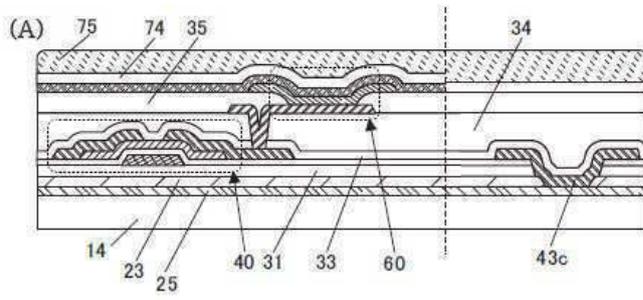
(E)



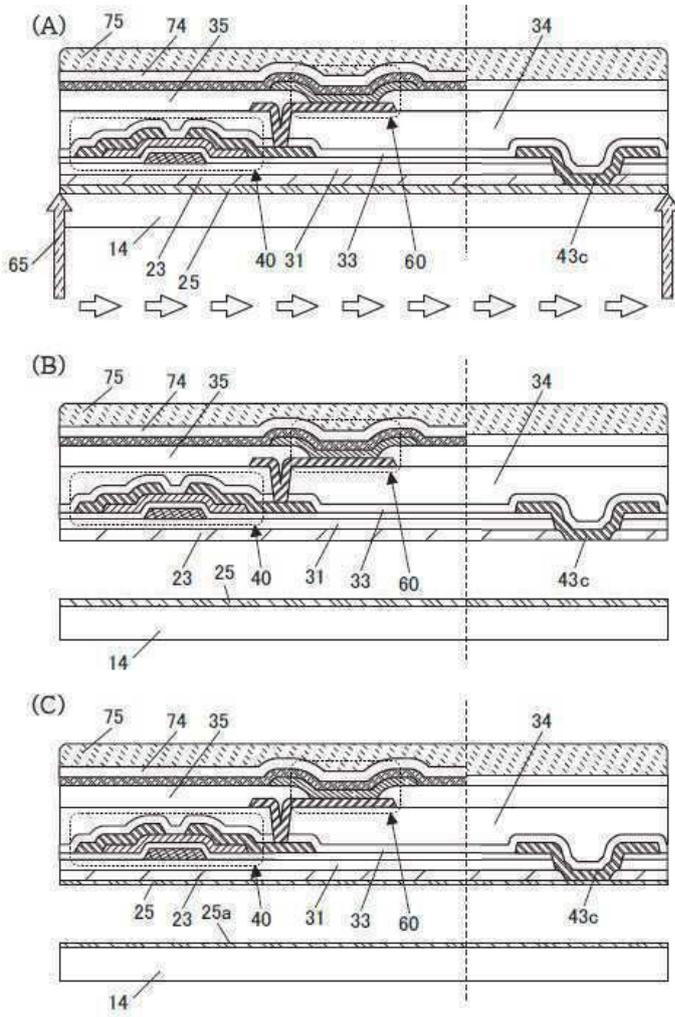
도면2



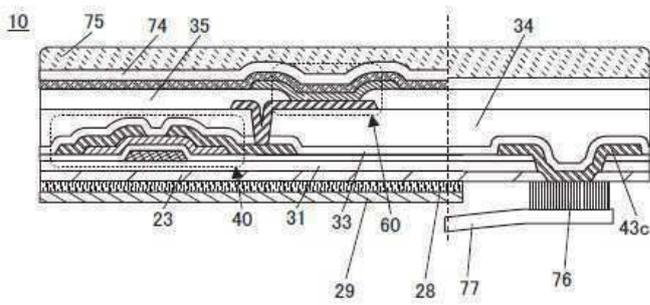
도면3



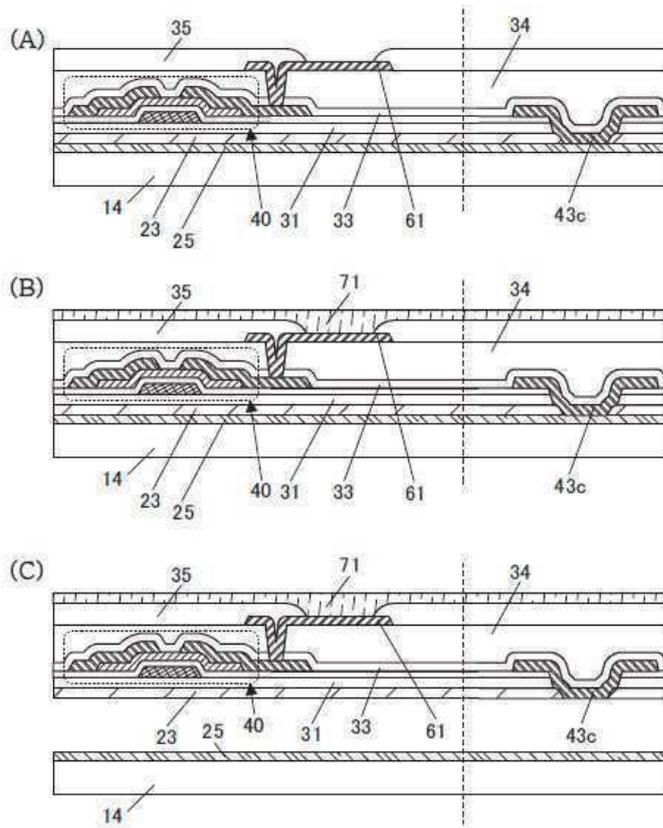
도면4



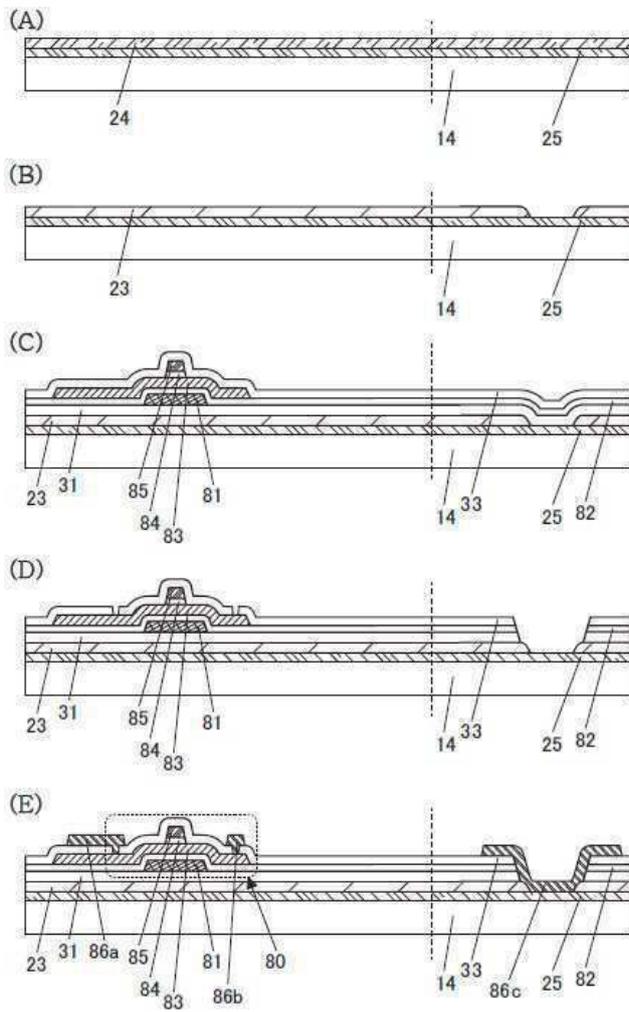
도면5



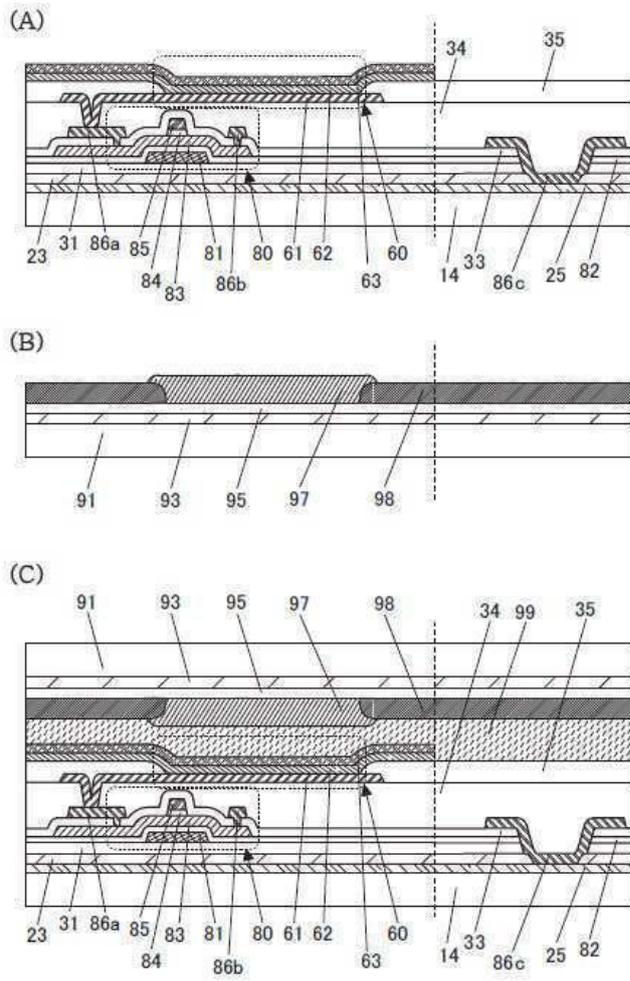
도면6



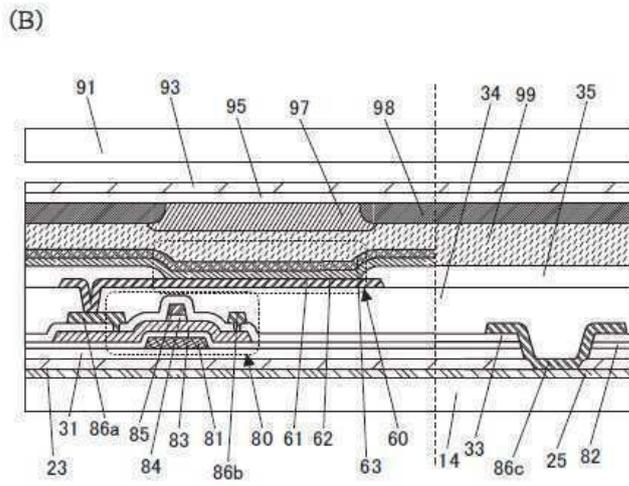
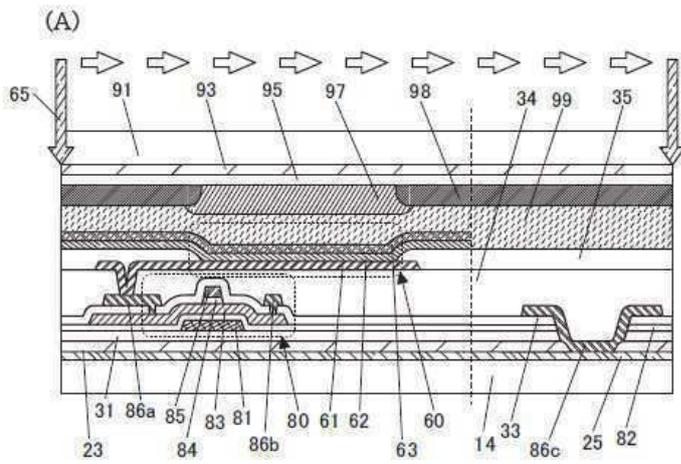
도면7



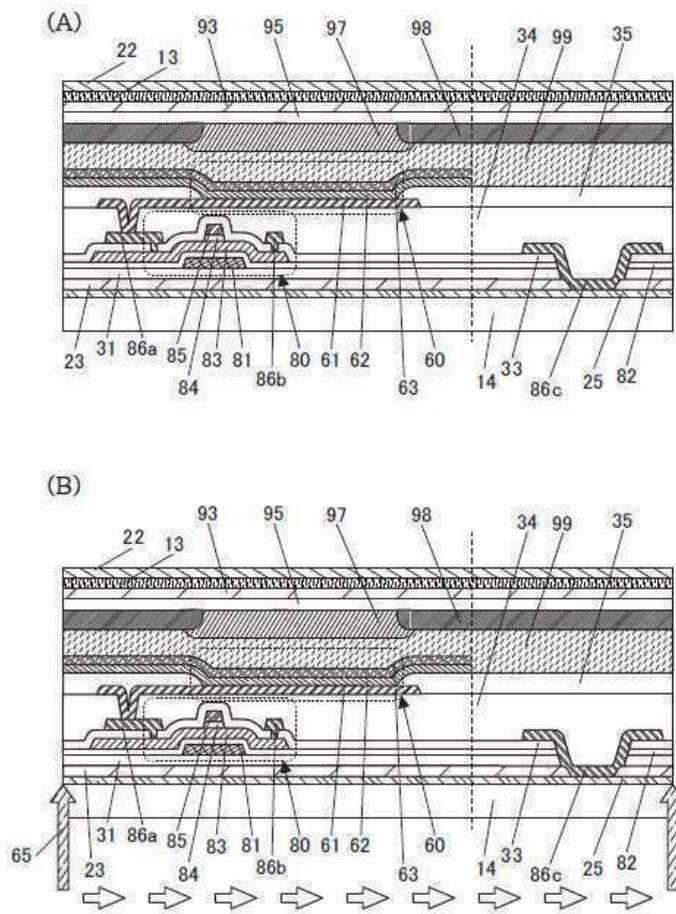
도면8



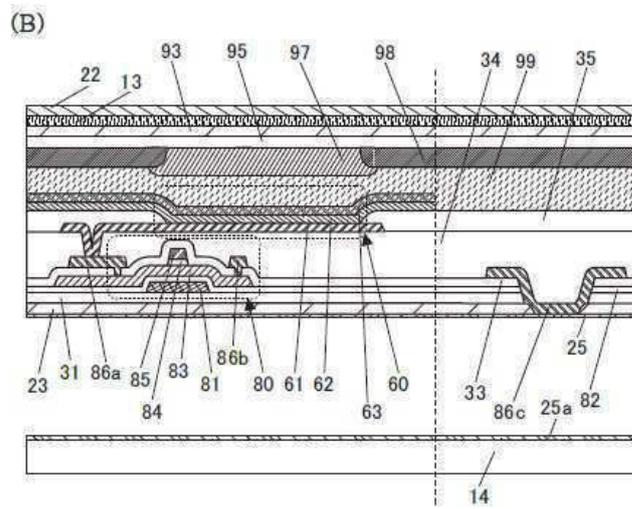
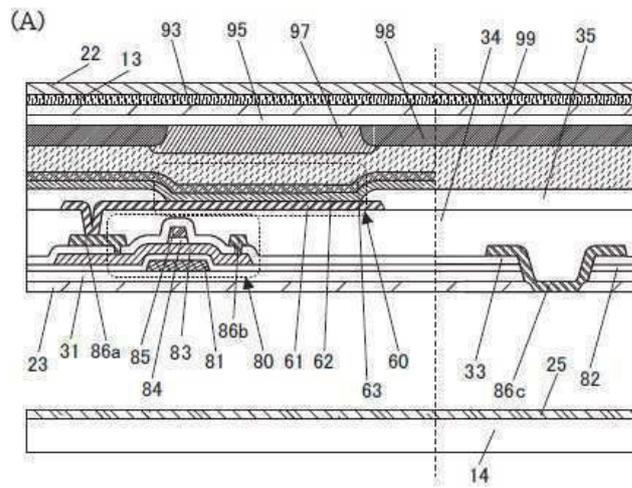
도면9



도면10

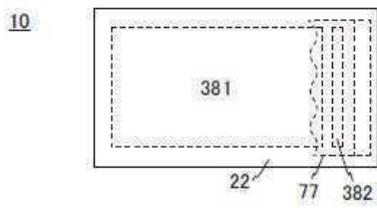


도면11

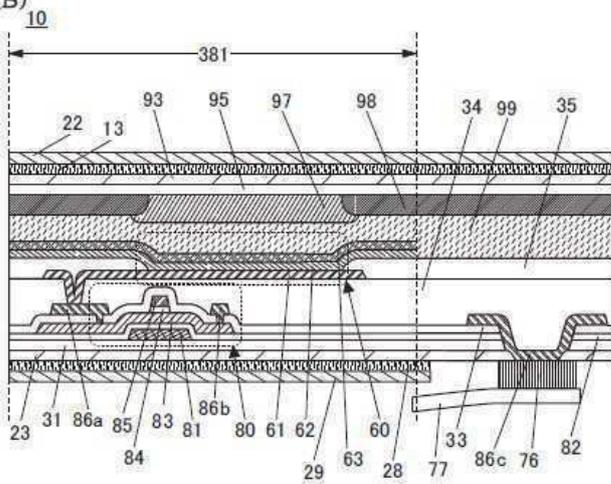


도면12

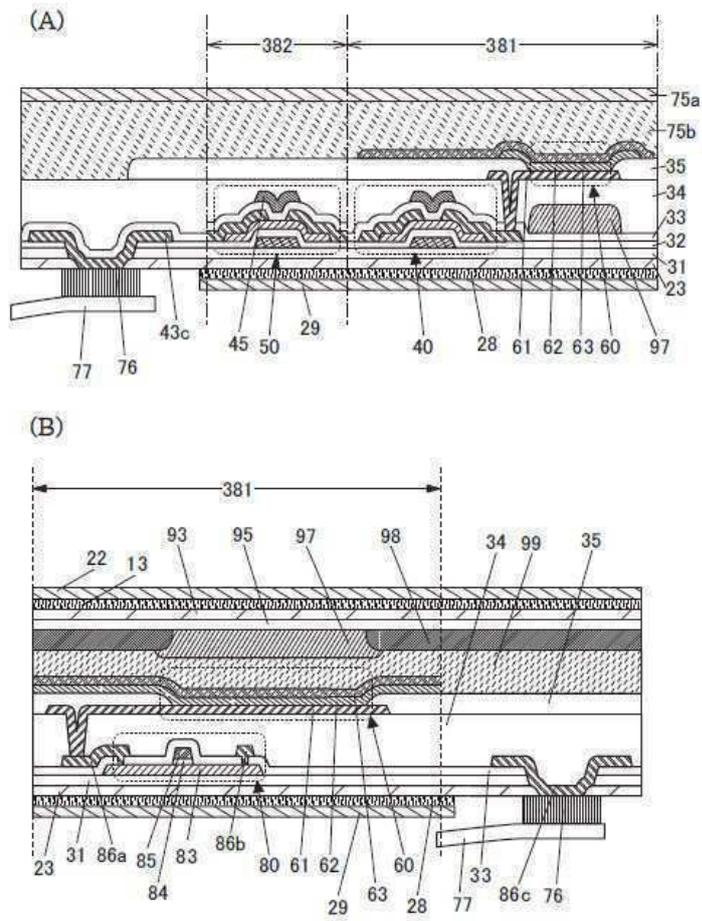
(A)



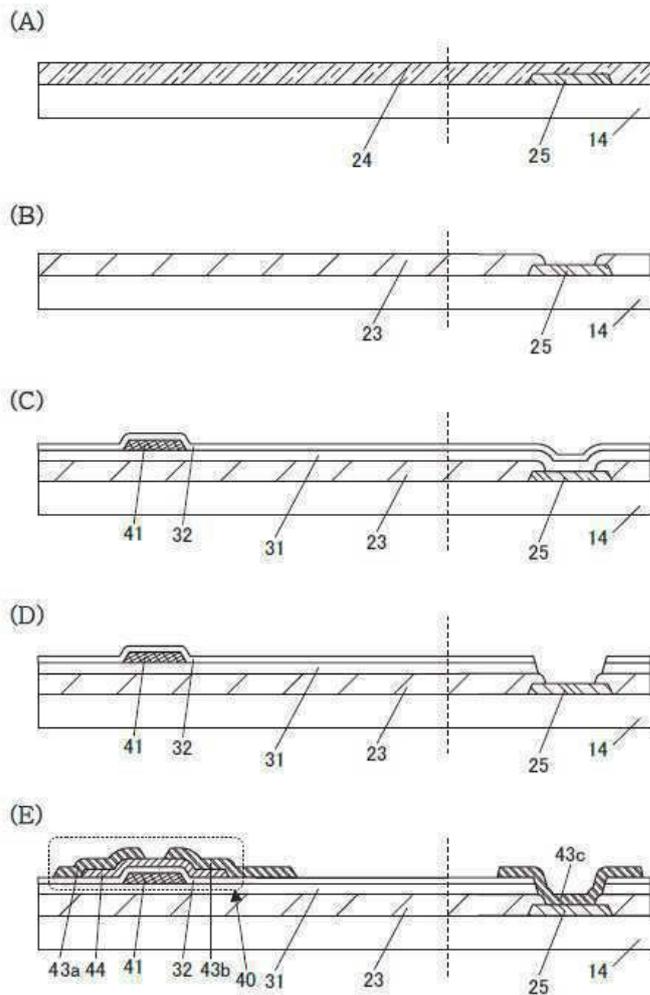
(B)



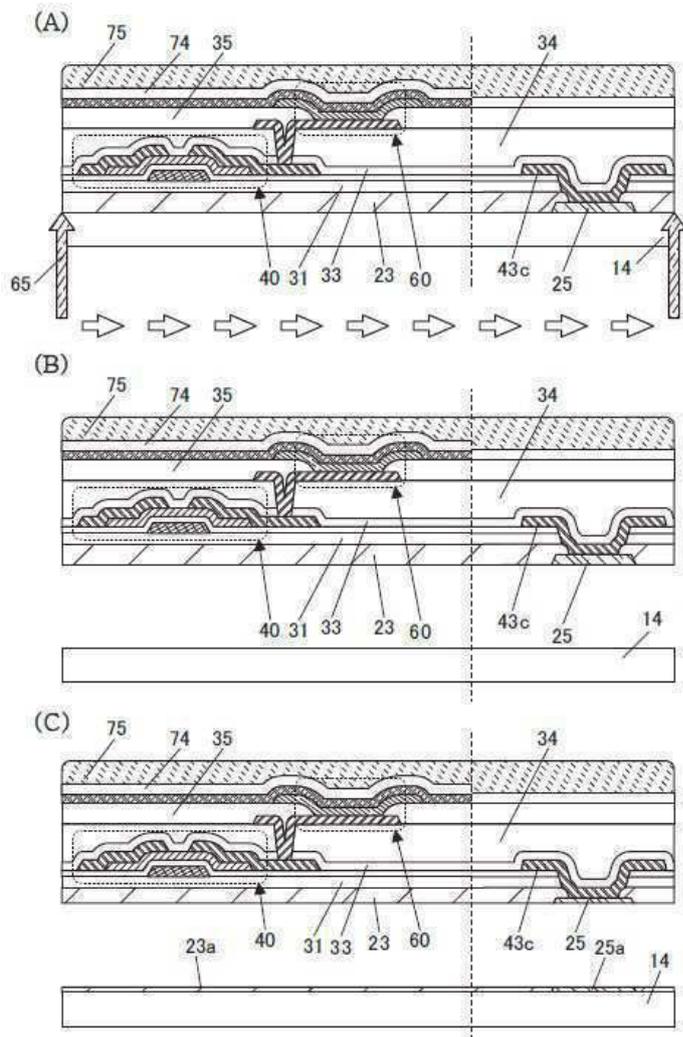
도면13



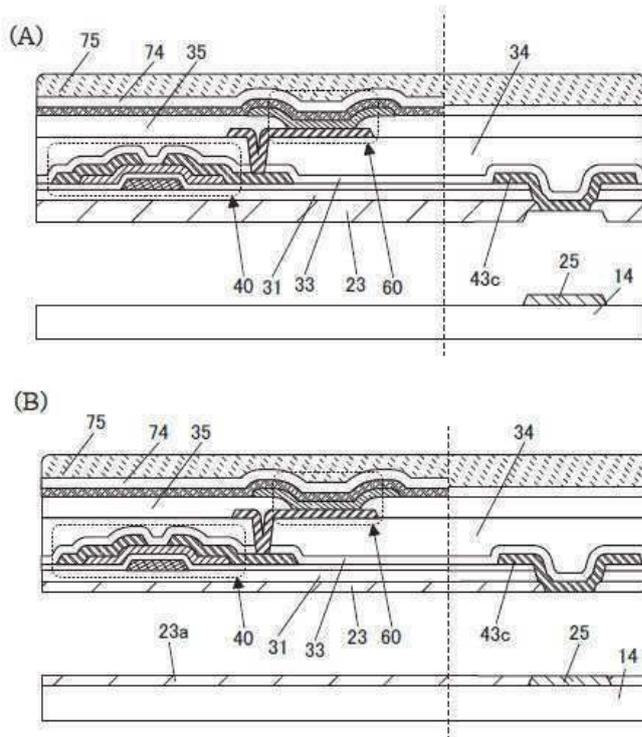
도면14



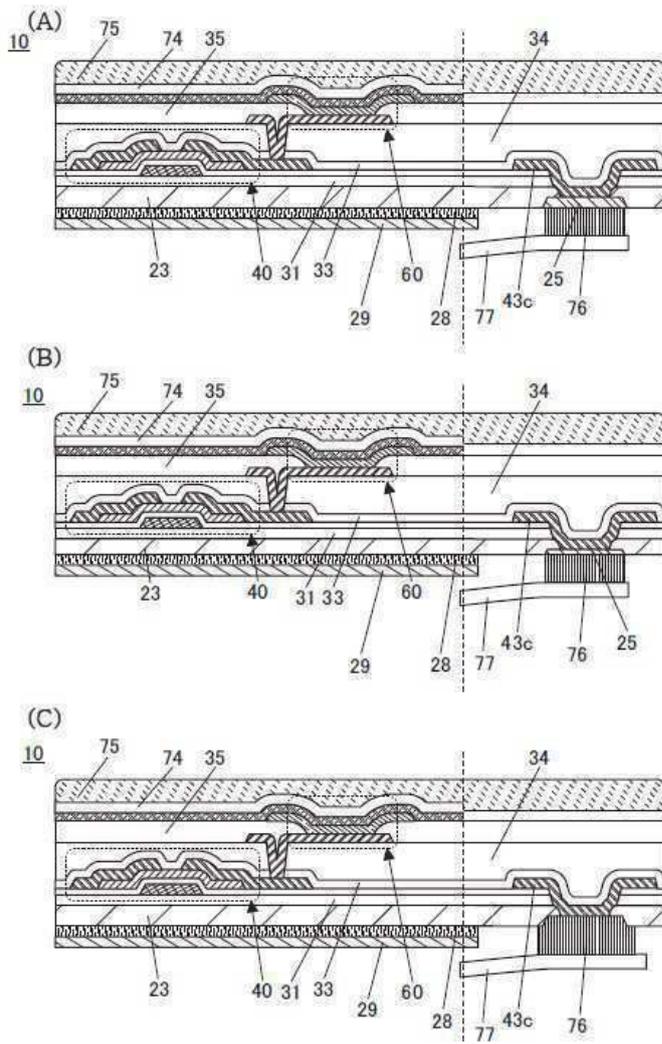
도면15



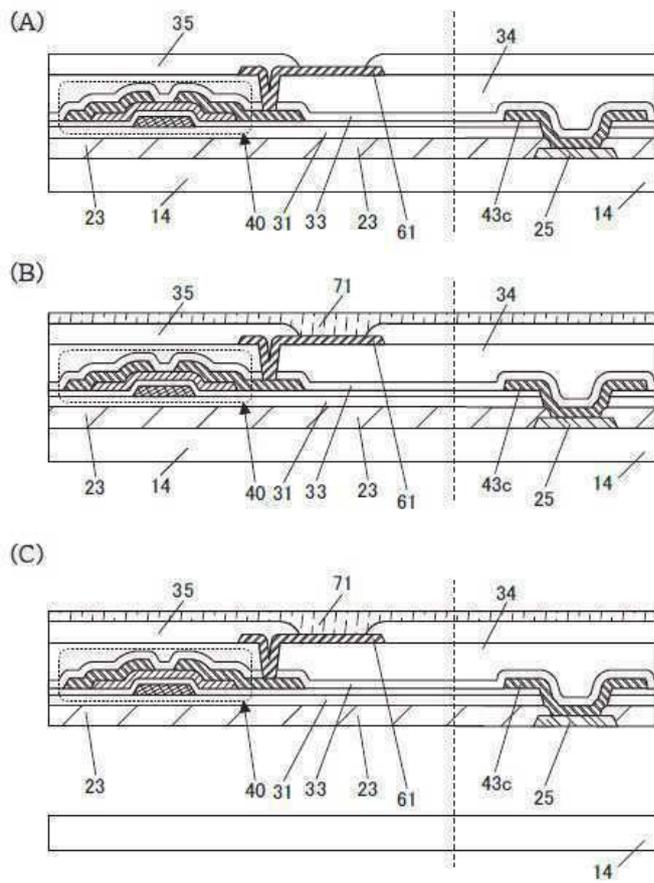
도면16



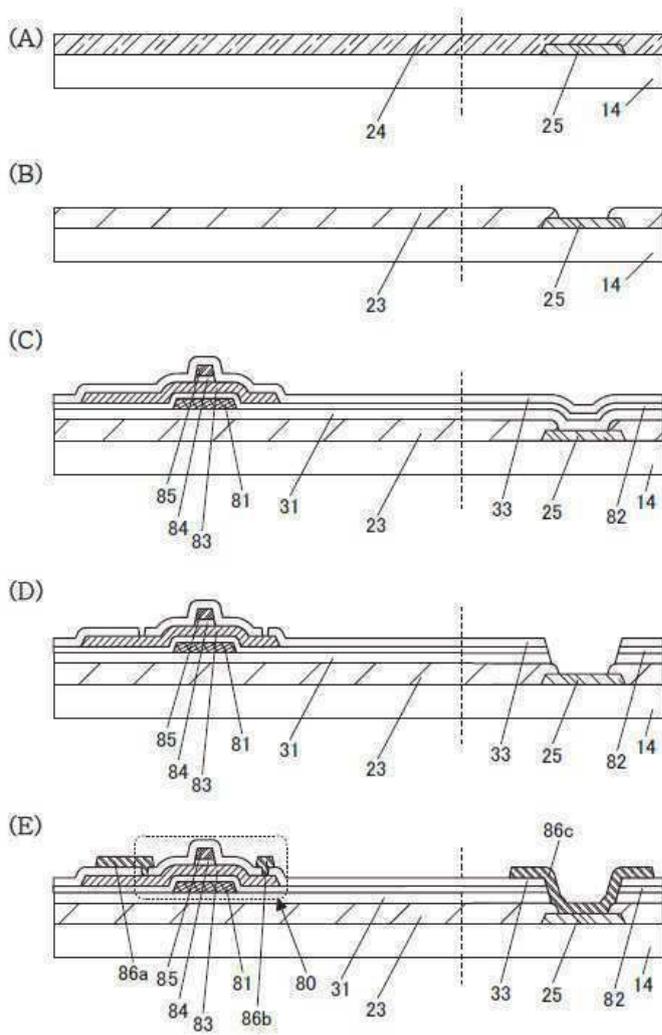
도면17



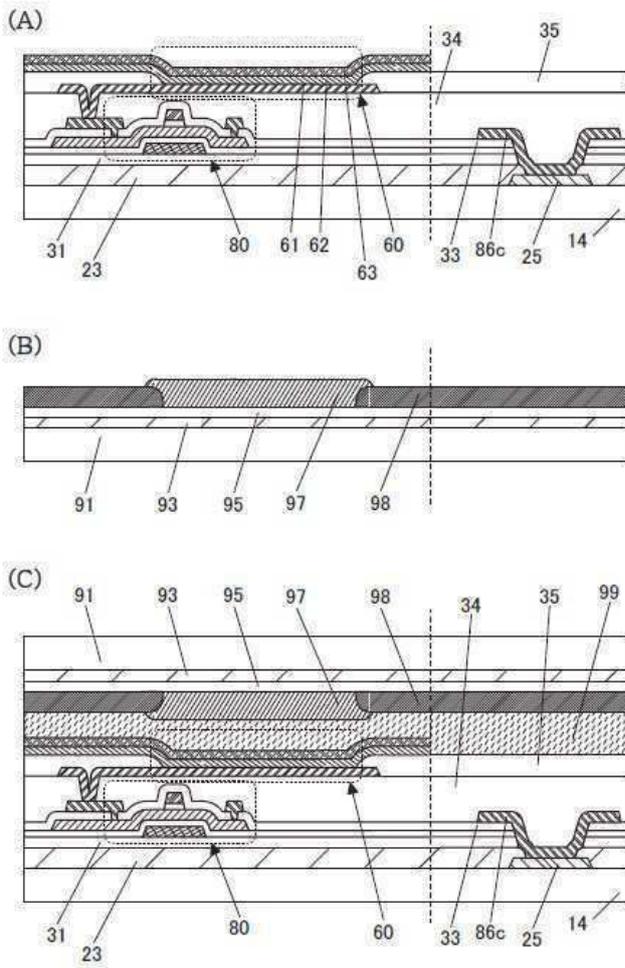
도면18



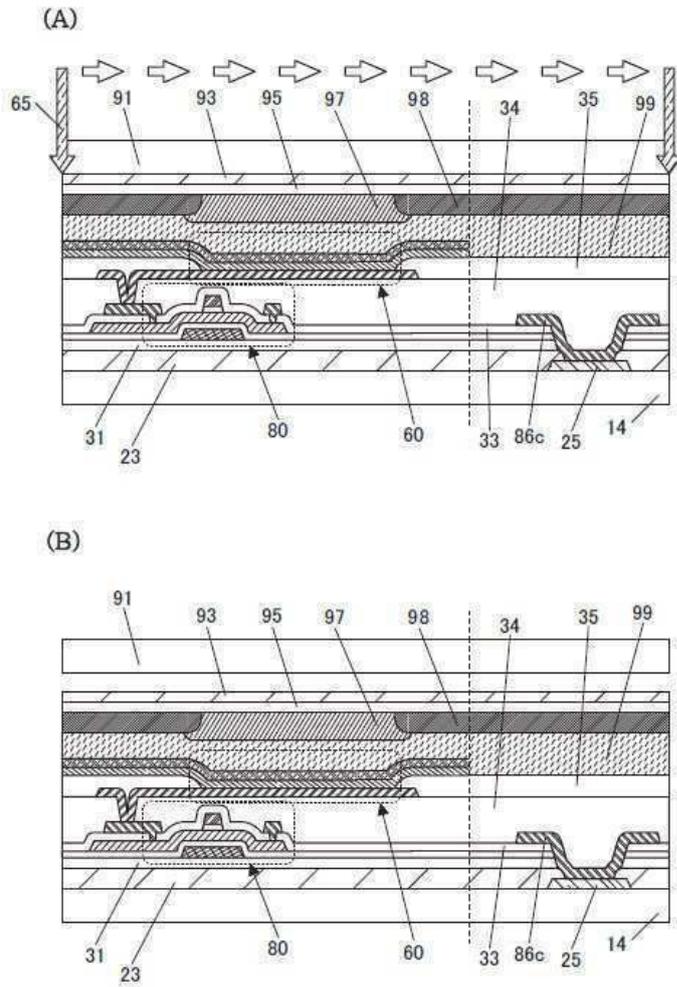
도면19



도면20

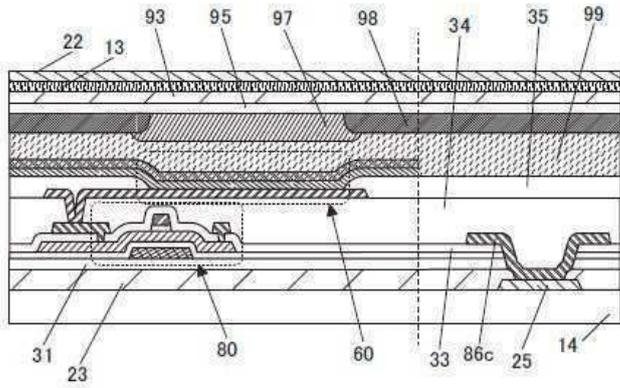


도면21

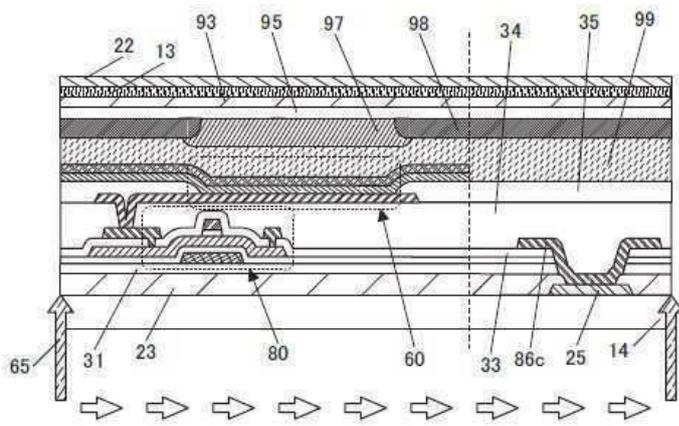


도면22

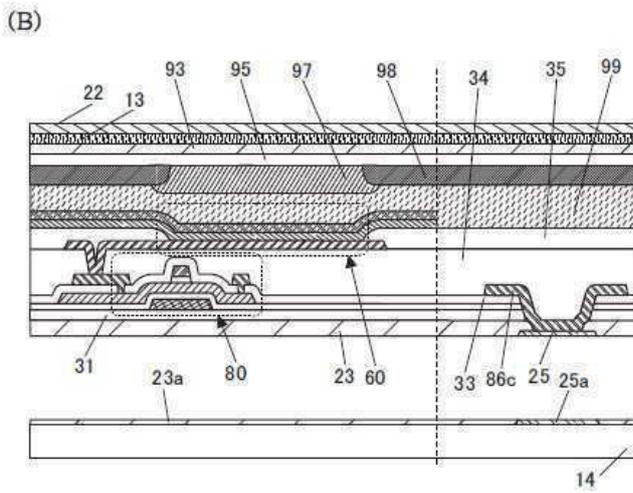
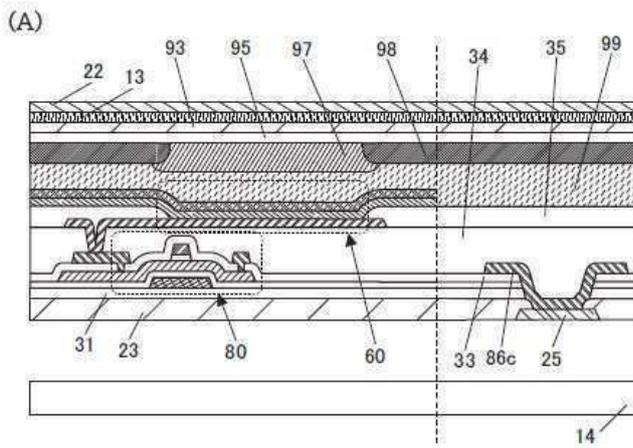
(A)



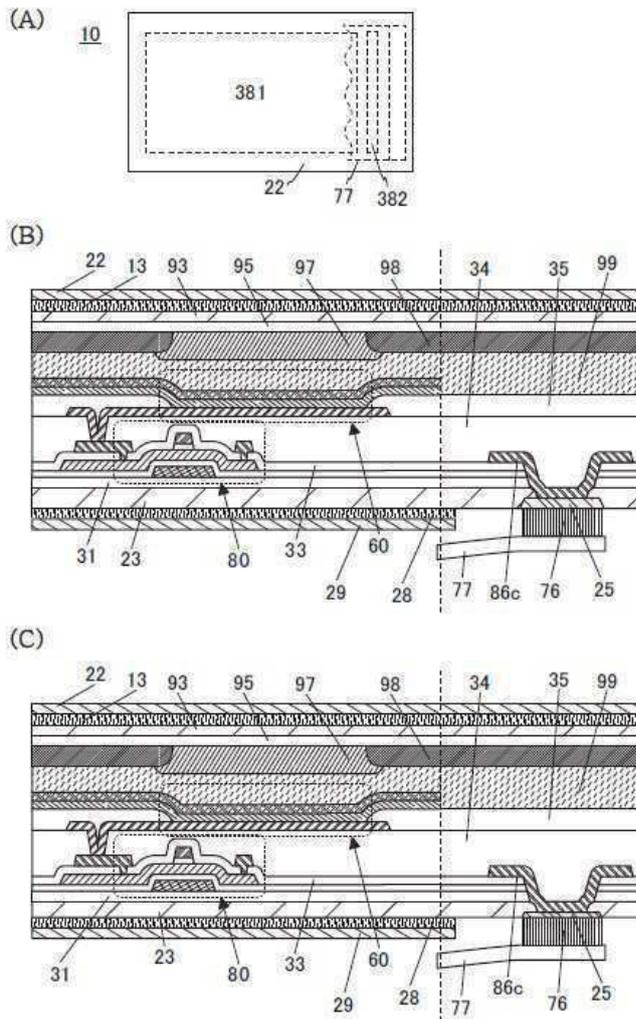
(B)



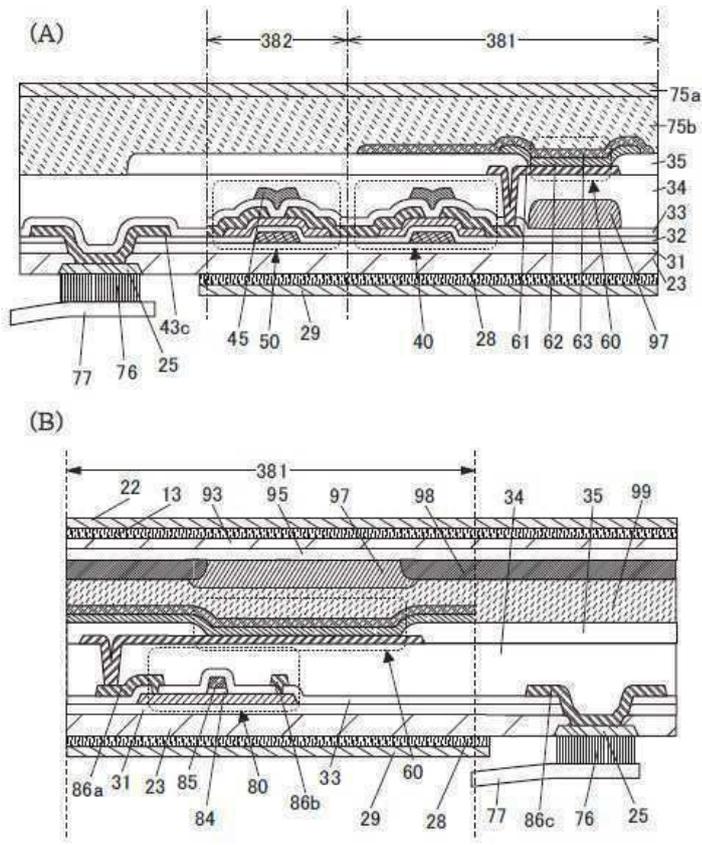
도면23



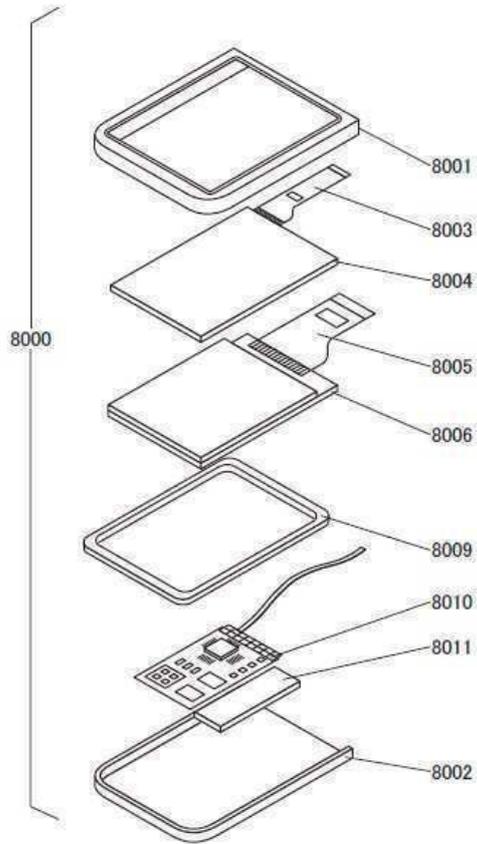
도면24



도면25



도면26



도면27

