



ГОСУДАРСТВЕННЫЙ КОМИТЕТ СССР
ПО ДЕЛАМ ИЗОБРЕТЕНИЙ И ОТКРЫТИЙ

ОПИСАНИЕ ИЗОБРЕТЕНИЯ К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

(21) 4026104/24-21
(22) 11.12.85
(46) 23.10.87. Бюл. № 39
(72) М.И.Кукушкин
(53) 621.317.7 (088.8)
(56) Авторское свидетельство СССР
№ 1233056, кл. G 01 R 19/04, 1983.
Авторское свидетельство СССР
№ 1288615, кл. G 01 R 19/04, 1984.

(54) ПРЕОБРАЗОВАТЕЛЬ АМПЛИТУДЫ ИМ-
ПУЛЬСОВ В ПОСТОЯННОЕ НАПРЯЖЕНИЕ
"ГАЛС-2"

(57) Изобретение относится к электро-
измерительной технике и позволяет по-
высить точность и быстродействие пре-
образования. Преобразователь содержит
компаратор 1, триггер 2, источник 3
опорного напряжения, ключ 4, интегратор
5, блок 6 синхронизации, компаратор
7, одновибраторы 8 и 9 и сумма-
тор 14. Введенные триггера 10, эле-
ментов И 11 и 12, одновибратора 13 и
образование новых функциональных свя-
зей обеспечивает независимость вре-
мени уравнивания входного сигнала
от его частоты. 2 ил.

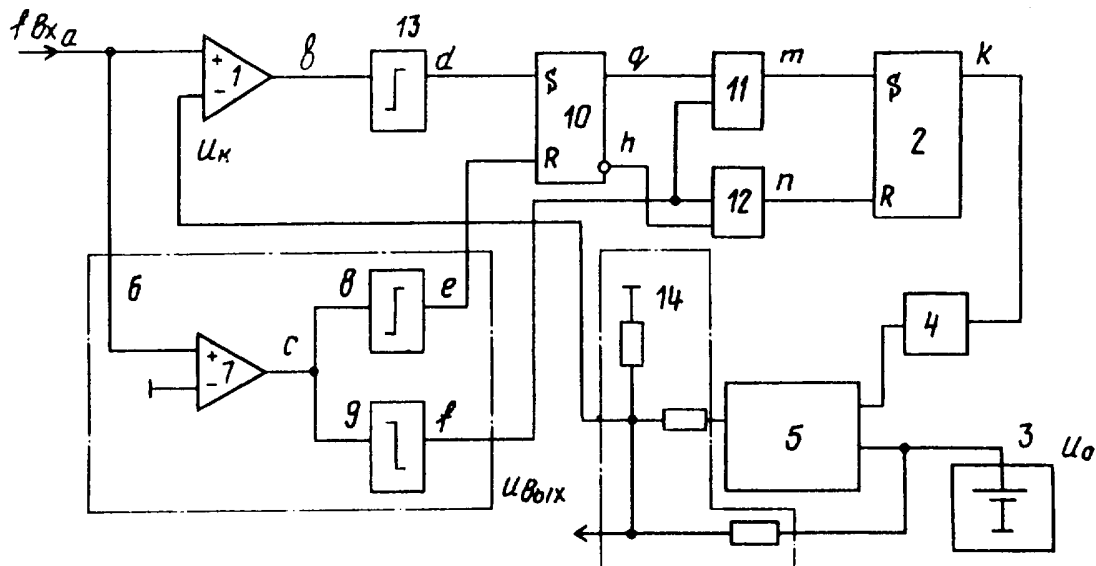


Fig.1

Изобретение относится к электроизмерительной технике.

Цель изобретения - повышение точности и быстродействия преобразования за счет обеспечения независимости времени уравнивания входного сигнала от его частоты.

На фиг. 1 представлена функциональная схема предлагаемого преобразователя; на фиг. 2 - диаграммы, поясняющие работу преобразователя.

Преобразователь содержит компаратор 1, первый вход которого подключен к входу, а второй вход - к выходу преобразователя, первый триггер 2, источник 3 опорного напряжения, ключ 4, выход которого соединен с управляющим входом интегратора 5. Вход последнего подключен к источнику 3, управляющий вход ключа соединен с выходом триггера 2. Блок 6 синхронизации состоит из компаратора 7 и одновибраторов 8 и 9, неинвертирующий вход компаратора 7 соединен с входом блока 6 и входом преобразователя, инвертирующий - с общей шиной, а выход - с входами одновибраторов 8 и 9, выходы которых соединены соответственно с первым и вторым выходами блока 6. Первый выход последнего подключен к входу сброса второго триггера 10, прямой и инверсный выходы которого подключены к первым входам первого и второго элементов И 11 и 12, вторые входы которых соединены с вторым выходом блока 6, а выходы - с входом установки и сброса триггера 2 соответственно, одновибратор 13 включен между выходом компаратора 1 и входом установки триггера 10. Первый вход сумматора 14 соединен с источником 3, второй вход - с выходом интегратора 5, а выход - с выходом преобразователя.

Преобразователь работает следующим образом.

Компаратор 1 сравнивает амплитуду входных импульсов с выходным напряжением сумматора 14 (фиг.2а). Первоначально на выходе сумматора 14 устанавливается напряжение смещения $U_{смн}$ меньше, чем нижняя граница диапазона напряжения преобразуемых амплитуд, так как выходное напряжение интегратора 5 равно нулю. При этом на выходе компаратора 1 формируются импульсы (фиг.2б).

В это же время компаратор 7 в моменты перехода входного сигнала через ноль формирует импульсы (фиг.2с), фронты которых опережают, а спады отстают по времени от фронтов и спадов импульсов, формируемых компаратором 1, за счет наличия напряжения $U_{смн}$. По фронту импульса компаратора 7 одновибратор 8 формирует сигнал (фиг.2е), осуществляющий сброс триггера 10, по фронту импульса компаратора 1 формируется сигнал (фиг.2д), осуществляющий установку триггера 10. Таким образом, на выходе триггера 10 формируется импульсная последовательность сигналов (фиг.2г), а на инверсном выходе - проинвертированная последовательность сигналов (фиг.2h), которые подаются на первые входы элементов И 11 и 12. На вторые входы этих элементов подается сигнал с одновибратора 9, который формируется по спадам выходных импульсов компаратора 7. Если напряжение на выходе сумматора 14 U_k меньше амплитуды входных импульсов U_m , на выходе элемента И 11 формируется сигнал (фиг.2m), устанавливающий триггер 2 в состояние "1" (фиг.2k), при котором напряжение на выходе интегратора 5 возрастает. При этом триггер 2 не меняет свое состояние на противоположное (фиг.2k) до тех пор, пока выполняется условие

$$U_m < U_k = U_{вых},$$

где $U_{вых}$ - напряжение на выходе преобразователя.

Если напряжение U_k превышает амплитуду импульсов U_m - на выходе компаратора 1 не формируется импульс, и триггер 10 остается в сброшенном состоянии. При этом на выходе элемента И 12 формируется сигнал, сбрасывающий триггер 2 в состояние "0", которому соответствует уменьшение напряжения на выходе интегратора 5. При достижении компенсирующим напряжением U_k амплитуды импульсов триггер 2 меняет свое состояние, и указанный процесс повторяется. Т.е. в установившемся режиме компенсирующее напряжение осуществляет колебания около напряжения, равного напряжению амплитуды импульсов, период этих колебаний равен периоду сигнала.

Время выхода преобразователя в установившийся режим равно

$$t_{\text{вых}} = RC \frac{U_m}{U_0},$$

где RC - постоянная времени интегратора;

U_0 - напряжение источника 3; и не зависит от частоты входного сигнала. Относительная погрешность преобразования

$$\delta = \frac{\Delta U_s}{U_m} = \frac{U_a}{U_m} \cdot \frac{1}{RC} \cdot \frac{1}{f_c},$$

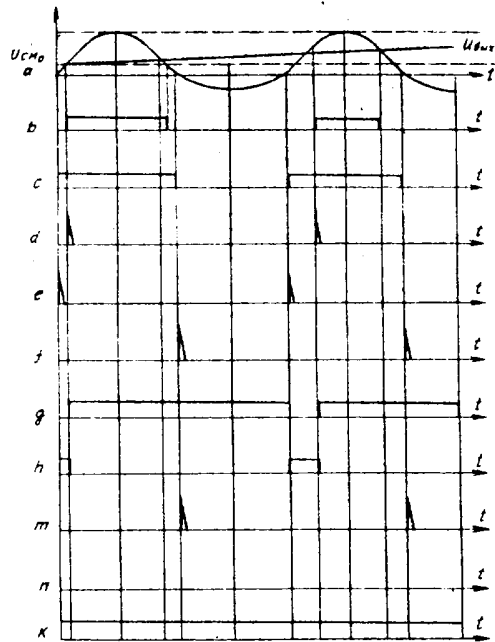
где ΔU_k - абсолютная погрешность преобразования;

f_c - частота следования входных импульсов.

Ф о р м у л а и з о б р е т е н и я 20

Преобразователь амплитуды импульсов в постоянное напряжение "Галс-2", содержащий компаратор, первый вход которого подключен к входу преобразователя и входу блока синхронизации, а второй вход - к выходу преобразова-

теля, первый триггер, выход которого соединен с управляющим входом ключа, сумматор, первый вход которого подключен к источнику опорного напряжения, интегратор, отличающийся тем, что, с целью повышения точности и быстродействия, в него введены одновибратор, второй триггер и два элемента И, причем выход компаратора соединен с входом установки второго триггера через одновибратор, вход сброса второго триггера подключен к первому выходу блока синхронизации, а прямой и инверсный выходы соединены с первыми входами первого и второго элементов И соответственно, вторые входы которых подключены к второму выходу блока синхронизации, а выходы - к входу установки и входу сброса первого триггера соответственно, вход интегратора соединен с источником опорного напряжения, управляющий вход - с выходом ключа, а выход - с вторым входом сумматора, выход которого подключен к выходу преобразователя.



Фиг 2

Редактор И.Горная Составитель С.Рыбин Техред И.Попович Корректор В.Бутыга

Заказ 5117/44 Тираж 729 Подписное

ВНИИПИ Государственного комитета СССР
по делам изобретений и открытий
113035, Москва, Ж-35, Раушская наб., д.4/5

Производственно-полиграфическое предприятие, г.Ужгород, ул.Проектная, 4