



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2021년10월21일
(11) 등록번호 10-2315981
(24) 등록일자 2021년10월15일

- (51) 국제특허분류(Int. Cl.)
C30B 15/20 (2006.01) C30B 15/04 (2006.01)
C30B 29/06 (2006.01) H01L 21/02 (2006.01)
- (52) CPC특허분류
C30B 15/20 (2013.01)
C30B 15/04 (2013.01)
- (21) 출원번호 10-2019-7032044
- (22) 출원일자(국제) 2018년03월29일
심사청구일자 2019년10월29일
- (85) 번역문제출일자 2019년10월29일
- (65) 공개번호 10-2019-0133041
- (43) 공개일자 2019년11월29일
- (86) 국제출원번호 PCT/JP2018/013362
- (87) 국제공개번호 WO 2018/198663
국제공개일자 2018년11월01일
- (30) 우선권주장
JP-P-2017-086531 2017년04월25일 일본(JP)
- (56) 선행기술조사문헌
WO2010021272 A1*
KR1020080084941 A*
WO2013121696 A1*
*는 심사관에 의하여 인용된 문헌

- (73) 특허권자
가부시킴가이샤 사무코
일본국 도쿄도 미나토쿠 시바우라 1초메 2반 1고
- (72) 발명자
마에가와 코이치
일본국 8568555 나가사키켄 오무라시 마사라가하
라마치 1324-2 사무코 테크시브 가부시킴가이샤
내
나루시마 야스히토
일본국 8568555 나가사키켄 오무라시 마사라가하
라마치 1324-2 사무코 테크시브 가부시킴가이샤
내
(뒷면에 계속)
- (74) 대리인
남승희

전체 청구항 수 : 총 8 항

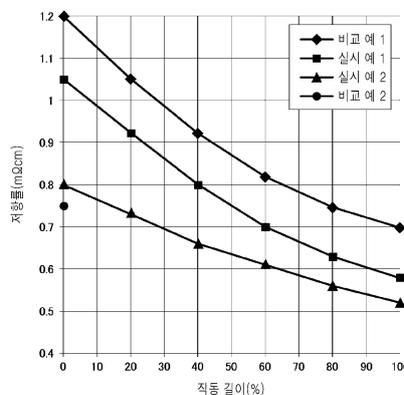
심사관 : 강민구

(54) 발명의 명칭 n형 실리콘 단결정의 제조 방법, n형 실리콘 단결정의 잉곳, 실리콘 웨이퍼 및 에피택셜 실리콘 웨이퍼

(57) 요약

적립을 주요한 도펀트로서 포함하는 실리콘 용액으로부터 초크랄스키법에 의해 실리콘 단결정을 인상하여 성장시키는 n형 실리콘 단결정의 제조 방법은, 실리콘 단결정의 직동부 시작 위치에 있어서의 전기 저항률을 0.80 mΩ cm 이상 1.05 mΩ cm 이하로 제어하고, 그 후, 실리콘 단결정을 인상하여 성장시킴에 따라 차례로 실리콘 단결정의 전기 저항률을 낮추어 가고, 실리콘 단결정의 일부의 전기 저항률을 0.5 mΩ cm 이상 0.6 mΩ cm 미만으로 한다.

대표도 - 도2



(52) CPC특허분류

C30B 29/06 (2013.01)

H01L 21/02002 (2013.01)

(72) 발명자

카와카미 야스후미

일본국 8568555 나가사키켄 오무라시 마스라가하라
마치 1324-2 사무코 테크시브 가부시키키가이샤 내

오가와 후쿠오

일본국 8568555 나가사키켄 오무라시 마스라가하라
마치 1324-2 사무코 테크시브 가부시키키가이샤 내

츠츠미 유우지

일본국 8568555 나가사키켄 오무라시 마스라가하라
마치 1324-2 사무코 테크시브 가부시키키가이샤 내

명세서

청구범위

청구항 1

적린을 주요한 도펀트로서 포함하는 도가니 내의 실리콘 용액으로부터 초크랄스키법에 의해 실리콘 단결정을 인상하여 성장시키는 n형 실리콘 단결정의 제조 방법으로서,

상기 도가니의 내경을, 상기 실리콘 단결정의 인상시 직동부의 지름에 대하여 1.7배 이상 2.3배 이하로 하고,

상기 실리콘 단결정의 직동부 시작 위치에 있어서의 전기 저항률을 0.80 mΩcm 이상 1.05 mΩcm 이하로 제어하고,

그 후, 상기 실리콘 단결정을 인상하여 성장시킴에 따라, 차례로 상기 실리콘 단결정의 전기 저항률을 낮추어 가고, 상기 실리콘 단결정의 일부의 전기 저항률을 0.5 mΩcm 이상 0.7 mΩcm 이하로 하는 것을 특징으로 하는 n형 실리콘 단결정의 제조 방법.

청구항 2

청구항 1에 기재된 n형 실리콘 단결정의 제조 방법으로 제조되며, 적린을 주요한 도펀트로서 포함하고, 실리콘 단결정의 일부의 전기 저항률이 0.5 mΩcm 이상 0.6 mΩcm 미만인 것을 특징으로 하는 n형 실리콘 단결정의 잉곳.

청구항 3

청구항 2에 기재된 n형 실리콘 단결정의 잉곳으로부터 잘려져나오고, 전기 저항률이 0.5 mΩcm 이상 0.6 mΩcm 미만인 것을 특징으로 하는 실리콘 웨이퍼.

청구항 4

청구항 3에 기재된 실리콘 웨이퍼의 표면에, 에피택셜 성장막을 갖는 것을 특징으로 하는 에피택셜 실리콘 웨이퍼.

청구항 5

비소를 주요한 도펀트로서 포함하는 도가니 내의 실리콘 용액으로부터 초크랄스키법에 의해 실리콘 단결정을 인상하여 성장시키는 n형 실리콘 단결정의 제조 방법으로서,

상기 도가니의 내경을, 상기 실리콘 단결정의 인상시 직동부의 지름에 대하여 1.7배 이상 2.3배 이하로 하고,

상기 실리콘 단결정의 직동부 시작 위치에 있어서의 전기 저항률을 1.90 mΩcm 이상 2.30 mΩcm 이하로 제어하고,

그 후, 상기 실리콘 단결정을 인상하여 성장시킴에 따라, 차례로 상기 실리콘 단결정의 전기 저항률을 낮추어 가고, 상기 실리콘 단결정의 일부의 전기 저항률을 1.2 mΩcm 이상 1.4 mΩcm 이하로 하는 것을 특징으로 하는 n형 실리콘 단결정의 제조 방법.

청구항 6

청구항 5에 기재된 n형 실리콘 단결정의 제조 방법으로 제조되며, 비소를 주요한 도펀트로서 포함하고, 실리콘 단결정의 일부의 전기 저항률이 1.2 mΩcm 이상 1.4 mΩcm 이하인 것을 특징으로 하는 n형 실리콘 단결정의 잉곳.

청구항 7

청구항 6에 기재된 n형 실리콘 단결정의 잉곳으로부터 잘려져나오며, 전기 저항률이 1.2 mΩcm 이상 1.4 mΩcm 이하인 것을 특징으로 하는 실리콘 웨이퍼.

청구항 8

청구항 7에 기재된 실리콘 웨이퍼의 표면에, 에피택셜 성장막을 갖는 것을 특징으로 하는 에피택셜 실리콘 웨이퍼.

발명의 설명

기술 분야

[0001] 본 발명은, n형 실리콘 단결정의 제조 방법, n형 실리콘 단결정의 잉곳, 실리콘 웨이퍼 및 에피택셜 실리콘 웨이퍼에 관한 것이다.

배경 기술

[0002] 최근, 휴대 전화기 등의 휴대 기기가 널리 보급되고 있다. 이러한 휴대 기기에서는, 장시간 휴대하여 사용할 것이 강하게 요구되고 있으며, 휴대 기기에 내장되는 배터리의 대용량화나 휴대 기기 자체의 소비 전력을 저감시키는 노력이 이루어지고 있다.

[0003] 휴대 기기 자체의 소비 전력을 저감시키려면, 휴대 기기의 내부에 탑재되는 반도체 디바이스의 소비 전력을 저감시키는 것이 필요하다.

[0004] 예를 들면, 휴대 기기의 전력용 디바이스로서 사용되는 저내압(低耐壓) 파워 MOSFET(Metal Oxide Semiconductor Field Effect Transistor)은, 통전 상태가 되었을 때 그 내부에 있는 일정한 전기 저항을 가지므로, 저내압 파워 MOSFET에 흐르는 전류에 따라 그 자체가 전력을 소비한다.

[0005] 따라서, 저내압 파워 MOSFET이 통전 상태가 되었을 때의 내부 저항을 작게 할 수 있다면, 휴대 기기의 소비 전력을 저감시키는 것이 가능해진다. 그러한 배경에서, 저내압 파워 MOSFET이 통전 상태가 되었을 때의 저항을 작게 하기 위하여, 저전기 저항률(이하 저저항률이라고 칭함)의 n형 실리콘 단결정이 강하게 요구되고 있다.

[0006] 종래의 실리콘 단결정의 제조 방법에서는, 실리콘 단결정의 전기 저항률이 전체에서 일정해지도록 전기 저항률(이하, 저항률이라고 칭함)을 목표값으로 제어하여 인상이 행해지고 있다.

[0007] 그런데, 이러한 저저항률의 실리콘 단결정은, 초크랄스키법 등에 의해 인상하여 제조하는 경우, 인상 도중에 유전위화(有轉位(dislocation)化)가 발생하기 쉽다는 것이 알려져 있다.

[0008] 특허 문헌 1에는, 실리콘 단결정의 인상 종료 직전의 테일(tail) 부분에 있어서, 도펀트의 농도가 높아져, 조성적(組成的) 과냉각에 기인하는 이상 성장이 발생하는 점에 착안하여 테일 부분에 있어서의 저항률을 높여 가며, 테일 부분에 있어서의 유전위화의 발생을 방지하는 기술이 개시되어 있다.

선행기술문헌

특허문헌

[0009] (특허문헌 0001) (특허 문헌 1) 일본 특허 공개 2010-184839호 공보

발명의 내용

해결하려는 과제

[0010] 상기 특허 문헌 1에 기재된 기술을 저저항률의 n형 실리콘 단결정의 인상에 이용하려고 하면, 휘발성 도펀트인 적린(赤隣), 비소 등의 n형 도펀트가 인상 중에 증발해 버려 원하는 저저항률 범위가 되는 실리콘 단결정을 제조할 수 없거나 또는 n형 도펀트의 첨가량 증가에 따라 실리콘 단결정의 직동(直胴) 시작부에 있어서의 유전위화가 발생한다는 과제가 있다.

[0011] 이 경우, 종결정(種結晶)을 도가니 내 용액(融液)에 착액(着液)시키고 재차 인상을 수행하게 되는데, 인상을 반복하면 실리콘 단결정의 잉곳의 제조 비용이 상승한다는 과제가 있다.

[0012] 본 발명의 목적은, 제조 비용을 상승시키지 않고 저저항률의 n형 실리콘 단결정을 얻을 수 있는 n형 실리콘 단

결정의 제조 방법, n형 실리콘 단결정의 잉곳, 실리콘 웨이퍼 및 에피택셜 실리콘 웨이퍼를 제공하는 것에 있다.

과제의 해결 수단

- [0013] 본 발명은, 직동부 시작 위치에 있어서의 유전위화의 발생에 착안하여, 직동부 시작 위치에 있어서의 저항률을 목적값보다 큰 저항률로 하고, 그 후, 차례로 저항률을 낮추어 감으로써 직동부 시작 위치에 있어서의 유전위화의 발생을 방지하는 것을 그 요지로 한다.
- [0014] 구체적으로는, 본 발명의 n형 실리콘 단결정의 제조 방법은, 휘발성 도펀트인 적린을 주요한 도펀트로서 포함하는 실리콘 용액으로부터 초크랄스키법에 의해 실리콘 단결정을 인상하여 성장시키는 n형 실리콘 단결정의 제조 방법으로서, 상기 실리콘 단결정의 직동부 시작 위치에 있어서의 전기 저항률을 0.8 mΩcm 이상 1.05 mΩcm 이하로 제어하고, 그 후, 상기 실리콘 단결정을 인상하여 성장시킴에 따라 차례로 상기 실리콘 단결정의 전기 저항률을 낮추어 가고, 상기 실리콘 단결정의 일부의 전기 저항률을 0.5 mΩcm 이상 0.7 mΩcm 이하로 하는 것을 특징으로 한다.
- [0015] 이 발명에 따르면, 실리콘 단결정의 직동부 시작 위치에 있어서의 저항률을 0.8 mΩcm 이상 1.05 mΩcm 이하로 함으로써, 직동부 시작 위치에 있어서의 유전위화의 발생을 방지할 수 있으므로, 실리콘 단결정의 재차의 인상의 반복을 방지하여 제조 비용이 상승하지 않고, 적린을 도핑한 저저항률의 실리콘 단결정을 제조할 수 있다.
- [0016] 본 발명의 n형 실리콘 단결정의 잉곳은, 적린을 주요한 도펀트로서 포함하는 실리콘 단결정의 일부의 전기 저항률이 0.5 mΩcm 이상 0.6 mΩcm 미만인 것을 특징으로 한다.
- [0017] 본 발명의 실리콘 웨이퍼는, 상기 n형 실리콘 단결정의 잉곳으로부터 잘려져나오고, 전기 저항률이 0.5 mΩcm 이상 0.6 mΩcm 미만인 것을 특징으로 한다.
- [0018] 본 발명의 에피택셜 실리콘 웨이퍼는, 상기 실리콘 웨이퍼의 표면에 에피택셜 성장막을 형성한 것을 특징으로 한다.
- [0019] 이 발명에 따르면, 저항률이 0.5 mΩcm 이상 0.6 mΩcm 미만이라는, 적린을 도핑한 저저항률의 실리콘 단결정의 잉곳, 실리콘 웨이퍼, 에피택셜 실리콘 웨이퍼를 저비용으로 제조할 수 있기 때문에, 낮은 가격으로 고객에게 제공할 수 있다.
- [0020] 본 발명의 n형 실리콘 단결정의 제조 방법은, 휘발성 도펀트인 비소를 주요한 도펀트로서 포함하는 실리콘 용액으로부터 초크랄스키법에 의해 실리콘 단결정을 인상하여 성장시키는 실리콘 단결정의 제조 방법으로서, 상기 실리콘 단결정의 직동부 시작 위치에 있어서의 전기 저항률을 1.9 mΩcm 이상 2.3 mΩcm 이하로 제어하고, 그 후, 상기 실리콘 단결정을 인상하여 성장시킴에 따라 차례로 상기 실리콘 단결정의 전기 저항률을 낮추어 가고, 상기 실리콘 단결정의 일부의 전기 저항률을 1.2 mΩcm 이상 1.4 mΩcm 이하로 하는 것을 특징으로 한다.
- [0021] 이 발명에 따르면, 상기와 동일한 작용 및 효과에 의해, 제조 비용이 상승하지 않고 비소를 도핑한 저저항률의 실리콘 단결정을 제조할 수 있다.
- [0022] 본 발명의 n형 실리콘 단결정의 잉곳은, 비소를 주요한 도펀트로서 포함하는 실리콘 단결정의 일부의 전기 저항률이 1.2 mΩcm 이상 1.4 mΩcm 이하인 것을 특징으로 한다.
- [0023] 본 발명의 실리콘 웨이퍼는, 상기 n형 실리콘 단결정의 잉곳으로부터 잘려져나오고, 전기 저항률이 1.2 mΩcm 이상 1.4 mΩcm 이하인 것을 특징으로 한다.
- [0024] 본 발명의 에피택셜 실리콘 웨이퍼는, 상기 실리콘 웨이퍼의 표면에 에피택셜 성장막을 형성한 것을 특징으로 한다.
- [0025] 이 발명에 따르면, 상기와 동일한 작용 및 효과에 의해, 비소를 도핑한 저저항률의 실리콘 단결정의 잉곳 및 실리콘 웨이퍼를 낮은 가격으로 고객에게 제공할 수 있다.

도면의 간단한 설명

- [0026] 도 1은 본 발명의 실시 형태에 따른 실리콘 단결정의 인상 장치의 구조의 일례를 나타내는 모식도.
 도 2는 상기 실시 형태에 있어서의 적린을 도펀트로 한 경우의 실리콘 단결정의 직동 길이와 저항률의 관계를 나타내는 그래프.

도 3은 상기 실시 형태에 있어서의 적린을 도펀트로 한 경우의 실리콘 단결정에 있어서의 직동 길이와 점유율 [%](분모; 전체 try 수, 분자; 유전위화 or 전체 길이 무전위 try 수) 간의 관계를 나타내는 그래프.

도 4는 상기 실시 형태에 있어서의 비소를 도펀트로 한 경우의 실리콘 단결정의 직동 길이와 저항률의 관계를 나타내는 그래프.

도 5는 상기 실시 형태에 있어서의 비소를 도펀트로 한 경우의 실리콘 단결정에 있어서의 직동 길이와 점유율 [%](분모; 전체 try 수, 분자; 유전위화 or 전체 길이 무전위 try 수) 간의 관계를 나타내는 그래프.

발명을 실시하기 위한 구체적인 내용

- [0027] [1] 실리콘 단결정의 인상 장치(1)의 구조
- [0028] 도 1에는, 본 발명의 실시 형태에 따른 n형 실리콘 단결정의 제조 방법을 적용할 수 있는 실리콘 단결정의 인상 장치(1)의 구조의 일례를 나타내는 모식도가 도시되어 있다. 인상 장치(1)는, 외곽을 구성하는 챔버(2)와, 챔버(2)의 중심부에 배치되는 도가니(3)를 구비한다.
- [0029] 도가니(3)는, 내측의 석영 도가니(3A)와, 외측의 흑연 도가니(3B)로 구성되는 이중 구조로서, 회전 및 승하강이 가능한 지지축(4)의 상단부에 고정되어 있다.
- [0030] 도가니(3)의 내측의 석영 도가니(3A)의 내경은, 실리콘 단결정(10)의 인상 시의 직동 지름에 대하여 1.7배 이상 2.3배 이하가 된다.
- [0031] 구체적으로는, 실리콘 단결정(10)의 직동 지름이 201 mm 이상 230 mm 이하인 경우, 석영 도가니(3A)의 내경은 실리콘 단결정(10)의 직동 지름의 2.1배 이상 2.3배 이하로 하는 것이 바람직하다. 한편, 실리콘 단결정(10)의 직동 지름이 301mm 이상 330 mm 이하인 경우, 석영 도가니(3A)의 내경은 실리콘 단결정(10)의 직동 지름의 1.7 배 이상 2.0배 이하로 하는 것이 바람직하다.
- [0032] 도가니(3)의 외측에는 도가니(3)를 에워싸는 저항 가열식의 히터(5)가 마련되고, 그 외측에는 챔버(2)의 내면을 따라 단열재(6)가 마련되어 있다.
- [0033] 도가니(3)의 상방에는 지지축(4)과 동축 상에서 반대 방향 또는 동일 방향으로 소정의 속도로 회전하는 와이어 등의 인상축(7)이 마련되어 있다. 이 인상축(7)의 하단에는 종결정(8)이 부착되어 있다.
- [0034] 챔버(2) 내에는 통 형상의 열 차폐판(12)이 배치되어 있다.
- [0035] 열 차폐판(12)은, 육성 중인 실리콘 단결정(10)에 대하여, 도가니(3) 내의 실리콘 용액(9)이나 히터(5)나 도가니(3)의 측벽으로부터의 고온의 복사열을 차단함과 아울러, 결정 성장 계면인 고액 계면(固液界面)의 근방에 대해서는 외부로의 열의 확산을 억제하고, 단결정 중심부 및 단결정 외주부의 인상축 방향의 온도 구배를 제어하는 역할을 담당한다.
- [0036] 챔버(2)의 상부에는 Ar 가스 등의 불활성 가스를 챔버(2) 내로 도입하는 가스 도입구(13)가 마련되어 있다. 챔버(2)의 하부에는 도시하지 않은 진공 펌프의 구동에 의해 챔버(2) 내의 기체를 흡인하여 배출하는 배기구(14)가 마련되어 있다.
- [0037] 가스 도입구(13)로부터 챔버(2) 내로 도입된 불활성 가스는, 육성 중인 실리콘 단결정(10)과 열 차폐판(12) 사이를 하강하고, 열 차폐판(12)의 하단과 실리콘 용액(9)의 액면 간의 틈새(액면 Gap)를 거친 후, 열 차폐판(12)의 외측, 나아가 도가니(3)의 외측을 향해 흐르고, 그 후에 도가니(3)의 외측을 하강하고, 배기구(14)로부터 배출된다.
- [0038] 이러한 육성 장치를 이용한 실리콘 단결정(10)의 육성 시, 챔버(2) 안을 감압 하의 불활성 가스 분위기로 유지한 상태에서, 도가니(3)에 충전한 다결정 실리콘 등의 고형 원료를 히터(5)의 가열에 의해 용융시키고, 실리콘 용액(9)을 형성한다. 도가니(3) 내에 실리콘 용액(9)이 형성되면, 인상축(7)을 하강시켜 종결정(8)을 실리콘 용액(9)에 침지하고, 도가니(3) 및 인상축(7)을 소정의 방향으로 회전시키면서 인상축(7)을 서서히 인상하고, 이에 따라 종결정(8)에 이어진 실리콘 단결정(10)을 육성한다.
- [0039] [2] 실리콘 단결정(10)의 제조 방법
- [0040] 전술한 인상 장치(1)를 사용하여 본 실시 형태의 실리콘 단결정(10)을 제조하는 경우, 실리콘 용액(9) 중에 적린 또는 비소를 주요한 도펀트로서 인상 당시(當初)에 첨가하거나 또는 인상 중에 적당히 첨가함으로써 제조할

수 있다. 적린 또는 비소를 주요한 도펀트로 하는 경우, n형 도펀트 중 50 질량% 이상을 적린 또는 비소로 하거나 또 다른 도펀트를 첨가할 수도 있다.

- [0041] 적린을 도펀트로 한 경우에는, 실리콘 단결정(10)의 직동부 시작 위치에서 저항률을 0.80 mΩcm 이상 1.05 mΩcm 이하로 제어하고, 그 후, 실리콘 단결정(10)을 인상하여 성장시킴에 따라 차례로 실리콘 단결정(10)의 저항률을 낮추어 가다°, 최종적으로 0.5 mΩcm 이상 0.7 mΩcm 이하, 특히 직동 길이 최후부에서는 0.6 mΩcm 미만인 실리콘 단결정(10)을 얻는다.
- [0042] 마찬가지로, 비소를 도펀트로 한 경우에는, 실리콘 단결정(10)의 직동부 시작 위치에서 저항률을 1.90 mΩcm 이상 2.30 mΩcm 이하로 제어하고, 그 후 실리콘 단결정(10)을 인상하여 성장시킴에 따라 차례로 실리콘 단결정(10)의 저항률을 낮추어 가다*, 최종적으로 1.2 mΩcm 이상 1.4 mΩcm 이하의 실리콘 단결정을 얻는다.
- [0043] 본 실시 형태의 실리콘 단결정(10)의 잉곳은 일반적인 인상 조건으로 인상할 수 있다. 그 때, 도가니(3) 내의 실리콘 용액(9)에 있어서의 적린이나 비소와 같은 도펀트 농도를 증가시키는 수단으로는, 인상 중에 도펀트를 첨가하거나, 인상에 수반되는 편석 현상에 의한 도펀트 농도의 상승을 이용하거나, 챔버(2) 내에 도입되는 불활성 가스의 도입량을 변화시켜 도펀트의 증발을 억제하거나, 챔버(2) 내의 압력을 변화시키는 것을 예로 들 수 있다.
- [0044] 구체적으로는, 실리콘 단결정(10)의 직동부 인상의 전반(前半)에 있어서는, 도펀트의 증발을 억제하고, 도가니(3) 내의 실리콘 용액(9)에 있어서의 도펀트 농도를 올리고자 하는 경우, Ar 유량을 50 L/min~150 L/min, 로(爐) 내압을 40 kPa~80 kPa로 한다.
- [0045] 한편, 실리콘 단결정(10)의 직동부 인상의 후반에 있어서는, 도펀트의 증발을 촉진하고, 실리콘 단결정(10)의 육성의 진행에 수반되는 편석(偏析)에 의한 도펀트 농도의 농화(濃化)와 상쇄시켜, 도가니(3) 내의 실리콘 용액(9)에 있어서의 도펀트 농도를 유지하고자 하는 경우, Ar 유량을 50 L/min~200 L/min, 로 내압을 20 kPa~80 kPa로 한다.
- [0046] 이러한 인상 장치(1)로 인상된 실리콘 단결정(10)의 일부는, 적린을 도펀트로 한 경우, 실리콘 단결정(10)의 테일에 가까운 부분에서 저항률이 0.5 mΩcm 이상 0.6 mΩcm 미만인 실리콘 단결정(10)의 잉곳이 얻어진다.
- [0047] 해당 부분을 와이어 소(wire saw) 등으로 실리콘 웨이퍼로 잘라내고, 잘려져나온 실리콘 웨이퍼에 래핑 공정, 연마 공정을 실시함으로써, 저항률 0.5 mΩcm 이상 0.6 mΩcm 미만인 실리콘 웨이퍼를 얻을 수 있다.
- [0048] 나아가, 실리콘 웨이퍼의 가공 후, 어닐링 열처리를 수행한 후, 실리콘 웨이퍼의 표면에 에피택셜 성장막을 형성하여 에피택셜 실리콘 웨이퍼를 제조하고, 고객에게 출하한다.
- [0049] 한편, 비소를 도펀트로 한 경우, 실리콘 단결정(10)의 테일에 가까운 부분에서 저항률이 1.2 mΩcm 이상 1.4 mΩcm 이하인 실리콘 단결정(10)이 얻어진다.
- [0050] 해당 부분을 와이어 소 등으로 실리콘 웨이퍼로 잘라내고, 잘려져나온 실리콘 웨이퍼에 래핑 공정, 연마 공정을 실시한 후, 고객에게 출하한다. 고객은, 필요에 따라 에피택셜 성장막을 형성하고, 반도체의 제조를 수행한다.
- [0051] <실시 예>
- [0052] 실시 예에 있어서, 결정 지름 201 mm~231 mm의 실리콘 단결정(10)을 인상함에 있어서, 도가니(3)의 내경과 결정 지름의 비율(=도가니(3)의 내경/결정 지름)을 1.8~2.3으로 하였고, 차지(charge)량을 80 kg~180 kg으로 하였고, 인상 속도를 0.3 mm/min~1.0 mm/min으로 하였고, 결정 회전수를 9 rpm~17 rpm으로 하였다.
- [0053] 또한, 실리콘 단결정(10)의 직동부 전반에서는, 아르곤 가스 유량을 50 L/min~150 L/min으로 하였고, 로 내압을 40 kPa~80 kPa로 하였다. 실리콘 단결정(10)의 직동부 후반에서는, Ar 유량을 50 L/min~200 L/min, 로 내압을 20 kPa~80 kPa로 하였다.
- [0054] [1] 적린을 도펀트로 한 경우
- [0055] 실리콘 단결정(10)의 직동 길이의 위치에 따라, 적린 도펀트의 첨가, Ar 유량, 로 내압, 액면으로부터의 열차폐판(12)의 높이 위치의 변경, 혹은 실리콘 단결정(10)의 인상 속도의 변경 및 이들의 조합에 의해 저항률 제어를 수행하면서 적린을 도핑한 실리콘 단결정(10)의 인상을 수행하였다. 결과를 표 1 및 도 2에 나타내었다. 덧붙여, 이하의 설명에 있어서, 직동 길이 0% 위치란 실리콘 단결정(10)의 직동부 시작 위치를 의미하고, 직동 길이 100% 위치란 실리콘 단결정(10)의 테일 시작 위치를 의미한다.

표 1

		비교 예 1	실시 예 1	실시 예 2	비교 예 2
저항률 [mΩ cm]	직동 길이 0% 위치 (솔더 끝)	1.2	1.05	0.8	0.75
	직동 길이 20% 위치	1.05	0.92	0.73	단결정은 획득할 수 없음
	직동 길이 40% 위치	0.92	0.8	0.66	
	직동 길이 60% 위치	0.82	0.7	0.61	
	직동 길이 80% 위치	0.75	0.63	0.56	
	직동 길이 100% 위치 (테일 시작 위치)	0.7	0.58	0.52	

[0057] 또한, 각각의 경우에 있어서의 유전위화 발생의 유무에 대해서도 검토하였다. 결과를 표 2 및 도 3에 나타내었다. 덧붙여, 실리콘 단결정은, 201 mm 이상 230 mm 이하의 범위에서 직경의 제어를 수행하고, 200 mm용 웨이퍼의 단결정을 얻었다. 또한, 표 2 중, 직동 합격 길이란, 저항률이 합격이고 무전위인 직동 영역의 길이를 직동 전체 길이로 나눈 값이고, 점유율은, 유전위화 try 수/전체 try 수 또는 전체 길이 무전위 try 수/전체 try 수이다.

표 2

		비교 예 1	실시 예 1	실시 예 2	비교 예 2
점유율 (try 수/try 수)	솔더~80 mm	5%	22%	44%	93%
	80 mm~20%	0%	11%	11%	7%
	20~40%	0%	0%	0%	0%
	40~60%	0%	0%	0%	0%
	60~80%	0%	0%	0%	0%
	80~100%	0%	11%	11%	0%
	테일	45%	22%	11%	0%
결정 전체 길이가 무전위가 된 비율(try 수/try 수)		50%	33%	22%	0%
인상 try 수		20	9	9	15
직동 합격 길이 (0.7 mΩcm 이하)		0%	40%	70%	0%
직동 합격 길이(0.6 mΩcm 미만)		0%	10%	35%	0%

[0059] 비교 예 1의 실리콘 단결정은, 표 2 및 도 3으로부터 알 수 있는 바와 같이, 직동부 시작 위치부터 80 mm까지의 유전위화 발생률이 5%로, 높은 확률로 유전위화의 발생을 방지할 수 있지만, 표 1 및 도 2로부터 알 수 있는 바와 같이, 직동 길이 100% 위치에 있어서도, 저항률 0.7 mΩcm의 저하에 그쳐, 저항률 0.7 mΩcm 이하의 저저항률의 실리콘 단결정을 제조할 수 없다.

[0060] 비교 예 2의 실리콘 단결정은, 표 1 및 도 2로부터 알 수 있는 바와 같이, 직동부 시작 위치로부터 80 mm부터 직동 길이 20%의 위치까지에서 모두 유전위화가 발생하여, 실리콘 단결정을 제조할 수 없었다.

[0061] 이에 대해, 실시 예 1의 실리콘 단결정은, 직동부 시작 위치부터 60%의 위치에서 저항률을 0.7 mΩcm 이하로 할 수 있고, 게다가 직동부 시작 위치부터 80 mm의 위치에 있어서의 유전위화 발생률을 22%로 억제할 수 있으며, 0.7 mΩcm 이하의 저저항률의 실리콘 단결정을 제조할 수 있다는 것이 확인되었다. 특히, 직동 길이 90% 이상에서는, 지금까지 제조할 수 없었던 0.6 mΩcm 미만이라는 매우 저저항률의 단결정을 제조할 수 있다는 것이 확인되었다.

[0062] 마찬가지로, 실시 예 2의 실리콘 단결정은, 직동부 시작 위치부터 30%의 위치에서 저항률을 0.7 mΩcm 이하로 할 수 있고, 게다가 직동부 시작 위치부터 80 mm의 위치에 있어서의 유전위화 발생률을 44%로 억제할 수 있으며, 0.7 mΩcm 이하의 저저항률의 실리콘 단결정을 제조하는 것이 확인되었다. 특히, 직동부 길이 65% 이상에서는, 지금까지 제조할 수 없었던 0.6 mΩcm 미만이라는 매우 저저항률의 단결정을 제조할 수 있다는 것이 확인되었다.

[0063] [2] 비소를 도펀트로 한 경우

[0064] 실리콘 단결정의 직동 길이의 위치에 따라, 비소 도펀트 첨가에 의한 저항률 제어를 수행하면서 비소를 도핑한 실리콘 단결정의 인상을 수행하였다. 결과를 표 3 및 도 4에 나타내었다.

표 3

		비교 예 3	실시 예 3	실시 예 4	비교 예 4
저항률 [mΩcm]	직동 길이 0% 위치 (솔더 끝)	2.6	2.3	1.9	1.8
	직동 길이 20% 위치	2.2	2	1.66	단결정은 획득할 수 없었음
	직동 길이 40% 위치	1.95	1.75	1.5	
	직동 길이 60% 위치	1.75	1.55	1.37	
	직동 길이 80% 위치	1.6	1.42	1.29	
	직동 길이 100% 위치(테일 시작 위치)	1.5	1.33	1.22	

[0066] 또한, 각각의 경우에 있어서의 유전위화 발생의 유무에 대해서도 검토하였다. 결과를 표 4 및 도 5에 나타내었다.

표 4

		비교 예 3	실시 예 3	실시 예 4	비교 예 4
점유율 (try 수/try 수)	직동 시작~80 mm	6%	9%	38%	80%
	80 mm~20%	0%	4%	10%	20%
	20~40%	0%	0%	0%	0%
	40~60%	0%	0%	0%	0%
	60~80%	0%	0%	0%	0%
	80~100%	0%	13%	8%	0%
	테일	31%	30%	18%	0%
결정 전체 길이가 무전위가 된 비율(try 수/try 수)		63%	44%	26%	0%
인상 try 수		16	23	39	10
직동 합격 길이 (1.4 mΩcm 이하)		0%	17%	45%	0%

[0068] 비교 예 3의 실리콘 단결정은, 표 4 및 도 5로부터 알 수 있는 바와 같이, 직동부 시작 위치부터 80 mm까지의 유전위화 발생률이 6%로 낮아, 유전위화의 발생을 방지할 수 있지만, 표 3 및 도 4로부터 알 수 있는 바와 같이, 직동 길이 100% 위치에 있어서도, 저항률 1.5 mΩcm의 저하에 그쳐, 저항률 1.4 mΩcm 이하의 저저항률의 실리콘 단결정을 제조할 수 없다.

[0069] 비교 예 4의 실리콘 단결정은, 표 3 및 도 4로부터 알 수 있는 바와 같이, 직동부 시작 위치로부터 80 mm부터 직동 길이 20%의 위치까지에서 모두 유전위화가 발생하여, 실리콘 단결정을 제조할 수 없었다.

[0070] 이에 대해, 실시 예 3의 실리콘 단결정은, 직동부 시작 위치부터 85%의 위치에서 저항률을 1.4 mΩcm 이하로 할 수 있고, 게다가 직동부 시작 위치부터 80 mm의 위치에 있어서의 유전위화 발생률을 9%로 억제할 수 있으며, 1.4 mΩcm 이하의 저저항률 실리콘 단결정을 제조할 수 있다는 것이 확인되었다.

[0071] 마찬가지로, 실시 예 4의 실리콘 단결정은, 직동부 시작 위치부터 55%의 위치에서 저항률을 1.4 mΩcm 이하로 할 수 있고, 게다가 직동부 시작 위치부터 80 mm의 위치에 있어서의 유전위화 발생률을 38%로 억제할 수 있으며, 1.4 mΩcm 이하의 저저항률 실리콘 단결정을 제조할 수 있다는 것이 확인되었다.

[0072] 이상과 같이, 적린을 도펀트로서 포함하는 실리콘 용액(9)으로부터 초크랄스키법에 의해 실리콘 단결정(10)을 인상하는 경우, 실리콘 단결정(10)의 직동부 시작 위치에 있어서의 저항률을 0.80 mΩcm 이상 1.05 mΩcm 이하로 제어하고, 그 후, 실리콘 단결정(10)을 인상하여 성장시킴에 따라 차례로 상기 실리콘 단결정(10)의 저항률을 낮추어 감으로써, 실리콘 단결정(10)의 일부의 저항률을 0.5 mΩcm 이상 0.7 mΩcm 이하, 특히, 지금까지 얻을 수 없었던 0.6 mΩcm 미만이라는 매우 저저항률로 할 수 있었고, 또한 실리콘 단결정(10)의 유전위화의 발생을 억제할 수 있었다.

[0073] 마찬가지로, 비소를 도펀트로서 포함하는 실리콘 용액(9)으로부터 초크랄스키법에 의해 실리콘 단결정(10)을 인

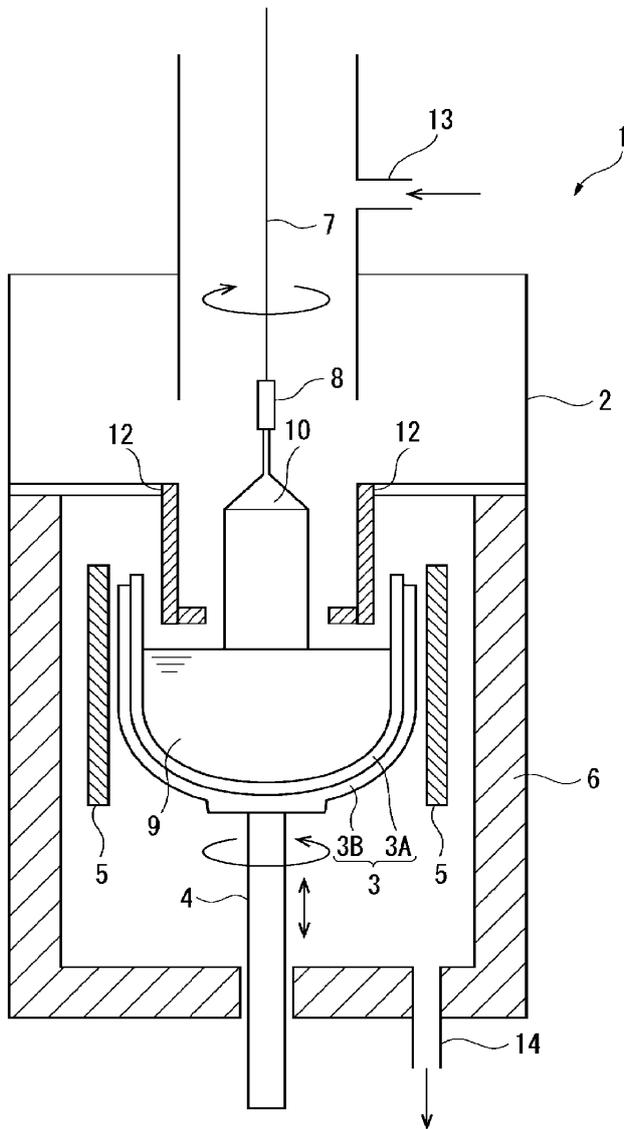
상하는 경우, 실리콘 단결정의 직동부 시작 위치에 있어서의 저항률을 1.90 mΩcm 이상 2.30 mΩcm 이하로 제어하고, 그 후, 실리콘 단결정(10)을 인상하여 성장시킴에 따라 차례로 상기 실리콘 단결정의 저항률을 낮추어 감으로써, 실리콘 단결정(10)의 일부를 1.2 mΩcm 이상 1.4 mΩcm 이하로 할 수 있었고, 또한 실리콘 단결정(10)의 유전위화의 발생을 억제할 수 있었다.

부호의 설명

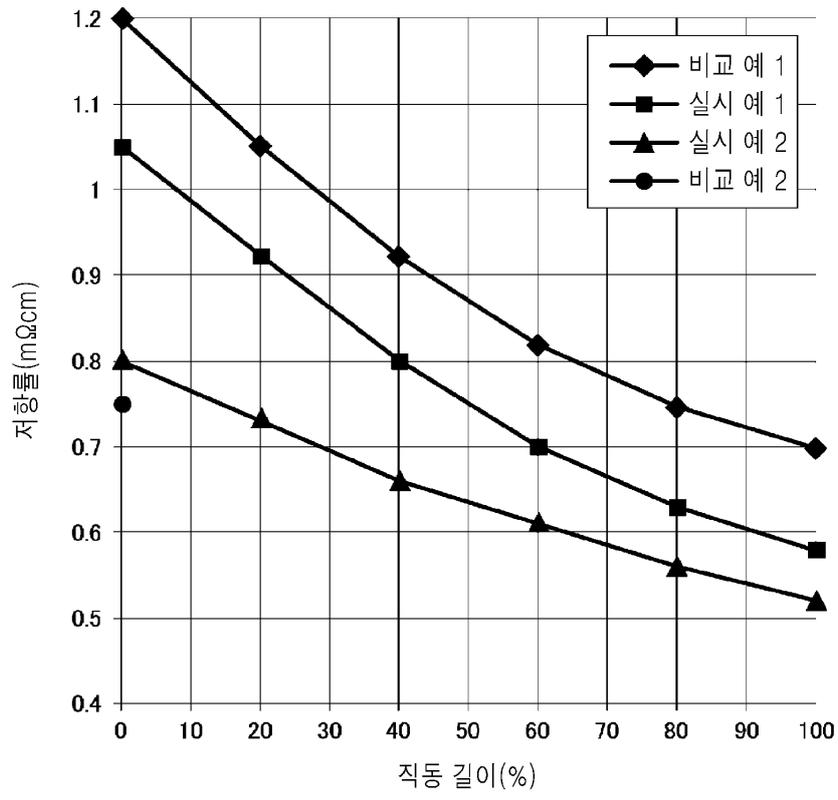
[0074] 1...인상 장치, 2...챔버, 3...도가니, 3A...석영 도가니, 3B...흑연 도가니, 4...지지축, 5...히터, 6...단열재, 7...인상축, 8...중결정, 9...실리콘 용액, 10...실리콘 단결정, 12...열 차폐판, 13...가스 도입구, 14...배기구.

도면

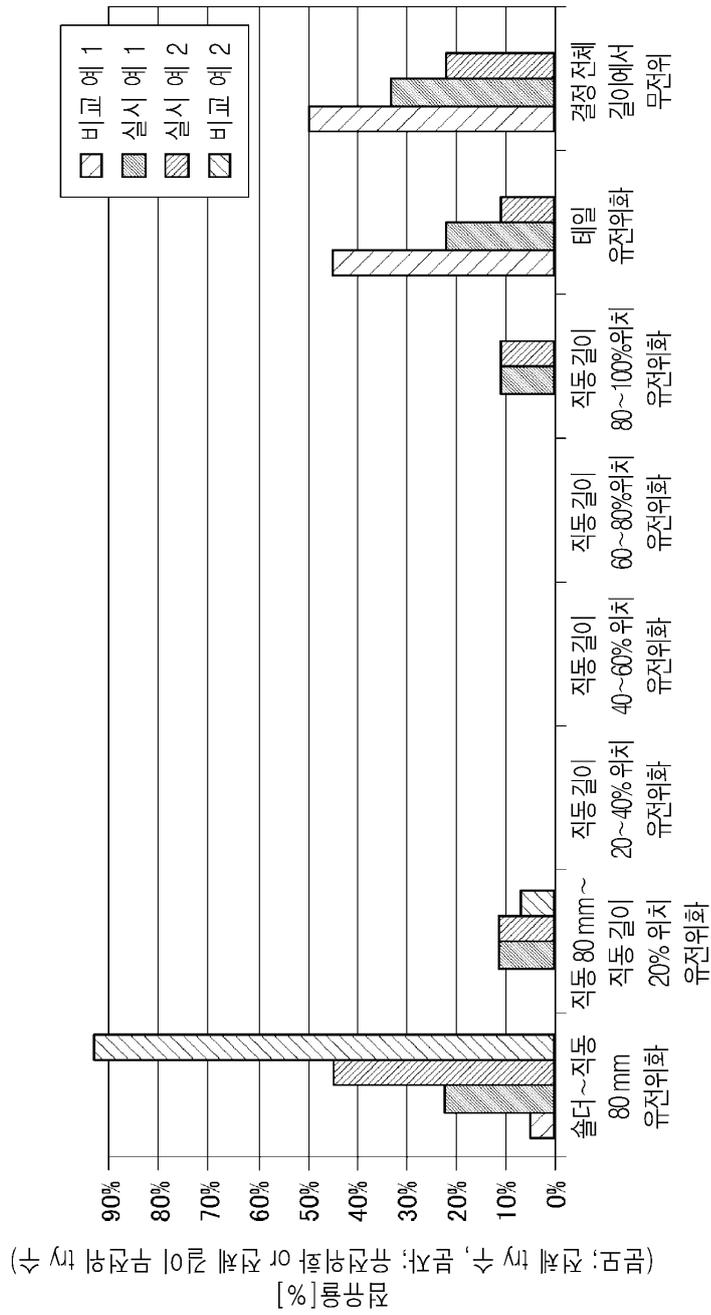
도면1



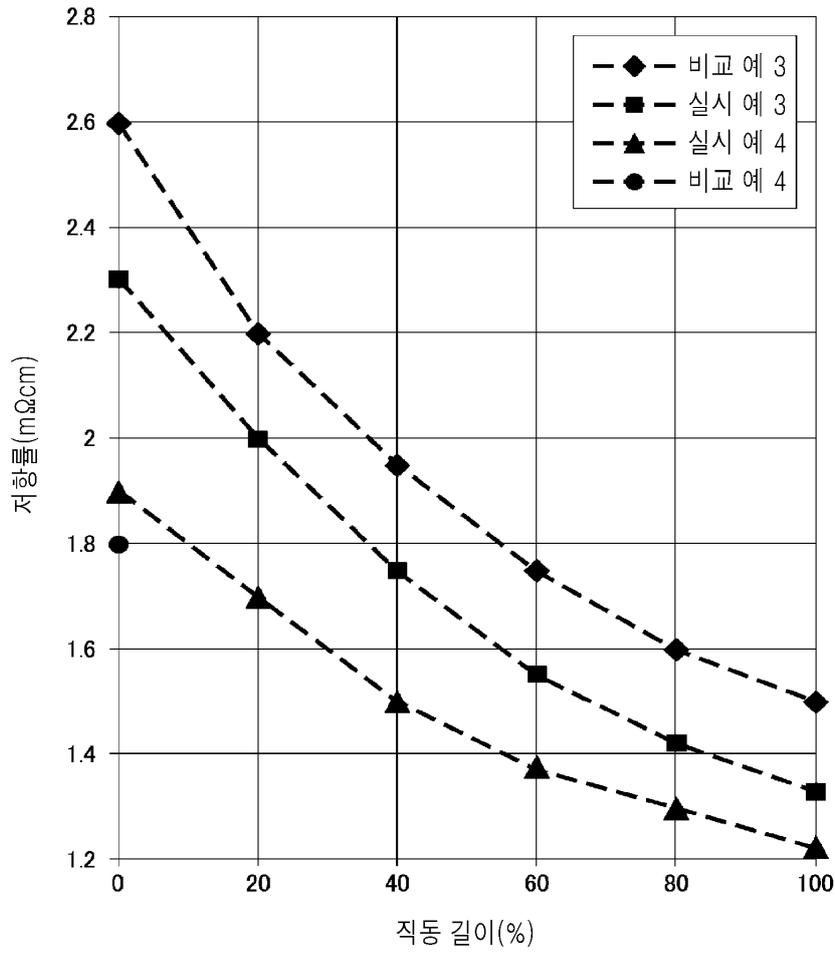
도면2



도면3



도면4



도면5

