

①9 RÉPUBLIQUE FRANÇAISE
INSTITUT NATIONAL
DE LA PROPRIÉTÉ INDUSTRIELLE
PARIS

①1 N° de publication :
(à n'utiliser que pour les
commandes de reproduction)

2 550 662

②1 N° d'enregistrement national :

84 12402

⑤1 Int Cl* : H 01 L 29/76.

①2

DEMANDE DE BREVET D'INVENTION

A1

②2 Date de dépôt : 6 août 1984.

③0 Priorité : US, 12 août 1983, n° 522 487; 10 novembre 1983, n° 550 506.

④3 Date de la mise à disposition du public de la demande : BOPI « Brevets » n° 7 du 15 février 1985.

⑥0 Références à d'autres documents nationaux apparentés :

⑦1 Demandeur(s) : Société dite : AMERICAN TELEPHONE AND TELEGRAPH COMPANY. — US.

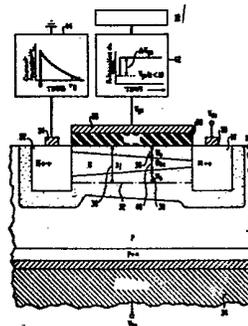
⑦2 Inventeur(s) : Stuart Keene Tewksbury.

⑦3 Titulaire(s) :

⑦4 Mandataire(s) : Cabinet Flechner.

⑤4 Dispositif à effet de champ utilisant une condition de figeage des porteurs majoritaires.

⑤7 L'invention concerne la technologie des semi-conducteurs. Un transistor à effet de champ MOS à canal enterré 10 est refroidi suffisamment (par exemple à 10 °K) pour produire une condition de figeage des porteurs majoritaires dans la région de canal 30. Lorsqu'on applique une impulsion de tension à la grille 26, une condition de conduction transitoire apparaît dans le canal enterré 40 et se prolonge pendant une durée de l'ordre de 10^{-8} seconde ou plus, et on peut l'utiliser pour des fonctions de commutation en un temps inférieur à la nano-seconde. L'énergie de commutation nécessaire pour provoquer la conduction du dispositif est très faible. Application aux circuits à très haut niveau d'intégration.



FR 2 550 662 - A1

D

La présente invention concerne de façon générale des dispositifs de commutation électroniques rapides à semi-conducteurs pour des circuits intégrés, et elle porte plus particulièrement sur des transistors à effet de champ.

5 Les circuits à très haut niveau d'intégration, comme les microprocesseurs, exigent des portes logiques à faible dissipation de puissance, pour éviter une dissipation de puissance excessive dans le circuit global. La dissipation de puissance et les retards de commutation sont cependant liés conformément à leur produit, appelé produit puissance-retard, qui est fixé essentiellement par la taille du dispositif (c'est-à-dire la taille des motifs élémentaires) et par l'excursion de tension. Les dispositifs actuels du type TEC MOS (transistor à effet de champ métal-oxyde-15 semiconducteur) des circuits à très haut niveau d'intégration fonctionnent de façon caractéristique à environ 5 volts, et pour des tailles de motifs élémentaires d'environ 1 μm , le produit puissance-retard est d'environ 100 femtojoules (1 femtojoule = 10^{-15} joule). Ceci, combiné avec une 20 dissipation de puissance d'environ 1 μW (microwatt) par dispositif, limite les retards de commutation à une valeur supérieure à environ 10 ns (nanosecondes). On peut également concevoir des TEC MOS de façon à obtenir des retards d'environ 50 ps (picosecondes), mais la dissipation de puissance 25 augmente alors jusqu'à environ 1 mW par dispositif. Une telle valeur de dissipation est trop élevée pour permettre l'utilisation du grand nombre de dispositifs qui sont nécessaires dans des circuits à très haut niveau d'intégration.

Il existe un besoin concernant un dispositif de commutation qui puisse fonctionner simultanément à une vitesse élevée (par exemple < 1 ns) et à faible puissance (par exemple ≤ 1 uW), ce qui correspond à un produit puissance-retard inférieur ou égal à 1 femtojoule. Du fait que les tailles de motif élémentaire approchent des limites fondamentales portant sur la taille minimale, on ne peut parvenir à une telle diminution du produit puissance-retard qu'en diminuant considérablement les excursions de tension. Cependant, des limites pratiques relativement sévères s'appliquent aux excursions de tension dans les dispositifs TEC MOS actuels en technologie à très haut niveau d'intégration, et le fonctionnement à la température ambiante empêche l'utilisation de telles tensions faibles.

Conformément à l'invention, un dispositif à effet de champ à canal enterré est conçu de façon à présenter un figeage des porteurs majoritaires dans la région de canal (et, par coïncidence, dans le substrat). On polarise le dispositif et on applique une impulsion de tension de grille. Ceci génère une conductance transitoire dans le canal enterré, sous l'effet de l'impulsion.

La tension d'impulsion de commutation qui est nécessaire pour produire la conductivité transitoire est suffisamment faible pour permettre une commutation rapide. La transconductance statique de la région de canal est très faible à cause du figeage des porteurs et de l'absence d'effets de conductivité de surface. La réponse de conductivité transitoire du canal enterré aux impulsions de commutation ne dépend pas d'une tension de seuil absolue, mais dépend au contraire de la tension d'impulsion différentielle, sur une plage notable d'environ un volt ou plus de la tension absolue de grille. Il en résulte qu'un circuit intégré contenant de grands nombres de tels dispositifs ne présentera pas une sensibilité à des variations des tensions absolues apparaissant dans des dispositifs individuels, ou à des variations, d'un

dispositif à un autre, des tensions de seuil des dispositifs. En faisant fonctionner des dispositifs à une température faible et en réalisant un élément de commutation dynamique basé sur des processus hors équilibre dans le semiconducteur, 5 l'invention décrite ici permet d'obtenir des tensions de commutation descendant jusqu'à 25 mV (millivolts) et des produits puissance-retard descendant jusqu'à quelques atojoules ($\text{ato}=10^{-18}$), ce qui est compatible avec les limites pratiques de sensibilité de tension des circuits à très haut niveau 10 d'intégration.

L'invention sera mieux comprise à la lecture de la description qui va suivre d'un mode de réalisation et en se référant aux dessins annexés sur lesquels :

La figure 1 est une coupe schématique exagérée, 15 en représentation de face, d'une partie d'un circuit comprenant un TEC MOS à canal enterré conforme à un mode de réalisation.

La figure 2 est une représentation graphique approximative du courant statique mesuré expérimentalement 20 dans les régions de canal enterré et de canal de surface du dispositif de la figure 2, avec une tension de polarisation variable sur la grille.

La figure 3 est une représentation plus détaillée de l'augmentation initiale du courant pour le courant transi- 25 toire qui est représenté dans la case 44 de la figure 1.

Un mode de réalisation de la présente invention correspond au dispositif 10 de la figure 1, qui comprend un TEC MOS à canal N, 11, du type à canal enterré. Le TEC MOS 11 comprend un substrat 12 en silicium dopé au bore, de con- 30 ductivité de type P, ayant sur une surface une région conductrice 14 fortement dopée, de type P^{++} , recouverte par une électrode de polarisation de substrat, 16, en métal. Le substrat 12 a une orientation correspondant à un plan d'indice de Miller (100), et une conductivité de 8 ohms-centimètres. 35 Dans la surface opposée du substrat 12 est formée une région

de drain conductrice N^{++} , 18, sur laquelle est fixé un contact ohmique 20. Une région de source conductrice N^{++} , 22 est formée à distance de la région de drain 18, et un contact ohmique 24 est fixé sur la région 22. Sur la surface du substrat 12 entre la source 22 et le drain 18 se trouve une électrode de grille en métal 26 qui est séparée du substrat 12 par une couche d'isolation en oxyde 28. Une région de canal 30 est formée dans la région de surface du substrat 12, jusqu'à une profondeur égale à x_j entre le drain 18 et la source 22, par l'ajout d'un dopant compensateur de type N, ou par la croissance d'une couche de surface de type N, pour donner à cette région une conductivité de type N. Ceci forme une jonction P-N 32 à l'intérieur du substrat 12, entre le drain 18 et la source 22. Une couche de surface de type N dans la région de canal 30, d'environ $0,5 \mu\text{m}$ d'épaisseur, avec une résistivité en volume d'environ $0,2 \text{ ohm-centimètre}$ assure la formation d'une région de canal enterrée exempte de champ.

On place le dispositif TEC MOS 11 en contact intime avec un corps refroidi 34 qui maintient sa température à moins d'environ 30 degrés Kelvin. Ceci a pour effet de figer pratiquement tous les porteurs majoritaires (électrons) dans la région de canal 30, ce qui la rend semi-isolante.

On sait qu'on peut concevoir des circuits utilisant des TEC MOS ordinaires pour les faire fonctionner à 77 degrés Kelvin, ce qui est la température d'ébullition de l'azote à la pression normale. A cette température, ces dispositifs fonctionnent avec une efficacité accrue, en grande partie à cause de la mobilité plus élevée des porteurs. Les mécanismes sous-jacents des dispositifs sont cependant par ailleurs similaires à ceux qui interviennent dans un tel dispositif à 300 degrés Kelvin, ou à la température ambiante. Lorsqu'on refroidit un TEC MOS à une température plus basse, inférieure à environ 30 degrés Kelvin, le figeage des porteurs devient prépondérant. Les impuretés de dopage sont

généralement dans un état de charge neutre à l'équilibre, plutôt que dans l'état de charge ionisé, et les régions du dispositif qui sont exemptes de champ sont semi-isolantes. Au lieu de réagir à la vitesse de relaxation diélectrique, comme 5 aux températures plus élevées, la charge des impuretés réagit à des changements de potentiel aux vitesses plus lentes correspondant à la capture et à l'émission de porteurs. Les régions de source et de drain d'un TEC MOS peuvent fournir rapidement des porteurs mobiles pour compenser la réponse 10 plus lente de la charge d'impuretés. Ceci produit un effet de conductance transitoire dans l'état figé qui est une conséquence de conduction hors équilibre pendant la relaxation de la charge d'impuretés ionisées. Ce transitoire de conductance dans l'état figé se relaxe lorsque la largeur de la 15 couche de déplétion de surface se contracte pour atteindre sa nouvelle largeur d'équilibre, en neutralisant des atomes donneurs dans la couche de déplétion de surface, par des processus de capture de porteurs majoritaires. Le temps de relaxation est long par rapport à des temps de commutation 20 inférieurs à la nanoseconde, et des temps de relaxation caractéristiques sont supérieurs à environ 10^{-8} seconde. Cependant, la relaxation ne peut pas démarrer avant que des porteurs majoritaires soient présents. La conductance précède donc nécessairement la relaxation (et la conductance) de la 25 couche de déplétion de surface.

Lorsque le TEC MOS 11 est correctement polarisé (par exemple lorsque la tension grille-source V_{gs} est d'environ 0 volt, la tension drain-source V_{ds} est d'environ 25 millivolts, la tension entre la polarisation de substrat 30 et la source, V_{bs} , est d'environ 0 volt), une région de déplétion de surface 36 d'une épaisseur W_s et une région de déplétion intérieure 38 d'une épaisseur W_b se forment à l'intérieur de la région de canal de type N, 30. Les régions de déplétion 36, 38 sont séparées par un canal de conduction 35 enterré 40, exempt de champ, ayant une épaisseur W_{bc} .

Lorsque la tension de polarisation V_{gs} de la grille 26 reçoit une impulsion de valeur ΔV_{gs} , comme il est représenté schématiquement dans la case 42, une conductivité transitoire, représentée schématiquement dans la case 44, apparaît 5 dans le canal enterré 40. On considère que la conductivité transitoire est due à des porteurs mobiles effectuant une migration qui les fait pénétrer dans le canal enterré 40, à partir de la source 22 et du drain 18, à cause du champ soudain qui apparaît dans le canal enterré 40 sous l'effet de 10 l'impulsion de commutation. Les atomes d'impuretés de la couche de déplétion de surface sont totalement ionisés. Après que les porteurs majoritaires ont été injectés dans le canal enterré 40, ceux qui se trouvent près du bord de la couche de déplétion de surface 36 sont capturés par des donneurs 15 ionisés, ce qui neutralise des atomes donneurs au bord de la couche de déplétion 36 et entraîne une contraction de la largeur W_s de la couche de déplétion de surface 36. Au fur et à mesure que les porteurs majoritaires sont piégés, la conductivité diminue jusqu'à ce que tous les porteurs aient 20 été piégés (c'est-à-dire que la conductivité s'annule). Lorsque la tension de grille V_{gs} est rétablie à sa valeur d'origine, la couche de déplétion de surface 36 se dilate pour revenir à sa largeur d'origine W_s , par le processus beaucoup plus lent d'émission de porteurs. Pour la stabilisation, 25 la largeur de l'impulsion de grille doit être faible vis-à-vis du temps de capture, c'est-à-dire environ une nanoseconde ou moins. La conductance retourne très rapidement à zéro (lorsque la polarisation de grille est rétablie), par extraction de porteurs par l'intermédiaire de la source 22 30 et du drain 18.

Sur le graphique de la figure 2, l'ordonnée représente le courant de source statique I_{ds} du TEC MOS 11, en ampères, tandis que l'abscisse représente la tension de polarisation de grille V_{gs} en volts. Une conductance statique 35 que faible est désirable par le fait que, entre autres, elle

réduit la puissance continue et la sensibilité vis-à-vis des polarisations statiques. Chacune des courbes tracées est représentative du courant pour la température donnée. On peut voir qu'aux températures basses, il y a une diminution extrêmement importante du courant dans la région de canal 30, due au fait que les porteurs sont figés. A une température inférieure à environ 10 degrés Kelvin, ce courant est négligeable, jusqu'à la tension de seuil V_t pour la conduction de surface pour le dispositif 10. La tension de bande plate V_{fb} sur la figure 2 est le seuil de polarisation de grille pour la formation du canal enterré 30 (c'est-à-dire $W_{bc} > 0$ sur la figure 1). Pour la commutation hors équilibre qui est envisagée ici, le dispositif doit être polarisé à $V_{fb} \ll V_{gs} \ll V_t$, et pour permettre des tensions absolues nulles, il doit être polarisé à $V_{fb} \ll V_{gs} = 0 \ll V_t$. On peut obtenir de telles valeurs de V_{fb} et V_t par des procédés connus au cours de la fabrication des TEC MOS, pour l'ajustement de la tension de seuil.

La largeur W_s de la région de déplétion de surface 36 et la largeur W_b de la région de déplétion intérieure 38 dépendent du niveau d'énergie de Fermi (et donc de la température) dans la région de canal 30 et dans le substrat 12. Ces largeurs augmentent donc quelque peu lorsque la température diminue et, en diminuant elles réduisent, pour un ensemble donné de tensions de polarisation, la largeur W_{bc} du canal enterré 40. La figure 2 montre cependant que ceci ne produit qu'un petit décalage (comparé à la plage de fonctionnement $V_t - V_{fb}$) de la tension de seuil V_t en fonction de la température. La figure 2 suggère que le courant statique dans le canal enterré 40 varie en fonction de la température de la même manière que la densité de porteurs, et qu'il n'y a pas d'effets d'injection de porteurs prononcés produisant des augmentations notables de la conductance statique du canal enterré 40.

La réponse de courant transitoire prévue à l'impulsion de commutation ΔV_{gs} , qui est représentée schématiquement

dans la case 44 de la figure 1, est représentée de façon plus détaillée sur le graphique de la figure 3. L'ordonnée représente l'amplitude initiale du courant transitoire ΔI_{ds} en microampères, avec $V_{ds} = 25$ mV. L'abscisse représente une amplitude de tension de polarisation de grille ΔV_{gs} , de valeur croissante. Cette conductivité transitoire procure un mécanisme pour réaliser un dispositif de commutation dynamique. Le fonctionnement dynamique aussi bien que le fonctionnement à basse température constituent des obstacles très importants pour l'application pratique dans des circuits logiques. D'autre part, la vitesse élevée, correspondant à des temps inférieurs à environ une nanoseconde, et la faible puissance, inférieure à environ un nanowatt qui sont prévus à $V_{ds} = 25$ mV, $\Delta I_{ds} = 1$ μ A, compensent probablement ces obstacles, qu'on peut également considérer comme des conditions nécessaires pour fonctionner avec des excursions de tension faibles, d'environ 25 millivolts ou moins.

Des limitations pratiques importantes ont empêché précédemment l'utilisation d'une excursion de tension de valeur faible dans des dispositifs logiques à semiconducteur à effet de champ en technologie à très haut niveau d'intégration, même aux basses températures. Trois propriétés générales du dispositif 10 satisfont les conditions qui semblent s'appliquer aux dispositifs TEC MOS à très haut niveau d'intégration fonctionnant à faible tension. (1) La transconductance statique faible supprime les limitations dues à la polarisation de régime permanent et les incertitudes sur la tension de seuil. (2) La transconductance dynamique du TEC MOS 11 procure un courant d'environ 1 microampère pour $V_{gs}(\text{CONDUCTION}) = 25$ millivolts et $V_{ds} = 25$ millivolts. Ce niveau de courant est en accord avec les modèles de transconductance statique de TEC MOS classiques avec un rapport de forme de 1:5 et avec les mobilités plus élevées qu'on obtient à une température inférieure. (3) Enfin, le fait de placer le canal enterré 40 à distance de la frontière entre l'isolant

28 et le semiconducteur 12 semble nécessaire pour assouplir les limitations dues aux états de surface, aux défauts d'uniformité du potentiel de surface et à des effets de percolation, ainsi qu'à la quantification de surface, qui empêcheraient par ailleurs d'obtenir un déblocage abrupt, c'est-à-dire une valeur faible de ΔV_{gs} (DEBL). Les effets de conductivité transitoire signalés précédemment pour des TEC MOS sont des effets de conductance de surface, statiques, et exigent généralement des impulsions de tension élevées sur la grille pour donner des circuits à très haut niveau d'intégration qui soient fiables. Ils ne satisfont donc pas les trois conditions ci-dessus. Cependant, la conductivité transitoire dans une structure de TEC MOS à canal enterré comme le TEC MOS 11 permet effectivement une commutation avec une tension faible.

La température à laquelle le figeage des porteurs commence à devenir prépondérant dans un semiconducteur dopé varie en fonction du dopant particulier qui est utilisé. Il peut exister un certain nombre d'autres dopants, comme des dopants ayant un niveau de bande d'énergie qui est profond par rapport à celui du bore, qui donnent lieu à une condition de figeage à des températures très supérieures à 30 degrés Kelvin. On a par exemple trouvé que lorsqu'on utilise du tellure pour le dopant, il y a un figeage des porteurs à des températures supérieures à 77 degrés Kelvin. Ceci présente une importance pratique particulière, du fait qu'on peut aisément maintenir des dispositifs à de telles températures en utilisant seulement de l'azote liquide bouillant, à la température et à la pression normales. Plus précisément, on a introduit le tellure par implantation ionique à 150 000 électrons-volts (150 keV) dans le substrat de silicium 12, formé par croissance par la méthode de Czochralski, ayant une résistivité de 10 ohms-centimètres, avec une dose de tellure de 5×10^{12} atomes par centimètre carré. On a effectué ceci avant la formation de la couche isolante d'oxyde 28 à

travers l'ouverture ou la "fenêtre" qui définit la zone sur laquelle on doit faire croître la couche isolante d'oxyde 28 pendant le processus de fabrication du TEC MOS. On a recuit le substrat 12 implanté, à 900°C dans une atmosphère d'azote, 5 pendant 30 minutes. On a ensuite fait croître la couche isolante d'oxyde 28 à 1050°C, pendant 45 minutes, et on a à nouveau recuit la structure dans de l'azote pendant 15 minutes à 1050°C. On a ensuite formé l'électrode de grille en aluminium 26 et on a recuit le dispositif pendant 30 minutes 10 dans un gaz de formation à 450°C. L'invention concerne donc moins l'utilisation d'une température ou d'une plage de température particulière, que l'établissement d'une condition de figeage des porteurs dans le dispositif de commutation, qui est suffisamment prédominante pour permettre la réalisation 15 de fonctions de commutation utiles.

Le signal d'entrée dynamique qui est appliqué au dispositif de commutation conforme à l'invention consiste en un champ sous forme d'impulsions dans un région de canal. Le mécanisme destiné à produire cette variation impulsionnelle 20 du champ ne fait pas intervenir nécessairement une structure à grille isolée, comme c'est le cas pour un TEC MOS, et peut consister en n'importe quels autres moyens commodes pour produire une telle variation impulsionnelle du champ.

Il va de soi que de nombreuses modifications peuvent être apportées au procédé et au dispositif décrits et représentés, sans sortir du cadre de l'invention. 25

REVENDEICATIONS

1. Dispositif à l'état solide à effet de champ comprenant un corps semiconducteur ayant une première région d'un premier type de conductivité, contiguë à une seconde
5 région d'un second type de conductivité, pour former une jonction P-N entre elles, caractérisé par : des moyens (34) destinés à établir une condition de figeage des porteurs majoritaires au moins à l'intérieur de la première région (30), des moyens (16, 26, 28) destinés à produire à l'inté-
10 rieur de ce corps un champ électrique qui est de façon générale perpendiculaire à la jonction P-N (32), pour former un canal de conduction enterré (40) dans la première région (30), et des moyens (20, 18 ; 24, 22) destinés à établir des contacts avec le corps aux extrémités opposées du canal
15 enterré (40), grâce à quoi un chemin conducteur transitoire est établi dans le canal enterré entre les moyens de contact, sous l'effet d'une variation impulsionnelle du champ électrique.

2. Dispositif selon la revendication 1, caracté-
20 risé en ce que les moyens d'établissement de contacts comprennent une paire de régions de contact conductrices et mutuellement espacées (18, 22), du premier type de conductivité, formées à la surface du corps et s'étendant dans ce dernier.

25 3. Dispositif selon la revendication 2, caracté- risé en ce que les moyens destinés à produire un champ électrique comprennent une première électrode (26) adjacente à la première région (30) et une seconde électrode (16) adja- cente à la seconde région (12).

30 4. Dispositif selon la revendication 3, caracté- risé en ce que la première électrode (26) consiste en une électrode de grille qui est séparée de la première région par une couche isolante (28).

5. Dispositif selon la revendication 4, caracté-

risé en ce que la seconde électrode consiste en une couche conductrice (14) du second type de conductivité dans la surface de la seconde région, et en une couche de métal (16) sur cette couche conductrice.

5 6. Dispositif selon la revendication 5, caractérisé en ce que les moyens destinés à établir une condition de figeage comprennent des moyens (34) pour refroidir le corps.

 7. Dispositif selon la revendication 1, caractérisé en ce que le corps semiconducteur contient un dopant ayant
10 un niveau de bande d'énergie relativement profond.

 8. Dispositif selon la revendication 7, caractérisé en ce que le corps semiconducteur consiste en silicium et le dopant est du tellure.

 9. Dispositif selon la revendication 8, caractérisé en ce que le dopant est introduit par implantation ionique
15 avec une dose d'environ 5×10^{12} atomes par centimètre carré.

 10. Procédé d'utilisation d'un transistor à effet de champ à canal enterré, dans lequel on applique des tensions de polarisation à l'électrode de grille et à l'électrode de
20 polarisation de substrat du transistor, de façon à former un canal enterré dans la région de canal, caractérisé en ce qu'on refroidit suffisamment le transistor pour établir une condition de figeage des porteurs majoritaires dans sa région de canal, et on applique des impulsions de tension de
25 commutation à la grille du transistor, grâce à quoi un chemin conducteur transitoire est établi entre la source et le drain du transistor, à travers le canal enterré, sous l'effet des impulsions de commutation.

 11. Procédé selon la revendication 10, caractérisé
30 en ce que le refroidissement est effectué jusqu'à une température inférieure à environ 30 degrés Kelvin.

FIG. 2

2/2

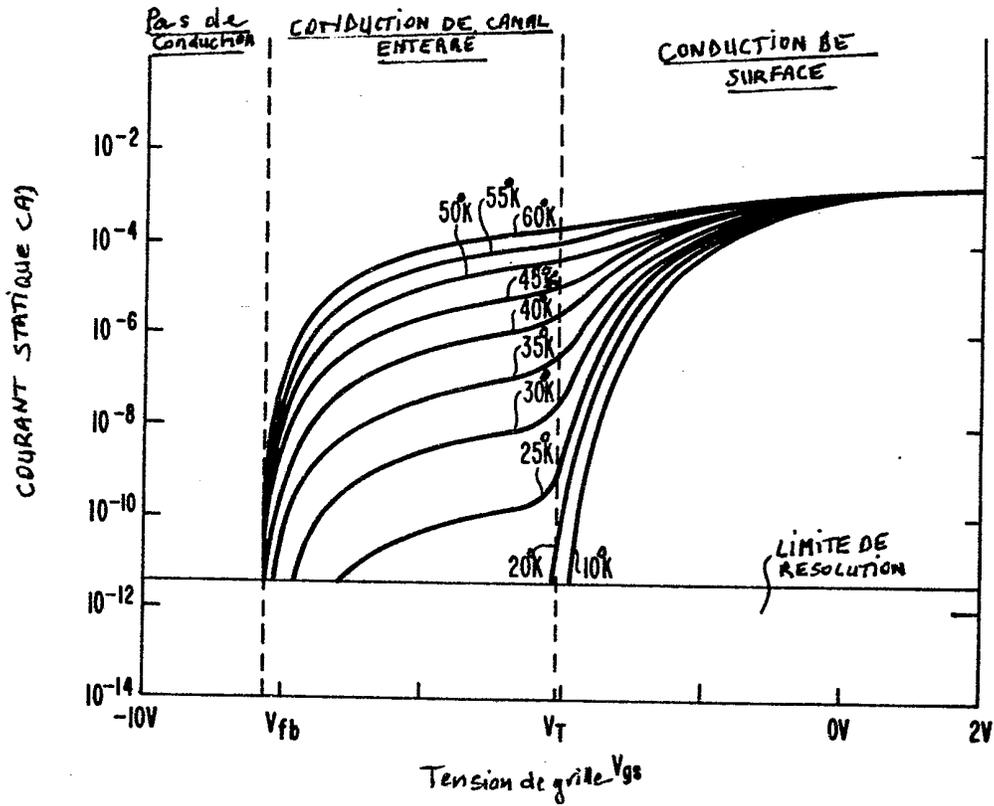


FIG. 3

