



(12) 发明专利申请

(10) 申请公布号 CN 105406847 A

(43) 申请公布日 2016. 03. 16

(21) 申请号 201510848212. X

(22) 申请日 2015. 11. 27

(71) 申请人 深圳市芯海科技有限公司

地址 518067 广东省深圳市南山区南海大道
1079 号花园城数码大厦 A 座 9 层

(72) 发明人 李弦

(74) 专利代理机构 深圳市凯达知识产权事务所

44256

代理人 刘大弯

(51) Int. Cl.

H03K 17/22(2006. 01)

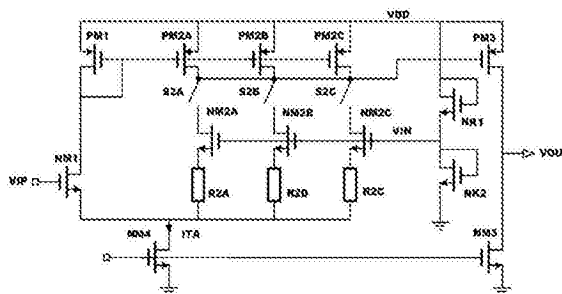
权利要求书1页 说明书3页 附图1页

(54) 发明名称

一种紧凑的低功耗多阈值复位电路

(57) 摘要

本发明公开了一种紧凑的低功耗多阈值复位电路,该电路包括有多个复位阈值电压支路,每个复位阈值电压支路串接于一起,且每个复位阈值电压支路均通过控制开关与基准电压连接。本发明在将多个复位阈值电压支路串联于一起,通过开关来进行控制,实现了通过一个面积较小的电路实现多复位阈值的功能,从而节省了芯片的面积和功耗。



1. 一种紧凑的低功耗多阈值复位电路,其特征在于该电路包括有多个复位阈值电压支路,每个复位阈值电压支路的输入端串接于一起,且每个复位阈值电压支路均通过控制开关与基准电压连接。

2. 如权利要求 1 所述的紧凑的低功耗多阈值复位电路,其特征在于所述控制开关设置于每个复位阈值电压支路的 PMOS 管和 NMOS 管之间。

3. 如权利要求 2 所述的紧凑的低功耗多阈值复位电路,其特征在于所述每个复位阈值电压支路均设置有调压电阻,以能够设置不同的复位阈值电压。

4. 如权利要求 1 所述的紧凑的低功耗多阈值复位电路,其特征在于所述每个复位阈值电压支路串接于一起后,还接有可调电阻。

5. 如权利要求 4 所述的紧凑的低功耗多阈值复位电路,其特征在于所述可调电阻可以采用 MOS 管替代。

一种紧凑的低功耗多阈值复位电路

技术领域

[0001] 本发明涉及芯片设计,尤其涉及一种芯片的复位电路。

背景技术

[0002] 复位电路是芯片中常用模块,其作用主要是在电源电压较低时,发出复位信号将其他模块的输出信号锁死,以防止其他模块由于电源电压太低而工作不正常,发出错误的输出信号。在单片机芯片中,复位电路的作用还包括分级判断电源电压,以方便主控单元根据电源电压的高低选择合适的工作频率。

[0003] 复位电路的性能特点是对精度和速度要求不高,一般精度误差在 100mV 以内,判断速度在 10 μ s 以内。但是复位电路通常要求低功耗,因为该模块在芯片工作的各个模式中都处于开启状态。

[0004] 例如专利申请 201210374511.0 所公开的一种低功耗高可靠性上电复位电路,该电路由电源检测电路,延迟电路以及异或电路组成。延迟电路中采用新型的延迟单元,在不采用传统意义的大电容条件下,可以达到上百微妙的延迟,有效减少了芯片面积,同时提高了芯片的可靠性。该电路采用全 MOS 管结构,使用带施密特功能反相器来抵抗电源噪声,并且在电路复位后,其静态功耗基本为零。然而该申请并未对多路阈值进行控制。

[0005] 大多数的芯片要求有若干复位阈值电压,例如:1.8V,2.0V,2.4V 等,以适应不同的应用场景。通常的作法是将设计多个复位电路,每个电路对应一个复位阈值电压。这样做虽然能够针对多个复位电路进行应用,但是额外增加了很多硬件成本,增加了芯片的面积和功耗。

发明内容

[0006] 为解决上述问题,本发明的另一个目的在于提供一种紧凑的低功耗多阈值复位电路,该电路通过一个面积较小的电路实现多复位阈值的功能,从而节省了芯片的面积和功耗。

[0007] 为实现上述目的,本发明的技术方案如下。

[0008] 一种紧凑的低功耗多阈值复位电路,其特征在于该电路包括有多个(至少 2 个)复位阈值电压支路,每个复位阈值电压支路的输入端串接于一起,且每个复位阈值电压支路均通过控制开关与基准电压连接。

[0009] 进一步,所述控制开关设置于每个复位阈值电压支路的 PMOS 管和 NMOS 管之间,以能够有效地控制复位阈值电压支路,减少电路的面积和功耗。

[0010] 更进一步,所述每个复位阈值电压支路均设置有调压电阻,以能够设置不同的复位阈值电压。

[0011] 所述每个复位阈值电压支路串接于一起后,还接有可调电阻,用以更好地设置不同的复位阈值电压。

[0012] 进一步,所述可调电阻可以采用 MOS 管替代。

[0013] 本发明在将多个复位阈值电压支路串联于一起,通过开关来进行控制,不仅能够实现多个阈值复位电路的集成,还能够根据需要设置不同的复位阈值电压。通过一个面积较小的电路实现多复位阈值的功能,从而节省了芯片的面积和功耗。

附图说明

[0014] 图 1 是本发明所实施方式一的电路图。

[0015] 图 2 是本发明所实施方式二的电路图。

具体实施方式

[0016] 为了使本发明的目的、技术方案及优点更加清楚明白,以下结合附图及实施例,对本发明进行进一步详细说明。应当理解,此处所描述的具体实施例仅仅用以解释本发明,并不用于限定本发明。

[0017] 请参照图 1 所示,本发明首先提供一种紧凑的低功耗多阈值复位电路,其特征在于该电路包括有 3 个复位阈值电压支路 (PM2A 和 NM2A, PM2B 和 NM2B, PM2C 和 NM2C 分别构成一个复位阈值电压支路),每个复位阈值电压支路串接于一起,且在每个复位阈值电压支路 PM2A 和 NM2A, PM2B 和 NM2B, PM2C 和 NM2C 之间,分别设置有控制开关 S2A、S2B、S2C,以能够有效地控制复位阈值电压支路,减少电路的面积和功耗。

[0018] 在 NM2A、NM2B 和 NM2C 后分别设置有调压电阻 R2A、R2B、R2C,以能够设置不同的复位阈值电压。

[0019] 且在复位阈值电压支路串接于一起后,还接有可调电阻 RK1、RK2,用以更好地设置不同的复位阈值电压。

[0020] 图中的 VIP 接基准电压,该电压的产生有多重实现方式,均为现有技术,在此不再赘述, VIN 接电阻 RK1/RK2 所产生的电源电压 VDD 分压,即 $VIN = RK1 / (RK1 + RK2) * VDD$ 。

[0021] 图 1 中的开关 S2A/S2B/S2C 分别控制一个复位阈值电压支路,注意,图 1 中仅以三种阈值电压为例,实际使用中并不局限于上述三个复位阈值电压支路,可以根据实际需要扩充阈值电压支路的数量。

[0022] 电路的工作原理如下:当开关 S2A 闭合, S2B/S2C 断开时,电路通过 S2A 所在支路比较电压 VIP 与 $VIN + VR2A$, $VR2A$ 是电阻 R2A 两端压降, $VR2A = I_{TA} / 2 * R2A$ 。S2A 支路的复位阈值电压 VDD_S2A 有如下关系:

$$[0023] \quad VR2A + RK1 / (RK1 + RK2) * VDD_S2A = VIP$$

[0024] 所以,

$$[0025] \quad VDD_S2A = (VIP - VR2A) * (1 + RK2 / RK1)$$

[0026] 当电源电压低于 VDD_S2A 时,流过 NM2A 的电流会少于 NM1,节点 V01 输出高电平,输出信号 VOUT 则为低电平。反之,当电源电压高于 VDD_S2A 时, VOUT 为高电平。实现了对电源电压复位阈值的判定。

[0027] 同理, S2B 支路的复位阈值电压 $VDD_S2B = (VIP - VR2B) * (1 + RK2 / RK1)$, S2C 支路的复位阈值电压 $VDD_S2C = (VIP - VR2C) * (1 + RK2 / RK1)$ 。通过设置不同的电阻 R2A/R2B/R2C 便可设置不同的复位阈值电压。

[0028] 为了进一步减小面积,图 1 所示电路还可以通过图 2 实现,图 2 中,采用 NMOS 管

NK1、NK2 替代图 1 中的 RK1、RK2,其作用原理与图 1 相同。同时,图 2 中的电阻 R2A/R2B/R2C 也可以用 MOS 管实现,但是在减小面积的同时也会限制复位阈值电压的范围。

[0029] 总之,本发明在将多个复位阈值电压支路串联于一起,通过开关来进行控制,能够根据需要设置不同的复位阈值电压。通过一个面积较小的电路实现多复位阈值的功能,从而节省了芯片的面积和功耗。

[0030] 以上所述仅为本发明的较佳实施例而已,并不用以限制本发明,凡在本发明的精神和原则之内所作的任何修改、等同替换和改进等,均应包含在本发明的保护范围之内。

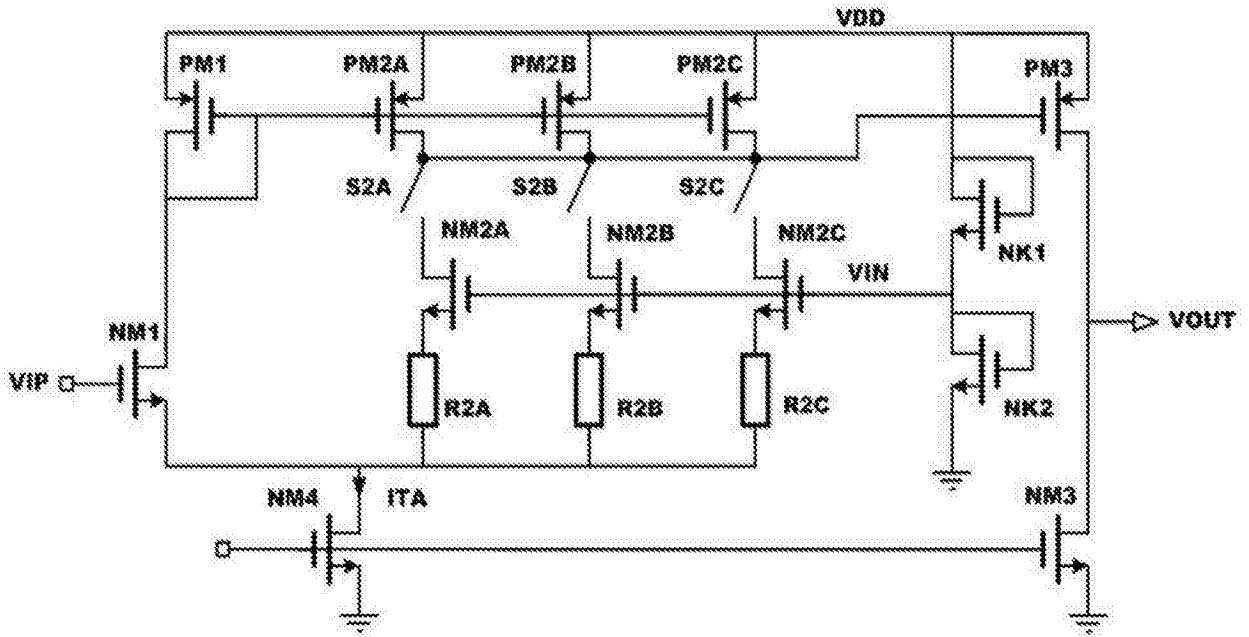


图 1

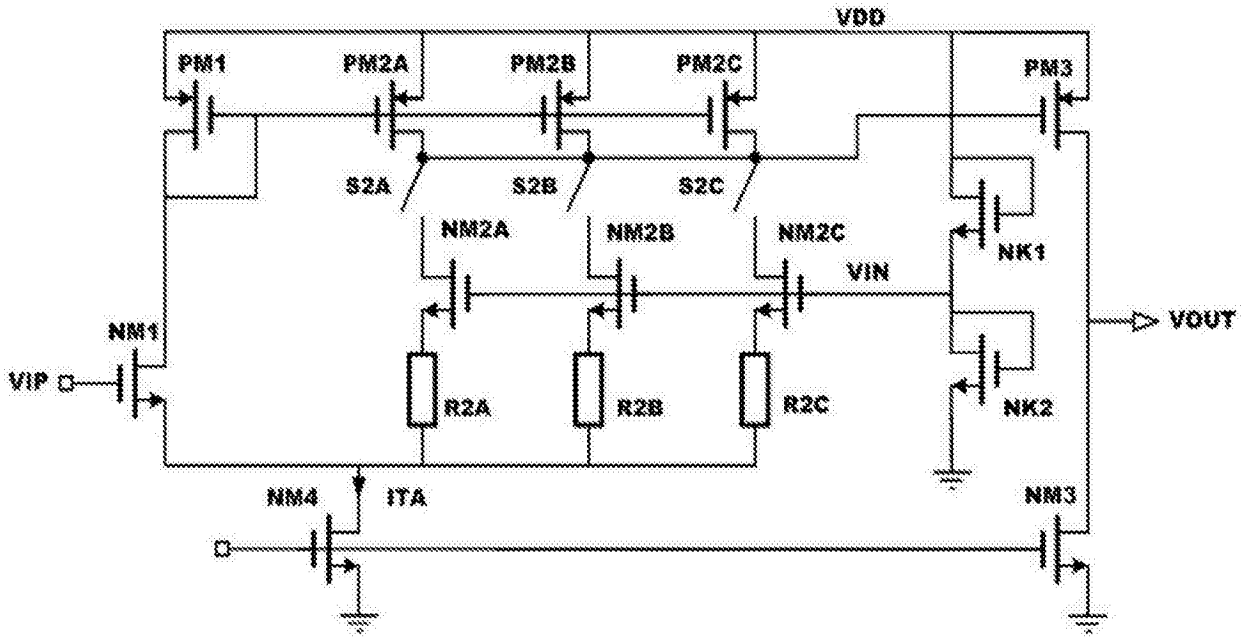


图 2