



(19) 대한민국특허청(KR)

(12) 등록특허공보(B1)

(45) 공고일자 2016년01월21일

(11) 등록번호 10-1587097

(24) 등록일자 2016년01월14일

(51) 국제특허분류(Int. Cl.)

H01L 51/52 (2006.01) H05B 33/04 (2006.01)

(21) 출원번호 10-2009-0093171

(22) 출원일자 2009년09월30일

심사청구일자 2014년09월18일

(65) 공개번호 10-2011-0035444

(43) 공개일자 2011년04월06일

(56) 선행기술조사문헌

KR100688791 B1*

JP2006332614 A*

JP2006236880 A

*는 심사관에 의하여 인용된 문헌

(73) 특허권자

엘지디스플레이 주식회사

서울특별시 영등포구 여의대로 128(여의도동)

(72) 발명자

김형철

서울특별시 관악구 은천로 93, 103동 1902호 (봉천동, 벽산블루밍)

김동환

대구광역시 달서구 장산남로 33, 롯데캐슬아파트 110동 406호 (용산동)

(뒷면에 계속)

(74) 대리인

특허법인네이트

전체 청구항 수 : 총 6 항

심사관 : 권기원

(54) 발명의 명칭 유기전계발광소자의 제조방법

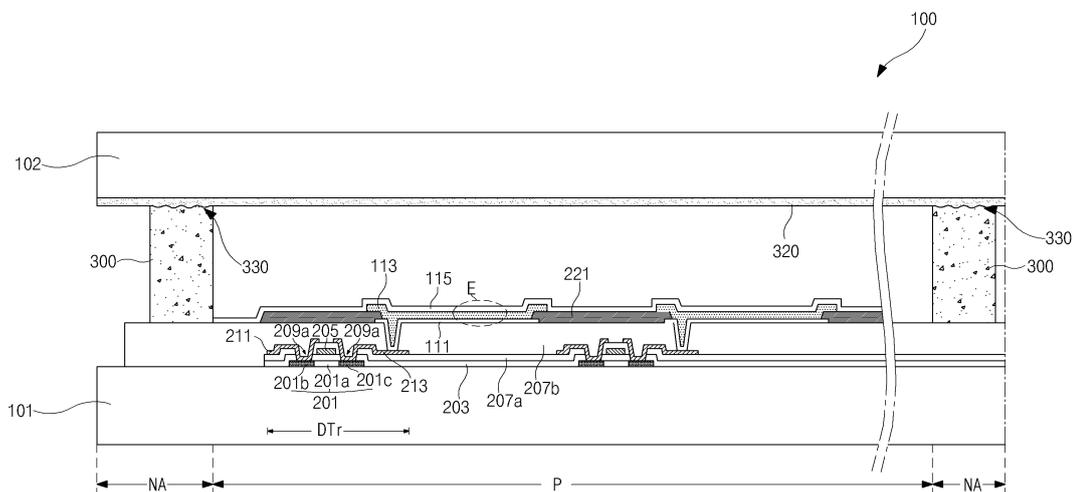
(57) 요약

본 발명은 유기전계발광소자에 관한 것으로, 특히, 유기전계발광소자의 인캡슐레이션에 관한 것이다.

본 발명의 특징은 무기물질인 프릿으로 이루어진 프릿패턴을 통해 제 1 및 제 2 기판을 봉지 및 합착하고, 특히, 제 2 기판의 내측면에 산소(O₂) 플라즈마 표면처리를 통해 산화실리콘층을 형성하고, 프릿패턴과 접촉되는 일부

(뒷면에 계속)

대표도 - 도2



를 요철형상으로 형성함으로써, 제 2 기관과 프리패턴의 접촉력을 향상시키는 것이다.

이로써, 제 1 및 제 2 기관을 더욱 단단하게 밀봉하게 되고, 이를 통해, 제 1 및 제 2 기관의 이격된 사이 공간으로 외부로부터 수분이나 가스(gas)와 같은 오염원이 제 1 및 제 2 기관의 이격된 사이 공간으로 침투하는 것을 방지할 수 있다.

따라서, 유기전계발광 다이오드의 열화를 방지하고 OLED의 수명을 연장할 수 있다. 또한, 제 1 및 제 2 기관을 견고히 합착시켜 합착 후에 발생하는 불량률을 저하함으로써 제반 경비 및 재료비 손실을 감소시키고 생산수율을 향상시키게 된다.

(72) 발명자

이준호

대구광역시 북구 동천로24길 12, 부영e그린타운
206동 1503호 (동천동)

이준호

부산 부산진구 백양대로300번길 20, 201동 503호
(개금동, 신개금엘지2단지아파트)

명세서

청구범위

청구항 1

다수의 화소영역을 포함하는 표시영역과 상기 표시영역을 둘러싸는 비표시영역이 정의된 제 1 기판과;
 상기 제 1 기판의 상기 화소영역에 형성된 구동 박막트랜지스터 및 유기전계발광 다이오드와;
 상기 제 1 기판의 상기 비표시영역에 형성되며, 상기 제 1 기판의 가장자리를 따라 형성되는 프릿(frit)패턴과;
 상기 제 1 기판과 마주하며, 상기 제 1 기판을 마주보는 일면에 산화실리콘층이 형성된 제 2 기판
 을 포함하며, 상기 프릿패턴은 상기 제 2 기판의 산화실리콘층과 접촉되고,
 상기 제 2 기판의 상기 프릿패턴과 접촉되는 산화실리콘층은 요철형상이고,
 상기 유기전계발광 다이오드와 상기 구동 박막트랜지스터 사이에는 무기절연물질의 보호층이 형성되고,
 상기 프릿패턴은 상기 보호층 위로 상기 보호층과 접촉하는
 유기전계발광소자.

청구항 2

제 1 항에 있어서,
 상기 프릿패턴은 무기물질인 프릿으로 이루어진 유기전계발광소자.

청구항 3

제 1 항에 있어서,
 상기 제 2 기판은 유리재질인 유기전계발광소자.

청구항 4

제 1 항에 있어서,
 상기 산화실리콘층은 상기 제 2 기판의 일면을 산소(O₂)로 플라즈마 표면처리 함으로써 형성하는 유기전계발광소
 자.

청구항 5

삭제

청구항 6

삭제

청구항 7

삭제

청구항 8

표시영역과 상기 표시영역을 둘러싸는 비표시영역의 정의된 제 1 기판의 상기 표시영역에 구동 박막트랜지스터
 와 유기전계발광 다이오드를 형성하는 단계와;

상기 제 1 기관의 상기 비표시영역에 상기 제 1 기관의 테두리를 따라 프리패턴을 형성하는 단계와;
 상기 제 1 기관과 마주하는 제 2 기관에 산소(O₂) 플라즈마 처리하여 산화실리콘층을 형성하는 단계와;
 상기 비표시영역의 상기 산화실리콘층에 요철형상을 형성하는 단계와;
 상기 프리패턴을 상기 요철형상에 대응되도록, 상기 제 1 기관과 상기 제 2 기관을 서로 마주시키는 단계와;
 레이저 빔을 상기 프리패턴에 대응하여 조사함으로써, 상기 프리패턴이 상기 제 2 기관과 접합되도록 하는 단계를 포함하고,
 상기 구동 박막트랜지스터와 상기 유기전계발광 다이오드 사이에는 전면에 무기절연물질의 보호층을 형성하며,
 상기 프리패턴은 상기 보호층 위로 상기 보호층과 접촉하는 유기전계발광소자의 제조방법.

청구항 9

제 8 항에 있어서,
 상기 요철형상은 상기 제 2 기관을 식각액에 노출시켜 에칭함으로써 형성하는 유기전계발광소자의 제조방법.

청구항 10

삭제

청구항 11

삭제

발명의 설명

발명의 상세한 설명

기술분야

[0001] 본 발명은 유기전계발광소자에 관한 것으로, 특히, 유기전계발광소자의 인캡슐레이션에 관한 것이다.

배경 기술

[0002] 최근까지, CRT(cathode ray tube)가 표시장치로서 주로 사용되었다. 그러나, 최근에 CRT를 대신할 수 있는, 플라즈마표시장치(plasma display panel : PDP), 액정표시장치(liquid crystal display device : LCD), 유기전계발광소자(organic electro-luminescence device : OLED)와 같은 평판표시장치가 널리 연구되며 사용되고 있는 추세이다.

[0003] 위와 같은 평판표시장치 중에서, 유기전계발광소자(이하, OLED라 함)는 자발광소자로서, 비발광소자인 액정표시장치에 사용되는 백라이트가 필요하지 않기 때문에 경량 박형이 가능하다.

[0004] 그리고, 액정표시장치에 비해 시야각 및 대비비가 우수하며, 소비전력 측면에서도 유리하며, 직류 저전압 구동이 가능하고, 응답속도가 빠르며, 내부 구성요소가 고체이기 때문에 외부충격에 강하고, 사용 온도범위도 넓은 장점을 가지고 있다.

[0005] 특히, 제조공정이 단순하기 때문에 생산원가를 기존의 액정표시장치 보다 많이 절감할 수 있는 장점이 있다.

[0006] 이러한 특성을 갖는 OLED는 크게 패시브 매트릭스 타입(passive matrix type)과 액티브 매트릭스 타입(active matrix type)으로 나뉘어지는데, 패시브 매트릭스 타입은 신호선을 교차하면서 매트릭스 형태로 소자를 구성하는 반면, 액티브 매트릭스 타입은 화소를 온/오프(on/off)하는 스위칭 소자인 박막트랜지스터가 화소 별로 위치

하도록 한다.

- [0007] 최근, 패시브 매트릭스 타입은 해상도나 소비전력, 수명 등에 많은 제한적인 요소를 가지고 있어, 고해상도나 대화면을 구현할 수 있는 액티브 매트릭스 타입 OLED의 연구가 활발히 진행되고 있다.
- [0008] 도 1은 일반적인 액티브 매트릭스 타입 OLED의 단면을 개략적으로 도시한 도면이다.
- [0009] 도시한 바와 같이, OLED(10)는 제 1 기관(1)과, 제 1 기관(1)과 마주하는 제 2 기관(2)으로 구성되며, 제 1 및 제 2 기관(1, 2)은 서로 이격되어 이의 가장자리부를 실패턴(seal pattern : 20)을 통해 봉지되어 합착된다.
- [0010] 이를 좀더 자세히 살펴보면, 제 1 기관(1)의 상부에는 각 화소영역 별로 구동 박막트랜지스터(DTr)가 형성되어 있고, 각각의 구동 박막트랜지스터(DTr)와 연결되는 제 1 전극(3)과 제 1 전극(3)의 상부에 특정한 색의 빛을 발광하는 유기발광층(5)과, 유기발광층(5)의 상부에는 제 2 전극(7)이 구성된다.
- [0011] 유기발광층(5)은 적, 녹, 청의 색을 표현하게 되는데, 일반적인 방법으로는 각 화소마다 적, 녹, 청색을 발광하는 별도의 유기물질(5a, 5b, 5c)을 패터닝하여 사용한다.
- [0012] 이들 제 1 및 제 2 전극(3, 7)과 그 사이에 형성된 유기발광층(5)은 유기전계 발광다이오드를 이루게 된다. 이때, 이러한 구조를 갖는 OLED(10)는 제 1 전극(3)을 양극(anode)으로 제 2 전극(7)을 음극(cathode)으로 구성하게 된다.
- [0013] 그리고 제 2 기관(2)의 내부면에는 외부의 수분을 차단하는 흡습제(미도시)가 형성된다.
- [0014] 한편, OLED(10)의 실패턴(20)은 통상적으로 유기 또는 고분자 재질로 이루어진 실란트로 이루어지고 있으며, 이러한 실란트는 그 내부 분자구조 특성상 분자와 분자 사이의 공극이 물분자가 충분히 이동할 수 있을 정도의 크기가 되고 있다.
- [0015] 따라서 시간이 지남에 따라 외부의 수분이나 가스(gas)와 같은 오염원 실패턴(20)을 투과하여 OLED(10) 내부로 침투하게 되고, 이렇게 침투한 오염원들이 밀폐된 OLED(10) 내부에 존재할 경우 수분과 산소에 매우 민감한 유기전계발광 다이오드(E)의 특성을 변형시키게 된다.
- [0016] 즉, 외부로부터 침투된 오염원들은 유기전계발광 다이오드(E)의 유기발광층(5)으로 침투하게 되고, 이에, 유기발광층(5)은 오염원에 의해 유기발광층(5)의 발광특성이 저하될 수 있으며 유기발광층(5)의 수명을 단축시키게 된다. 또한, 일부 영역을 오염원이 가림으로써 흑점이 발생하게 된다.
- [0017] 따라서, 이러한 문제를 해결하고자 최근에는 무기물질인 프릿으로 이루어진 프릿(frit)패턴을 형성하는 것을 특징으로 하는 OLED(10)가 제안되었다.
- [0018] 이러한 프릿패턴은 그 재질 특성상 공극이 물분자보다 작아, 외부로부터 수분이 침투하는 것을 방지하는 측면에서 실란트 재질의 실패턴보다 훨씬 우수하므로 수분 침투에 의한 열화 방지를 통한 상기 유기전계 발광소자의 수명을 연장시킬 수 있다.
- [0019] 하지만, 이러한 프릿패턴은 수분방지 면에서 우수한 반면 기관과의 접착력이 낮은 단점을 갖는다.
- [0020] 이로 인하여, OLED의 제 1 및 제 2 기관의 박리 불량 발생하게 되고, 이는 공정 수율저하 및 OLED의 신뢰성을 저하시키게 된다.

발명의 내용

해결하고자하는 과제

- [0021] 본 발명은 상기와 같은 문제점을 해결하기 위한 것으로, 내부로 오염원이 침투할 수 없는 유기전계발광소자를 제공하고자 하는 것을 제 1 목적으로 한다.
- [0022] 또한, 제 1 및 제 2 기관의 박리 불량을 방지하고, 공정 수율 및 신뢰성을 향상시키고자 하는 것을 제 2 목적으로 한다.

과제 해결수단

- [0023] 전술한 바와 같은 목적을 달성하기 위해, 본 발명은 다수의 화소영역을 포함하는 표시영역과 상기 표시영역을 둘러싸는 비표시영역이 정의된 제 1 기판과; 상기 제 1 기판의 상기 화소영역에 형성된 구동 박막트랜지스터 및 유기전계발광 다이오드와; 상기 제 1 기판의 상기 비표시영역에 형성되며, 상기 제 1 기판의 가장자리를 따라 형성되는 프릿(frit)패턴과; 상기 제 1 기판과 마주하며, 상기 제 1 기판을 마주보는 일면에 산화실리콘층이 형성된 제 2 기판을 포함하며, 상기 프릿패턴은 상기 제 2 기판의 산화실리콘층과 접촉되는 유기전계발광소자를 제공한다.
- [0024] 상기 프릿패턴은 무기물질인 프릿으로 이루어지며, 상기 제 2 기판은 유리재질이다.
- [0025] 또한, 상기 산화실리콘층은 상기 제 2 기판의 일면을 산소(O₂)로 플라즈마 표면처리 함으로써 형성하며, 상기 제 2 기판의 상기 프릿패턴과 접촉되는 산화실리콘층은 요철형상이다.
- [0026] 또한, 상기 유기전계발광 다이오드와 상기 구동 박막트랜지스터 사이에는 보호층이 형성되며, 상기 프릿패턴은 상기 보호층 위로 상기 보호층과 접촉하며 형성된다.
- [0027] 또한, 본 발명은 표시영역과 상기 표시영역을 둘러싸는 비표시영역의 정의된 제 1 기판의 상기 표시영역에 구동 박막트랜지스터와 유기전계발광 다이오드를 형성하는 단계와; 상기 제 1 기판의 상기 비표시영역에 상기 제 1 기판의 테두리를 따라 프릿패턴을 형성하는 단계와; 상기 제 1 기판과 마주하는 제 2 기판에 산소(O₂) 플라즈마 처리하여 산화실리콘층을 형성하는 단계와; 상기 비표시영역의 상기 산화실리콘층에 요철형상을 형성하는 단계와; 상기 프릿패턴을 상기 요철형상에 대응되도록, 상기 제 1 기판과 상기 제 2 기판을 서로 마주시키는 단계와; 레이저 빔을 상기 프릿패턴에 대응하여 조사함으로써, 상기 프릿패턴이 상기 제 2 기판과 접촉되도록 하는 단계를 포함하는 유기전계발광소자의 제조방법을 제공한다.
- [0028] 이때, 상기 요철형상은 상기 제 2 기판을 식각액에 노출시켜 에칭함으로써 형성하며, 상기 구동 박막트랜지스터와 상기 유기전계발광 다이오드 사이에는 전면 보호층을 형성한다.
- [0029] 또한, 상기 프릿패턴은 상기 보호층 위로 형성된다.
- [0030]

효 과

- [0031] 위에 상술한 바와 같이, 본 발명에 따라 본 발명의 특징은 무기물질인 프릿으로 이루어진 프릿패턴을 통해 제 1 및 제 2 기판을 봉지 및 합착하고, 특히, 제 2 기판의 내측면에 산소(O₂) 플라즈마 표면처리를 통해 산화실리콘층을 형성하고, 프릿패턴과 접촉되는 일부를 요철형상으로 형성함으로써, 제 2 기판과 프릿패턴의 접착력을 향상시키는 것이다.
- [0032] 이로써, 제 1 및 제 2 기판을 더욱 단단하게 밀봉하게 되고, 이를 통해, 제 1 및 제 2 기판의 이격된 사이 공간으로 외부로부터 수분이나 가스(gas)와 같은 오염원이 제 1 및 제 2 기판의 이격된 사이 공간으로 침투하는 것을 방지할 수 있는 효과가 있다.
- [0033] 따라서, 유기전계발광 다이오드의 열화를 방지하고 OLED의 수명을 연장할 수 있는 효과가 있다. 또한, 제 1 및 제 2 기판을 견고히 합착시켜 합착 후에 발생하는 불량률을 저하함으로써 제반 경비 및 재료비 손실을 감소시키고 생산수율을 향상시키게 되는 효과가 있다.

발명의 실시를 위한 구체적인 내용

- [0034] 이하, 도면을 참조하여 본 발명에 따른 실시예를 상세히 설명한다.
- [0035] 도 2는 본 발명의 실시예에 따른 OLED를 개략적으로 도시한 단면도이다.
- [0036] 도시한 바와 같이, 본 발명에 따른 OLED(100)는 구동 및 스위칭 박막트랜지스터(DTr, 미도시)와 유기전계발광 다이오드(E)가 형성된 제 1 기판(101)과, 제 1 기판(101)과 마주하며 인캡슐레이션을 위한 제 2 기판(102)으로 구성되며, 제 1 및 제 2 기판(101, 102)은 서로 이격되어 있고, 이의 가장자리부는 프릿패턴(frit pattern : 300)을 통해 봉지되어 합착된다.
- [0037] 여기서, 제 1 기판(101) 상에는 반도체층(201)이 형성되는데, 반도체층(201)은 실리콘으로 이루어지며 그 중앙

부는 채널을 이루는 액티브영역(201a) 그리고 액티브영역(201a) 양측면으로 고농도의 불순물이 도핑된 소스 및 드레인영역(201b, 201c)으로 구성된다.

- [0038] 이러한 반도체층(201) 상부로는 게이트절연막(203)이 형성되어 있다.
- [0039] 게이트절연막(203) 상부로는 반도체층(201)의 액티브영역(201a)에 대응하여 게이트전극(205)과 도면에 나타내지 않았지만 일방향으로 연장하는 게이트배선이 형성되어 있다.
- [0040] 또한, 게이트전극(205)과 게이트배선(미도시) 상부 전면에 제 1 층간절연막(207a)이 형성되어 있으며, 이때 제 1 층간절연막(207a)과 그 하부의 게이트절연막(203)은 액티브영역(201a) 양측면에 위치한 소스 및 드레인영역(201b, 201c)을 각각 노출시키는 제 1, 2 반도체층 콘택홀(209a, 209b)을 구비한다.
- [0041] 다음으로, 제 1, 2 반도체층 콘택홀(209a, 209b)을 포함하는 제 1 층간절연막(207a) 상부로는 서로 이격하며 제 1, 2 반도체층 콘택홀(209a, 209b)을 통해 노출된 소스 및 드레인영역(201b, 201c)과 각각 접촉하는 소스 및 드레인 전극(211, 213)이 형성되어 있다.
- [0042] 그리고, 소스 및 드레인전극(211, 213)과 두 전극(211, 213) 사이로 노출된 제 1 층간절연막(207a) 상부로 드레인전극(213)을 노출시키는 드레인콘택홀(215)을 갖는 제 2 층간절연막(207b)이 형성되어 있다.
- [0043] 이때, 소스 및 드레인 전극(211, 213)과 이들 전극(211, 213)과 접촉하는 소스 및 드레인영역(201b, 201c)을 포함하는 반도체층(201)과 반도체층(201) 상부에 형성된 게이트절연막(203) 및 게이트전극(205)은 구동 박막트랜지스터(DTr)를 이루게 된다.
- [0044] 이때 도면에 나타나지 않았지만, 게이트배선(미도시)과 교차하여 화소영역을 정의하는 데이터배선(미도시)이 형성되어 있다. 그리고, 스위칭 박막트랜지스터(미도시)는 구동 박막트랜지스터(DTr)와 동일한 구조로, 구동 박막트랜지스터(DTr)와 연결된다.
- [0045] 그리고, 스위칭 및 구동 박막트랜지스터(미도시, DTr)는 도면에서는 반도체층(201)이 폴리실리콘 반도체층으로 이루어진 탑 게이트(top gate) 타입을 예로써 보이고 있으며, 이의 변형예로써 순수 및 불순물의 비정질질실리콘으로 이루어진 보텀 게이트(bottom gate) 타입으로 형성될 수도 있다.
- [0046] 또한, 제 2 층간절연막(207b) 상부의 실질적으로 화상을 표시하는 영역에는 유기전계발광 다이오드(E)를 구성하는 제 1 전극(111)과 유기발광층(113) 그리고 제 2 전극(115)이 순차적으로 형성되어 있다.
- [0047] 제 1, 2 전극(111, 115)과 그 사이에 형성된 유기발광층(113)은 유기전계발광 다이오드(E)를 이루게 된다.
- [0048] 제 1 전극(111)은 구동 박막트랜지스터(DTr)의 드레인전극(213)과 연결된다.
- [0049] 한편, OLED(100)는 발광된 빛의 투과방향에 따라 상부 발광방식(top emission type)과 하부 발광방식(bottom emission type)으로 나뉘게 되는데, 이하 본 발명에서는 하부 발광방식을 일례로 설명하도록 하겠다.
- [0050] 이에, 제 1 전극(111)은 애노드(anode) 전극의 역할을 하도록 일함수 값이 비교적 높은 물질인 인듐-틴-옥사이드(ITO)로 형성하는 것이 바람직하다.
- [0051] 그리고, 제 2 전극(115)은 캐소드(cathode)의 역할을 하기 위해 비교적 일함수 값이 낮은 금속물질인 알루미늄(AI) 또는 알루미늄합금(AINd)으로 이루어진다.
- [0052] 따라서, 유기발광층(113)에서 발광된 빛은 제 1 전극(111)을 향해 방출되는 하부 발광방식으로 구동된다.
- [0053] 그리고, 유기발광층(113)은 발광물질로 이루어진 단일층으로 구성될 수도 있으며, 발광 효율을 높이기 위해 정공주입층(hole injection layer), 정공수송층(hole transporting layer), 발광층(emitting material layer), 전자수송층(electron transporting layer) 및 전자주입층(electron injection layer)의 다층층으로 구성될 수도 있다.
- [0054] 따라서, OLED(100)는 선택된 색 신호에 따라 제 1 전극(111)과 제 2 전극(115)으로 소정의 전압이 인가되면, 제 1 전극(111)으로부터 주입된 정공과 제 2 전극(115)으로부터 인가된 전자가 유기발광층(113)으로 수송되어 엑시톤(exciton)을 이루고, 이러한 엑시톤이 여기상태에서 기저상태로 천이 될 때 빛이 발생되어 가시광선의 형태로 방출된다.
- [0055] 이때, 발광된 빛은 투명한 제 1 전극(111)을 통과하여 외부로 나가게 되므로, OLED(100)는 임의의 화상을 구현하게 된다.

- [0056] 한편, 제 1 전극(111)은 각 화소영역(P)별로 형성되는데, 각 화소영역(P) 별로 형성된 제 1 전극(111) 사이에는 बैं크(bank : 221)가 위치한다.
- [0057] 즉, बैं크(221)는 기판(101) 전체적으로 격자 구조의 매트릭스 타입으로 형성되어, बैं크(221)를 각 화소영역 별 경계부로 하여 제 1 전극(111)이 화소영역(P) 별로 분리된 구조로 형성되어 있다.
- [0058] 특히, 본 발명은 앞서 기술한 바와 같이, 제 1 및 제 2 기판(101, 102)을 합착하는 과정에서, 이의 가장자리부를 프릿패턴(300)을 통해 봉지되어 합착된다.
- [0059] 이를 통해, OLED(100)는 인캡슐레이션(encapsulation)된다.
- [0060] 이때, 프릿패턴(300)은 무기물질인 프릿으로 이루어져, 그 재질 특성상 공극이 물분자보다 작아, 외부로부터 수분이 침투하는 것을 방지하는 측면에서 기존의 유기 또는 고분자 재질의 셀패턴(도 1의 60)보다 훨씬 우수하므로 수분 침투에 의한 열화 방지를 통한 유기전계발광 다이오드(E)의 수명을 연장시킬 수 있다.
- [0061] 한편, 본 발명의 제 1 및 제 2 기판(101, 102)은 유리 또는 플라스틱의 투명 절연물질로 이루어지는데, 이때, 본 발명의 인캡슐레이션을 위한 제 2 기판(102)의 내측면 즉, 유기전계발광 다이오드(E)를 향하는 일면을 내측면이라 정의하면, 제 2 기판(102)의 내측면에 산화실리콘(SiO₂)층(320)을 형성하는 것을 특징으로 한다.
- [0062] 이에, 본 발명의 프릿패턴(300)의 일단은 제 2 기판(102)과 직접 접촉하는 것이 아니라, 산화실리콘층(320)과 직접 접촉하게 되어, 프릿패턴(300)과 제 2 기판(102) 사이의 접착력이 향상되게 된다.
- [0063] 이에 대해 좀더 자세히 살펴보면, 프릿패턴(300)은 그 자체가 유리를 이루는 성분이 되므로 무기절연물질층 또는 유리기판과의 접착력이 매우 우수한 특성을 갖는다.
- [0064] 이때, 유리재질로 이루어지는 기판과의 접착력은 산소(O₂) 성분에 의해 좌우되게 되는데, 즉, 프릿패턴(300)의 무기물질에 포함되어 있는 실리콘(Si)재질이 기판(102)의 유리재질에 포함되어 있는 산소(O₂)와 많은 공유결합을 할수록 프릿패턴(300)과 기판(102)과의 접착력이 향상되는 것이다. (실리콘과 산소 사이의 결합력 -110kcal/mol)
- [0065] 그러나, 프릿패턴(300)의 실리콘(Si)재질은 유리재질에 포함되어 있는 산소(O₂) 보다 질소(N)와 더 많은 결합을 하게 된다.
- [0066] 이에, 프릿패턴(300)과 유리재질로 이루어지는 기판(102)과의 접착력이 낮아지게 된다. (실리콘과 질소 사이의 결합력 -150kcal/mol)
- [0067] 특히, 프릿패턴(300)은 제 1 기판(101)의 제 2 층간절연막(207b) 상부에 형성됨으로써, 프릿패턴(300)의 제 1 기판(101)과 접촉되는 일단은 무기절연물질 재질의 제 2 층간절연막(207b)과 접촉됨으로써, 프릿패턴(300)과 제 1 기판(101) 사이의 결합력은 매우 높은 편이다.
- [0068] 그러나, 프릿패턴(300)의 제 2 기판(102)과 접촉되는 타단은 유리재질의 제 2 기판(102)과 직접 접촉됨으로써, 프릿패턴(300)의 타단과 제 2 기판(102) 사이의 결합력은 프릿패턴(300)과 제 1 기판(101) 사이의 결합력에 비해 낮아, 제 1 및 제 2 기판(101, 102)의 박리 불량을 발생하게 된다.
- [0069] 이에, 본 발명은 프릿패턴(300)의 타단과 접촉되는 제 2 기판(102)의 일면에 산화실리콘층(320)을 형성함으로써, 프릿패턴(300)의 타단이 산화실리콘층(320)과 직접 접촉됨으로써, 프릿패턴(300)과 제 2 기판(102) 사이의 결합력을 향상시키는 것이다.
- [0070] 산화실리콘층(320)은 제 2 기판(102)의 내측면에 산소(O₂)로 플라즈마 표면처리 함으로써 형성된다.
- [0071] 또한, 제 2 기판(102)의 내측면 가장자리를 오목부와 볼록부로 이루어지는 요철형상(330)으로 형성하는데, 이는 제 2 기판(102)과 프릿패턴(300)과의 접촉면적을 넓히기 위한 것이다.
- [0072] 이를 통해, 제 2 기판(102)은 프릿패턴(300)과의 접착력을 더욱 향상시키게 된다.
- [0073] 기술한 바와 같이, 본 발명의 OLED(100)는 무기물질인 프릿으로 이루어진 프릿패턴(300)을 통해 제 1 및 제 2 기판(101, 102)을 봉지 및 합착함으로써, 제 1 및 제 2 기판(101, 102)을 더욱 단단하게 밀봉하게 된다.
- [0074] 이를 통해, 제 1 및 제 2 기판(101, 102)의 이격된 사이 공간으로 외부로부터 수분이나 가스(gas)와 같은 오염

원이 제 1 및 제 2 기판(101, 102)의 이격된 사이 공간으로 침투하는 것을 방지할 수 있다.

- [0075] 이를 통해, 유기전계발광 다이오드(E)의 열화를 방지하고 OLED(100)의 수명을 연장할 수 있다. 또한, 제 1 및 제 2 기판(101, 102)을 견고히 합착시켜 합착 후에 발생하는 불량률을 저하함으로써 제반 경비 및 재료비 손실을 감소시키고 생산수율을 향상시킨다.
- [0076] 이하, 본 발명의 실시예에 따른 OLED(100)의 인캡슐레이션 공정에 대해 설명하도록 하겠다.
- [0077] 도 3a ~ 3e는 본 발명의 실시예에 따른 OLED의 인캡슐레이션의 제조 단계별 공정 단면도이다.
- [0078] 우선, 도 3a에 도시한 바와 같이, 제 1 기판(101)의 화소영역(P)에 비정질 실리콘을 증착하여 비정질 실리콘층(미도시)을 형성하고, 이에 대해 레이저 빔을 조사하거나 또는 열처리를 실시하여 상기 비정질 실리콘층을 폴리실리콘층(미도시)으로 결정화시킨다.
- [0079] 이후, 마스크 공정을 실시하여 폴리실리콘층(미도시)을 패터닝하여 순수 폴리실리콘 상태의 반도체층(201)을 형성한다. 이때 비정질 실리콘층(미도시)을 형성하기 전에 무기절연물질 예를들면 산화실리콘(SiO₂) 또는 질화실리콘(SiNx)을 절연기판(101) 전면에 증착함으로써 버퍼층(미도시)을 형성할 수도 있다.
- [0080] 다음으로, 순수 폴리실리콘의 반도체층(201) 위로 산화실리콘(SiO₂)을 증착하여 게이트절연막(203)을 형성한다.
- [0081] 이후, 게이트절연막(203) 위로 저저항 금속물질 예를들면 알루미늄(Al), 알루미늄 합금(AlNd), 구리(Cu), 구리 합금 중 하나를 증착하여 제 1 금속층(미도시)을 형성하고, 이를 마스크 공정을 진행하여 반도체층(201)의 중앙부에 대응하여 게이트전극(205)을 형성한다.
- [0082] 다음, 게이트전극(205)을 블로킹 마스크로 이용하여 기판(101) 전면에 불순물 즉, 3가 원소 또는 5가 원소를 도핑함으로써 반도체층(201) 중 게이트전극(205) 외측에 위치한 부분에 불순물이 도핑된 소스 및 드레인영역(201b, 201c)을 이루도록 하고, 도핑이 방지된 게이트전극(205)에 대응하는 부분은 순수 폴리실리콘의 액티브영역(201a)을 이루도록 한다.
- [0083] 다음으로 반도체층(201)이 형성된 기판(101) 전면에 질화실리콘(SiNx) 또는 산화실리콘(SiO₂)과 같은 무기절연 물질을 증착하여 전면에 제 1 층간절연막(207a)을 형성하고, 마스크 공정을 진행하여 제 1 층간절연막(207a)과 하부의 게이트절연막(203)을 동시 또는 일괄 패터닝함으로써 반도체층(201)의 소스 및 드레인영역(201b, 201c)을 각각 노출시키는 제 1 및 제 2 반도체층콘택홀(209a, 209b)을 형성한다.
- [0084] 이후, 제 1 층간절연막(207a) 위로 금속물질 예를들면 알루미늄(Al), 알루미늄 합금(AlNd), 구리(Cu), 구리합금, 크롬(Cr) 및 몰리브덴(Mo) 중 하나를 증착하여 제 2 금속층(미도시)을 형성하고, 마스크 공정을 진행하여 패터닝함으로써 제 1 및 제 2 반도체층콘택홀(209a, 209b)을 통해 소스 및 드레인영역(201b, 201c)과 접촉하는 소스 및 드레인전극(211, 213)을 형성한다.
- [0085] 이때 반도체층(201)과 게이트절연막(203)과 게이트전극(205)과 제 1 층간절연막(207a)과 서로 이격하는 소스 및 드레인전극(211, 213)은 구동 박막트랜지스터(DTr)를 이룬다.
- [0086] 다음으로, 제 1 기판(101)의 화소영역(P)의 외측의 비표시영역(NA)에 무기물질이 주성분인 프리트 페이스트를 디스펜싱 장치를 이용하여 끊임없이 배선 형태로 도포하여, 제 1 기판(101)의 가장자리를 테두리하는 프리트패턴(300)을 형성한다.
- [0087] 프리트패턴(300)은 제 1 기판(101) 상에 형성된 제 2 층간절연막(207b) 상에 형성되며, 이때, 프리트 페이스트는 디스펜싱 장치를 통해 디스펜싱이 가능하도록 하기 위해 주성분인 프리트 이외에 점성을 가지며 휘발 특성을 갖는 유기물질을 포함하도록 하는 것이 바람직하다.
- [0088] 이로써, OLED(도 2의 100)의 제 1 기판(101)이 완성된다.
- [0089] 다음으로, 도 3b에 도시한 바와 같이 제 2 기판(102)의 내측면 즉, 제 1 기판(도 3a의 101)과 합착 과정에서 제 1 기판(도 3a의 101) 상에 형성된 유기전계발광 다이오드(도 3a의 E)를 향하는 일면에 산소(O₂) 플라즈마 표면처리와 같은 F-SAMs(fluor-self assembled monolayers) 등의 표면처리(surface treatment)를 한다.
- [0090] 이로 인하여, 제 2 기판(102)의 내측면에는 산화실리콘층(320)이 형성되고, 이를 통해 차후 제 2 기판(102)의 내측면과 직접 접촉하는 프리트패턴(도 3a의 300)과의 접착력을 향상시키게 된다.

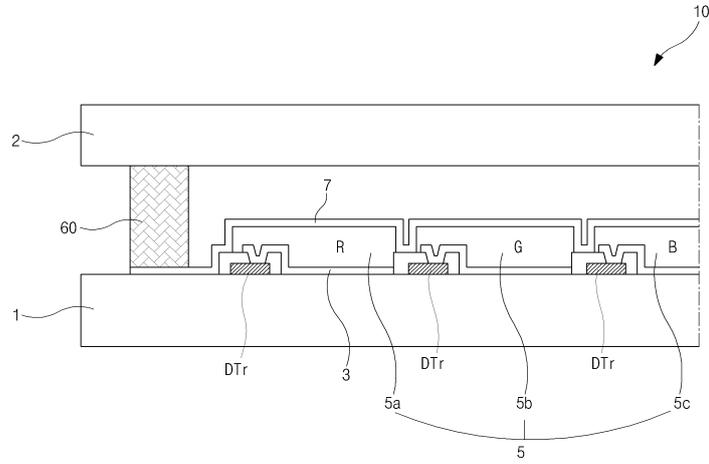
- [0091] 다음으로, 도 3c에 도시한 바와 같이, 산화실리콘층(320)의 가장자리를 따라 요철형상(330)을 형성한다.
- [0092] 요철형상(330)은 에칭(etching)처리 공정에 의해 형성되며, 이러한 요철형상(330)은 오목부와 볼록부로 이루어져, 제 2 기관(102)과 프리패턴(도 3a의 300)과의 접촉면적을 넓히게 된다.
- [0093] 이를 통해, 본 발명의 OLED(도 3a의 100)는 제 2 기관(102)과 프리패턴(도 3a의 300)이 더욱 단단하게 접촉하게 된다.
- [0094] 다음으로 도 3d에 도시한 바와 같이, 구동 박막트랜지스터(DTr)와 유기전계발광 다이오드(E)가 형성된 제 1 기관(101)과 산화실리콘층(320)이 형성된 제 2 기관(101)을 서로 마주하도록 위치시킨 후, 제 1 기관(101) 상에 형성된 프리패턴(300)이 제 2 기관(102)의 산화실리콘층(320)의 가장자리를 따라 형성된 요철형상(330)과 접촉되도록 합착한다.
- [0095] 다음으로 도 3e에 도시한 바와 같이, 프리패턴(300)에 대응하여 레이저 조사 장치(400)를 이용하여 레이저 빔(LB)을 조사함으로써, 프리패턴(300)을 순간적으로 용융시켰다가 응고시켜 프리패턴(300)이 제 2 기관(102)의 요철형상(330)과 접합되도록 함으로써, 본 발명의 실시예에 따른 OLED(100)를 완성하게 된다.
- [0096] 이 경우, 프리패턴(300)이 분자간 공극이 물분자보다 훨씬 작아 수분의 통과를 원천적으로 방지함으로써, 이 같은 물질로 이루어진 프리패턴(300)은 완벽한 투습 차단용 패턴을 이루게 된다.
- [0097] 따라서, 본 발명의 OLED(100)는 무기물질인 프리패턴으로 이루어진 프리패턴(300)을 통해 제 1 및 제 2 기관(101, 102)을 봉지 및 합착하고, 특히, 제 2 기관(102)의 내측면에 산소(O₂) 플라즈마 표면처리를 통해 산화실리콘층(320)을 형성하고, 프리패턴(300)과 접촉되는 일부를 요철형상(330)으로 형성함으로써, 제 2 기관(102)과 프리패턴(300)의 접착력을 향상시키게 된다.
- [0098] 이를 통해, 제 1 및 제 2 기관(101, 102)을 더욱 단단하게 밀봉하게 되고, 이를 통해, 제 1 및 제 2 기관(101, 102)의 이격된 사이 공간으로 외부로부터 수분이나 가스(gas)와 같은 오염원이 제 1 및 제 2 기관(101, 102)의 이격된 사이 공간으로 침투하는 것을 방지할 수 있다.
- [0099] 따라서, 유기전계발광 다이오드(E)의 열화를 방지하고 OLED(100)의 수명을 연장할 수 있다. 또한, 제 1 및 제 2 기관(101, 102)을 견고히 합착시켜 합착 후에 발생하는 불량률을 저하함으로써 제반 경비 및 재료비 손실을 감소시키고 생산수율을 향상시키게 된다.
- [0100] 본 발명은 상기 실시예로 한정되지 않고, 본 발명의 취지를 벗어나지 않는 한도내에서 다양하게 변경하여 실시할 수 있다.

도면의 간단한 설명

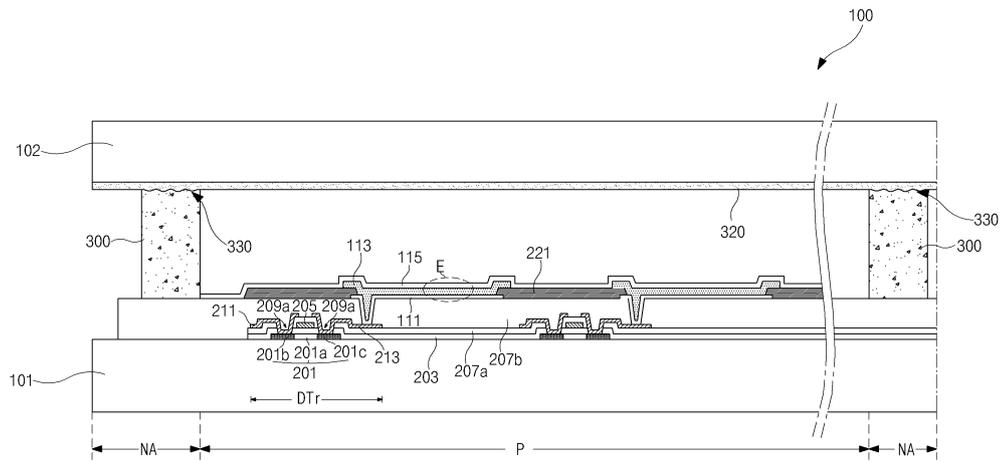
- [0101] 도 1은 일반적인 액티브 매트릭스형 OLED의 단면을 개략적으로 도시한 도면.
- [0102] 도 2는 본 발명의 실시예에 따른 OLED를 개략적으로 도시한 단면도.
- [0103] 도 3a ~ 3e는 본 발명의 실시예에 따른 OLED의 인캡슐레이션의 제조 단계별 공정 단면도.

도면

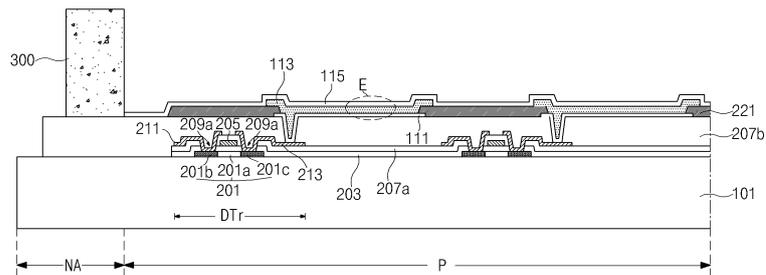
도면1



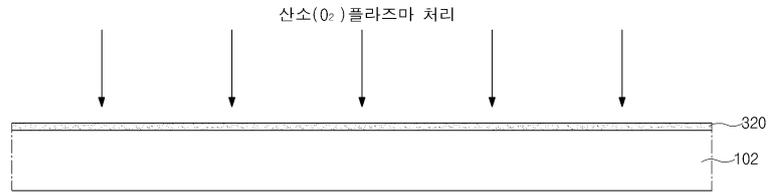
도면2



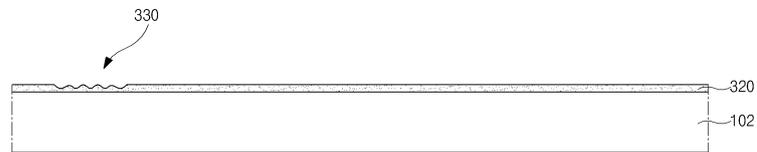
도면3a



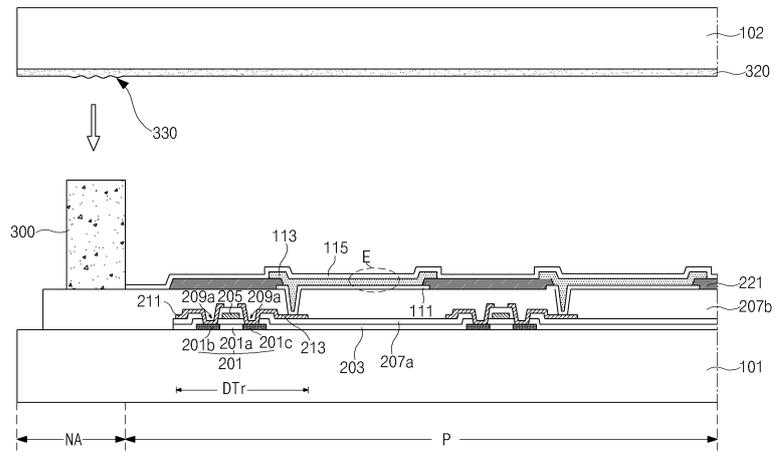
도면3b



도면3c



도면3d



도면3e

