

(19)대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl. (11) 공개번호 10-2006-0090683
G09G 3/28 (2006.01) (43) 공개일자 2006년08월14일

(21) 출원번호 10-2006-7006175
(22) 출원일자 2006년03월29일
 번역문 제출일자 2006년03월29일
(86) 국제출원번호 PCT/EP2004/010083 (87) 국제공개번호 WO 2005/041161
 국제출원일자 2004년09월09일 국제공개일자 2005년05월06일

(30) 우선권주장 03/11479 2003년10월01일 프랑스(FR)

(71) 출원인 툼슨 프라즈마
 프랑스, 에프-92100 불롱-빌랑꾸르, 파이 알폰스 르 갈로, 46

(72) 발명자 베잘, 장-라파엘
 프랑스, 메이란 에프-38240, 에버뉴 두 베르코스 3
 릴리, 제라드
 프랑스, 세인트-에티에네 크로세이 에프-38960, 루트 드 톨본1240
 조르잔, 필리페
 프랑스, 그레노블 에프-38000, 루 펠릭스 에상곤, 30

(74) 대리인 문경진

심사청구 : 없음

(54) 플라즈마 디스플레이 패널을 구동하기 위한 디바이스

요약

본 발명은 행과 열로 배열된 복수의 셀을 갖는 플라즈마 디스플레이 패널을 구동하기 위한 디바이스와 관련이 있으며, 상기 디바이스는 디스플레이 셀 행을 선택적으로 주소 지정하고, 요구되는 경우에 데이터 전압을 이 디스플레이 열로 선택적으로 인가하기 위한 수단과 협동하여 주소 지정 단계 동안 선택된 행과 열의 교점(intersection)에 배치된 셀 내부에서 전기적인 방전을 생성하기 위한 행 주소 지정 수단(I1, I2, C1, D1, I7)과, 이 주소 지정 단계를 즉시로 뒤따르는 유지(sustain) 단계 동안 상기 셀 내부에 전기적인 방전을 유지시키기 위한 유지 수단(I3, I4, I5, I6)을 포함한다. 본 발명에 따라, 이 열 주소 지정 수단(I1, I2, C1, D1, I7) 및/또는 이 유지 수단(I3, I4, I5, I6)은 양방향 전류가 이 주소 지정 및/또는 유지 단계 동안 이 디스플레이 셀에서 흐르도록 허용할 수 있다. 따라서 이 단계 동안 발생하는 용량성 광-방사 전류는 자유롭게 흐르고, 전자기적 간섭을 일으키지 않는다.

대표도

도 5

명세서

기술분야

본 발명은 행과 열로 배열된 복수의 셀을 갖는 플라즈마 디스플레이 패널을 구동하기 위한 디바이스와 관련이 있으며, 상기 디바이스는 디스플레이 셀 행을 선택적으로 주소 지정하고, 요구되는 경우에 데이터 전압을 이 디스플레이 열로 선택적으로 인가하기 위한 수단과 협동하여 주소 지정 단계에서 선택된 행과 열의 교점(intersection)에 배치된 셀 내부에서 전기적 방전을 발생시키기 위한 행 주소 지정 수단과, 이 주소 지정 단계를 바로 뒤따르는 유지(sustain) 단계 동안에 상기 셀 내부에 전기적 방전을 유지시키기 위한 유지 수단을 포함한다.

배경기술

현재, 다양한 타입의 교류 플라즈마 디스플레이 패널(이하 PDP라고 참조됨)이 존재한다: 프랑스 특허 제 FR 2 417 848에서 설명되는 것과 같은 셀을 정의하기 위해 단지 두 개의 교차하는(intersecting) 전극만을 사용하는 것과, 각 셀이 "유지 전극(sustain electrode)"이라고 알려진 전극 쌍과 셀 주소 지정을 위해 특별히 사용되는 "열 전극(column electrode)"이라고 알려진 하나 이상의 다른 전극의 교차점에서 정의되는 특히 유럽 특허 제 EP-A-0 135 382로부터 특히 알려진 "공면 유지(coplanar sustain)" 타입의 것이 존재한다. 본 발명은 공면 유지 타입의 교류 PDP와 관련해서 보다 특별히 설명될 것이지만, 이런 타입의 디스플레이에 어떠한 제한을 내포하는 것은 아니다.

공면 유지를 갖는 교류 PDP의 동작과 구조는 도 1을 참조하여 아래에서 설명된다. 디스플레이(1)는 유지 전극의 쌍(P_1 내지 P_4)과 직교하는 열 전극(X_1 내지 X_4)을 포함한다. 열 전극(X_1 내지 X_4)의 유지 전극(P_1 내지 P_4)과의 각 교차는 일반적으로 화소(pixel)라고 불리는 이미지의 기본점(elementary point)에 대응하는 셀(C_1 내지 C_{16})을 정의한다. 도 1의 비제한적인 예에서, 단지 4개의 열 전극(X_1 내지 X_4)과 단지 네 쌍의 유지 전극(P_1 내지 P_4)만이 도시되는데, 이 전극은 함께 네 개의 행(R_1 내지 R_4)을 형성한다. 하지만 물론 이 디스플레이는 일반적으로 훨씬 더 많은 이와 같은 전극을 포함한다.

열 전극(X_1 내지 X_4)은 일반적으로 단지 주소 지정을 위해서만 사용된다. 이것은 일반적인 방식으로 열 구동기 디바이스(2)에 각각 연결된다.

전극쌍(P_1 내지 P_4) 각각은 주소-유지(address-sustain) 전극(Y_{as1} 내지 Y_{as4})이라고 알려진 전극과 유지-전용(sustain-only) 전극(Y_1 내지 Y_4)을 포함한다. 주소 유지 전극(Y_{as1} 내지 Y_{as4})은 열 전극(X_1 내지 X_4)과 협동하여 주소 지정 기능을 수행하고, 이것은 유지-전용 전극(Y_1 내지 Y_4)과 협동하여 유지 기능을 수행한다. 유지-전용 전극(Y_1 내지 Y_4)은 서로 상대방에 연결되고, 유지 주기를 수행하기 위해 이 전극 모두가 주기적인 전압 펄스를 동시에 수신하는 펄스 생성기(3)에 연결된다.

주소-유지 전극(Y_{as1} 내지 Y_{as4})는 행 구동기 디바이스(4)로부터 분리적으로 전력을 공급받는데, 이 행 구동기 디바이스로부터 이 주소-유지 전극은 특히 유지 단계 동안 유지-전용 전극(Y_1 내지 Y_4)에 인가되는 전압 펄스와 상대적인 시간 지연을 가지며 동기화되는 주기적인 전압 펄스를, 그리고 주소 지정 단계 동안에, 열 전극(X_1 내지 X_4)에 인가되는 신호와 동기화되는 베이스(base) 펄스를, 수신한다.

다양한 전극에 인가되는 다양한 신호 간의 동기화는 디바이스(2, 4) 및 생성기(3)에 연결된 동기화 디바이스(5)에 의해 제공된다.

PDP 화소를 주소 지정하기 위한 동작은 주소 지정 신호를 이 화소의 주소-유지 전극에, 그리고 데이터 신호를 열 전극에 동시에 인가하는 것이다. 일정한 전위가 또한 유지-전용 전극에 인가된다. 각 행은 음의 펄스를 행 구동기 회로를 거쳐 대응하는 주소-유지 전극에 인가함으로써 개별적으로 주소 지정된다. 열은 개별적으로 각 행의 주소 지정과 동시에 주소 지정된다.

주소 지정 단계와 유지 단계 동안 PDP의 전극(Y_{as} , Y , X)에 인가되는 전압 신호가 도 2에서 도시된다. 이 도면에서, 이 PDP는 n 개 행의 셀을 포함하는 것으로 간주된다. 주소 지정 단계 동안, 이 PDP의 셀 행은 음의 전압 펄스를 대응하는 행의 주소-유지 전극(Y_{as})에 인가함으로써 연속적으로 주소 지정된다. 전위(V_{bw})는 주소 지정되지 않은 행의 주소-유지 전극에 인가되고, V_{bw} 보다 낮은 전위(V_w)(예를 들면, 0 또는 음의 전위)는 주소 지정된 행의 주소-유지 전극에 인가된다. 도

2의 예에서, $V_w=0$ 이다. 주소 지정될 데이터 수치(0 또는 1)에 따라, 수치(V_{data})를 갖는 양의 전압 펄스가 열 전극(X)에 인가되거나 또는 인가되지 않는다. 이 양의 전압 펄스는 주소-유지 전극에 인가된 음의 전압 펄스와 동기된다. 이것은 열 전극과 주소-유지 전극의 교점에 위치된 셀 내에서 전기장을 생성한다. 유지-전용 전극(Y)에 인가되는 전위에 대하여, 이 전기장이 이 단계 동안 수치(V_s)에서 유지된다.

다음에 나오는 유지 단계 동안, 위상 반대(phase opposition)의 주기적 펄스가 이 셀의 유지 전극쌍에 인가된다. 높은 수준의 펄스의 전위가 V_{bw} 보다 큰 값(V_s)에서 고정되고, 낮은 수준에서 펄스의 전위는 0 볼트에서 고정된다.

종래의 행 구동기 디바이스(2)가 도 3을 참조하여 아래에서 설명된다. 이 디바이스는 행 구동기 회로(11)를 포함하며, 각 행 구동기 회로는 이 PDP의 j 개의 행의 블록의 주소-유지 전극(Y_{as})에 인가된 전위를 제어한다. 제어 신호(CTRL)는 이 구동기 회로(11)를 제어하고, 전위(V_{bw} , V_w , V_s)를 셀 주소-유지 전극에 선택적으로 인가하기 위해 사용된다. 구동기 회로(11)는 두 개의 회로선(L1, L2)에 연결된다. 전압(V_{bw})을 받는 전력 공급 단자와 회로선(L1) 사이의 다이오드(D1)와 직렬로 연결된 스위치(I1)에 의해 형성되는 디바이스가 스위치(I1)이 닫힐 때 전압(V_{bw})을 회로선(L1)에 인가하기 위해 제공된다. 다이오드(D1)는 전류가 이 전력 공급 단자로부터 회로선(L1)으로 흐르는 것을 허용하기 위해 지향된다. 전압(V_w)을 받는 전력 공급 단자와 회로선(L2) 사이의 다이오드(D2)와 직렬로 연결된 스위치(I2)에 의해 형성되는 제 2디바이스는, 스위치(I2)가 닫힐 때 전압(V_w)을 회로선(L2)에 인가하기 위해 제공된다. 전류가 회로선(L2)으로부터 전력 공급 단자로 흐르는 것을 허용하도록 다이오드(D2)가 지향된다. 두 개의 스위치(I3, I4)와, 전압(V_s)을 받기 위한 단자와 접지(ground) 사이에 직렬로 연결된 다이오드(D3)에 의해 형성된, 제 3디바이스는 유지 단계 동안 전압 펄스를 회로선(L1)에 인가하기 위해 제공된다. 스위치(I3)와 다이오드(D3)는 V_s 를 위한 전력 공급 단자와 회로선(L1) 사이에 연결되고, 스위치(I4)는 회로선(L1)과 접지 사이에 연결된다. 마지막으로, 디바이스(12)가 주소 지정 및 유지 단계 동안 에너지를 복구하기 위해 회로선(L1)과 회로선(L2) 사이에 삽입된다.

다이오드(D1, D3)의 목적은, 전압(V_{bw} , V_s)보다 높은 프라이밍(priming) 전압이 회로선(L1)에 인가될 때(이 회로도에서는 도시되지 않음), 전류가 전압(V_{bw} , V_s)을 위해 공급 회로 안으로 흐르는 것을 방지하는 것이다. 이 프라이밍 전압의 목적은 이 주소 지정 단계 이전에 이 PDP 셀을 리셋하는 것이다. 유사하게, 다이오드(D2)는 회로선(L2) 상의 전압이 V_w 보다 낮을 때(예를 들면, 이 셀이 프라이밍 단계 후에 삭제될 때) 전류가 전압(V_w)에 대해 공급원 안으로 흐르는 것을 방지한다.

행 구동기 회로(11)의 회로도도 도 4에서 도시된다. 이 회로도도 당업자에게 잘 알려져 있고, 자세한 설명을 요하지 않는다. 요약하면, 행 구동기 회로는 신호(CTRL)에 의해 제어되는 쉬프트 레지스터를 포함한다. 이 레지스터는, 각 행(i)의 셀에 대해, 회로선(L1, L2)에 연결된 입력 단자 사이에 직렬로 연결된 스위치(IT_i , IT_i')를 제어한다. 이 행(i)은 스위치(IT_i , IT_i') 사이의 중간점에 연결된다. 이 도면에서, 각 스위치는 다이오드와 병렬로 연결된 트랜지스터로 구성된다.

도 3에서 구동기 디바이스(2)의 동작은 당업자에게 잘 알려져 있다. 주소 지정 단계 동안, 스위치(I1, I2)는 전압(V_{bw})와 전압(V_w)을 회로선(L1)과 회로선(L2)에 제각기 인가하기 위해 닫힌다. 이 PDP의 모든 행을 순차적으로 선택하고, 행이 선택될 때 전압(V_w)을 이 행에 인가하며, 전압(V_{bw})을 이 PDP의 다른 행으로 인가하도록, 행 구동기 회로(11)가 제어된다. 스위치(I3, I4)는 이 단계동안 열린다.

이 유지 단계 동안, 스위치(I1, I2)가 열린다. 스위치(I3, I4)는 이 디바이스의 회로선(L1)상에 펄스 신호를 생성하기 위해 교대로 닫힌다.

비록 이 구동기 디바이스가 일상적으로 이용되지만, 이 디바이스는 주요한 단점을 보인다. 예를 들면 PDP 행이 선택되는 순간에 주소-유지 전극(Y_{as})에 인가되는 신호의 각 전위 변화에서, 다이오드(D1, D2)는 용량성 전류가 이 셀을 통해 흘러서 관련된 셀 내에서 초과 전압(overvoltage)을 발생시키는 것을 방지한다. 보다 정확하게, 이 다이오드는 용량성 전류가 전압(V_{bw} , V_w)을 위한 공급원 안으로 자유롭게 흐르는 것을 방지한다. 그리고 나서 이 초과 전압은 이 셀의 동작을 변경하고, 이 구동기 디바이스의 소자에서 스트레스를 야기하고, 전자기적 간섭을 생성할 수 있다.

발명의 상세한 설명

본 발명은 상기 언급된 단점을 나타내지 않는 구동기 디바이스를 제안한다.

본 발명의 주제는 행과 열로 배열된 복수의 셀을 갖는 플라즈마 디스플레이 패널을 구동하기 위한 디바이스이며, 이 디바이스는 디스플레이 셀 행을 선택적으로 주소 지정하고, 요구되는 경우에 데이터 전압을 이 디스플레이 열로 선택적으로 인가하기 위한 수단과 협동하여, 주소 지정 단계 동안 선택된 행과 열의 교점에 배치된 셀 내부에서 전기적인 방전을 생성하

기 위한 행 주소 지정 수단과, 이 주소 지정 단계를 즉시로 뒤따르는 유지 단계 동안에 이 셀 내부에 전기적인 방전을 유지시키기 위한 유지 수단을 포함한다. 본 발명에 따라, 이 행 주소 지정 수단 및/또는 유지 수단은 양방향 전류가 이 주소 지정 및/또는 유지 단계 동안 이 디스플레이 셀 내에서 흐르는 것을 허용할 수 있다.

따라서, 이 전류는 초과 전압 또는 전자기적 간섭을 발생시키지 않고 이 디바이스 내에서 자유롭게 흐른다.

제 1 실시예에 따라, 이 행 주소 지정 수단은:

- 제 1과 제 2회로선 사이에 연결되고 주소 지정 단계 동안 상기 제 1과 제 2회로선 중의 하나의 전위를 복수의 행의 셀의 제 1전극으로 인가하도록 설계된 적어도 하나의 행 구동기 회로와,
- 이 주소 지정 단계 동안 주소 전압을 제 2회로선으로 선택적으로 인가하기 위한 제 1스위치와,
- 이 주소 지정 단계 동안 제 2전압을 제 1회로선으로 인가하기 위하여 제 2스위치와 직렬 연결되고, 전류가 제 1회로선의 방향으로 흐르는 것을 허용하기 위해 지향되는, 제 1다이오드와,
- 제 1다이오드의 음극을 제 2회로선에 연결하기 위한 커패시터를 포함한다.

이 실시예에서, 이 유지 수단은 적어도:

- 높은 유지 전압과 낮은 유지 전압을 상기 제 1회로선에 선택적으로 인가하기 위한 제 3과 제 4스위치와,
- 상기 높은 유지 전압과 상기 낮은 유지 전압을 상기 행 구동기 회로에 의해 선택된 복수의 행의 셀의 제 2전극으로 선택적으로 인가하기 위한 제 5 및 제 6 스위치를 포함하며, 한편으로는 상기 제 3 및 제 6 스위치가 다른 한편으로는 상기 제 4 및 제 5 스위치가 동일한 방식으로 제어된다.

제 2 실시예에서, 셀 행은 복수의 행 블록으로 나누어지고, 그 다음에 개별적인 주소 지정 수단이 행 블록의 각각을 위해 제공된다.

본 발명의 또 하나의 주제는 상기 언급된 구동기 디바이스를 포함하는 플라즈마 디스플레이 패널이다.

본 발명은 첨부된 도면을 참조하여 하기의 설명을 읽음으로써 보다 더 잘 이해될 것이며, 추가적인 특징과 이점이 명백하게 될 것이다.

도면의 간단한 설명

도 1은 플라즈마 디스플레이 패널의 블록도.

도 2는 도 1에서 설명된 디스플레이 셀의 전극에 인가되는 신호를 도시하는 도면.

도 3은 종래 기술의 행 드라이버 디바이스의 회로도.

도 4는 도 3에서의 구동기 디바이스의 종래의 행 구동 회로의 회로도.

도 5는 본 발명에 따라 제 1행 구동기 디바이스의 회로도.

도 6과 도 7은 PDP 셀의 주소 지정 단계 동안 도 5에서 구동기 디바이스에서 흐르는 용량성 전류를 도시하는 도면.

도 8과 도 9는 이 PDP 셀의 유지 단계 동안 도 5의 구동기 디바이스에서 흐르는 용량성 및 광-방사 전류를 도시하는 도면.

도 10은 본 발명에 따라 제 2행 구동기 디바이스의 회로도.

도 11은 도 10에서의 구동기 디바이스에 의해 생성되고 디스플레이 셀의 전극으로 인가된 신호를 도시하는 도면.

도 12와 도 13은 PDP 셀의 주소 지정 단계 동안 도 10에서의 구동기 디바이스에서 흐르는 용량성 전류를 도시하는 도면.

도 14와 도 15는 PDP 셀의 유지 단계 동안 도 10에서의 구동기 디바이스에서 흐르는 용량성 및 광-방사 전류를 도시하는 도면.

도 16은 도 10에서의 구동기 디바이스의 변형을 도시하는 도면.

실시에

본 발명에 따라, 행 구동기 디바이스(2)는 이 PDP 셀의 주소 지정 및 유지 단계 동안 용량성 전류와 광-방사 전류가 양방향으로 흐르는 것을 허용하기 위해 설계된다. 이 용량성 전류는 주소 지정 및 유지 단계 동안 비-공면 전극 사이에 즉, 이 셀의 주소-유지 전극(Yas)과 열 전극(X) 사이에 흐르는 전류를 나타내고, 광-방사 전류는 광-방사(light-emission) 전류의 유지 단계 동안 이 셀의 공면 전극 사이에 흐르는 전류를 나타낸다.

본 발명에 따른 구동기 디바이스의 제 1 실시예가 도 5에서 제안된다. 도 3에서 사용된 것과 동일한 참조 번호가 동일한 기능을 제공하는 소자를 위해 사용되었다.

소자(I1, D1, I3, D3, I4)는 도 3에서와 동일한 방식으로 회로선(L1)에 연결된다. 스위치(I2)는 다이오드(D2) 없이 회로선(L2)에 직접적으로 연결된다. 에너지 회복 디바이스는 회로선(L1)과 회로선(L2) 사이에 삽입되지 않고, 이 PDP 셀의 전극(Y)에 연결된 회로선(L1)과 회로선(L3) 사이에 삽입된다. 전압(Vs)을 위한 공급 단자와 접지 사이에 직렬로 연결된 스위치(I5, I6)는 이 PDP 셀의 유지 단계 동안 회로선(L3) 상에 전압 펄스를 생성하기 위해 제공된다. 비록 이 두 스위치(I5, I6)가 도 3에 도시되어 있지 않지만, 전압 펄스를 이 셀의 전극(Y)에 인가하기 위한 이러한 스위치의 사용은 표준적이다.

본 발명의 구현을 위해, 이 디바이스는, 정확한 공급 전압이 초과 전압 없이 구동기 회로(11)의 단자(L1, L2)에 걸리는 것을 보장하는, 다이오드(D1)의 음극과 회로선(L2) 사이에 삽입된 커패시터(C1)에 의해 완성된다. 이 셀의 주소 지정 단계 동안 열리고 유지 단계 동안 닫히는 스위치(I7)가 또한 회로선(L1)과 회로선(L2) 사이에 삽입된다. 마지막으로, 다이오드(D5, D6, D7, D8)이 스위치(I5, I6, I3, I4)와 병렬로 제각기 연결된다.

이 주소 지정 단계와 이 유지 단계 동안 이 구동기 디바이스를 통해 흐르는 용량성 및/또는 광-방사 전류가 도 6 내지 도 9에 도시된다. 간략화된 열 구동기 회로가 이 전류가 지나가는 전체 경로를 도시하기 위해 이 도면들에 도시된다. 행 구동기 회로(11)의 회로도도 동일한 이유에서 간략화된다. 이 PDP 셀은 도 6과 도 7에서 Cdata라고 표시된 비-공면 커패시턴스 {비-공면 전극(Yas, X) 사이의 PDP의 전체 커패시턴스에 대응하는}에 의해 표현되고, 도 8과 도 9에서는 커패시턴스 Cdata와 Ccop라고 표시된 이 셀의 공면 커패시턴스 {공면 전극(Yas, Y) 사이의 전체 커패시턴스에 대응하는}에 의해 표현된다.

도 6에서 i1이라고 표시된 용량성 전류는 선택된 행의 셀을 통해 흐르는 전류를 나타내고, i2라고 표시된 정전 용량성 전류는 이 PDP의 다른 행의 셀을 통해 흐르는 전류를 나타낸다. 이 두 전류는 이 선택된 행의 셀의 전극(Yas)에 인가되는 전압의 하강 예지(Vbw부터 Vw까지) 동안 존재한다. 이 도면에서 도시된 대로, 전압(Vw)의 공급원에 도달하기 위해, 전류(i1)은 열 구동기 회로, 주소 지정된 행의 셀, 행 구동기 회로(11)과 스위치(I2)를 통해 흐른다. 전류(i2)에 대해, 전압(Vw)의 공급원에 도달하기 위해 이 전류는 열 구동기 회로, 다른 행의 셀, 행 구동기 회로(11), 스위치(I1), 커패시터(C1)와 스위치(I2)를 통해 흐른다.

선택된 행의 셀의 전극(Yas) 상에 전압 신호(Vw부터 Vbw까지)의 상승 예지 동안, 도 7에서 도시된 대로 전류(i1)는 존재하지 않고, 전류(i2)가 반대 방향으로 흐른다. 이 셀 유지 단계 동안에 이 구동기 디바이스를 통해 흐르는 전류가 도 8과 도 9에서 도시된다.

이 PDP 셀의 전극(Y) 상에 상승 예지 동안 이 디바이스를 통해 흐르는 전류 {전극(Yas) 상에 하강 예지에 대응하는}가 도 8에서 도시된다. 전압(Vs)원으로부터 유래하는 i3로 표시된 전류는 접지에 도달하기 위해 스위치(I5), 행 구동기 회로(11)와 스위치(I4)를 통해 흐른다. 열 구동기에서 유래하는 전류(i4)는 또한 접지에 도달하기 위해 행 구동기 회로(11)와 스위치(I4)를 통해 흐른다.

셀 전극(Y){전극(Yas) 상에 상승하는 에지에 대응하는}의 하강 에지 동안, 전류(i3, i4)가 도 9에서 도시된 대로 반대 방향으로 흐른다. 이 전류의 경로는 도 8에서 도시된 경로에 대해 약간 수정된다. 전류(i3)는 특히 다른 하나의 다이오드를 거쳐 행 구동기 회로를 거쳐 흐르고, 또한 스위치(I7)를 통해 흐른다.

이 도면에 따라, 이 전류는 이 주소 지정 및 유지 단계 동안 이 구동기 디바이스를 통해 양쪽 방향으로 흐를 수 있는 것을 볼 수 있다. 따라서 이 전압 수준이 보다 급속히 달성되고, 특히 전자기적인 간섭의 수준이 감소된다.

또한, PDP 셀 행을 블록에서 주소 지정하는 것은 이 구동기 디바이스의 동작의 온도 작용을 향상시킨다는 것이 후져스 특허 제 EP 1 172 788로부터 알려 진다. 예를 들면, 이 PDP의 행은 2 개의 블록, 즉 B1과 B2로 나누어 지고, 이 각각의 행 블록은 복수의 행 구동기 회로(11)에 의해 제어된다. 이 특별한 주소 지정 방법은, 예를 들면 블록(B1)에 속하는 선택될 행으로 전압(Vbw)을 인가하고, 블록(B1)의 다른 행에 이전에 정의된 전압(Vbw)과 동일한 전압(Vbw1)을 인가하고, Vbw1 보다 높은 전압(Vbw2)은 블록(B2)의 행에 인가된다.

본 발명의 디바이스는 이 주소 지정 모드를 구현하기 위해 적용될 수 있다. 한 실시예가 도 10에서 제안된다. 이 예에서, 블록(B1)은 PDP의 첫 번째 n/2 행을 포함하고, 블록(B2)는 그 다음 n/2 행을 포함한다. 이 디바이스에서, 특정 주소 지정 수단이 각 블록을 위해 제공된다. 도 5에서처럼 설정된 이 요소(I1, D1, C1, I2)가 블록(B1)의 행을 주소 지정하기 위해 사용된다. 회로선(L1, L2)은 블록(B1)에 전용으로 제공된다. 회로선(L1)은 스위치(I10)를 거쳐 이 구동기 디바이스의 나머지, 즉 회로선(L4)에 연결된다. 그리고 나서, 이 회로선(L4)이 스위치(I10)를 거쳐 스위치(I3, I4)의 중간점에 연결된다. 소자(I1, D1, C1, I2)와 동일하고 동일한 방식으로 설정되고, 동일한 기능을 제공하는, 요소(I1', D1', C1', I2')는 블록(B2)의 행을 주소 지정하기 위해 사용된다. 회로선(L1, L2)과 동일한 회로선(L1', L2')은 스위치(I10')를 거쳐 회로선(L4)에 연결된다.

이 셀 유지를 위해, 도 5에서의 스위치(I7)와 동일한 기능을 갖는 스위치가 각 블록을 위해 제공된다. 이 스위치는 블록(B1, B2)에서 I7과 I7'로 제각기 표시된다.

이 디바이스의 복잡성과 비용을 감소시키기 위해, 전압(Vbw2)이 도 10에서 도시된 대로 Vs와 같도록 선호적으로 취해 진다. 이 목적을 위해, 다이오드(D3)와 병렬로 연결된 스위치(I8)가 PDP 셀의 주소 지정 단계 동안 전압(Vs)을 받는 단자인 다이오드(D7)를 거쳐 회로선(L4)에 연결하기 위해 사용된다.

스위치(I7, I10)는 블록(B1)의 행의 주소 지정 단계 동안 열리고, 다른 단계들, 즉, 이 주소 지정 단계에 선행하는 블록(B2)의 행의 주소 지정 단계, PDP 셀 전체의 유지 단계와 셀 리셋 단계(여기서는 설명되지 않음) 동안 닫힌다. 유사하게, 스위치(I7', I10')는 블록(B2)의 행의 주소 지정 단계 동안 열리고, 다른 단계들, 즉, 블록(B1)의 행의 주소 지정 단계와 PDP 셀 전체의 리셋과 유지 단계 동안 닫힌다.

도 11은 이와 같은 구동기 디바이스를 갖는 PDP 셀의 주소 지정 및 유지 단계 동안 이 디스플레이 셀의 전극에 인가되는 신호를 도시한다. 이 도면이 도 2와 비교될 것이다. 단지 전극(Yas)에 인가되는 신호만이 도 2에서의 신호에 대해 변화한다.

블록(B1)의 행의 주소 지정 단계 동안에, 각 행은 전압(Vw)을 대응하는 전극(Yas)에 인가함으로써 선택적으로 주소 지정된다. 선택되지 않은 블록(B1)의 행은 전압(Vbw1)을 받고, 블록(B2)의 행은 전압(Vbw2)을 받는다.

블록(B2)의 행의 주소 지정 단계 동안에, 블록(B2)의 주소 지정된 행은 전압(Vw)을 받고, 블록(B2)의 다른 행은 전압(Vbw1)을 받는다. 블록(B1)의 행은 전압(Vbw2)을 받는다.

도 12와 도 13은 블록(B1)의 행의 주소 지정 단계 동안에 도 10에서 이 디바이스를 통해 흐르는 용량성 전류를 설명한다. 특히, 도 12는 블록(B1)에서 선택된 행의 셀의 전극(Yas)에 인가된 전압의 하강 에지(Vbw부터 Vw까지) 동안, 이 디바이스에서 흐르는 전류를 도시한다. 도 13은 블록(B1)에서 선택된 행에 인가되는 전압의 상승 에지(Vw부터 Vbw까지) 동안에 이 디바이스에서 흐르는 전류를 도시한다.

도 12에서, 전류(i5)는 블록(B1)의 선택된 행의 셀을 통해 흐르는 용량성 전류를 표시하고, 전류(i6)는 블록(B1)의 다른 행의 셀을 통해 흐르는 용량성 전류를 표시하며, 전류(i7)는 블록(B2)의 셀을 통해 흐르는 용량성 전류를 표시한다.

도 13에서, 전류(i5, i6, i7)는 반대 방향으로 이 디바이스를 통해 흐른다.

셀 유지 단계 동안에 도 10에서의 구동기 디바이스를 통해 흐르는 전류가 도 14와 도 15에 도시된다. 도 14는 셀 전극 (Yas) 상에 유지 신호의 상승 에지 동안 이 디바이스를 통해 흐르는 전류를 도시하고, 도 15는 셀 전극(Y) 상에 유지 신호의 상승 에지 동안 이 디바이스를 통해 흐르는 전류를 도시한다.

구동기 디바이스의 제조 비용을 감소시키는 변형 실시예가 도 16에서 제안된다. 스위치(I10, I10')는 다이오드(D10, D10')로 대체되며, 스위치(I7, I7')는 한편으로는 회로선(L14)과 다른 한편으로는 회로선(L2, L2') 사이에 제각기 연결된다. 다이오드(D10, D10')는 전류가 연결 회로선(L1)의 방향으로 흐르지 않도록 하기 위해 지향된다. 이 디바이스는 도 10에서와 동일한 방식으로 동작한다.

산업상 이용 가능성

본 발명은 행과 열로 배열된 복수의 셀을 갖는 플라즈마 디스플레이 패널을 구동하기 위한 디바이스에 이용 가능하다.

(57) 청구의 범위

청구항 1.

행과 열로 배열된 복수의 셀을 가지는 플라즈마 디스플레이 패널을 구동하기 위한 디바이스로서, 상기 디바이스는 디스플레이 셀 행을 선택적으로 주소 지정하고, 요구되는 경우에 데이터 전압을 이 디스플레이 열에 선택적으로 인가하기 위한 수단과 협동하여 주소 지정 단계에서 선택된 행과 열의 교점(intersection)에 배치된 셀 내부에서 전기적인 방전을 생성하기 위한 행 주소 지정 수단과, 이 주소 지정 단계를 바로 뒤따르는 유지(sustain) 단계 동안에 상기 셀 내부에 전기적인 방전을 유지시키기 위한 유지 수단을 포함하는 플라즈마 디스플레이 패널을 구동하기 위한 디바이스에 있어서,

상기 행 주소 지정 수단 및/또는 유지 수단은 양방향 전류가 상기 주소 지정 및/또는 유지 단계 동안 이 디스플레이의 셀 내에서 흐르도록 허용할 수 있는 것을 특징으로 하는, 플라즈마 디스플레이 패널을 구동하기 위한 디바이스.

청구항 2.

제 1항에 있어서, 상기 행 주소 지정 수단은:

- 제 1과 제 2회로선(L1, L2) 사이에 연결되고, 주소 지정 단계 동안 상기 제 1과 제 2회로선 중의 하나의 전위를 복수의 행의 셀의 제 1전극(Yas)으로 인가하도록 설계된, 적어도 하나의 행 구동기 회로(I1)와,
- 이 주소 지정 단계 동안 주소 전압(Vw)을 제 2회로선(L2)에 선택적으로 인가하기 위한 제 1스위치(I2)와,
- 이 주소 지정 단계 동안 제 2전압(Vbw)을 제 1회로선(L1)으로 인가하기 위하여 제 2스위치(I1)와 직렬 연결되고, 전류가 제 1회로선(L1)의 방향으로 흐르는 것을 허용하도록 방향이 정해지는, 제 1다이오드(D1)와,
- 제 1다이오드의 음극을 제 2회로선(L2)에 연결하기 위한 커패시터(C1)를 포함하는 것을 특징으로 하는, 플라즈마 디스플레이 패널을 구동하기 위한 디바이스.

청구항 3.

제 2항에 있어서, 상기 유지 수단은:

- 높은 유지 전압(Vs)과 낮은 유지 전압을 상기 제 1회로선(L1)에 선택적으로 인가하기 위한 제 3 및 제 4스위치(I3, I4)와,

- 상기 높은 유지 전압(V_s)과 상기 낮은 유지 전압을 이 셀의 제 2전극(Y)으로 선택적으로 인가하기 위한 제 5 및 제 6 스위치(I5, I6)를 포함하며,

한편으로는 상기 제 3 및 제 6 스위치(I3, I6)와 다른 한편으로는 제 4 및 제 5 및 제 6스위치(I4, I5)가 동일한 방식으로 제어되는 것을 특징으로 하는, 플라즈마 디스플레이 패널을 구동하기 위한 디바이스.

청구항 4.

제 3항에 있어서, 이 유지 수단은:

- 전류가 제 1회로선(L1)으로 흐르도록 방향이 정해진 상기 제 3스위치와 직렬로 연결되고 지향된 제 2다이오드(D3)와,
- 제각기 제 3 및 제 4스위치(I3, I4)와 병렬로 연결된 제 3 및 제 4 다이오드(D7, D8)와,
- 제각기 제 5 및 제 6스위치(I5, I6)와 병렬로 연결된 제 5 및 제 6 다이오드(D5, D6)를 추가적으로 포함하는 것을 특징으로 하는, 플라즈마 디스플레이 패널을 구동하기 위한 디바이스.

청구항 5.

제 2항 내지 제 4항 중 어느 한 항에 있어서, 이 유지 수단은 제 1 및 제 2회로선 사이에 삽입된 제 7스위치(I7)를 추가적으로 포함하고, 이 스위치는 이 주소 지정 단계에서 열리고 이 유지 단계에서 닫히는 것을 특징으로 하는, 플라즈마 디스플레이 패널을 구동하기 위한 디바이스.

청구항 6.

제 1항에 있어서, 셀 행은 복수의 행 블록(B1, B2)으로 나누어지고, 분리적인 행 주소 지정 수단이 행 블록의 각각을 위해 제공되는 것을 특징으로 하는, 플라즈마 디스플레이 패널을 구동하기 위한 디바이스.

청구항 7.

제 6항에 있어서, 각 행 블록(B1, B2)을 위한 행 주소 지정 수단은:

- 제 1 및 제 2회로선(L1, L2; L1', L2') 사이에 연결되고 주소 지정 단계 동안 상기 제 1 및 제 2회로선(L1, L2; L1', L2') 중의 하나의 전위를 이 블록의 복수의 행의 셀의 제 1전극(Y_{as})에 인가하도록 설계된, 상기 행 블록 각각을 위한 적어도 하나의 행 구동기 회로(11)와,
- 이 주소 지정 단계 동안 주소 전압(V_w)을 제 2회로선(L2; L2')에 선택적으로 인가하기 위한 제 1스위치(I2; I2')와,
- 이 주소 지정 단계 동안 제 2전압(V_{bw1})을 제 1회로선(L1; L1')에 인가하기 위하여 제 2스위치(I1; I1')와 직렬 연결되고, 전류가 제 1회로선(L1, L1')의 방향으로 흐르는 것을 허용하기 위해 지향되는, 제 1다이오드(D1; D1')와,
- 제 1다이오드(D1; D1')의 음극을 제 2회로선(L2; L2')에 연결하기 위한 커패시터(C1; C1')와,
- 관련 블록의 행 주소 지정 단계 동안에 상기 제 1회로선(L1; L1')을 상기 구동기 디바이스의 유지 수단으로부터 차단시키기 위한 스위칭 수단(I10; I10')과,

- 다른 블록에 특정한 주소 지정 단계 동안에, 상기 제 2전압(Vbw1)보다 높은 제 3전압(Vbw2)을 상기 제 1회로선(L1; L1')에 인가하기 위한 제 3스위치(I8)를 포함하는 것을 특징으로 하는, 플라즈마 디스플레이 패널을 구동하기 위한 디바이스.

청구항 8.

제 7항에 있어서, 상기 제 3스위치(I8)는 행 블록의 주소 지정 수단에 공통인 것을 특징으로 하는, 플라즈마 디스플레이 패널을 구동하기 위한 디바이스.

청구항 9.

제 8항에 있어서, 이 스위칭 수단은 이 디바이스의 유지 수단과 상기 제 1회로선(L1; L1') 사이에 연결된 스위치(I10; I10')이고, 이 스위치는 관련 블록의 행 주소 지정 단계 동안에 열리는 것을 특징으로 하는, 플라즈마 디스플레이 패널을 구동하기 위한 디바이스.

청구항 10.

제 7항 내지 제 9항 중의 어느 한 항에 있어서, 상기 제 3전압(Vbw2)은 상기 높은 유지 전압(Vs)과 동일한 것을 특징으로 하는, 플라즈마 디스플레이 패널을 구동하기 위한 디바이스.

청구항 11.

제 7항 내지 제 10항 중의 어느 한 항에 있어서, 상기 유지 수단은:

- 상기 블록의 스위칭 수단이 온 상태에 있을 때 높은 유지 전압(Vs)과 낮은 유지 전압을 상기 블록의 상기 제 1회로선(L1; L1')에 선택적으로 인가하기 위한 제 3 및 제 4스위치(I3, I4)와,

- 상기 높은 유지 전압(Vs)과 상기 낮은 유지 전압을 상기 행 구동기 회로(11)에 의해 선택되는 복수의 행의 셀의 제 2전극(Y)에 선택적으로 인가하기 위한 제 5 및 제 6 스위치(I5, I6)를 포함하며, 한편으로는 상기 제 3 및 제 6 스위치(I3, I6)와 다른 한편으로는 제 4 및 제 5 스위치(I4, I5)가 동일한 방식으로 제어되는 것을 특징으로 하는, 플라즈마 디스플레이 패널을 구동하기 위한 디바이스.

청구항 12.

제 11항에 있어서, 상기 유지 수단은:

- 상기 제 3스위치(I3)와 직렬로 연결되고 상기 블록의 스위칭 수단이 온(on) 상태에 있을 때 전류가 상기 블록의 제 1회로선(L1; L1')으로 흐르는 것을 허용하도록 방향이 정해지는 제 2다이오드(D3)와,

- 제각기 제 3 및 제 4스위치(I3, I4)와 병렬로 연결된 제 3 및 제 4 다이오드(D7, D8)와,

- 제각기 제 5 및 제 6스위치(I5, I6)와 병렬로 연결된 제 5 및 제 6 다이오드(D5, D6)를 추가적으로 포함하는 것을 특징으로 하는, 플라즈마 디스플레이 패널을 구동하기 위한 디바이스.

청구항 13.

제 8항 내지 제 12항 중 어느 한 항에 있어서, 상기 제 3스위치(I8)는 상기 제 2 다이오드(D3)와 병렬로 연결되는 것을 특징으로 하는, 플라즈마 디스플레이 패널을 구동하기 위한 디바이스.

청구항 14.

제 11항 내지 제 13항 중 어느 한 항에 있어서, 이 유지 수단은 각 블록의 제 1 및 제 2 회로선 사이에 삽입된 제 7스위치 (I7; I7')를 추가적으로 포함하고, 이 스위치는 이 관련 블록의 행 주소 지정 단계 동안에 열리고 이 유지 단계 동안 닫히는 것을 특징으로 하는, 플라즈마 디스플레이 패널을 구동하기 위한 디바이스.

청구항 15.

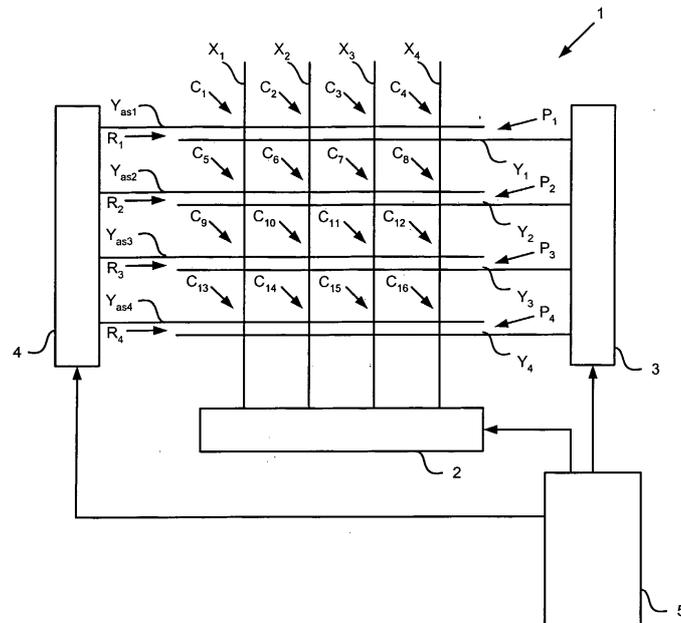
제 14항에 있어서, 관련 블록의 행 주소 지정 단계 동안에 제 1회로선(L1; L1')을 상기 구동기 디바이스의 유지 수단으로부터 차단시키기 위한 스위칭 수단은 이 디바이스의 이 유지 수단과 상기 제 1회로선(L1; L1') 사이에 연결된 다이오드(D10; D10')이며, 이 다이오드는 전류가 제 1회로선(L1)의 방향으로 흐르는 것을 허용하지 않도록 방향이 정해지고, 제 7스위치 (I7, I7')는 이 디바이스의 유지 수단과 상기 제 2회로선(L2, L2') 사이에 삽입되는 것을 특징으로 하는, 플라즈마 디스플레이 패널을 구동하기 위한 디바이스.

청구항 16.

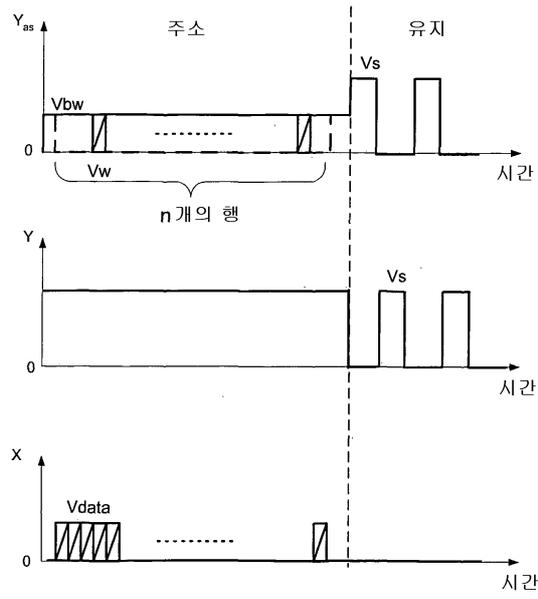
제 1항 내지 제 15항 중 어느 한 항에 따른, 구동기 디바이스를 포함하는, 플라즈마 디스플레이 패널.

도면

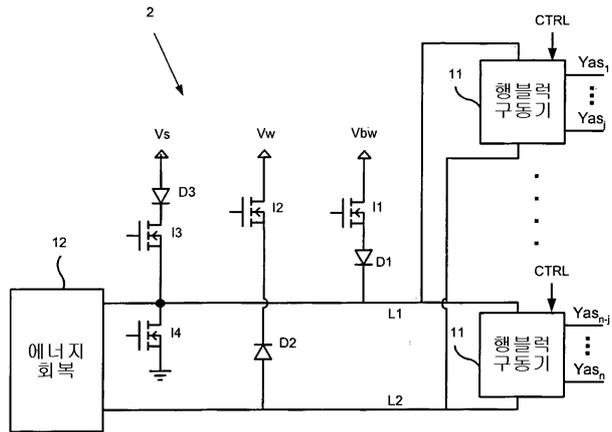
도면1



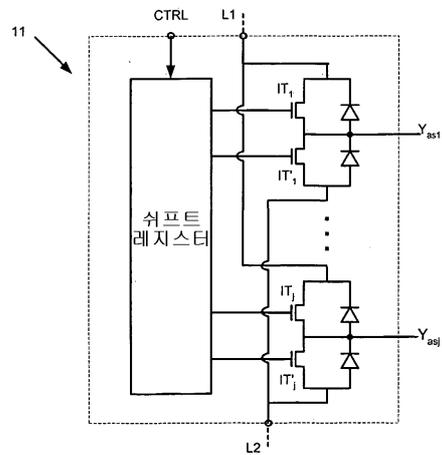
도면2



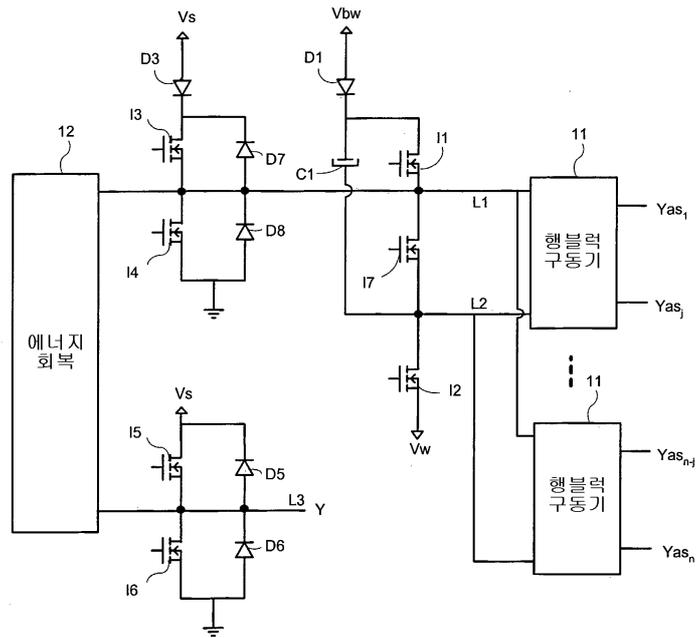
도면3



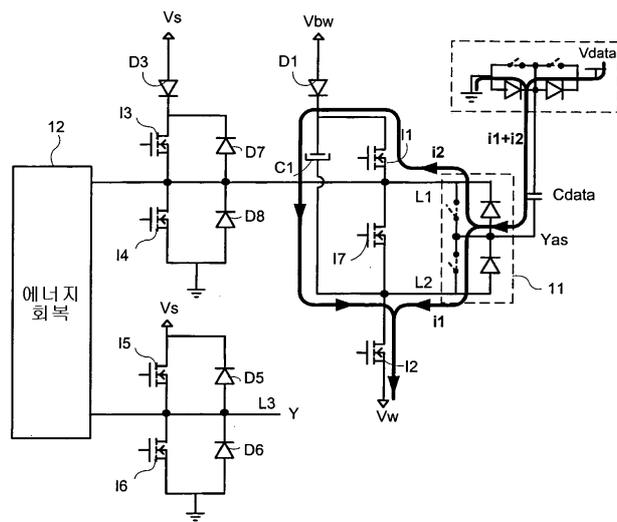
도면4



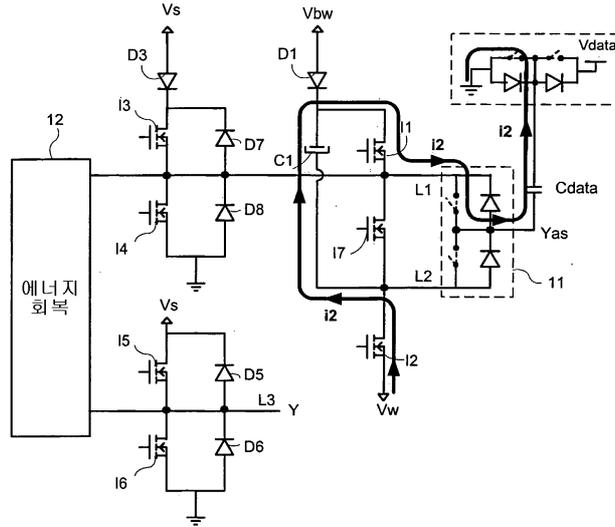
도면5



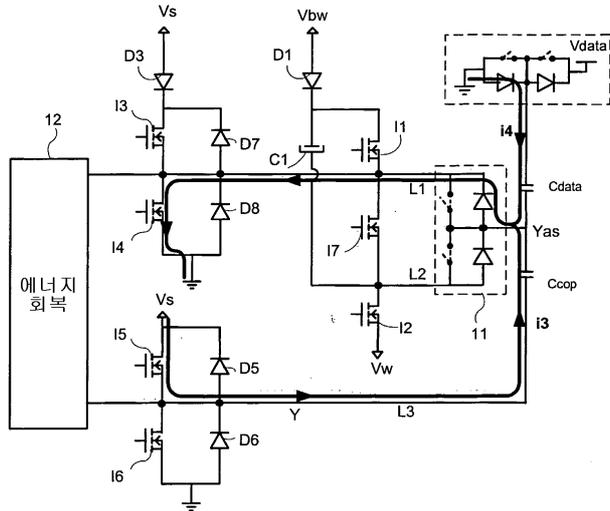
도면6



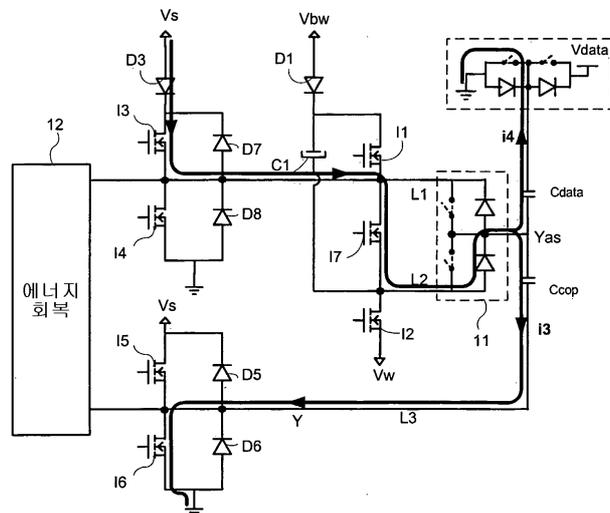
도면7



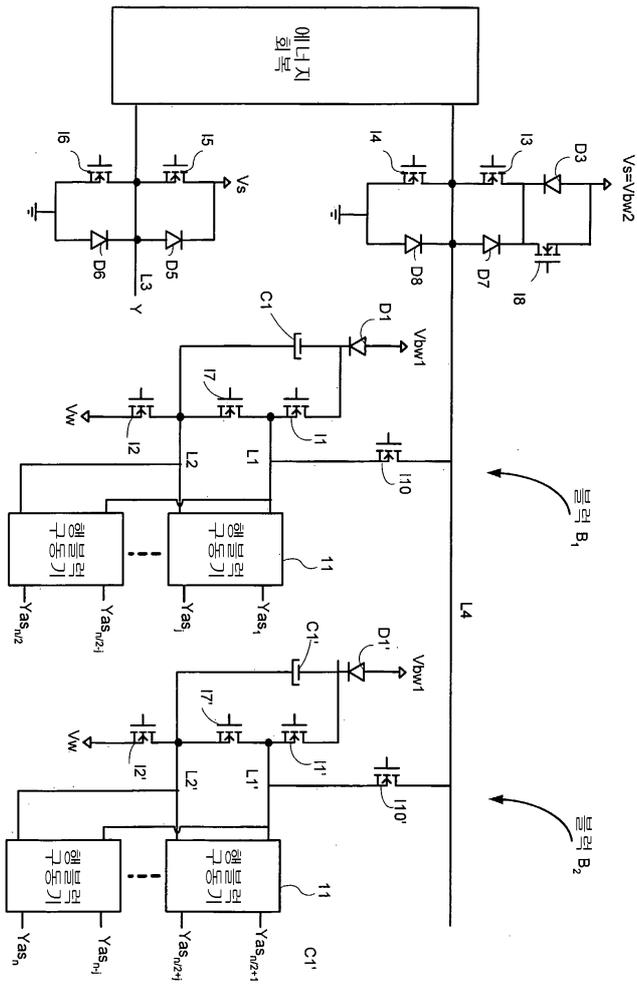
도면8



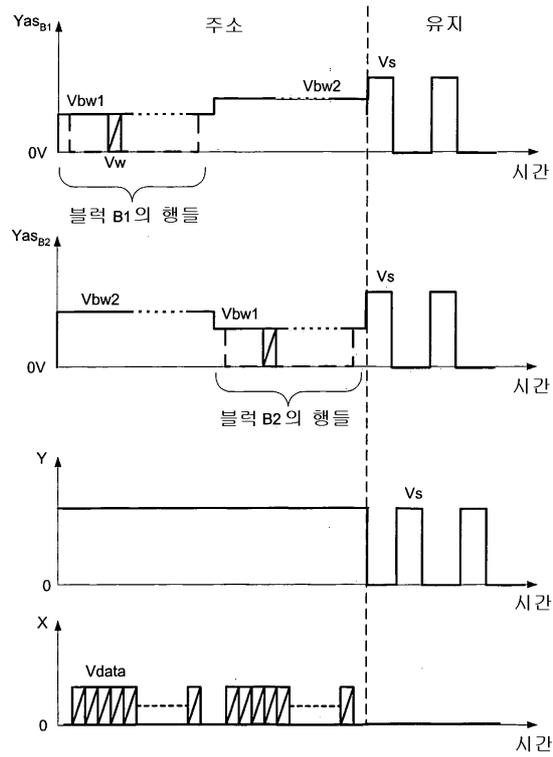
도면9



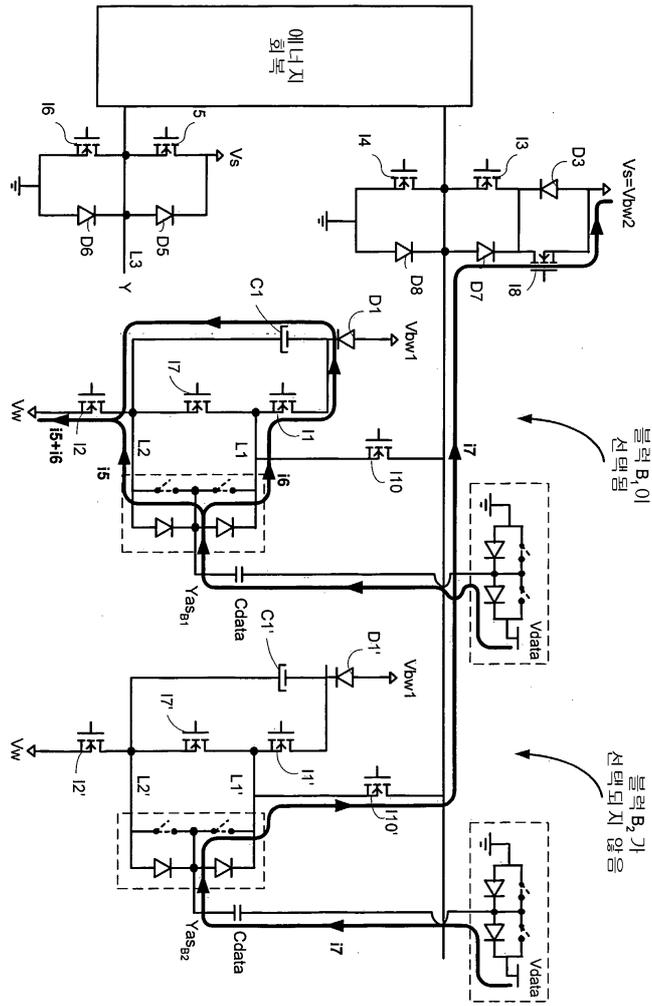
도면10



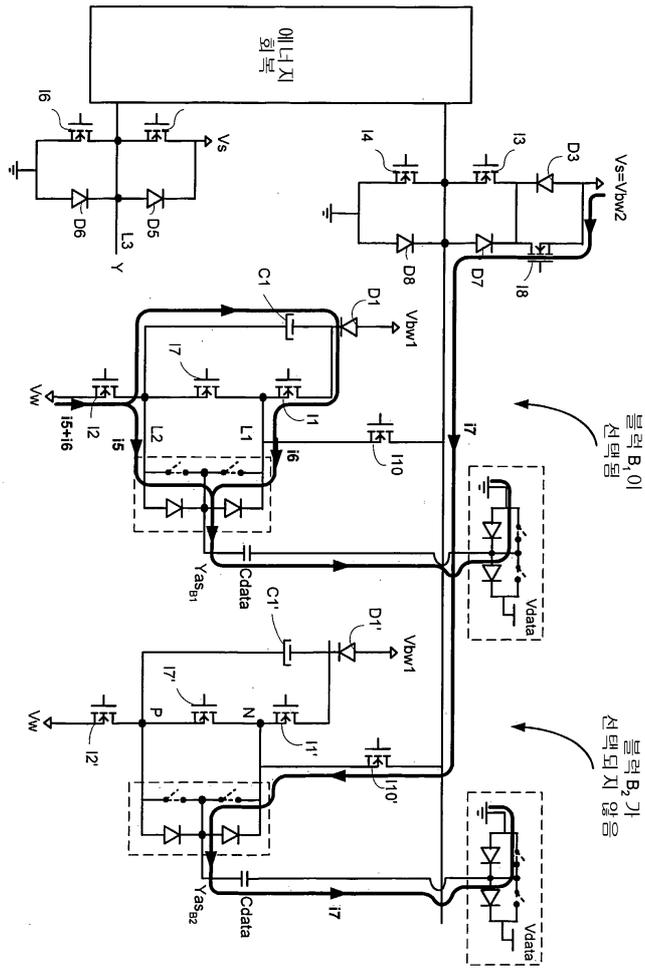
도면11



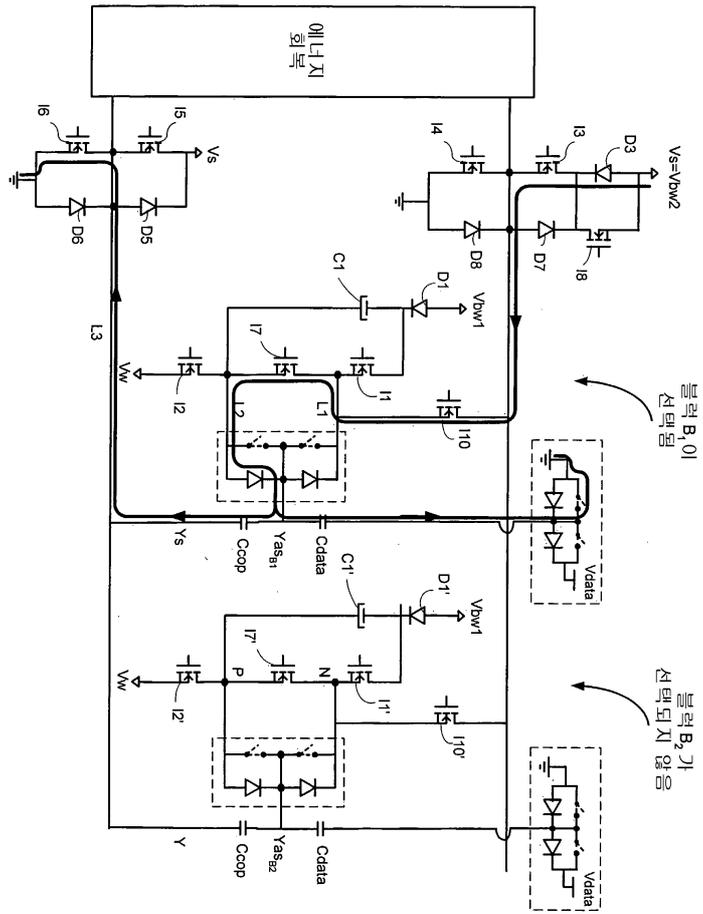
도면12



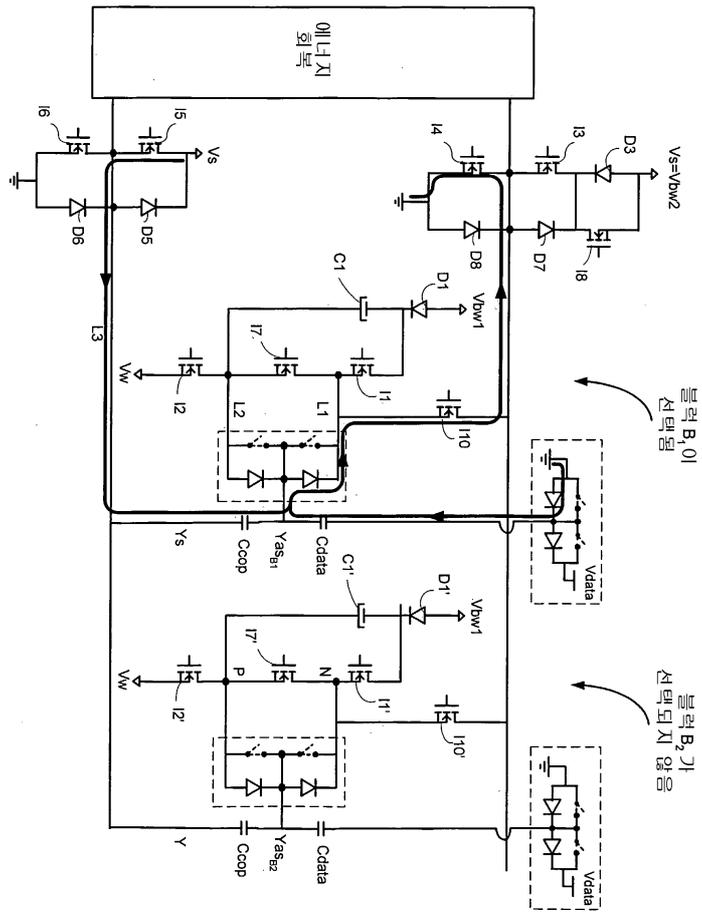
도면13



도면14



도면15



도면16

