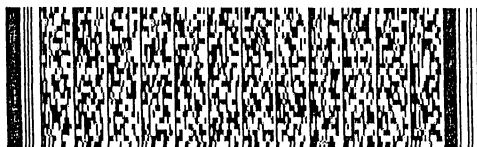


申請日期：93.4.14	IPC分類
申請案號：93110432	H01L ²¹ /56

(以上各欄由本局填註)

發明專利說明書

一、 發明名稱	中文	影像感測元件半導體晶圓級封裝之方法
	英文	
二、 發明人 (共1人)	姓名 (中文)	1. 王鴻仁
	姓名 (英文)	1.
	國籍 (中英文)	1. 中華民國 TW
	住居所 (中文)	1. 新竹市中央路331巷76號1樓
	住居所 (英文)	1.
三、 申請人 (共1人)	名稱或姓名 (中文)	1. 王鴻仁
	名稱或姓名 (英文)	1.
	國籍 (中英文)	1. 中華民國 TW
	住居所 (營業所) (中文)	1. 新竹市中央路331巷76號1樓 (本地址與前向貴局申請者不同)
	住居所 (營業所) (英文)	1.
	代表人 (中文)	1.
代表人 (英文)	1.	



一、本案已向

國家(地區)申請專利

申請日期

案號

主張專利法第二十四條第一項優先權

無

二、主張專利法第二十五條之一第一項優先權：

申請案號：

無

日期：

三、主張本案係符合專利法第二十條第一項第一款但書或第二款但書規定之期間

日期：

四、有關微生物已寄存於國外：

寄存國家：

寄存機構：

寄存日期：

寄存號碼：

無

有關微生物已寄存於國內(本局所指定之寄存機構)：

寄存機構：

寄存日期：

寄存號碼：

無

熟習該項技術者易於獲得,不須寄存。



五、發明說明 (1)

【發明所屬之技術領域】

本發明係有關一種影像感測元件半導體晶圓級封裝之方法，於一透光薄板表面提供製作導電線路，再直接貼合一影像感測半導體晶圓上，再經切割為多數個影像感測器。

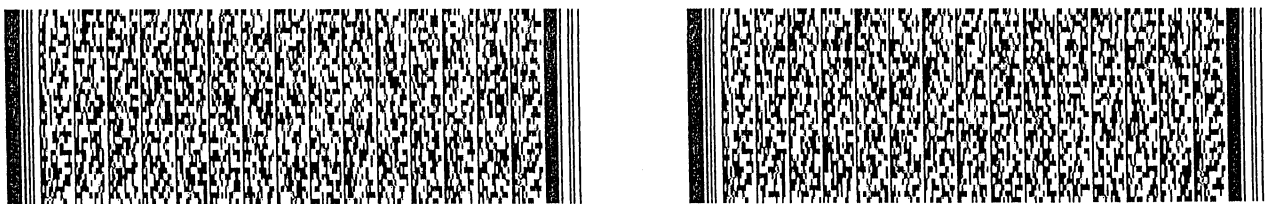
【先前技術】

影像感測器 (Image sensor) 封裝技術較普遍者為陶瓷封裝 (CLCC)、塑膠基板封裝 (PLCC)、L/F 塑膠射出封裝 (KLCC)，這些封裝技術主要共通特徵為晶粒植入晶座 (Die pad) 後再進行打線 (Wire bonding)，然而，電子產品在輕薄短小、多功能、速度快的要求下，電子元件的 I/O 接腳數目越來越多，但厚度要求越來越薄，面積越來越小。

第 6 圖所示為所知一種影像感測器覆晶式封裝結構，上方的玻璃基板 80 的上、下表面形成有導電連結電路 (conductive interconnection circuit) 81，一半導體影像感測器晶粒上設多數的錐墊藉由錫球 82 或凸塊經熱壓或迴焊而與導電連結電路的電路接點形成電性連接，並於晶粒週圍充填 (Underfill) 膠材 83 藉以構成氣密，其所獲得的封裝體積最小可達晶片尺寸，且晶片能有直接散熱特性，故覆晶封裝相當符合目前電子產品體積極小化的需求。

此一設計的問題在於：

(1) 玻璃基板 80 的上表面的導電連結電路主要提供將



五、發明說明(2)

來的SMT表面黏著，然而玻璃基板上、下表面的導電連結電路必需為良好的電性連接，但由於目前的技術在玻璃基板側邊製做防銲層(Mask)不易，故製程的良率與效率均不理想。

(2) 上片製程時係先將玻璃板切割為多數玻璃基板陣列，而再一對一的將晶粒貼合於玻璃基板，而後於晶粒週圍充填膠材，其繁複的製程導致產能提昇的枷鎖。

(3) 充填於晶粒週圍的膠材易因控制不當而導致氣密可靠度差。

【發明內容】

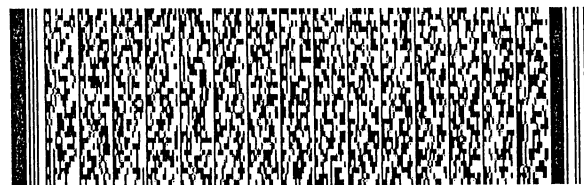
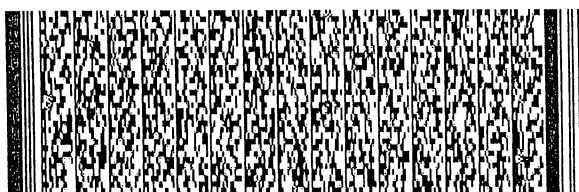
本發明之主要目的，在於解決上述的問題而提供一種影像感測元件半導體晶圓級封裝之方法，利用透光尺寸相當於影像感測半導體晶圓之透光薄板蝕刻多數穿透孔，而使得在鍍膜後的透光薄板上、下表面形成相互連接的導電線路。

本發明之另一目的，將透光薄板與影像感測半導體晶圓貼合並加以切割為多數完成封裝的影像感測器，藉以簡化製程及提昇產能，並獲得晶片尺寸規格的封裝體積。

為達前述目的，本發明之一種影像感測元件半導體晶圓級封裝之方法，包括以下步驟：

一 影像感測半導體晶圓表面規劃出多數晶粒矩陣，每一晶粒內包含有影像感測區及多數的電性連接點；及

於一相當於該影像感測半導體晶圓尺寸之透光薄板表面規劃出相等於晶粒矩陣之多數基板矩陣，沿各基板邊界



五、發明說明 (3)

以乾式蝕刻出多數間隔開的穿透孔，其中穿透孔並對稱地橫跨兩相鄰基板；及

對應各穿透孔位置以物理氣相蒸鍍形成多數不相連導電線路於透光薄板表面；及

連續地沿各晶粒邊緣或各基板邊緣覆上一膠質線，膠質線寬為可足以包含穿透孔；及

將該透光薄板貼合於該影像感測半導體晶圓表面，並促使各電性連接點對應一導電線路以及相互電性連接，同時使該膠質線貼附於透光薄板相鄰的表面，再予以固化膠質線；

一併切割透光薄板及影像感測半導體晶圓，並切割保留每一穿透孔兩翼側內壁之導電線路，以分離出各個晶粒與基板結合的多數影像感測器。

本發明之上述目的與優點，不難從下述所選用實施例之詳細說明與附圖中獲得深入了解。

當然，本發明在某些步驟上，或步驟之安排上容許有所不同，但所選用之實施例，則於本說明書中，予以詳細說明，並展示於附圖中。

【實施方式】

以下為本發明第一個例子，以說明本發明影像感測元件半導體晶圓級封裝之方法，包括以下步驟；

- (a) 如第 1 A、1 B 圖所示，於一影像感測半導體晶圓 (Wafer) 1 表面規劃出多數晶粒 (chip) 10 矩陣，每一晶粒內包含有影像感測區 11 及多數例如凸塊



五、發明說明(4)

(Bump) 的電性連接點 1 2 ; 及

- (b) 如第 2 A、2 B、2 C 圖所示，於一尺寸相當於該影像感測半導體晶圓 1 之透光薄板 2 表面規劃出相等於晶粒 1 0 矩陣之多數基板 2 0 矩陣，沿各基板邊界以乾式蝕刻 (Dry Etching) 出多數間隔開的矩形穿透孔 2 1，穿透孔並對稱地橫跨兩相鄰基板。
- (c) 如第 2 D 圖所示，對應各穿透孔 2 1 位置以物理氣相蒸鍍 (Physical Vapor Deposition, PVD) 形成多數不相連導電線路 2 2 於透光薄板表面，該各導電線路自透光薄板一側表面沿穿透孔內壁 2 1 0 延伸至透光薄板另一側表面。
- (d) 如第 2 D 圖所示，以膏態導電介質於該透光薄板表面導電線路網印出凸塊 2 2 1，各凸塊對應於影像感測半導體晶圓每一晶粒多數的電性連接點位置，再施以迴焊促使電性連接點與導電線路連結。
- (e) 如第 1 C 圖所示，於影像感測半導體晶圓表面利用網印或點膠方法覆上 UV 膠，而於各晶粒影像感測區周圍形成一膠質框 1 3，以及於各晶粒 1 0 邊緣形成一膠質線 1 4，其中，膠質線之線寬大於預計切割透光薄板及影像感測半導體晶圓之切割道寬度，並足以包含穿透孔 2 1。
- (f) 如第 3 A 圖所示，將該透光薄板 2 貼合於該影像感測半導體晶圓 1 表面，並促使各電性連接點 1 2 對應一導電線路 2 2 以及相互電性連接，同時使該膠質框



五、發明說明(5)

1 3 及膠質線 1 4 貼附於透光薄板相鄰的表面，藉由 U V 曝曬方法將該膠質框及膠質線予以固化。

(g) 如第 3 B 圖所示，一併切割透光薄板及影像感測半導體晶圓，並切割保留每一穿透孔兩翼側內壁之導電線路 2 2，以分離出各個晶粒與基板結合的多數影像感測器。

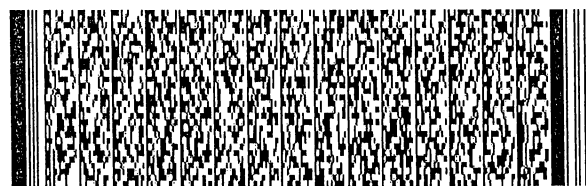
以下為本發明影像感測元件半導體晶圓級封裝之方法第二個例子，其多數步驟如第一個例子；

(a) 如第 1 A、1 B 圖所示，於一影像感測半導體晶圓 1 表面規劃出多數晶粒 1 0 矩陣，每一晶粒內包含有影像感測區 1 1 及多數例如凸塊的電性連接點 1 2；及

(b) 如第 2 A、2 B、2 C 圖所示，於一尺寸相當於該影像感測半導體晶圓 1 之透光薄板 2 表面規劃出相等於晶粒 1 0 矩陣之多數基板 2 0 矩陣，沿各基板邊界以乾式蝕刻出多數間隔開的矩形穿透孔 2 1，穿透孔並對稱地橫跨兩相鄰基板。

(c) 如第 2 D 圖所示，對應各穿透孔 2 1 位置以物理氣相蒸鍍形成多數不相連導電線路 2 2 於透光薄板表面，該各導電線路自透光薄板一側表面沿穿透孔內壁 2 1 0 延伸至透光薄板另一側表面。

(d) 如第 4 A、4 B 圖所示，此步驟不同於第一個例子，於透光薄板表面利用網印或點膠方法覆上 U V 膠，而形成可對應於各晶粒影像感測區周圍之膠質框 2 3



五、發明說明(6)

，以及連續地沿透光薄板表面各基板邊緣覆上膠質線 2 4，其中，膠質線之線寬大於預計切割透光薄板及影像感測半導體晶圓之切割道寬度，並足以包含穿透孔 2 1。

(e) 如第 4 C 圖所示，針對影像感測半導體晶圓每一晶粒多數的電性連接點，以膏態導電介質網印出凸塊 1 2 1，再施以迴焊促使電性連接點與導電線路連結。

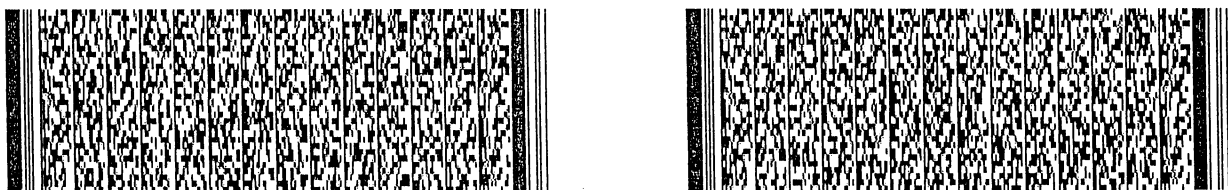
(f) 如第 4 D 圖所示，將該透光薄板 2 貼合於該影像感測半導體晶圓 1 表面，並促使各電性連接點 1 2 對應一導電線路 2 2 以及相互電性連接，同時使該膠質框 1 3 及膠質線 1 4 貼附於該影像感測半導體晶圓相鄰的表面，藉由 UV 曝曬方法將該膠質框及膠質線予以固化。

(g) 一併切割透光薄板及影像感測半導體晶圓，並切割保留每一穿透孔兩翼側內壁之導電線路 2 2，以分離出各個晶粒與基板結合如第 3 B 圖所示影像感測器。

以下為本發明影像感測元件半導體晶圓級封裝之方法第三個例子，其多數步驟如第一個例子；

(a) 如第 1 A、1 B 圖所示，於一影像感測半導體晶圓 1 表面規劃出多數晶粒 1 0 矩陣，每一晶粒內包含有影像感測區 1 1 及多數例如凸塊的電性連接點 1 2；及

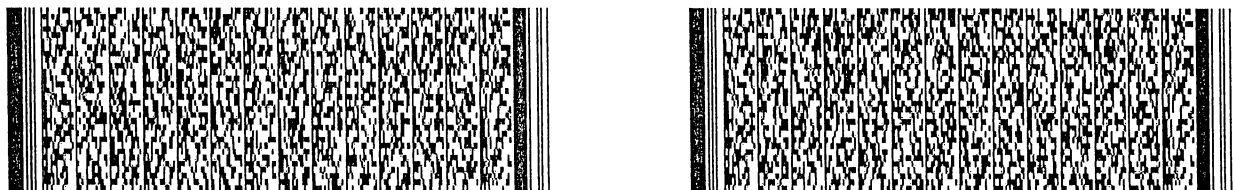
(b) 如第 2 A、2 B、2 C 圖所示，於一尺寸相當於該影像感測半導體晶圓 1 之透光薄板 2 表面規劃出相等



五、發明說明 (7)

於晶粒 1 0 矩陣之多數基板 2 0 矩陣，沿各基板邊界以乾式蝕刻出多數間隔開的矩形穿透孔 2 1，穿透孔並對稱地橫跨兩相鄰基板。

- (c) 如第 2 D 圖所示，對應各穿透孔 2 1 位置以物理氣相蒸鍍形成多數不相連導電線路 2 2 於透光薄板表面，該各導電線路自透光薄板一側表面沿穿透孔內壁 2 1 0 延伸至透光薄板另一側表面。
- (d) 如第 2 D 圖所示，以膏態導電介質於該透光薄板表面導電線路網印出凸塊 2 2 1，各凸塊對應於影像感測半導體晶圓每一晶粒多數的電性連接點位置，再施以迴焊促使電性連接點與導電線路連結。
- (e) 如第 5 A 圖所示，此步驟不同於第一個例子，於影像感測半導體晶圓表面利用網印或點膠方法覆上 UV 膠，而於各晶粒影像感測區周圍形成一膠質框 1 3。
- (f) 如第 5 B 圖所示，將該透光薄板 2 貼合於該影像感測半導體晶圓 1 表面，並促使各電性連接點 1 2 對應一導電線路 2 2 以及相互電性連接，同時使該膠質框 1 3 貼附於透光薄板相鄰的表面，藉由 UV 曝曬方法將該膠質框及膠質線予以固化。
- (g) 如第 5 C 圖所示，自穿透孔填充膠液 3 至介於透光薄板與該影像感測半導體晶圓間之空隙，再予以烘烤固化膠液。
- 膠質框外圍
- (h) 一併切割透光薄板及影像感測半導體晶圓，並切割



五、發明說明(8)

保留每一穿透孔兩翼側內壁之導電線路 2 2，以分離出各個晶粒與基板結合如第 3 B 圖所示的影像感測器。

由以上各例說明可明確的減化大量封裝影像感測器的製程，而封裝設備也因而簡化，而本發明所獲得的影像感測器封裝體積完全符合晶片尺寸規格，故對目前電子產品應用而言有相當助益於體積縮減。

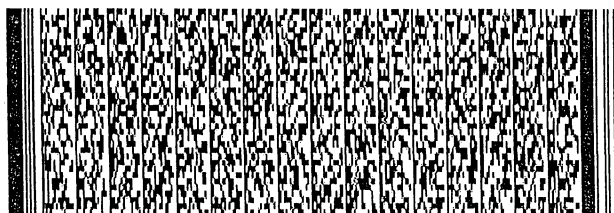
再者，本發明所獲得的影像感測器晶粒與基板結合的間隙周圍均被膠質線 1 4、2 4 或膠液 3 所封閉，故不用另行填膠即具有氣密效果，而於各晶粒影像感測區周圍形成的膠質框 1 3、2 3 具有再次保護影像感測區的功能。



圖式簡單說明

【圖式簡單說明】

- 第 1 A 圖係本發明方法步驟中於一影像感測半導體晶圓表面規劃出多數晶粒矩陣示意圖。
- 第 1 B 圖係第 1 A 圖中晶粒放大示意圖。
- 第 1 C 圖係本發明方法步驟中於晶圓表面覆上 UV 膠，而於各晶粒邊緣以及影像感測區周圍分別形成一膠質線及膠質框。
- 第 2 A 圖係本發明方法步驟中於一透光薄板表面規劃出多數基板矩陣示意圖。
- 第 2 B 圖係本發明方法步驟中沿各基板邊界以乾式蝕刻出多數矩形穿透孔。
- 第 2 C 圖係第 2 B 圖透光薄板斷面剖視。
- 第 2 D 圖係本發明方法步驟中於透光薄板表面形成導電線路以及網印出凸塊示意圖。
- 第 3 A 圖係本發明方法步驟中影像感測半導體晶圓與透光薄板貼合示意圖。
- 第 3 B 圖係本發明方法步驟最後切割所獲得之數個影像感測器。
- 第 4 A 圖係本發明第二例子方法步驟中於透光薄板覆上 UV 膠，而於各基板邊緣及對應於影像感測區周圍形成一膠質線及膠質框示意圖。
- 第 4 B 圖係第 4 A 圖的局部放大。
- 第 4 C 圖係本發明方法第二例子步驟中晶粒多數的電性連接點網印出凸塊示意圖。



圖式簡單說明

第 4 D 圖係本發明方法第二例子步驟中影像感測半導體晶圓與透光薄板貼合示意圖。

第 5 A 圖係本發明第三例子方法步驟中於影像感測區周圍形成膠質框示意圖。

第 5 B 圖係本發明第三例子方法步驟中影像感測半導體晶圓與透光薄板貼合示意圖。

第 5 C 圖係本發明第三例子方法步驟中自穿透孔填充膠液至介於透光薄板與該影像感測半導體晶圓間之空隙示意圖。

第 6 圖係一種習知覆晶封裝影像感測器結構圖。

【圖號說明】

(習用部分)

玻璃基板 8 0

導電連結電路 8 1

錫球 8 2

膠材 8 3

(本發明部分)

像感測半導體晶圓 1

晶粒 1 0

影像感測區 1 1

電性連接點 1 2

凸塊 1 2 1

膠質框 1 3、2 3

膠質線 1 4、2 4

透光薄板 2

基板 2 0

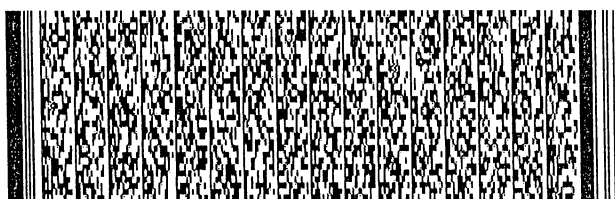
穿透孔 2 1

導電線路 2 2

穿透孔內壁 2 1 0

凸塊 2 2 1

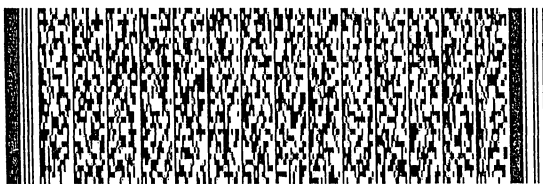
膠液 3



四、中文發明摘要 (發明名稱：影像感測元件半導體晶圓級封裝之方法)

一種影像感測元件半導體晶圓級封裝之方法，主要於一相當於一影像感測半導體晶圓尺寸之透光薄板表面規劃出多數基板矩陣，沿各基板邊界以乾式蝕刻出多數間隔開的穿透孔；於透光薄板表面對應各穿透孔位置形成多數導電線路；以膠質材料覆於影像感測半導體晶圓表面或透光薄板表面預計切割線上以及各影像感測區周圍；將該透光薄板貼合於該影像感測半導體晶圓表面，並一併透光薄板及影像感測半導體晶圓，以分離出各個晶粒與基板結合的多數影像感測器。

五、英文發明摘要 (發明名稱：)

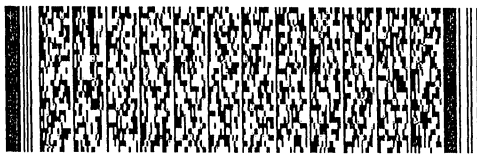


六、指定代表圖

(一)、本案代表圖為：第 3 B 圖

(二)、本案代表圖之元件代表符號簡單說明：

晶粒 1 0	影像感測區 1 1
電性連接點 1 2	膠質框 1 3、2 3
膠質線 1 4、2 4	透光薄板 2
基板 2 0	導電線路 2 2



六、申請專利範圍

1. 一種影像感測元件半導體晶圓級封裝之方法，包括以下步驟；

一 影像感測半導體晶圓 (Wafer) 表面規劃出多數晶粒 (chip) 矩陣，每一晶粒內包含有影像感測區及多數的電性連接點；及

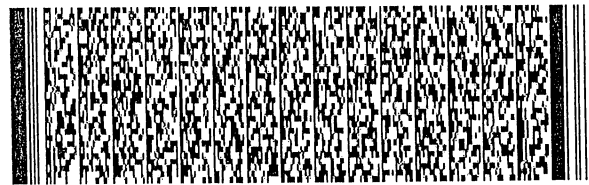
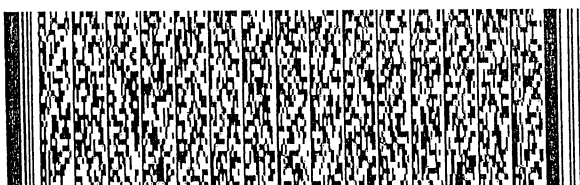
於一相當於該影像感測半導體晶圓尺寸之透光薄板表面規劃出相等於晶粒矩陣之多數基板矩陣，沿各基板邊界以乾式蝕刻 (Dry Etching) 出多數間隔開的穿透孔，其中穿透孔並對稱地橫跨兩相鄰基板；及對應各穿透孔位置以物理氣相蒸鍍 (Physical Vapor Deposition, PVD) 形成多數不相連導電線路於透光薄板表面，該各導電線路自透光薄板一側表面沿穿透孔內壁延伸至透光薄板另一側表面；及

連續地沿影像感測半導體晶圓表面各晶粒邊緣覆上一膠質線，膠質線寬為可足以包含穿透孔；及

將該透光薄板貼合於該影像感測半導體晶圓表面，並促使各電性連接點對應一導電線路以及相互電性連接，同時使該膠質線貼附於透光薄板相鄰的表面，再予以固化膠質線；

一 併切割透光薄板及影像感測半導體晶圓，並切割保留每一穿透孔兩翼側內壁之導電線路，以分離出各個晶粒與基板結合的多數影像感測器。

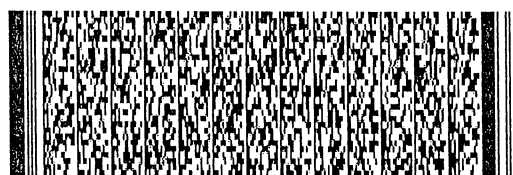
2. 依申請專利範圍第 1 項所述影像感測元件半導體晶圓級封裝之方法，其中，膠質線之線寬大於切割透光薄



六、申請專利範圍

板及影像感測半導體晶圓之切割道寬度。

3. 依申請專利範圍第2項所述影像感測元件半導體晶圓級封裝之方法，其中，穿透孔為一矩形孔。
4. 依申請專利範圍第3項所述影像感測元件半導體晶圓級封裝之方法，其中，於影像感測半導體晶圓表面各晶粒影像感測區周圍覆上一膠質框。
5. 依申請專利範圍第4項所述影像感測元件半導體晶圓級封裝之方法，其中，膠質線及膠質框係選擇於網印塗覆、點膠方式形成。
6. 依申請專利範圍第5項所述影像感測元件半導體晶圓級封裝之方法，其中，膠質線及膠質框材質係為UV膠，其係藉由UV曝曬方法固化。
7. 依申請專利範圍第1項所述影像感測元件半導體晶圓級封裝之方法，其中更包括步驟，以膏態導電介質於該透光薄板表面導電線路網印出凸塊，各凸塊對應於影像感測半導體晶圓每一晶粒多數的電性連接點位置，再施以迴焊促使電性連接點與導電線路連結。
8. 一種影像感測元件半導體晶圓級封裝之方法，包括以下步驟；
 - 一 影像感測半導體晶圓表面規劃出多數晶粒矩陣，每一晶粒內包含有影像感測區及多數的電性連接點；及
 - 於一相當於該影像感測半導體晶圓尺寸之透光薄板表面規劃出相等於晶粒矩陣之多數基板矩陣，沿各



六、申請專利範圍

基板邊界以乾式蝕刻出多數間隔開的穿透孔，其中穿透孔並對稱地橫跨兩相鄰基板；及

對應各穿透孔位置以物理氣相蒸鍍形成多數不相連導電線路於透光薄板表面，該各導電線路自透光薄板一側表面沿穿透孔內壁延伸至透光薄板另一側表面；及

連續地沿透光薄板表面各基板邊緣覆上一膠質線，膠質線寬為可足以包含穿透孔；

將該透光薄板貼合於該影像感測半導體晶圓表面，並促使各電性連接點對應一導電線路以及相互電性連接，同時使該膠質貼附於該影像感測半導體晶圓相鄰的表面，再予以固化膠質線；

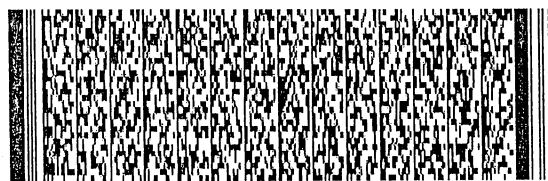
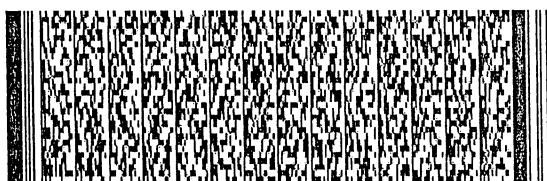
一併切割透光薄板及影像感測半導體晶圓，並切割保留每一穿透孔兩翼側內壁之導電線路，以分離出各個晶粒與基板結合的多數影像感測器。

9 · 依申請專利範圍第8項所述影像感測元件半導體晶圓級封裝之方法，其中，膠質覆上之線寬大於切割透光薄板及影像感測半導體晶圓之切割道寬度。

10 · 依申請專利範圍第9項所述影像感測元件半導體晶圓級封裝之方法，其中，穿透孔為一矩形孔。

11 · 依申請專利範圍第10項所述影像感測元件半導體晶圓級封裝之方法，其中，於透光薄板表面對應各晶粒影像感測區周圍覆上一膠質框。

12 · 依申請專利範圍第11項所述影像感測元件半導體



六、申請專利範圍

晶圓級封裝之方法，其中，膠質線及膠質框係選擇於網印塗覆、點膠方式形成。

1 3 . 依申請專利範圍第 1 2 項所述影像感測元件半導體晶圓級封裝之方法，其中，膠質線及膠質框材質係為 UV 膠，其係藉由 UV 曝曬方法固化。

1 4 . 依申請專利範圍第 8 項所述影像感測元件半導體晶圓級封裝之方法，其中更包括步驟，針對影像感測半導體晶圓每一晶粒多數的電性連接點，以膏態導電介質網印出凸塊，再施以迴焊促使電性連接點與導電線路連結。

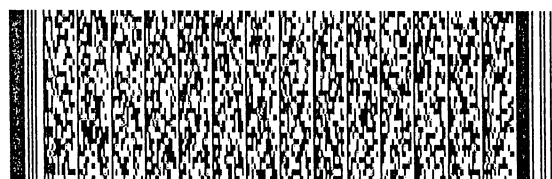
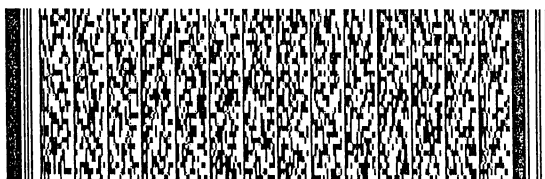
1 5 . 一種影像感測元件半導體晶圓級封裝之方法，包括以下步驟；

一影像感測半導體晶圓表面規劃出多數晶粒矩陣，每一晶粒內包含有影像感測區及多數的電性連接點；及

於一相當於該影像感測半導體晶圓尺寸之透光薄板表面規劃出相等於晶粒矩陣之多數基板矩陣，沿各基板邊界以乾式蝕刻出多數間隔開的穿透孔，其中穿透孔並對稱地橫跨兩相鄰基板；及

對應各穿透孔位置以物理氣相蒸鍍形成多數不相連導電線路於透光薄板表面，該各導電線路自透光薄板一側表面沿穿透孔內壁延伸至透光薄板另一側表面；及

於影像感測半導體晶圓表面各晶粒影像感測區



六、申請專利範圍

周圍覆上一膠質框；

將該透光薄板貼合於該影像感測半導體晶圓表面，並促使各電性連接點對應一導電線路以及相互電性連接，同時使該膠質框貼附於該透光薄板相鄰的表面；

自穿透孔填充膠液至膠質框外圍介於透光薄板與該影像感測半導體晶圓間之空隙，再予以固化膠液及膠質框；

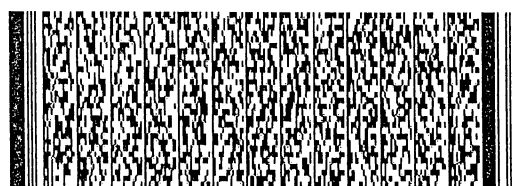
一併切割透光薄板及影像感測半導體晶圓，並切割保留每一穿透孔兩翼側內壁之導電線路，以分離出各個晶粒與基板結合的多數影像感測器。

1 6 . 依申請專利範圍第 1 5 項所述影像感測元件半導體晶圓級封裝之方法，其中，穿透孔為一矩形孔。

1 7 . 依申請專利範圍第 1 6 項所述影像感測元件半導體晶圓級封裝之方法，其中，膠質框係選擇於網印塗覆、點膠方式形成。

1 8 . 依申請專利範圍第 1 7 項所述影像感測元件半導體晶圓級封裝之方法，其中，膠質係為 UV 膠，其係藉由 UV 曝曬方法固化，而膠液係藉由烘烤方法固化。

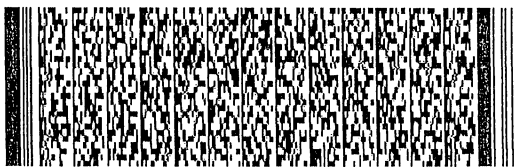
1 9 . 依申請專利範圍第 1 5 項所述影像感測元件半導體晶圓級封裝之方法，其中更包括步驟，以膏態導電介質於該透光薄板表面導電線路網印出凸塊，各凸塊對應於影像感測半導體晶圓每一晶粒多數的電性

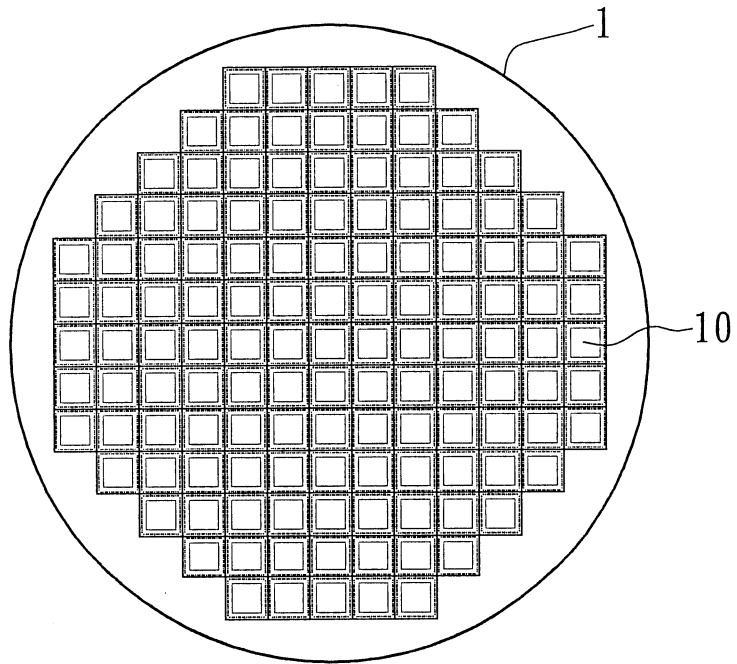


六、申請專利範圍

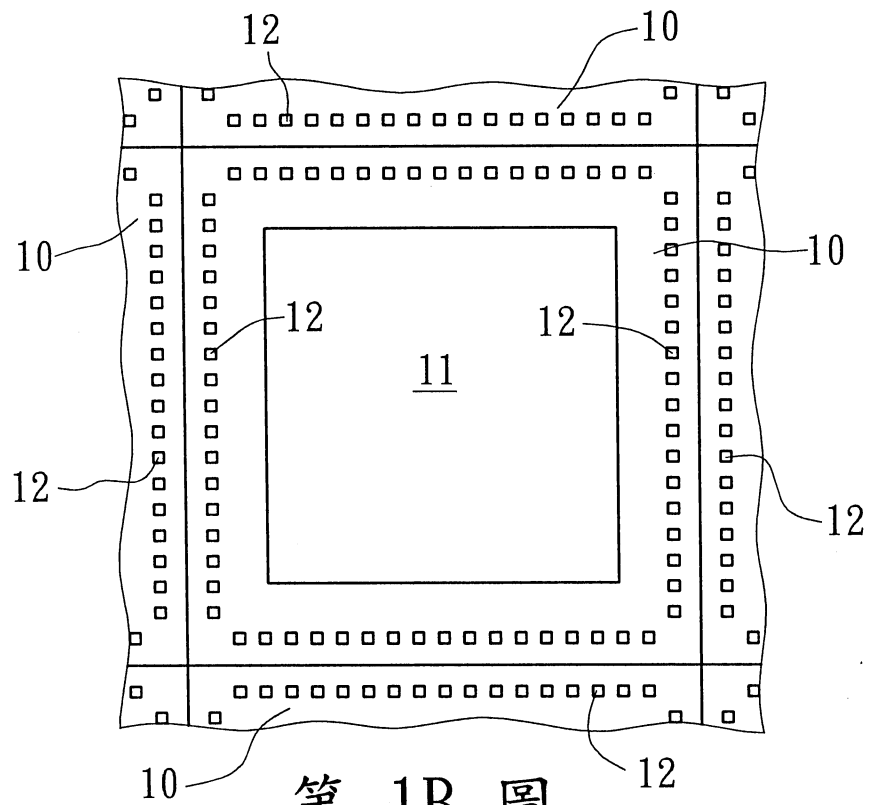
連接點位置，再施以迴焊促使電性連接點與導電線路連結。

20. 依申請專利範圍第15項所述影像感測元件半導體晶圓級封裝之方法，其中更包括步驟，以膏態導電介質於該透光薄板表面導電線路網印出凸塊，各凸塊對應於影像感測半導體晶圓每一晶粒多數的電性連接點位置，再施以迴焊促使電性連接點與導電線路連結。

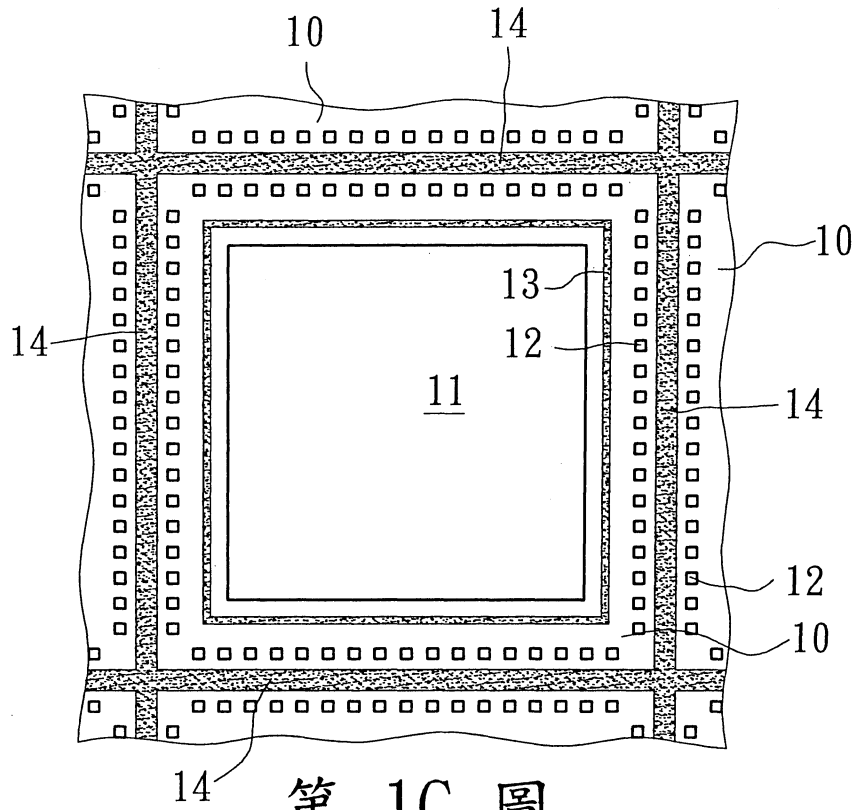




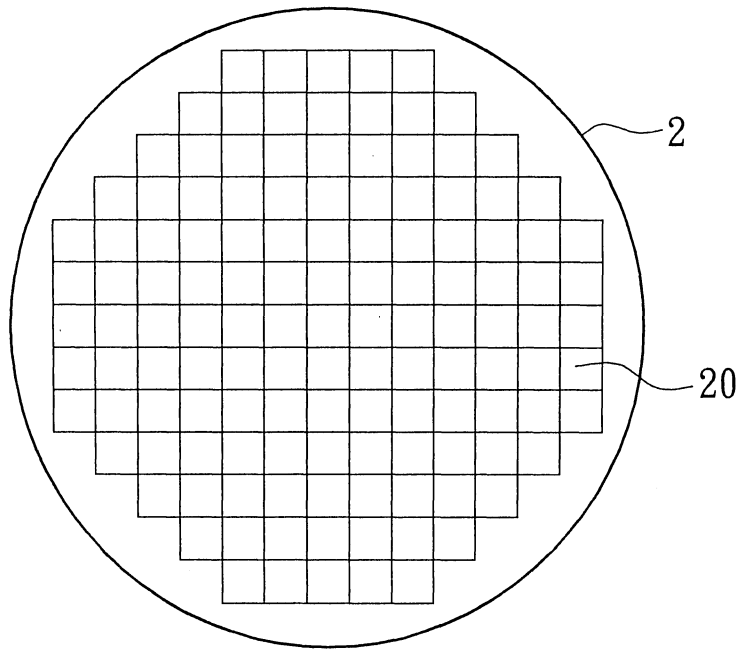
第 1A 圖



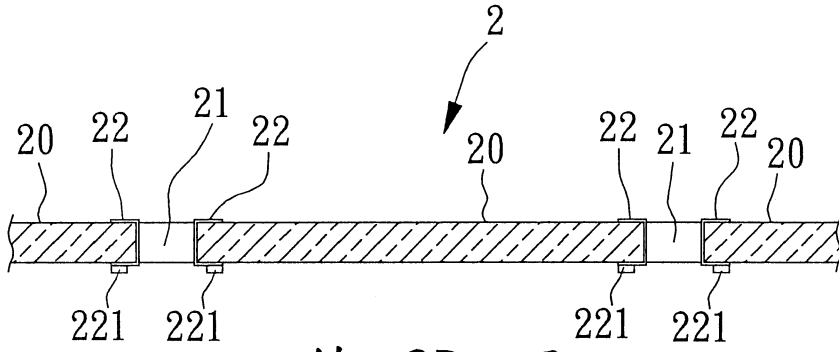
第 1B 圖



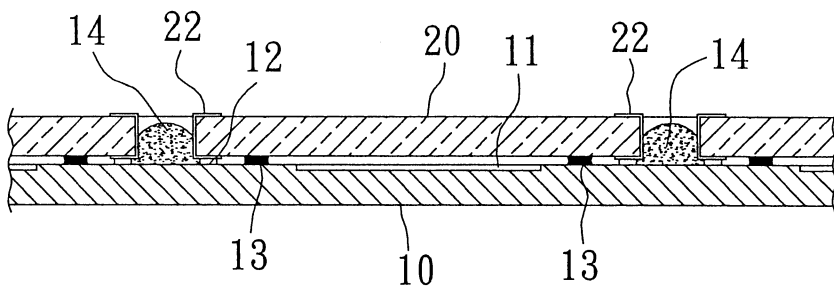
第 1C 圖



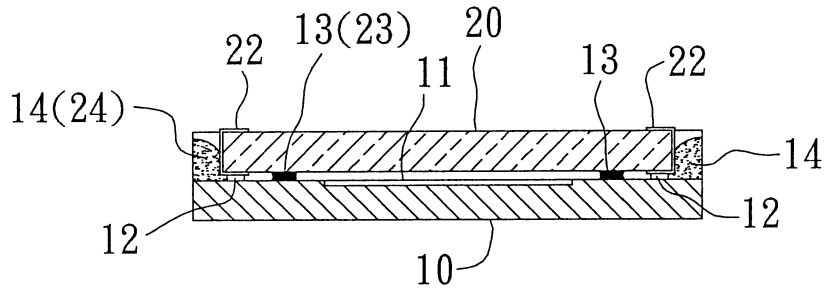
第 2A 圖



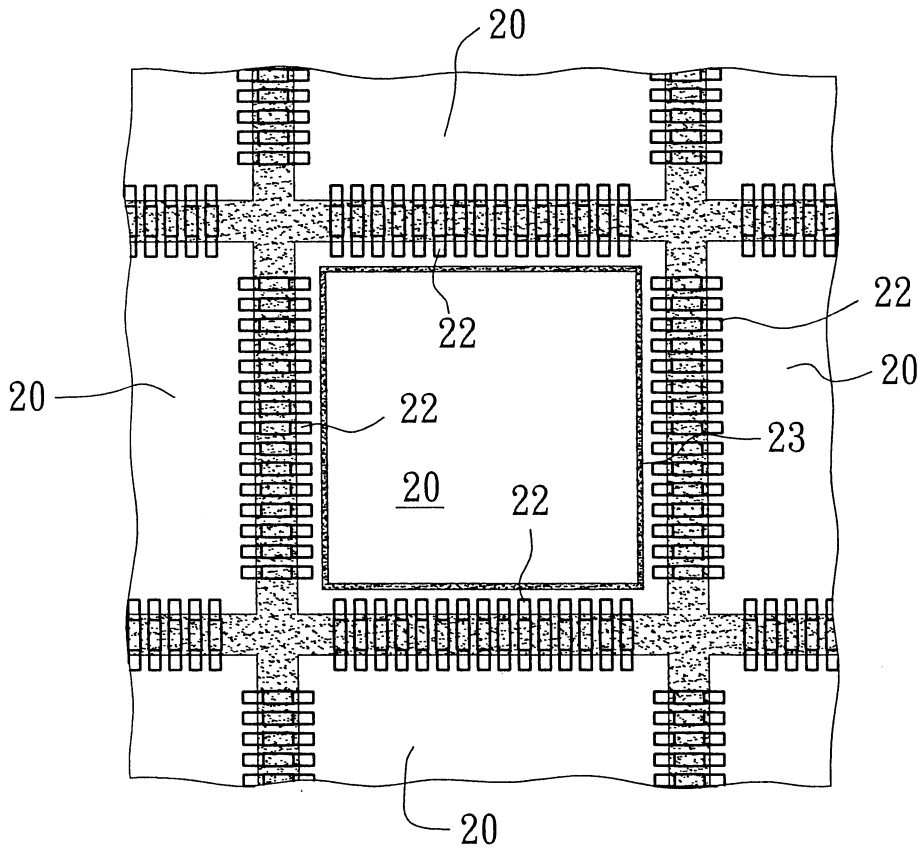
第 2D 圖



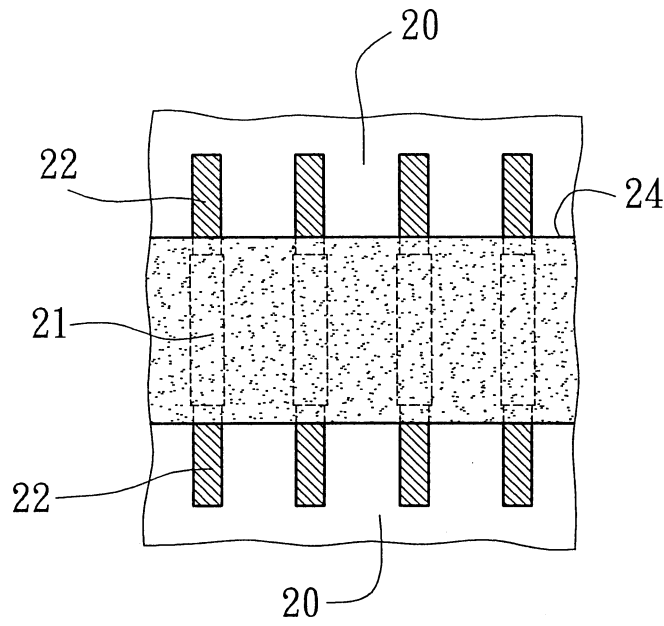
第 3A 圖



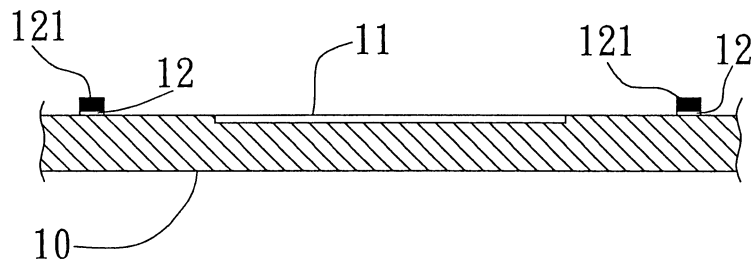
第 3B 圖



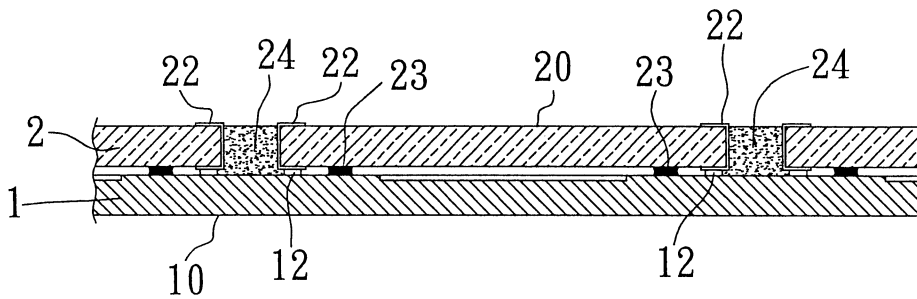
第 4A 圖



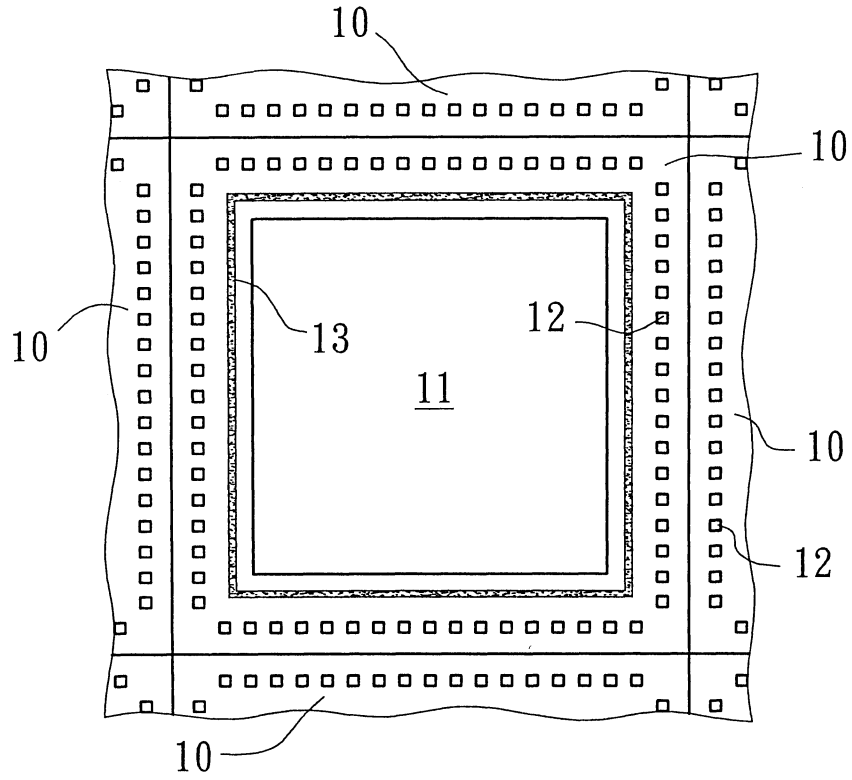
第 4B 圖



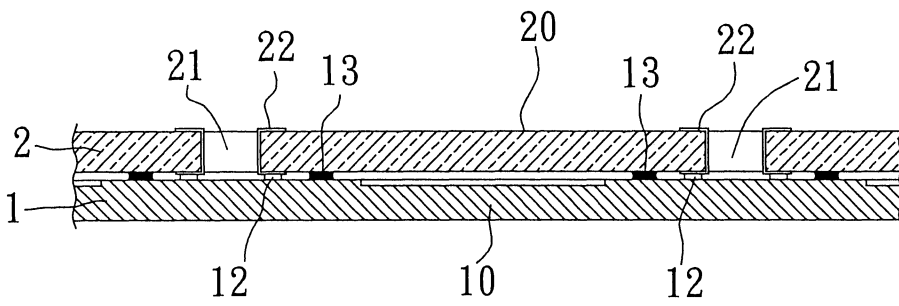
第 4C 圖



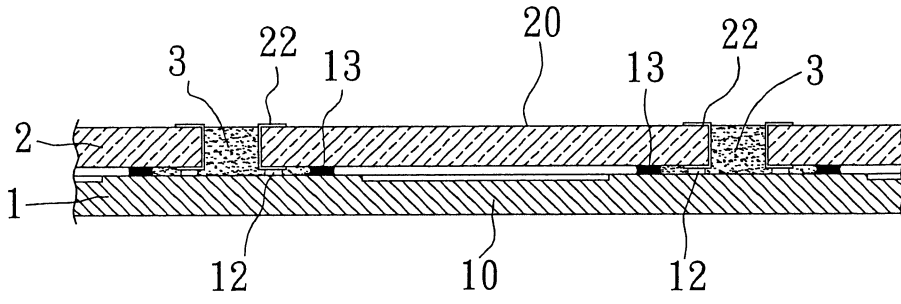
第 4D 圖



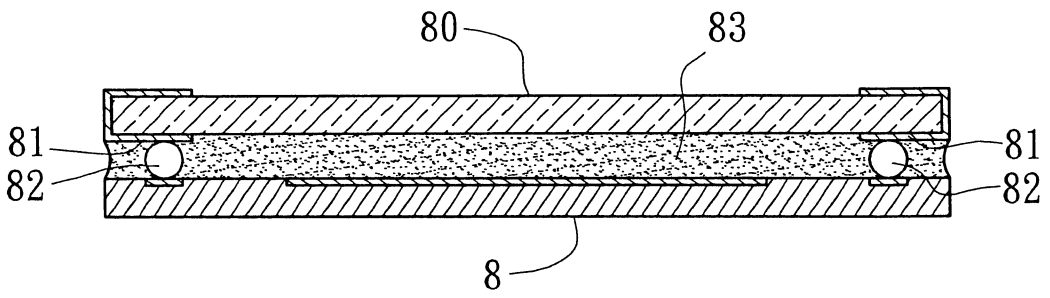
第 5A 圖



第 5B 圖



第 5C 圖



第 6 圖