(19) **日本国特許庁(JP)**

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4815565号 (P4815565)

(45) 発行日 平成23年11月16日(2011.11.16)

(24) 登録日 平成23年9月9日(2011.9.9)

(51) Int.Cl. F 1

HO4L 1/00 (2006.01) HO4L 1/00 E **HO4J** 3/00 (2006.01) HO4J 3/00 H

請求項の数 6 (全 11 頁)

(21) 出願番号 特願2007-546248 (P2007-546248) (86) (22) 出願日 平成17年12月8日 (2005.12.8) (65) 公表番号 特表2008-523758 (P2008-523758A) (43) 公表日 平成20年7月3日 (2008.7.3) (86) 国際出願番号 PCT/IB2005/054124 (87) 国際公開番号 W02006/064423

(87) 国際公開日平成18年6月22日 (2006. 6. 22)審査請求日平成20年12月8日 (2008. 12. 8)

(31) 優先権主張番号 04300882.0

(32) 優先日 平成16年12月13日 (2004.12.13)

(33) 優先権主張国 欧州特許庁 (EP)

|(73)特許権者 510000633

エスティー - エリクソン、ソシエテ、アノ

ニム

スイス国プラン - レ - ズアト、シュマン、 デュ、シャン - デ - フィーユ、39

|(74)代理人 100117787

弁理士 勝沼 宏仁

|(72) 発明者||マルク、フランソワ、アンリ、ソレ||

フランス国パリ、ブールバール、オスマン 、156、ケアオブ、ソシエテ、シビル、

エスペイデ

|(72) 発明者 アルノー、アンジュ、ルネ、メリエ

フランス国パリ、ブールバール、オスマン 、156、ケアオブ、ソシエテ、シビル、

エスペイデ

最終頁に続く

(54) 【発明の名称】符号化チャネルを備える送信リンクを通じて送信される信号の受信

(57)【特許請求の範囲】

【請求項1】

複数の符号化チャネルを備える送信リンクを通じて送信される信号を受信する方法であって、

前記送信リンクによって信号バースト内に導入された信号歪みを補償するための複数の 等化操作と、

複数の前記等化操作された信号バーストからチャネル復号化操作を実施するための複数のブロック復号化操作とを含み、

前記複数のブロック復号化操作のうち1つが所定の制限時間より前に実行されていない場合、次の複数のバースト等化操作のうち1つを廃棄する少なくとも1つのステップを含む方法。

【請求項2】

前記複数のバースト等化操作を1つの符号化チャネルに関して優先的に廃棄するように前記廃棄ステップが適合される請求項1に記載の方法。

【請求項3】

複数の廃棄されるバースト等化操作を各符号化チャネルに均一に分散させるように前記 廃棄ステップが適合される請求項1に記載の方法。

【請求項4】

複数の符号化チャネルを備える送信リンクを通じて送信される信号を受信するための受信機であって、

20

前記送信リンクによって信号バースト内に導入された信号歪みを補償するための複数の バースト等化操作を実施するように適合された等化器と、

複数の前記等化操作された信号バーストから複数のチャネル復号化操作を実施するためのチャネル復号器と、

所定の制限時間より前に前記チャネル復号器がチャネル復号化操作を実行しない場合、次に実施する複数のバースト等化操作のうち少なくとも 1 つを廃棄するように前記等化器を制御するように適合された廃棄制御モジュールと

を備える受信機。

【請求項5】

2 つよりも多い、いくつかの符号化チャネルを同時に受信するように前記受信機が構成される、請求項 4 に記載の受信機。

【請求項6】

請求項4又は5に記載の受信機を備える電話機。

【発明の詳細な説明】

【技術分野】

[0001]

本発明は、符号化チャネルを備える送信リンクを通じて送信される信号の受信に関する

【背景技術】

[0002]

一般に、符号化チャネルを備えるTDMA(時分割多元接続)送信リンクを通じて送信される信号を受信する方法は、送信リンクによって信号バースト内に導入される信号歪みを補償するための等化操作と、等化済み信号バーストからチャネル復号化操作を実施するためのブロック復号化操作とを有する。

[0003]

そうした信号受信方法は、信号プロセッサによって実施される。信号プロセッサは、毎秒当たり一定数の命令を実行することしかできないので、限られた作業負荷しか扱うことができない。一般に、この毎秒当たりの命令数は、Mips(Millions of Instructions per Second)で表わされる。

[0004]

今日では、信号プロセッサのかなりの量のMipsが、他のアプリケーションを信号受信方法と同時に実行するのに必要とされる。他のアプリケーションは、AMR(Adaptive Multi-Rate)符号化とすることができるが、例えば、呼出し音生成、音楽再生、又は娯楽ゲームのような、ユーザによってアクティブにされるアプリケーションとすることもできる。

【発明の開示】

【発明が解決しようとする課題】

[0005]

しかし、信号プロセッサのMips量は、低電力消費に適合する、限られたプロセッサ 周波数を超えないようにする必要性のような、その他の考慮すべき点によって限られてい る。

[0006]

従って、信号プロセッサにおいて、かなりの量のMipsを節約する信号受信方法を提供することが本発明の目的である。

【課題を解決するための手段】

[0007]

本発明は、送信リンクを通じて送信される信号を受信する方法であって、プロック復号 化操作のうち1つが所定の制限時間より前に実行されていない場合、次のバースト等化操 作のうち1つを廃棄する、少なくとも1つのステップを含む方法を提供する。

[0008]

10

20

30

バースト等化ステップを廃棄すると、信号プロセッサの処理時間及びある程度の量のMipsが節約される。しかしそうすると、ブロック復号化ステップのための等化済みのバーストが欠落していることになるので、受信信号の品質も変わる。しかし、この場合には、ブロック復号化ステップが過度の作業負荷により遅くなる場合にだけバースト等化ステップが廃棄される。その結果、信号プロセッサの作業負荷が適時に扱われるには重大になりすぎた場合にだけ、受信信号の品質が変わる、又は変わる可能性がある。

[0009]

更に、殆どの場合、チャネル復号化ステップ中に送信機によって受信信号内に導入された冗長性を使用して欠落している等化済み信号バーストは回復されることができるので、 欠落している等化済み信号バーストは受信信号の品質に影響を及ぼさない。

10

[0010]

請求項2の特徴は、受信信号の品質を1チャネルに対してしか低減させないという利点を提供するものである。

[0011]

請求項3の特徴は、あらゆる信号受信チャネルの品質を均一に低減させるという利点を 提供するものである。

[0012]

本発明はまた、上記の方法を実施するように適合された受信機及び電話機にも関する。

[0013]

本発明のこのアスペクト及び他のアスペクトは、以降の説明、図面、及び特許請求の範囲から明らかとなろう。

20

【発明を実施するための最良の形態】

[0014]

図 1 は、TDMA送信リンク 4 を通じて送信機 6 と受信機 8 の間で信号を送信するためのシステム 2 を示す。

[0015]

例えば、システム 2 は、EDGE(Enhanced Data rate for Global Evolution) GSM(Global System for Mobile Communications)標準に準拠する。本記載で使用される用語は、これらの標準で使用される用語である。

30

[0016]

図1は、本発明を理解するのに必要な詳細のみを示す。

[0017]

送信機 6 は情報源符号化操作を実施するための音声符号器 1 2 を有する。情報源符号化操作は音声信号の冗長性を取り消してそれを圧縮するものである。

[0018]

音声符号器12はビット・ストリームを出力し、それがチャネル符号器14に送出される。各ビットは、論理「1」又は論理「0」である。チャネル符号器14は、処理されたビット・ストリーム内に何らかの冗長性を追加して、ビット・ストリームを送信誤りに対してより耐性があるようにするためのチャネル符号化操作を実施する。

40

[0019]

EDGE GSMシステムでは、チャネル符号器14は、パンクチャリング・モジュール18の入力に接続された畳込み符号器16を含む。

[0020]

畳込み符号器は、冗長性を追加する。例えば、畳込み符号器は、ビット・ストリームの 1 つの入力ビットに対して 3 ビットを出力する。

[0021]

例えば、パンクチャリング・モジュール 1 8 は、符号器 1 6 によって出力されたビット・ストリーム内の 3 ビットの中から 2 ビットを選択する。

[0022]

10

20

30

50

パンクチャリング・モジュール18は、ビット・ストリームを出力し、それが8PSK (Phase Shift Keying)変調器20に送出される。

[0023]

変調器20によって出力された変調信号が通信リンク4を介して無線で送信される。

[0024]

システム 2 では、いくつかの受信機の間で搬送波周波数を共用するために、 T D M A 技法が実施される。

[0025]

図2を参照すると、リンク4を介して送信される信号の構造が示されている。

[0026]

送信される信号はマルチフレームに分割される。

[0027]

図 2 では、図を簡単にするために、 1 つのマルチフレーム 2 6 だけが示されている。マルチフレーム 2 6 は 2 6 個の G S M フレームに分割される。フレーム F 0 、 F 5 ~ F 1 5 、 F 2 4 及び F 2 5 だけが示されている。

[0028]

フレーム F 5 ~ F 1 5 の構造は同一である。従って、フレーム F 8 の構造だけが図 2 に詳細に示されている。

[0029]

フレーム F 8 は 8 つの同一のタイム・スロット T S 0 ~ T S 7 に分割される。各タイム・スロットは信号バーストを含む。

[0030]

いくつかの連続するフレーム内の1つのタイム・スロットが受信機に割り当てられる。このタイム・スロットの連続したものが1つの符号化チャネルに相当する。EDGE GSMシステムでは、同じフレーム内の4つのタイム・スロットが同じ受信機に割り当てられることによって、信号をその受信機に送信するのに使用することができるリンク4の帯域幅を増大させることができる。

[0031]

上記のフレーム構造については、GSM標準及びEDGE標準に、より詳細に記載されている。

[0032]

受信機8は携帯電話機30のようなユーザ機器内に含まれる。

[0033]

受信機 8 は、送信信号を受信するためにアンテナ 3 2 に接続され、またアンテナ 3 2 に接続された受信信号を変調するためのベースバンド・プロセッサ 3 4 を含む。

[0034]

ベースバンド・プロセッサ 3 4 はベースバンド信号をアナログ - デジタル変換器 3 6 に出力する。

[0035]

変換器 3 6 によって出力されたデジタル化後の信号がデジタル信号プロセッサ (DSP 40) 3 8 に送出される。DSP3 8 はDSPコントローラ 4 0 の制御の下で動作する。

[0036]

DSP38は受信信号を迅速に処理するように特に設計された専用のハードウェアである。一般には、コントローラ40とDSP38の間のデータ交換が処理された各フレームの終わりでしか起こらない。

[0037]

DSP38は、受信信号を処理するために変換器36によって出力された信号をフィルタリングするためのプリプロセッサ46と、プリプロセッサによってフィルタリングした後に受信フレームのバーストを訂正するための等化器48と、いくつかの等化済みの信号バーストを使用し、またチャネル符号器14によって導入された冗長性を利用して受信信

号を訂正するためのチャネル復号器 5 0 と、音声符号器 1 2 によって圧縮された信号を圧縮解除する音声復号化操作を実施するための A M R 音声復号器 5 2 とを含む。

[0038]

例えば、プリプロセッサ46はFIR(Finite Impulse Response)フィルタである。

[0039]

等化器48はマルチパスによる受信信号内の誤りを訂正するように特に設計される。

[0040]

要素 4.6~5.2 については、 EDG E 標準及び GSM 標準に、より詳細に記載されている。

[0041]

DSP38内には、他のアプリケーションを信号の受信と同時に実行するために他のいくつかのモジュールが実装される。例えば、AMR音声符号器54がDSP38内に実装される。

[0042]

最後に、DSP38は、4分の1ビット(quarter-bit)時間カウンタ58と、廃棄制御モジュール60とを有する。

[0043]

カウンタ58はマルチフレームの受信開始から経過した4分の1ビットの数をカウントする。「4分の1ビット」という用語の定義は、GSM標準において見られる。1フレームは、5000 4分の1ビット長さである。カウンタ58はDSP38内での任意の操作の実行開始時間を4分の1ビット単位で測定するように設計される。

[0044]

モジュール 6 0 は、 D S P 3 8 の作業負荷があまりにも重くなりすぎたとき、等化器 4 8 を非アクティブにするように設計される。

[0045]

モジュール 6 0 は D S P 3 8 に接続されたメモリ 6 4 内に記録された所定の選択ルール 6 2 に従って動作する。メモリ 6 4 は 4 つの所定の制限時間 S $_0$ ~ S $_3$ の値も含む。例えば、制限時間 S $_0$ 、 S $_1$ 、 S $_2$ 、 S $_3$ はそれぞれ、 6 0 0 0 、 1 0 0 0 0 、 1 3 0 0 0 及 び 1 3 0 0 0 4 分の 1 ビットに等しい。

[0046]

モジュール60は図3の方法に従って動作するように設計される。

[0 0 4 7 **]**

DSP38は、DSP38によって実行されなければならないバックグラウンド・タスクを記憶するのに使用されるFIFO(First in First Out)スタック70にも接続される。

[0048]

次に、受信機 8 の動作が、フレーム F 8 ~ F 1 1 を処理する特定の場合について、図 3 ~ 6 を参照して説明される。

[0049]

DSP38は2つのタイプのタスクを実行しなければならない。「フォアグラウンド・タスク」と呼ばれる第1のタイプのタスクは、実時間中に実行されなければならず、また割り込まれることができない高優先度タスクである。

[0050]

「バックグラウンド・タスク」と呼ばれる第2のタイプのタスクは、より低い優先度に影響を受け、従って、フォアグラウンド・タスク後にしか実行されず、またより高い優先度を有するタスクによって割り込まれることがある。

[0051]

従って、DSP38は以下のように繰り返し処理する。

[0052]

50

10

20

30

10

20

30

40

50

ステップ100で、DSP38はフォアグラウンド・タスクを実行し、次いで、ステップ102で、DSP38はFIFOの順序に従ってスタック70内に記録されたバックグラウンド・タスクを実行し、次いで、ステップ104で、DSP38は、新しいフォアグラウンド・タスクが発生するとすぐ、バックグラウンド・タスクの実行に割込みをかけてそれらをスタック70内に記録する。

[0053]

受信機8において、フォアグラウンド・タスクとは、プリプロセッサ46及び等化器48によって実施されるタスク、すなわち信号バースト等化タスクである。受信フレーム毎に受信機8に割り当てられたチャネルの各々に対して等化タスクが実施されることになる。ここでは、タイム・スロットTS0~TS3に対応する4つのチャネルが受信機8に割り当てられ、従ってDSP38が受信フレームごとに4つの等化タスクを実施する。従って、ステップ100は4つのバースト等化操作110、112、114及び116を含み、これらは各々タイム・スロットTS0~TS3に対するものである。

[0054]

これらの操作 $1\ 1\ 0$ 、 $1\ 1\ 2$ 、 $1\ 1\ 4$ 及び $1\ 1\ 6$ はまた、図 $4\ \sim 6$ の時間 $1\ C$ より表される。図 $4\ \sim 6$ では、時間間隔 $1\ 8\ \sim 1\ 1$ が受信される時間間隔を表す。これらの時間間隔は、 $1\ 0\ 0\ 0\ 0\ 0\ 0\ 0\ 0$ を る。

[0055]

これらの図中に示されるように、フレームF8の受信中、DSP38はまず、タイム・スロットTS0用に操作110を、次いで、タイム・スロットTS1用に操作112を、次いで、タイム・スロットTS2用に操作114を、次いで、タイム・スロットTS3用に操作116を実行する。

[0056]

受信フレームごとに、これらの操作110、112、114及び116が、バックグラウンド・タスクより前に常に実行される。各ステップ110、112、114及び116は、約4Mipsを使用する。

[0057]

時間間隔 F 8 ~ F 1 1 の間、 D S P 3 8 は受信機 8 に割り当てられたチャネルごとに 1 つのチャネル復号化ステップを実行しなければならない。この場合には、 D S P 3 8 は、 フレーム F 8 ~ F 1 1 の受信中に、 4 つのチャネル復号化操作 1 2 0 、 1 2 2 、 1 2 4 及 び 1 2 6 を実行する。チャネル復号化操作については図 4 ~ 6 に示されている。

[0058]

チャネル復号化操作はバックグラウンド・タスクであり、フロント・グラウンド・タスクを実行してから、ステップ102中にチャネル復号化操作は実行される。

[0059]

チャネル復号化操作は、所定数のフレームが受信された後にしか実行されることができない。例えば、フレームの所定数は4に等しい。従って、チャネル復号化操作122~126は、先に受信されたフレームF4~F7の間に等化されたバーストを処理するものである。

[0060]

操作122~126ではそれぞれ、タイム・スロットTS0~TS3の間に受信された信号バースト用のチャネル復号化操作を実施する。

[0061]

各フレーム中、操作110~116の後でしか操作122~126は実行されることができない。

[0062]

4 つのチャネル復号化操作 1 2 2 ~ 1 2 6 の後、DSP3 8 は AMR音声復号化操作 1 2 8 を実行しなければならない。操作 1 2 8 もまたバックグラウンド・タスクであり、操作 1 2 8 は例えば図 4 のフレーム F 1 0 の受信中に実行される。

10

20

50

[0063]

DSP38によって他のバックグラウンド・タスクが実行される必要がない場合、時間間隔F10及びF11中に、枠130(図4)で示される、利用可能ないくらかの空き処理時間が残る。この空き処理時間は、DSP38のある程度の量の未使用Mipsに相当する。この空き処理時間は、他のバックグラウンド・タスクを信号の受信に並行して実行するのに使用されてよい。

[0064]

例えば、別のバックグラウンド・タスクとは、符号器 5 4 によって実行される A M R 音声符号化操作 1 3 4 (図 5)である。しかし、操作 1 3 4 は、空き処理時間 1 3 0 中に実施されるには長すぎる場合、ステップ 1 0 4 において割込みがかけられ、操作 1 3 4 の残りの部分 1 3 4 A (図 5)がスタック 7 0 内に記録される。この残りの部分 1 3 4 A は後に実行されなければならない。例えば、残りの部分 1 3 4 A はフレーム F 1 2 の受信中に実行され、そのため、操作 1 2 2 ~ 1 2 8 が全て遅れる。

[0065]

従来技術では、残りの部分134Aが大量のMipsを必要とする場合、又は他のいくつかのバックグラウンド・タスクが信号の受信に並行して実行されるべき場合に、スタック70内に記録されたタスク数が増大し、スタック70の容量を超えることがある。スタック70の容量を超えた場合、「実時間オーバーフロー」と呼ばれる状況が発生して送信機との接続が突然失われる。

[0066]

本明細書で開示される実施形態では、ステップ102~104に並行して、廃棄制御モジュール60が制限時間チェック・ステップ140を実施する。

[0067]

チャネル復号化操作 1 2 2 ~ 1 2 6 はそれぞれ、制限時間 S $_0$ 、 S $_1$ 、 S $_2$ 及び S $_3$ に関連付けられる。

[0068]

実時間では、操作 1 4 2 の間、モジュール 6 0 が 4 分の 1 ビット・カウンタ 5 8 から各操作 1 2 0 ~ 1 2 6 の開始時間を受け取る。

[0069]

次いで、操作144の間、モジュール60は、受け取った開始時間を制限時間S $_0$ ~S $_3$ のうちの対応する制限時間S $_i$ と比較する。

[0070]

操作 1 2 2 ~ 1 2 6 について受け取った開始時間がその関連する制限時間 S_i 未満である度に、何も起こらずに、方法は操作 1 4 2 に戻る。

[0071]

操作 $1\ 2\ 2\ \sim\ 1\ 2\ 6$ について受け取った開始時間が、その関連する制限時間 S_i よりも大きい場合、操作 $1\ 4\ 6$ において、いくらかの処理時間を空けるために、次の等化操作のうち $1\ 0$ で廃棄するようにモジュール $6\ 0$ が等化器 $4\ 8$ に指令する。

[0072]

より正確には、下位操作148において、次の廃棄する等化操作をモジュール60が所 40 定のルール64に従って選択する。例えば、ルール64は、選択される等化操作を、各チャネルに均一に分散させる。

[0073]

続いて、下位操作150において、選択された等化操作をスキップするようにモジュール60が等化器48を制御する。

[0074]

図 6 を参照すると、時間間隔 F 8 中にバックグラウンド・タスクの残りの部分 1 6 8 A が実行される。例えば、残りの部分 1 6 8 A は残りの部分 1 3 4 A と同一のものである。従って、操作 1 2 0 、 1 2 2 、 1 2 4 及び 1 2 6 が遅れ、時間間隔 F 9 及び F 1 0 中に実行される。操作 1 2 0 は、それに関連する制限時間 S 。より後に開始するので、モジュー

ル 6 0 が操作 1 4 6 に進む。その結果、図 6 に点線で示される等化操作 1 1 2 が時間間隔 F 1 0 中に廃棄される。

[0075]

操作122は制限時間S,より前に生じ、これは、廃棄操作146を引き起こさない。

[0076]

操作 1 2 4 及び 1 2 6 はそれぞれ、制限時間 S_2 及び S_3 より後に開始する。その結果、時間間隔 F 1 1 中に等化操作 1 1 0 及び 1 1 6 を廃棄するようにモジュール 6 0 がプリプロセッサ 4 6 及び等化器 4 8 を制御する。廃棄された操作 1 1 0 及び 1 1 6 は図 6 に点線で示されている。

[0077]

図6に示される状況では、節約された処理時間が12Mipsの量に相当し、普通ならそれが完全に完了する前に割り込まれる必要がある別のバックグラウンド・タスク162を完全に実行するのに節約された処理時間が使用される。図6では、時間間隔F11の終わりに、いくらかの未使用の空き時間130が存在する。

[0078]

次のフレームF12~F15の処理中に、操作120、122及び126が、4つではなく3つの等化済みバーストだけを使用して実施されなければならない。これは、4ビットの情報のうち1ビットが欠落していることを意味する。しかし、チャネル復号器50が、これらの欠落ビットを送信誤りとして扱い、そのような誤りを、受信信号の冗長性を使用して訂正しようと試みる。4ビットのうち1ビットしか欠落していないとき、チャネル復号器50は欠落ビットを回復して受信信号を訂正することができ、従ってユーザは、その信号の品質劣化に気付かないことが期待される。しかし、あまりにも多くの等化済みバーストが欠落している場合、受信信号の品質は漸進的に低下する。

[0079]

廃棄制御モジュール60を使用し、また図3の方法を実施することで、実時間オーバーフロー及び突然の接続喪失が回避される。実際には、DSP38内で並列に実行されるべきタスクの数が増大すると、並列に実行されるべきタスクの数が増大するにつれて滑らかに受信信号の品質が低下する。

[0800]

更なる多くの実施形態が可能である。例えば、その他の多くの所定の廃棄ルールが実施されてよい。例えば、下位操作148で1つのチャネルのバースト等化ステップを優先的に選択する場合、信号の品質の劣化がユーザに気付かれることがより難しくなると期待される。

[0081]

以上、システム2は、EDGE GSM標準に準拠するシステムの特別な場合について説明されてきた。しかし、上記の教示はGSM標準のその他の世代に適用されることができる。

【図面の簡単な説明】

[0082]

【図1】信号送信システムの概略図である。

【図2】図1のシステム内で送信される信号の構造の概略図である。

【図3】図1のシステムを使用して送信された信号を受信する方法の流れ図である。

【図4】図3の方法に従って信号を受信するために実施されるタスクのタイミング図の一例である。

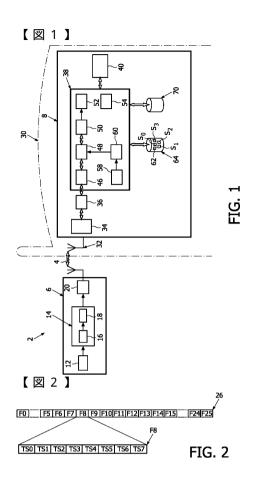
【図 5 】図 3 の方法に従って信号を受信するために実施されるタスクのタイミング図の一例である。

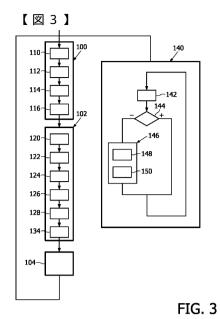
【図 6 】図 3 の方法に従って信号を受信するために実施されるタスクのタイミング図の一例である。

10

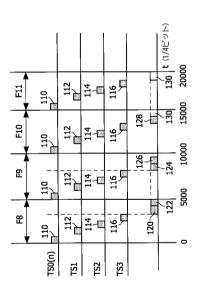
20

30

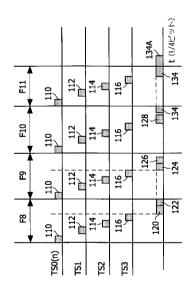




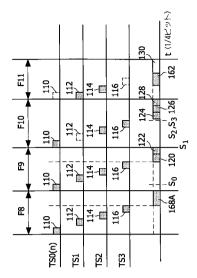
【図4】



【図5】



【図6】



フロントページの続き

審査官 谷岡 佳彦

(56)参考文献 特開2001-257632(JP,A) 特開2002-252580(JP,A)

(58)調査した分野(Int.CI., DB名)

H04L 1/00 H04J 3/00