

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4484886号  
(P4484886)

(45) 発行日 平成22年6月16日(2010.6.16)

(24) 登録日 平成22年4月2日(2010.4.2)

(51) Int.Cl. F I  
H O 1 L 31/04 (2006.01) H O 1 L 31/04 W

請求項の数 2 (全 22 頁)

<p>(21) 出願番号 特願2007-12742 (P2007-12742)                  (22) 出願日 平成19年1月23日(2007.1.23)                  (65) 公開番号 特開2008-181960 (P2008-181960A)                  (43) 公開日 平成20年8月7日(2008.8.7)                  審査請求日 平成19年11月1日(2007.11.1)</p> <p>前置審査</p>	<p>(73) 特許権者 000005049                  シャープ株式会社                  大阪府大阪市阿倍野区長池町22番22号</p> <p>(74) 代理人 100065248                  弁理士 野河 信太郎</p> <p>(72) 発明者 奈須野 善之                  大阪府大阪市阿倍野区長池町22番22号                  シャープ株式会社内</p> <p>(72) 発明者 石河 泰明                  大阪府大阪市阿倍野区長池町22番22号                  シャープ株式会社内</p> <p>(72) 発明者 中野 孝紀                  大阪府大阪市阿倍野区長池町22番22号                  シャープ株式会社内</p> <p style="text-align: right;">最終頁に続く</p>
---	---

(54) 【発明の名称】 積層型光電変換装置の製造方法

(57) 【特許請求の範囲】

【請求項1】

それぞれが p i n 接合を有し且つシリコン系半導体からなる第1光電変換層、第2光電変換層及び第3光電変換層を基板側から、この順に重ねて形成する工程を備え、第1及び第2光電変換層は、それぞれ、非晶質のシリコン系半導体からなる i 型非晶質層を有し、第3光電変換層は、微結晶のシリコン系半導体からなる i 型微結晶層を有するように形成される積層型光電変換装置の製造方法であって、第1、第2及び第3光電変換層は、H<sub>2</sub>ガス及びS i H<sub>4</sub>ガスを含む原料ガスを使用したプラズマCVD法により同一の成膜室内で連続して形成され、第1及び第2光電変換層は、第1光電変換層の i 型非晶質層を形成する際のH<sub>2</sub>/S i H<sub>4</sub>のガス流量比が第2光電変換層の i 型非晶質層を形成する際のH<sub>2</sub>/S i H<sub>4</sub>のガス流量比よりも大きく、第1光電変換層の i 型非晶質層及び第2光電変換層の i 型非晶質層を形成する際の基板温度が200 以下であり、第1光電変換層の i 型非晶質層を形成する際の基板温度が第2光電変換層の i 型非晶質層を形成する際の基板温度より低くなるように形成される積層型光電変換装置の製造方法。

【請求項2】

それぞれが p i n 接合を有し且つシリコン系半導体からなる第1光電変換層、第2光電変換層及び第3光電変換層を基板側から、この順に重ねて形成する工程を備え、第1及び第2光電変換層は、それぞれ、非晶質のシリコン系半導体からなる i 型非晶質層を有し、第3光電変換層は、微結晶のシリコン系半導体からなる i 型微結晶層を有するよ

うに形成される積層型光電変換装置の製造方法であって、  
 第1、第2及び第3光電変換層は、 $H_2$ ガス及び $SiH_4$ ガスを含む原料ガスを使用したプラズマCVD法により同一の成膜室内で連続して形成され、  
 第1光電変換層のi型非晶質層は、連続放電プラズマにより形成され、第2光電変換層のi型非晶質層は、パルス放電プラズマにより形成され、第1光電変換層のi型非晶質層及び第2光電変換層のi型非晶質層を形成する際の基板温度が200以下であり、第1光電変換層のi型非晶質層を形成する際の基板温度が第2光電変換層のi型非晶質層を形成する際の基板温度より低くなるように形成される積層型光電変換装置の製造方法。

【発明の詳細な説明】

【技術分野】

10

【0001】

本発明は、積層型光電変換装置及びその製造方法に関し、より詳しくは、プラズマCVD法等により製造される太陽電池、センサー等の積層型光電変換装置及びその製造方法に関する。

【背景技術】

【0002】

近年、ガスを原料としてプラズマCVD法により形成される薄膜光電変換装置が注目されている。このような薄膜光電変換装置の例として、シリコン系薄膜からなるシリコン系薄膜光電変換装置や、 $CIS(CuInSe_2)$ 化合物、 $CIGS(Cu(In, Ga)Se_2)$ 化合物からなる薄膜光電変換装置等が挙げられ、開発が推進され生産量の拡大が進められている。これらの光電変換装置の大きな特徴は、大面積の安価な基板上に、プラズマCVD装置又はスパッタ装置のような形成装置を用いて半導体層又は金属電極膜を積層させ、その後、同一基板上に作製した光電変換装置をレーザパターニングにより分離接続させることにより、光電変換装置の低コスト化と高性能化とを両立できる可能性を有している点である。

20

【0003】

このような薄膜光電変換装置の構造の一つとして、入射光を有効利用する積層型光電変換装置構造がある。積層型光電変換装置構造とは、入射光スペクトルを複数個の光電変換層で分割して受光するための構造であり、各波長帯域を吸収するのに適した禁制帯幅を有する半導体材料を用いた複数個の光電変換層を光の入射側から禁制帯幅の大きい順序で積層することにより、短波長の光は禁制帯幅の大きい光電変換層で長波長の光は禁制帯幅の小さい光電変換層でそれぞれ吸収させることができる。このため、光電変換層が1つの場合と比較してより広い波長帯域の太陽光を光電変換に寄与させることができるため、光電変換効率を向上させることが可能になる。

30

【0004】

特許文献1には、光入射側の第一のpin接合のi型層として非晶質シリコンを用い、第二のpin接合のi型層として微結晶シリコンを用い、第三のpin接合のi型層として微結晶シリコンを用いた積層型光電変換装置が開示されている。このような構成とすることにより、光を有効に利用し高い光電変換効率を実現するとともに、i型非晶質シリコンの光劣化による影響を低減し光劣化後の光電変換効率を向上することができるとしている。

40

【0005】

その他、3接合型の積層型光電変換装置としては、光入射側の第一のpin接合のi型層としてアモルファスシリコンカーボンを用い、第二のpin接合のi型層としてアモルファスシリコンゲルマニウムを用い、第三のpin接合のi型層として第二のpin接合のi型層より禁制帯幅が狭いアモルファスシリコンゲルマニウムを用いた積層型光電変換装置(a-SiC/a-SiGe/a-SiGe)が知られている。

【特許文献1】特開平11-243218号公報

【発明の開示】

【発明が解決しようとする課題】

50

## 【0006】

しかしながら、上記特許文献1に開示された積層型光電変換装置においては、第1 pin接合のi型層である非晶質シリコンの膜厚が500～2500オングストローム、第2 pin接合のi型層である微結晶シリコンの膜厚が0.5μm以上1.5μm以下、第3 pin接合のi型層である微結晶シリコンの膜厚が1.5μm以上3.5μm以下が好ましいとされており、その膜厚が厚いため、膜形成に要する時間が長くなり量産に不向きであるといった問題がある。

## 【0007】

また、a-SiC/a-SiGe/a-SiGe構造の積層型光電変換装置は、大面積基板にSiとGeの組成比が均一な膜を形成することが難しく、基板の大面積化を測ることが難しいといった問題がある。

10

## 【0008】

本発明は、上記の点に鑑みてなされたものであり、良好な光電変換効率を有するとともに量産及び基板の大面積化に適した実用的な積層型光電変換装置及びその製造方法を提供するものである。

## 【課題を解決するための手段及び発明の効果】

## 【0009】

本発明の積層型光電変換装置は、それぞれがpin接合を有し且つシリコン系半導体からなる第1光電変換層、第2光電変換層及び第3光電変換層を光入射側から、この順に重ねて備え、第1及び第2光電変換層は、それぞれ、非晶質のシリコン系半導体からなるi型非晶質層を有し、第3光電変換層は、微結晶のシリコン系半導体からなるi型微結晶層を有する。

20

## 【0010】

このような構成の積層型光電変換装置は、入射光を有効に利用し高い光電変換効率を有するとともに、量産において実用的タクトタイムを実現でき、基板の大面積化にも対応できる実用性の高い積層型光電変換装置を実現することができる。

また、一般に、i型非晶質層が厚くなるほどi型非晶質層の光劣化が光電変換効率に与える影響が大きくなり、i型非晶質層の単位膜厚あたりの光劣化特性が同じであっても光電変換効率をより大きく低下させるようになるが、本発明によれば、i型非晶質層を有する光電変換層を2層形成することによって第1光電変換層に含まれるi型非晶質層を比較的薄くすることができ、これによって第1光電変換層に含まれるi型非晶質層の劣化を抑制することができる。

30

以下、種々の実施形態を例示する。

## 【0011】

第1光電変換層のi型非晶質層の禁制帯幅は、第2光電変換層のi型非晶質層の禁制帯幅よりも大きくてもよい。この場合、禁制帯幅の大きさが、第1光電変換層のi型非晶質層>第2光電変換層のi型非晶質層>第3光電変換層のi型微結晶層となり、広い波長域の光を光電変換に寄与させることができる。

## 【0012】

第1光電変換層のi型非晶質層の水素原子濃度は、第2光電変換層のi型非晶質層の水素原子濃度よりも高くてもよい。この場合、禁制帯幅の大きさを、第1光電変換層のi型非晶質層>第2光電変換層のi型非晶質層とすることができる。

40

## 【0013】

また、本発明は、それぞれがpin接合を有し且つシリコン系半導体からなる第1光電変換層、第2光電変換層及び第3光電変換層を光入射側から、この順に重ねて形成する工程を備え、第1及び第2光電変換層は、それぞれ、非晶質のシリコン系半導体からなるi型非晶質層を有し、第3光電変換層は、微結晶のシリコン系半導体からなるi型微結晶層を有するように形成される積層型光電変換装置の製造方法も提供する。

このような製造方法により製造された積層型光電変換装置は、入射光を有効に利用し高い光電変換効率を有するとともに、量産において実用的タクトタイムを実現でき、基板の

50

大面積化にも対応できる実用性の高い積層型光電変換装置を実現することができる。従って、本発明によれば、良質な積層型光電変換装置を量産性良く製造することが可能となる。

【0014】

第1及び第2光電変換層は、第1光電変換層のi型非晶質層の禁制帯幅が第2光電変換層のi型非晶質層の禁制帯幅よりも大きくなるように形成されてもよい。この場合、禁制帯幅の大きさが、第1光電変換層のi型非晶質層>第2光電変換層のi型非晶質層>第3光電変換層のi型微結晶層となり、広い波長帯域の光を光電変換に寄与させることができる。

【0015】

第1、第2及び第3光電変換層は、 $H_2$ ガス及び $SiH_4$ ガスを含む原料ガスを使用したプラズマCVD法により形成され、第1及び第2光電変換層は、第1光電変換層のi型非晶質層を形成する際の $H_2/SiH_4$ のガス流量比が第2光電変換層のi型非晶質層を形成する際の $H_2/SiH_4$ のガス流量比よりも大きくなるように形成される。この場合、この場合、禁制帯幅の大きさを、第1光電変換層のi型非晶質層>第2光電変換層のi型非晶質層とすることができる。

【0016】

第1、第2及び第3光電変換層は、 $H_2$ ガス及び $SiH_4$ ガスを含む原料ガスを使用したプラズマCVD法により形成され、第1光電変換層のi型非晶質層は、連続放電プラズマにより形成され、第2光電変換層のi型非晶質層は、パルス放電プラズマにより形成される。この場合、禁制帯幅の大きさを、第1光電変換層のi型非晶質層>第2光電変換層のi型非晶質層とすることができる。

【0017】

第1及び第2光電変換層のi型非晶質層は、同じ基板温度で形成される。この場合、生産効率が高くなる。

【0018】

第1、第2及び第3光電変換層は、同一の成膜室内で連続して形成され、第1、第2及び第3光電変換層の形成前、第1及び第2光電変換層のi型非晶質層の形成前、及び第3光電変換層のi型微結晶層の形成前のそれぞれに、前記成膜室内を置換ガスによる置換するガス置換工程を備える。この場合、シングルチャンバ方式のプラズマCVD装置を使用して製造を行うことができるので、装置コストを低減することができる。また、上記ガス置換工程を備えることによって、前工程や外部からの不純物の濃度を低減し、良質の半導体層を形成することができる。

ここで示した種々の実施形態は、適宜互いに組み合わせることができる。

【発明を実施するための最良の形態】

【0019】

本発明の積層型光電変換装置（以下、「光電変換装置」とも呼ぶ。）は、それぞれがp-i-n接合を有し且つシリコン系半導体からなる第1光電変換層、第2光電変換層及び第3光電変換層を光入射側から、この順に重ねて備え、第1及び第2光電変換層は、それぞれ、非晶質のシリコン系半導体からなるi型非晶質層を有し、第3光電変換層は、微結晶のシリコン系半導体からなるi型微結晶層を有する。

【0020】

「シリコン系半導体」とは、非晶質又は微結晶シリコン、又は非晶質又は微結晶シリコンに炭素やゲルマニウム又はその他の不純物が添加された半導体（シリコンカーバイド、シリコンゲルマニウム等）を意味する。「微結晶シリコン」とは、結晶粒径が小さい（数十から千程度）結晶シリコンと、非晶質シリコンとの混合相の状態のシリコンを意味する。微結晶シリコンは、例えば、結晶シリコン薄膜をプラズマCVD法などの非平衡プロセスを用いて低温で作製した場合に形成される。

【0021】

第1光電変換層、第2光電変換層及び第3光電変換層は、全て同種のシリコン系半導体

からなってもよく、互いに異なる種類のシリコン系半導体からなってもよい。

第1光電変換層、第2光電変換層及び第3光電変換層は、それぞれ、p型半導体層、i型半導体層及びn型半導体層を含んでおり、各半導体層は、シリコン系半導体からなる。光電変換層に含まれる各半導体層は、全て同種のシリコン系半導体からなってもよく、互いに異なる種類のシリコン系半導体からなってもよい。例えば、p型半導体層とi型半導体層を非晶質シリコンで形成し、n型半導体層を微結晶シリコンで形成してもよい。また、例えば、p型半導体層とn型半導体層をシリコンカーバイド又はシリコンゲルマニウムで形成し、i型半導体層をシリコンで形成してもよい。

また、p型、i型及びn型の各半導体層は、1層構造であっても複数層構造であってもよい。複数層構造である場合は、各層は、互いに異なる種類のシリコン系半導体からな

10

#### 【0022】

以下の説明において、非晶質のシリコン系半導体からなる半導体層を「非晶質層」と称し、微結晶のシリコン系半導体からなる半導体層を「微結晶層」と称し、非晶質又は微結晶のシリコン系半導体からなる層を「半導体層」と称する。

#### 【0023】

以下、本発明の一実施形態を図面を用いて説明する。図面や以下の記述中で示す内容は、例示であって、本発明の範囲は、図面や以下の記述中で示すものに限定されない。以下、スーパーストレート型構造の光電変換装置を例に挙げて説明を進めるが、以下の説明は、サブストレート型構造についても基本的に当てはまる。

20

#### 【0024】

##### 1. 光電変換装置の構成

まず、図1を用いて本実施形態の光電変換装置の構成について説明する。図1は、本実施形態の光電変換装置の構成を示す断面図である。

#### 【0025】

図1に示すように、本実施形態の光電変換装置1は、基板2上に、第1電極3、第1光電変換層5、第2光電変換層7、第3光電変換層9及び第2電極11を重ねて備える。基板2及び第1電極3は、透光性を有しており、光は、基板2側から入射する。

#### 【0026】

第1光電変換層5は、p型非晶質層5a、i型非晶質層からなるバッファ層5b、i型非晶質層5c及びn型半導体層5dをこの順に重ねて備える。第2光電変換層7は、p型非晶質層7a、i型非晶質層からなるバッファ層7b、i型非晶質層7c及びn型半導体層7dをこの順に重ねて備える。第3光電変換層9は、p型微結晶層9a、i型微結晶層9b及びn型微結晶層9cをこの順に重ねて備える。バッファ層5b、7bは、省略することもできる。第2電極11は、透明導電膜11aと金属膜11bをこの順に重ねて備える。

30

p型半導体層には、ボロン、アルミニウム等のp型不純物原子がドーピングされており、n型半導体層にはリン等のn型不純物原子がドーピングされている。i型半導体層は、完全にノンドーピングである半導体層であってもよく、微量の不純物を含む弱p型又は弱n型で光電変換機能を十分に備えている半導体層であってもよい。

40

#### 【0027】

第1光電変換層5のi型非晶質層5cは、第2光電変換層7のi型非晶質層7cよりも禁制帯幅が大きい。また、第2光電変換層7のi型非晶質層7cは、第3光電変換層9のi型微結晶層9bよりも禁制帯幅が大きい。従って、禁制帯幅の大きさが、第1光電変換層のi型非晶質層>第2光電変換層のi型非晶質層>第3光電変換層のi型微結晶層となり、広い波長帯域の光を光電変換に寄与させることができる。

なお、i型非晶質層は、水素原子濃度が高いほど禁制帯幅が大きくなるので、i型非晶質層5cの水素原子濃度をi型非晶質層7cよりも高くすることによって、i型非晶質層5cの禁制帯幅をi型非晶質層7cよりも大きくしている。

なお、第1光電変換層5のi型非晶質層5cの禁制帯幅は、第2光電変換層7のi型非

50

晶質層 7 c の禁制帯幅と同じかこれよりも小さくてもよい。この場合でも、第 2 光電変換層 7 の i 型非晶質層 7 c は、第 1 光電変換層 5 の i 型非晶質層 5 c が吸収しきれなかった光を吸収するのに寄与する。

【 0 0 2 8 】

## 2 . プラズマ C V D 装置

次に、図 2 を用いて、上記の光電変換装置に含まれる半導体層を形成するためのプラズマ C V D 装置について説明する。図 2 は、本実施形態の光電変換装置の製造に用いられるプラズマ C V D 装置の概略断面図である。

図 2 に示す構成は、例示であり、別の構成の装置を用いて半導体層を形成してもよい。また、プラズマ C V D 以外の方法により半導体層を形成してもよい。ここでは、成膜室の数が 1 つであるシングルチャンバのプラズマ C V D 装置を例に挙げて説明を進めるが、その説明は、成膜室の数が複数であるマルチチャンバのプラズマ C V D 装置についても同様に当てはまる。

【 0 0 2 9 】

図 2 に示すように、本実施形態に用いられるプラズマ C V D 装置は、半導体層を内部で形成するための密閉可能な成膜室 1 0 1 と、成膜室 1 0 1 に置換ガスを導入するためのガス導入部 1 1 0 と、成膜室 1 0 1 から置換ガスを排気するためのガス排気部 1 1 6 とを備える。

より具体的には、図 2 のプラズマ C V D 装置は、密閉可能な成膜室 1 0 1 内に、カソード電極 1 0 2 及びアノード電極 1 0 3 が設置された平行平板型の電極構造を有する。カソード電極 1 0 2 とアノード電極 1 0 3 との電極間距離は、所望の処理条件に従って決定され、数 mm から数十 mm 程度とするのが一般的である。成膜室 1 0 1 外には、カソード電極 1 0 2 に電力を供給する電力供給部 1 0 8 と、電力供給部 1 0 8 とカソード電極 1 0 2 及びアノード電極 1 0 3 との間のインピーダンス整合を行うインピーダンス整合回路 1 0 5 が設置されている。

【 0 0 3 0 】

電力供給部 1 0 8 は、電力導入線 1 0 6 a の一端に接続される。電力導入線 1 0 6 a の他端は、インピーダンス整合回路 1 0 5 に接続されている。インピーダンス整合回路 1 0 5 には電力導入線 1 0 6 b の一端が接続され、該電力導入線 1 0 6 b 他端は、カソード電極 1 0 2 に接続されている。電力供給部 1 0 8 は、C W ( 連続波形 ) 交流出力あるいはパルス変調 ( オンオフ制御 ) された交流出力のいずれを出力するものであっても良く、これらを切換えて出力できるものでも良い。

電力供給部 1 0 8 から出力される交流電力の周波数は、1 3 . 5 6 M H z が一般的であるが、これに限られるものではなく、数 k H z から V H F 帯、さらにマイクロ波帯の周波数を使用しても良い。

【 0 0 3 1 】

一方、アノード電極 1 0 3 は電氣的に接地されており、アノード電極 1 0 3 上には、基板 1 0 7 が設置される。基板 1 0 7 は、例えば第 1 電極 3 が形成された基板 2 である。基板 1 0 7 は、カソード電極 1 0 2 上に載置されても良いが、プラズマ中のイオンダメージによる膜質低下を低減するためアノード電極 1 0 3 上に設置されることが一般的である。

【 0 0 3 2 】

成膜室 1 0 1 には、ガス導入部 1 1 0 が設けられている。ガス導入部 1 1 0 からは、希釈ガス、材料ガス、ドーピングガス等のガス 1 1 8 が導入される。希釈ガスとしては、水素ガスを含むガス、材料ガスとしてはシラン系ガス、メタンガス、ゲルマンガス等が挙げられる。ドーピングガスとしては、ジボランガス等の p 型不純物ドーピングガス、ホスフィンガス等の n 型不純物ドーピングガスが挙げられる。

【 0 0 3 3 】

また、成膜室 1 0 1 には、ガス排気部 1 1 6 と圧力調整用バルブ 1 1 7 とが直列に接続され、成膜室 1 0 1 内のガス圧力が略一定に保たれる。ガス圧力は、成膜室内のガス導入部 1 1 0 及びガス排気口 1 1 9 の近傍で測定すると若干の誤差を生じるため、ガス導入部

10

20

30

40

50

110及びガス排気口119から離れた位置で測定することが望ましい。この状態でカソード電極102に電力を供給することにより、カソード電極102とアノード電極103との間にプラズマを発生させ、ガス118を分解し、基板107上に半導体層を形成することができる。

【0034】

ガス排気部116は、成膜室101内のガス圧力を $1.0 \times 10^{-4}$  Pa程度の圧力に高真空排気できるものであってもよいが、装置の簡易化、低コスト化及びスループット向上の観点から、0.1 Pa程度の圧力とする排気能力を有するものを用いても良い。成膜室101の容積は、半導体デバイスの基板サイズの大型化に伴い大容量化している。このような成膜室101を高真空排気する場合、高性能なガス排気部116が必要となり、装置の簡易化及び低コスト化の観点から望ましくなく、簡易な低真空用のガス排気部116を使用することがより望ましい。

10

【0035】

簡易な低真空用のガス排気部116としては、例えばロータリーポンプ、メカニカルブースターポンプ、ソープションポンプ等が挙げられ、これらを単独又は2以上の組合せで用いることが好ましい。

【0036】

本実施形態で用いるプラズマCVD装置の成膜室101は例えば約 $1 \text{ m}^3$ のサイズとすることができる。典型的なガス排気部116としては、メカニカルブースターポンプとロータリーポンプとを直列に接続したものを使用することができる。

20

【0037】

3. 光電変換装置の製造方法

次に、上記の光電変換装置1の製造方法について説明する。光電変換装置1は、基板2上に、第1電極3、第1光電変換層5、第2光電変換層7、第3光電変換層9及び第2電極11を光入射側から、順次形成することによって製造することができる。

本実施形態では、第1光電変換層5、第2光電変換層7及び第3光電変換層9の順で3つの光電変換層を形成しているが、例えば、第2電極11上に、第3光電変換層9、第2光電変換層7及び第1光電変換層5の順で3つの光電変換層を形成してもよい。また、サブストレート構造の光電変換装置を形成する場合には、基板上に第3光電変換層9、第2光電変換層7及び第1光電変換層5の順で3つの光電変換層を形成することが好ましい。いずれの構造でも、光入射側から、第1光電変換層5、第2光電変換層7及び第3光電変換層9の順で配置されている点は同じである。

30

【0038】

以下、図2に示すような成膜室の数が1つであるシングルチャンバのプラズマCVD装置を用いて半導体層を形成する場合を例にとって説明を進めるが、以下の説明は、マルチチャンバのプラズマCVD装置を用いて半導体層を形成する場合にも基本的に当てはまる。但し、マルチチャンバのプラズマCVD装置では、p型、i型及びn型の半導体層を別々の成膜室内で形成することができるため、後述するガス置換工程が省略可能である。

【0039】

本実施形態の製造方法では、第1光電変換層5、第2光電変換層7及び第3光電変換層9を同一の成膜室で形成する。同一の成膜室で形成するとは、同一の成膜室内にある同一又は異なる電極を用いて第1から第3光電変換層5、7、9を形成することであり、同一の成膜室内の同一電極を用いて第1から第3光電変換層5、7、9を形成することが望ましい。また、第1から第3光電変換層5、7、9を途中で大気解放することなく連続して形成することが生産効率向上の点から望ましい。さらに、第1から第3光電変換層5、7、9を形成する際の基板温度は、同一であることが生産効率向上の点から望ましい。

40

以下、各電極又は光電変換層の形成する工程を詳述する。

【0040】

3-1. 第1電極形成工程

まず、基板2上に第1電極3を形成する。

50

基板 2 としては、プラズマ CVD 形成プロセスにおける耐熱性及び透光性を有するガラス基板、ポリイミド等の樹脂基板等が使用可能である。

第 1 電極 3 としては、 $\text{SnO}_2$ 、ITO、ZnO などの透明導電膜が使用可能である。これらは、CVD、スパッタ、蒸着等の方法により形成することができる。

#### 【0041】

##### 3-2. 第 1 光電変換層形成工程

次に、得られた基板上に第 1 光電変換層 5 を形成する。上記の通り、第 1 光電変換層 5 は、p 型非晶質層 5 a、バッファ層 5 b、i 型非晶質層 5 c 及び n 型半導体層 5 d を有するので、各半導体層を順次形成する。

p 型非晶質層 5 a の形成前（つまり、第 1 光電変換層 5 の形成前）と、i 型非晶質層 5 c の形成前には、成膜室 101 内の不純物の濃度を低減するために、成膜室 101 内を置換ガスにより置換するガス置換工程を実施する。成長室内 101 には、前工程で導入された不純物や基板搬入時に外部から混入する不純物が残留しており、この不純物が半導体層に取り込まれると半導体層の品質が悪化するので、予め成長室 101 内の不純物濃度を低減させておく。ガス置換工程は、p 型非晶質層 7 a の形成前（つまり、第 2 光電変換層 7 の形成前）と、i 型非晶質層 7 c の形成前と、p 型結晶室層 9 a の形成前（つまり、第 3 光電変換層 9 の形成前）と、i 型微結晶層 9 b の形成前にも行われる。なお、それぞれのガス置換工程は、同一条件で実施してもよく、互いに異なる条件で実施してもよい。

#### 【0042】

なお、マルチチャンバのプラズマ CVD 装置を使用する場合は、ガス置換工程を行う代わりに成膜室を変えることによって成膜室内の不純物濃度を低減させることができる。一般に、p 型非晶質層 5 a とバッファ層 5 b が第 1 成膜室で形成され、i 型非晶質層 5 c が第 2 成膜室で形成され、n 型半導体層 5 d が第 3 成膜室で形成される。また、p 型非晶質層 7 a、バッファ層 7 b 及び p 型結晶室層 9 a は、第 1 成膜室で形成され、i 型非晶質層 7 c 及び i 型微結晶層 9 b は、第 2 成膜室で形成され、n 型半導体層 7 d 及び n 型微結晶層 9 c は、第 3 成膜室で形成される。p 型非晶質層とバッファ層は、別々の成膜室で形成してもよい。

以下、第 1 光電変換層 5 の形成工程について詳述する。

#### 【0043】

##### 3-2(1) ガス置換工程

成膜室 101 内に第 1 電極 3 を形成した基板 2 を設置し、その後、成膜室 101 を置換ガスで置換するガス置換工程を実施する。このガス置換工程は、半導体層が形成される基板を成膜室 101 に搬入したときに成膜室 101 外から混入する不純物の濃度を低減するために行われる。また、光電変換装置を繰り返し製造する場合には、第 1 から第 3 光電変換層が繰り返し形成されるため、前に形成した第 3 光電変換層 9 の n 型微結晶層 9 c が成膜室 101 内の内壁及び電極等に付着しているため、その第 3 光電変換層 9 の n 型微結晶層 9 c から放出される不純物、特に第 3 光電変換層 9 の n 型微結晶層 9 c の導電型を決定する不純物の第 1 光電変換層 5 の p 型非晶質層 5 a への混入が問題となる。そこで、p 型非晶質層 5 a を形成する前にガス置換工程を行って、p 型非晶質層 5 a への n 型不純物の混入量を低減する。

これにより、第 1 光電変換層 5 の p 型非晶質層 5 a として良質な半導体層を形成することができる。ここで、p 型非晶質層 5 a には、通常、p 導電型不純物を  $1 \times 10^{20} \text{ cm}^{-3}$  程度含ませるので、混入した n 導電型不純物濃度が二桁少ない  $1 \times 10^{18} \text{ cm}^{-3}$  程度以下であれば、良好な光電変換特性が得られる。

#### 【0044】

ガス置換工程は、例えば、成膜室 101 内に置換ガスとして例えば水素ガスを導入し（置換ガス導入工程）、成膜室 101 内の圧力が所定の圧力（例えば 100 Pa から 1000 Pa 程度）に達したときに水素ガスの導入を停止し、さらに、成膜室 101 内の圧力が所定の圧力（例えば 1 Pa から 10 Pa 程度）になるまで排気する（排気工程）一連のサイクルによって実施することができる。このサイクルは、複数回繰り返しても良い。

## 【 0 0 4 5 】

上記 1 サイクルに要する時間は数秒から数十秒程度とすることができる。具体的には、置換ガス導入工程を 1 ~ 5 秒間かけて行ない、排気工程を 3 0 ~ 6 0 秒間かけて行うことができる。このような短い時間で行っても、複数回繰り返すことにより、成膜室内の不純物濃度を低減することができる。よって本実施形態の光電変換装置の製造方法は量産装置に適用した場合にも実用的である。

## 【 0 0 4 6 】

本実施形態においては、成膜室 1 0 1 の内部における置換ガス導入後圧力及び置換ガス排気後圧力をあらかじめ設定し、置換ガス導入工程においては成膜室 1 0 1 からの排気を停止し、成膜室 1 0 1 の内部の圧力が該置換ガス導入後圧力以上となったときに置換ガスの導入を停止して置換ガス導入工程を終了させ、排気工程においては置換ガスの導入を停止し、成膜室 1 0 1 の内部の圧力が該置換ガス排気後圧力以下となったときに排気を停止して排気工程を終了させることが好ましい。

10

## 【 0 0 4 7 】

サイクルの繰り返し回数を増加させることにより、また、置換ガス排気後圧力 M に対する置換ガス導入後圧力 m の比率 ( M / m ) を小さくすることにより、成膜室 1 0 1 内に存在する不純物の濃度をより低減することができる。

## 【 0 0 4 8 】

また、本実施形態においては、置換ガスとして水素ガスを使用する場合を例に説明しているが、別の実施形態においては、置換ガスとして、シランガス等の、i 型層の形成に用いられるガスのいずれかを使用しても良い。i 型層の形成に用いられるガスは、p 型、i 型及び n 型の半導体層の形成のいずれにも使用される。従って、置換ガスとして i 型層の形成に用いられるガスを用いる場合、このガスから半導体層中に不純物が混入することがなくなるため好ましい。

20

## 【 0 0 4 9 】

また、別の実施形態においては、半導体層の膜質に影響を与えない不活性ガス等を置換ガスとして使用しても良い。特に、原子量の大きなガスは、成膜室 1 0 1 内を排気した際に成膜室 1 0 1 内に残り易く、置換ガスとして適している。不活性ガスとしては、例えば、アルゴンガス、ネオンガス、キセノンガス等が挙げられる。

また、置換ガスは、i 型層の形成に用いられるガスのいずれか 1 種以上と、1 種以上の不活性ガスとの混合ガスであってもよい。

30

## 【 0 0 5 0 】

## 3 - 2 ( 2 ) p 型非晶質層形成工程

次に、p 型非晶質層 5 a を形成する。以下、p 型非晶質層 5 a の形成工程について説明する。

まず、成膜室 1 0 1 内を 0 . 0 0 1 P a まで排気し、基板温度を 2 0 0 以下に設定することができる。その後、p 型非晶質層 5 a を形成する。成膜室 1 0 1 内に混合ガスを導入し、排気系に設けられた圧力調整用バルブ 1 1 7 により成膜室 1 0 1 内の圧力を略一定に保つ。成膜室 1 0 1 内の圧力は、例えば 2 0 0 P a 以上 3 0 0 0 P a 以下とする。成膜室 1 0 1 内に導入される混合ガスとしては、例えばシランガス、水素ガス及びジボランガスを含むガスを使用でき、さらに光吸収量を低減するために炭素原子を含むガス ( 例えばメタンガス ) を含ませることができる。シランガスに対する水素ガスの流量は、数倍から数十倍程度が望ましい。

40

## 【 0 0 5 1 】

成膜室 1 0 1 内の圧力が安定した後、カソード電極 1 0 2 に数 k H z ~ 8 0 M H z の交流電力を投入し、カソード電極 1 0 2 とアノード電極 1 0 3 との間にプラズマを発生させ、p 型非晶質層 5 a を形成する。カソード電極 1 0 2 の単位面積あたりの電力密度は、0 . 0 1 W / c m <sup>2</sup> 以上 0 . 3 W / c m <sup>2</sup> 以下とすることができる。

## 【 0 0 5 2 】

上記のようにして所望の厚さの p 型非晶質層 5 a を形成した後、交流電力の投入を停止

50

し、成膜室 101 内を真空排気する。

【0053】

p 型非晶質層 5 a の厚さは、i 型非晶質層 5 c に十分な内部電界を与える点で、2 nm 以上が好ましく、5 nm 以上がより好ましい。また、p 型非晶質層 5 a の厚さは、非活性層の入射側の光吸収量を抑えることが必要である点で、50 nm 以下が好ましく、30 nm 以下がより好ましい。

3 - 2 (3) バッファ層形成工程

次に、バッファ層 5 b として i 型非晶質層を形成する。まず、成膜室 101 内のバックグラウンド圧力を 0.001 Pa 程度に真空排気する。基板温度は 200 以下に設定することができる。次に、成膜室 101 内に混合ガスを導入し、圧力調整用バルブ 117 により成膜室 101 内の圧力を略一定に保つ。成膜室 101 内の圧力は、例えば 200 Pa 以上 3000 Pa 以下とする。成膜室 101 内に導入される混合ガスとしては、例えばシランガス及び水素ガスを含むガスを使用することができ、さらに光吸収量を低減するために炭素原子を含むガス（例えばメタンガス）を含ませることができる。シランガスに対する水素ガスの流量は、数倍から数十倍程度が望ましい。

10

【0054】

成膜室 101 内の圧力が安定した後、カソード電極 102 に数 kHz ~ 80 MHz の交流電力を投入し、カソード電極 102 とアノード電極 103 との間にプラズマを発生させ、バッファ層 5 b である i 型非晶質層を形成する。カソード電極 102 の単位面積あたりの電力密度は、0.01 W/cm<sup>2</sup> 以上 0.3 W/cm<sup>2</sup> 以下とすることができる。

20

【0055】

上記のようにして、バッファ層 5 b として所望の厚さの i 型非晶質層を形成した後、交流電力の投入を停止し、成膜室 101 内を真空排気する。

【0056】

バッファ層 5 b である i 型非晶質層を形成することにより、成膜室 101 内の雰囲気中のボロン原子濃度が低下し、次に形成される i 型非晶質層 5 c へのボロン原子の混入を低減することができる。

【0057】

バッファ層 5 b である i 型非晶質層の厚さは、p 型非晶質層 5 a から i 型非晶質層 5 c へのボロン原子の拡散を抑えるために 2 nm 以上が望ましい。一方、光吸収量を抑え i 型非晶質層 5 c へ到達する光を増大させるためにはできる限り薄いことが望ましい。バッファ層 5 b の厚さは、通常 50 nm 以下とされる。

30

【0058】

3 - 2 (4) ガス置換工程

次に、「3 - 2 (1) ガス置換工程」と同様の方法により、ガス置換工程を行う。

成膜室 101 内の内壁及び電極等には前工程で形成した p 型非晶質層 5 a が付着しているため、p 型非晶質層 5 a から放出される不純物、特に p 型非晶質層 5 a の導電型を決定する不純物の i 型非晶質層 5 c への混入が問題となるが、i 型非晶質層 5 c を形成する前にガス置換工程を行うことによって、i 型非晶質層 5 c への上記不純物の混入量を低減することができる。これにより、i 型非晶質層 5 c として良質な半導体層を形成することができる。

40

【0059】

3 - 2 (5) i 型非晶質層形成工程

次に、i 型非晶質層 5 c を形成する。まず、成膜室 101 内のバックグラウンド圧力を 0.001 Pa 程度に真空排気する。基板温度を 200 以下に設定することができる。次に、成膜室 101 内に混合ガスを導入し、圧力調整用バルブ 117 により成膜室 101 内の圧力を略一定に保つ。成膜室 101 内の圧力は、例えば 200 Pa 以上 3000 Pa 以下とする。成膜室 101 内に導入される混合ガスとしては、例えばシランガス及び水素ガスを含むガスを使用することができる。シランガスに対する水素ガスの流量は、数倍から数十倍程度が好ましく、5 倍以上 30 倍以下がさらに好ましく、良好な膜質の i 型非晶

50

質層 5 c を形成することができる。

【 0 0 6 0 】

成膜室 1 0 1 内の圧力が安定した後、カソード電極 1 0 2 に数 kHz ~ 8 0 MHz の交流電力を投入し、カソード電極 1 0 2 とアノード電極 1 0 3 との間にプラズマを発生させ、i 型非晶質層 5 c を形成する。カソード電極 1 0 2 の単位面積あたりの電力密度は  $0.01 \text{ W/cm}^2$  以上  $0.3 \text{ W/cm}^2$  以下とすることができる。

【 0 0 6 1 】

上記のようにして所望の厚さの i 型非晶質層 5 c を形成した後、交流電力の投入を停止し、成膜室 1 0 1 内を真空排気する。

【 0 0 6 2 】

i 型非晶質層 5 c の厚さは、光吸収量、光劣化による光電変換特性の低下を考慮して、 $0.05 \mu\text{m}$  から  $0.25 \mu\text{m}$  の値に設定されることが好ましい。

【 0 0 6 3 】

3 - 2 ( 6 ) n 型半導体層形成工程

次に、n 型半導体層 5 d を形成する。まず、成膜室 1 0 1 内のバックグラウンド圧力を  $0.001 \text{ Pa}$  程度に真空排気する。基板温度は  $200$  以下、例えば  $150$  に設定することができる。次に、成膜室 1 0 1 内に混合ガスを導入し、圧力調整用バルブ 1 1 7 により成膜室 1 0 1 内の圧力を略一定に保つ。成膜室 1 0 1 内の圧力は、例えば  $200 \text{ Pa}$  以上  $3000 \text{ Pa}$  以下とする。成膜室 1 0 1 内に導入される混合ガスとしては、シランガス、水素ガス及びホスフィンガスを含むガスを使用することができる。シランガスに対する水素ガスの流量は、5 倍以上  $300$  倍以下とすることができ、n 型微結晶層を形成する場合には、 $30$  倍から  $300$  倍程度が好ましい。

【 0 0 6 4 】

成膜室 1 0 1 内の圧力が安定した後、カソード電極 1 0 2 に数 kHz ~ 8 0 MHz の交流電力を投入し、カソード電極 1 0 2 とアノード電極 1 0 3 との間にプラズマを発生させ、非晶質又は微結晶の n 型半導体層 5 d を形成する。カソード電極 1 0 2 の単位面積あたりの電力密度は  $0.01 \text{ W/cm}^2$  以上  $0.3 \text{ W/cm}^2$  以下とすることができる。

【 0 0 6 5 】

n 型半導体層 5 d の厚さは、i 型非晶質層 5 c に十分な内部電界を与えるため  $2 \text{ nm}$  以上が好ましい。一方、非活性層である n 型半導体層 5 d の光吸収量を抑えるためにはできる限り薄いことが好ましく、通常  $50 \text{ nm}$  以下とされる。

【 0 0 6 6 】

以上により、i 型非晶質層 5 c を備える第 1 光電変換層 5 を形成することができる。

【 0 0 6 7 】

3 - 3 . 第 2 光電変換層形成工程

次に、得られた基板の上に第 2 光電変換層 7 を形成する。上記の通り、第 2 光電変換層 7 は、p 型非晶質層 7 a、バッファ層 7 b、i 型非晶質層 7 c 及び n 型半導体層 7 d を有するので、各半導体層を順次形成する。第 2 光電変換層 7 は、第 1 光電変換層 5 と同様の形成方法により形成することができる。ただし、i 型非晶質層 7 c の厚み及び形成条件が異なる。また、i 型非晶質層 7 c 以外の半導体層の厚み及び形成条件は同じであっても異なっている。

以下、第 2 光電変換層 7 の形成工程について詳述する。

【 0 0 6 8 】

3 - 3 ( 1 ) ガス置換工程

次に、「3 - 2 ( 1 ) ガス置換工程」と同様の方法により、ガス置換工程を行う。このガス置換工程を実施することにより、n 型半導体層 5 d 形成時に成膜室 1 0 1 内の内壁及び電極等に付着した n 型半導体層から放出される不純物、特に n 型半導体層 5 d の導電型を決定する不純物の p 型非晶質層 7 a への混入量を低減することができる。これにより、p 型非晶質層 7 a として良質な半導体層を形成することができる。ここで、p 型非晶質層 7 a には p 導電型不純物を  $1 \times 10^{20} \text{ cm}^{-3}$  程度含ませているので、混入した n 導電型不

10

20

30

40

50

純物濃度が二桁少ない  $1 \times 10^{18} \text{ cm}^{-3}$  程度以下であれば、良好な光電変換特性が得られる。

【 0 0 6 9 】

3 - 3 ( 2 ) p 型非晶質層形成工程

次に、第 1 光電変換層 5 の p 型非晶質層 5 a と同様の方法により、p 型非晶質層 7 a を形成する。

【 0 0 7 0 】

3 - 3 ( 3 ) バッファ層形成工程

次に、第 1 光電変換層 5 のバッファ層 5 b と同様の方法により、バッファ層 7 b を形成する。

【 0 0 7 1 】

3 - 3 ( 4 ) ガス置換工程

次に、「3 - 2 ( 1 ) ガス置換工程」と同様の方法により、ガス置換工程を行う。このガス置換工程は、第 1 光電変換層 5 の i 型非晶質層 5 c を形成する前に行われるガス置換工程と同様の効果を得ることができる。

【 0 0 7 2 】

3 - 3 ( 5 ) i 型非晶質層形成工程

次に、i 型非晶質層 7 c を形成する。

i 型非晶質層 7 c の厚みは、光吸収量、光劣化による光電変換特性の低下を考慮して、 $0.1 \mu\text{m}$  から  $0.7 \mu\text{m}$  の値に設定されることが好ましい。

【 0 0 7 3 】

また、第 2 光電変換層 7 の i 型非晶質層 7 c の禁制帯幅は、第 1 光電変換層 5 の i 型非晶質層 5 c の禁制帯幅よりも狭いことが望ましい。このような禁制帯幅とすることにより、第 1 光電変換層 5 で吸収できなかった波長帯の光を第 2 光電変換層 7 で吸収することができ、入射光を有効に利用することができるからである。

【 0 0 7 4 】

i 型非晶質層 7 c の禁制帯幅を狭くするために、膜形成時の基板温度を高く設定することができる。基板温度を高くすることにより膜中に含有される水素原子濃度を減らし、禁制帯幅の狭い i 型非晶質層 7 c を形成することができる。すなわち、第 2 光電変換層 7 の i 型非晶質層 7 c 形成時の基板温度を、第 1 光電変換層 5 の i 型非晶質層 5 c 形成時の基板温度より高くすれば良い。これにより、第 1 光電変換層 5 の i 型非晶質層 5 c 中の水素原子濃度を、第 2 光電変換層 7 の i 型非晶質層 7 c 中の水素原子濃度よりも高くすることができ、第 1 光電変換層 5 の i 型非晶質層 5 c の禁制帯幅が、第 2 光電変換層 7 の i 型非晶質層 7 c の禁制帯幅より大きい積層型光電変換装置を製造することができる。

【 0 0 7 5 】

また、i 型非晶質層 7 c 形成時に成膜室 101 に導入される混合ガスの水素ガス / シランガス流量比を小さくすることにより、i 型非晶質層 7 c 中に含有される水素原子濃度を減らし、禁制帯幅の狭い i 型非晶質層 7 c を形成することができる。すなわち、第 2 光電変換層 7 の i 型非晶質層 7 c 形成時の混合ガスの水素ガス / シランガス流量比を、第 1 光電変換層 5 の i 型非晶質層 5 c 形成時より小さくすれば良い。これにより、第 1 光電変換層 5 の i 型非晶質層 5 c 中の水素原子濃度を、第 2 光電変換層 7 の i 型非晶質層 7 c 中の水素原子濃度よりも高くすることができ、第 1 光電変換層 5 の i 型非晶質層 5 c の禁制帯幅が、第 2 光電変換層 7 の i 型非晶質層 7 c の禁制帯幅より大きい積層型光電変換装置を製造することができる。

【 0 0 7 6 】

さらに、i 型非晶質層を連続放電プラズマにより形成する場合と、パルス放電プラズマにより形成する場合で、i 型非晶質層の禁制帯幅を調整することも可能である。i 型非晶質層を連続放電プラズマにより形成するとパルス放電プラズマにより形成した場合より、成膜される i 型非晶質層中に含まれる水素原子濃度を多くすることができる。

従って、第 1 光電変換層 5 の i 型非晶質層 5 c を連続放電プラズマにより形成し、第 2

10

20

30

40

50

光電変換層 7 の i 型非晶質層 7 c をパルス放電プラズマにより形成できるように、プラズマ発生用の供給電力を切換えることにより、第 1 光電変換層 5 の i 型非晶質層 5 c の禁制帯幅が、第 2 光電変換層 7 の i 型非晶質層 7 c の禁制帯幅より大きい積層型光電変換装置を製造することができる。

【 0 0 7 7 】

上記第 1 光電変換層 5 の i 型非晶質層 5 c 及び第 2 光電変換層 7 の i 型非晶質層 7 c 形成時の基板温度の設定、水素ガス / シランガス流量比の設定及び連続放電 / パルス放電の切換は、それぞれ別々に設定しても良いし、各設定を併用しても良い。特に、第 1 光電変換層 5 の i 型非晶質層 5 c 及び第 2 光電変換層 7 の i 型非晶質層 7 c 形成時の基板温度が同一である場合、水素ガス / シランガス流量比の設定及び連続放電 / パルス放電の切換を併用すると、i 型非晶質層中に含有される水素原子濃度を大きく変化させることができ望ましい。

10

【 0 0 7 8 】

3 - 3 ( 6 ) n 型半導体層形成工程

次に、第 1 光電変換層 5 の n 型半導体層 5 d と同様の方法により、n 型半導体層 7 d を形成する。

【 0 0 7 9 】

3 - 4 . 第 3 光電変換層形成工程

次に、得られた基板上に第 3 光電変換層 9 を形成する。上記の通り、第 3 光電変換層 9 は、p 型微結晶層 9 a、i 型微結晶層 9 b 及び n 型微結晶層 9 c を有するので、各半導体層を順次形成する。

20

以下、第 3 光電変換層 9 の形成工程について詳述する。

【 0 0 8 0 】

3 - 4 ( 1 ) ガス置換工程

まず、「3 - 2 ( 1 ) ガス置換工程」と同様の方法により、ガス置換工程を行う。このガス置換工程は、第 2 光電変換層 7 形成前に行われるガス置換工程と同様の効果を有する。

【 0 0 8 1 】

3 - 4 ( 2 ) p 型微結晶層形成工程

次に、第 2 光電変換層 7 上に p 型微結晶層 9 a を形成する。p 型微結晶層 9 a は、例えば以下の形成条件において形成することができる。基板温度は 2 0 0 以下とすることが望ましい。形成時の成膜室 1 0 1 内の圧力は、2 4 0 P a 以上 3 6 0 0 P a 以下であることが望ましい。また、カソード電極 1 0 2 の単位面積あたりの電力密度は 0 . 0 1 W / c m<sup>2</sup> 以上 0 . 5 W / c m<sup>2</sup> 以下とすることが望ましい。

30

【 0 0 8 2 】

成膜室 1 0 1 内に導入される混合ガスとしては、例えば、シランガス、水素ガス、ジボランガスを含むガスを使用できる。シランガスに対する水素ガスの流量は、数十倍から数百倍程度が望ましく、3 0 倍から 3 0 0 倍程度がさらに望ましい。

【 0 0 8 3 】

p 型微結晶層 9 a の厚さは、i 型微結晶層 9 b に十分な内部電界を与えるため 2 n m 以上が好ましい。一方、非活性層である p 型微結晶層 9 a の光吸収量を抑え i 型微結晶層 9 b へ到達する光を増大させるためには、p 型微結晶層 9 a の厚さはできる限り薄いことが望ましく、通常 5 0 n m 以下とされる。

40

【 0 0 8 4 】

3 - 4 ( 3 ) ガス置換工程

次に、「3 - 2 ( 1 ) ガス置換工程」と同様の方法により、ガス置換工程を行う。このガス置換工程は、第 1 光電変換層 5 の i 型非晶質層 5 c 及び第 2 光電変換層 7 の i 型非晶質層 7 c を形成する前に行われるガス置換工程と同様の効果を有する。

【 0 0 8 5 】

3 - 4 ( 4 ) i 型微結晶層形成工程

50

次に、i型微結晶層9aを形成する。i型微結晶層9bは、例えば以下の形成条件において形成することができる。基板温度は200以下とすることが望ましい。形成時の成膜室101内の圧力は、240Pa以上3600Pa以下であることが望ましい。また、カソード電極102の単位面積あたりの電力密度は0.02W/cm<sup>2</sup>以上0.5W/cm<sup>2</sup>以下とすることが望ましい。

【0086】

成膜室101内に導入される混合ガスとしては、例えば、シランガス、水素ガスを含むガスを使用できる。シランガスに対する水素ガスの流量は、30倍から数百倍程度が望ましく、30倍から300倍程度がさらに望ましい。

【0087】

i型微結晶層9bの厚さは、十分な光吸収量を確保するため0.5μm以上が好ましく、1μm以上がより好ましい。一方、i型微結晶層9bの厚さは、良好な生産性を確保する点で20μm以下が好ましく15μm以下がより好ましい。

【0088】

このようにして、ラマン分光法により測定される、480nm<sup>-1</sup>におけるピークに対する520nm<sup>-1</sup>におけるピークのピーク強度比 $I_{520}/I_{480}$ が3以上10以下である良好な結晶化率を有するi型微結晶層9bを形成できる。

【0089】

3-4(5)n型微結晶層形成工程

次に、n型微結晶層9cを形成する。n型微結晶層9cは、例えば以下の形成条件によって形成することができる。基板温度は200以下とすることが望ましい。形成時の成膜室101内の圧力は、240Pa以上3600Pa以下であることが望ましい。また、カソード電極102の単位面積あたりの電力密度は0.02W/cm<sup>2</sup>以上0.5W/cm<sup>2</sup>以下とすることが望ましい。

【0090】

成膜室101内に導入される混合ガスとしては、例えば、シランガス、水素ガス、ホスフィンガスを含むガスを使用できる。シランガスに対する水素ガスの流量は、数十倍から数百倍程度が望ましく、30倍から300倍程度がさらに望ましい。

【0091】

n型微結晶層9cの厚さは、i型微結晶層9bに十分な内部電界を与えるため2nm以上が好ましい。一方、非活性層であるn型微結晶層9cの光吸収量を抑えるためにはn型微結晶層9cの厚さができる限り薄いことが好ましく、通常50nm以下とされる。

【0092】

3-5.第2電極形成工程

次に、第3光電変換層9上に第2電極11を形成する。第2電極11は、透明導電膜11aと金属膜11bと有しているので、これらを順次形成する。

透明導電膜11aは、SnO<sub>2</sub>、ITO、ZnOなどからなる。金属膜11bは、銀、アルミニウム等の金属からなる。透明導電膜11aと金属膜11bは、CVD、スパッタ、蒸着等の方法により形成される。透明導電膜11aは、省略することもできる。

以上により、本実施形態の光電変換装置の製造工程が完了する。以下、本発明の実施例について説明する。

【実施例1】

【0093】

実施例1では、図1に示す構造の積層型光電変換装置1を、図2に示すような成膜室101を複数有するマルチチャンバ方式のプラズマCVD装置を用いて製造した。本実施例で用いられるプラズマCVD装置の成膜室は、成膜室内の大きさが1m×1m×50cmのサイズである。各構成要素は、表1に示す材料と厚さで形成した。p型半導体層5a, 7a及びバッファ層5b, 7bと、i型半導体層5c, 7c, 9bと、n型半導体層5d, 7d, 9cは、それぞれ別々の成膜室101で形成した。

【0094】

10

20

30

40

50

【表 1】

積層型光電変換装置1

名称		材料
基板2		ガラス
第1電極3		SnO <sub>2</sub> (表面に凹凸形状有り)
第1光電変換層5	p型非晶質層5a	非晶質シリコンカーバイド
	バッファ層5b	非晶質シリコンカーバイド
	i型非晶質層5c	非晶質シリコン
	n型半導体層5d	非晶質シリコン
第2光電変換層7	p型非晶質層7a	非晶質シリコンカーバイド
	バッファ層7b	非晶質シリコンカーバイド
	i型非晶質層7c	非晶質シリコン
	n型半導体層7d	非晶質シリコン
第3光電変換層9	p型微結晶層9a	微結晶シリコン
	i型微結晶層9b	微結晶シリコン
	n型微結晶層9c	微結晶シリコン
第2電極11	透明導電膜11a	ZnO
	金属膜11b	Ag

## 【0095】

以下、各工程について詳細に説明する。本実施例では、全ての半導体層は、連続放電プラズマで形成した。

## 【0096】

## 1. 第1光電変換層形成工程

## 1-1. p型非晶質層形成工程

まず、厚さ1μmの第1電極3が形成された厚さ4mmの基板2上にp型非晶質層5aとして、p型非晶質シリコンカーバイドを形成した。p型非晶質層5aは、基板2の温度が200、プラズマCVD成膜室101内の圧力が500Pa、カソード電極単位面積当たりの電力密度が0.05W/cm<sup>2</sup>、成膜室101に導入される混合ガスが、SiH<sub>4</sub>ガス150sccm、B<sub>2</sub>H<sub>6</sub>ガス(0.1%水素希釈)80sccm、CH<sub>4</sub>ガス150sccm、H<sub>2</sub>ガス/SiH<sub>4</sub>ガスの流量比が20倍の条件で形成し、その膜厚を15nmとした。

## 【0097】

## 1-2. バッファ層形成工程

次に、p型非晶質層5a上にバッファ層5bとして、i型非晶質シリコンカーバイドを形成した。バッファ層5bは、基板2の温度が200、プラズマCVD成膜室101内の圧力が500Pa、カソード電極単位面積当たりの電力密度が0.05W/cm<sup>2</sup>、成膜室101に導入される混合ガスが、SiH<sub>4</sub>ガス150sccm、CH<sub>4</sub>ガス150sccm、H<sub>2</sub>ガス/SiH<sub>4</sub>ガスの流量比が10倍の条件で成膜を開始し、CH<sub>4</sub>ガス流量が150sccmから0sccmまで徐々に減少するようにガス流量を制御して形成し、その膜厚を10nmとした。ここで、CH<sub>4</sub>ガス流量は徐々に減少するように制御しても良いし、段階的に減少するように制御しても良い。CH<sub>4</sub>ガス流量を徐々にあるいは段階的

に減少させるように制御することにより、p型非晶質層5aとi型非晶質層5cの界面におけるバンドプロファイルの不連続性を緩和でき望ましい。

【0098】

1-3. i型非晶質層形成工程

次に、バッファ層5b上にi型非晶質層5cとしてi型非晶質シリコン層を形成した。i型非晶質層5cは、基板2の温度が180、プラズマCVD成膜室101内の圧力が500Pa、カソード電極単位面積当たりの電力密度が0.07W/cm<sup>2</sup>、成膜室101に導入される混合ガスが、SiH<sub>4</sub>ガス300sccm、H<sub>2</sub>ガス/SiH<sub>4</sub>ガスの流量比が20倍の条件で形成し、その膜厚を100nmとした。

【0099】

1-4. n型半導体層形成工程

次に、i型非晶質層5c上にn型半導体層(ここでは非晶質層)5dとして非晶質シリコン層を形成した。n型半導体層5dは、基板2の温度が200、プラズマCVD成膜室101内の圧力が500Pa、カソード電極単位面積当たりの電力密度が0.05W/cm<sup>2</sup>、成膜室101に導入される混合ガスが、SiH<sub>4</sub>ガス150sccm、PH<sub>3</sub>ガス(1%水素希釈)30sccm、H<sub>2</sub>ガス/SiH<sub>4</sub>ガスの流量比が5倍の条件で形成し、その膜厚を25nmとした。

【0100】

2. 第2光電変換層形成工程

2-1. p型非晶質層形成工程

次に、第1光電変換層5のn型半導体層5d上に第2光電変換層7のp型非晶質層7aとして、p型非晶質シリコンカーバイドを形成した。形成条件は、第1光電変換層5のp型非晶質層5aと同じである。

【0101】

2-2. バッファ層形成工程

次に、p型非晶質層7a上にバッファ層7bとして、i型非晶質シリコンカーバイドを形成した。形成条件は、第1光電変換層5のバッファ層5bと同じである。

【0102】

2-3. i型非晶質層形成工程

次に、バッファ層7b上にi型非晶質層7cとしてi型非晶質シリコン層を形成した。i型非晶質層7cは、基板2の温度が200、プラズマCVD成膜室101内の圧力が500Pa、カソード電極単位面積当たりの電力密度が0.07W/cm<sup>2</sup>、成膜室101に導入される混合ガスが、SiH<sub>4</sub>ガス300sccm、H<sub>2</sub>ガス/SiH<sub>4</sub>ガスの流量比が20倍の条件で形成し、その膜厚を300nmとした。

本実施例において、第1光電変換層5のi型非晶質層5cの形成時の基板温度(180)を、第2光電変換層7のi型非晶質層7cの形成時の基板温度(200)より低くした。これにより、第1光電変換層5のi型非晶質層5c中に含まれる水素濃度を第2光電変換層7のi型非晶質層7cより大きくし、第1光電変換層5のi型非晶質層5cの禁制帯幅が第2光電変換層7のi型非晶質層7cより大きくなるようにした。

【0103】

2-4. n型半導体層形成工程

次に、i型非晶質層7c上にn型半導体層(ここでは非晶質層)7dとして非晶質シリコン層を形成した。形成条件は、第1光電変換層5のn型半導体層5dと同じである。

【0104】

3. 第3光電変換層形成工程

3-1. p型微結晶層形成工程

次に、第2光電変換層7のn型半導体層7d上に、第3光電変換層9のp型微結晶層9aとしてp型微結晶シリコン層を形成した。p型微結晶層9aは、基板2の温度が200、プラズマCVD成膜室101内の圧力が1000Pa、カソード電極単位面積当たりの電力密度が0.15W/cm<sup>2</sup>、成膜室101に導入される混合ガスが、SiH<sub>4</sub>ガス1

10

20

30

40

50

50 sccm、 $B_2H_6$ ガス(0.1%水素希釈)30 sccm、 $H_2$ ガス/ $SiH_4$ ガスの流量比が150倍の条件で形成し、その膜厚を40 nmとした。

#### 【0105】

##### 3-2. i型微結晶層形成工程

次に、p型微結晶層9a上にi型微結晶層9bとしてi型微結晶シリコン層を形成した。i型微結晶層9bは、基板2の温度が200、プラズマCVD成膜室101内の圧力が2000 Pa、カソード電極単位面積当たりの電力密度が $0.15 W/cm^2$ 、成膜室101に導入される混合ガスが、 $SiH_4$ ガス250 sccm、 $H_2$ ガス/ $SiH_4$ ガスの流量比が100倍の条件で形成し、その膜厚を $2.5 \mu m$ とした。

#### 【0106】

##### 3-3. n型微結晶層形成工程

次に、i型微結晶層9b上にn型微結晶層9dとしてn型微結晶シリコン層を形成した。n型微結晶層9dは、基板2の温度が200、プラズマCVD成膜室101内の圧力が2000 Pa、カソード電極単位面積当たりの電力密度が $0.15 W/cm^2$ 、成膜室101に導入される混合ガスが、 $SiH_4$ ガス150 sccm、 $PH_3$ ガス(1%水素希釈)30 sccm、 $H_2$ ガス/ $SiH_4$ ガスの流量比が150倍の条件で形成し、その膜厚を40 nmとした。

#### 【0107】

##### 4. 第2電極形成工程

次に、スパッタ法により、厚さ $0.05 \mu m$ の透明導電膜11a及び厚さ $0.1 \mu m$ の金属膜11bからなる第2電極11を形成し、積層型光電変換装置を製造した。

#### 【0108】

##### 5. 性能評価

得られた受光面積 $1 cm^2$ の積層型光電変換装置について、AM1.5( $100 mW/cm^2$ )照射条件下における電流-電圧特性光電変換効率を測定したところ、光劣化後の安定化光電変換効率が12.7%であった。光劣化後とは、AM1.5( $100 mW/cm^2$ )光照射条件下、25で、1000時間照射後を意味する。

#### 【0109】

##### 6. 関連実験

上記実施例では、i型非晶質層5cの形成時の基板温度(180)をi型非晶質層7cの形成時の基板温度(200)より低くすることによって、i型非晶質層5cの禁制帯幅をi型非晶質層7cの禁制帯幅よりも大きくしたが、i型非晶質層5c、7cの禁制帯幅を制御する方法としては、i型非晶質層を形成する際に $H_2$ ガス/ $SiH_4$ ガスの流量比を制御する方法や、i型非晶質層を連続放電プラズマとパルス放電プラズマを切替えて形成する方法もある。この関連実験では、これらの方法によって禁制帯幅が制御できることを示す。

#### 【0110】

この関連実験では、i型非晶質層を形成する際の $SiH_4$ ガス流量を150 sccmで一定とし、 $H_2$ ガス流量を変化させることにより $H_2$ ガス/ $SiH_4$ ガスの流量比を変化させた場合の、i型非晶質層中に含有される水素原子濃度と、そのi型非晶質層をi層とするpin型光電変換装置の長波長感度相対値を測定した。その結果を表2に示す。表2には、i型非晶質層を連続放電プラズマにより形成した場合と、パルス放電プラズマにより形成した場合の測定結果を合わせて示した。

#### 【0111】

ここで、水素原子濃度は、シリコンウエハ上に堆積したi型非晶質層単層膜(膜厚300 nm)に対して赤外線発光分析装置(FT-IR)で測定を行った結果であり、長波長感度相対値は、i型非晶質層をi層として採用したpin型光電変換装置(i層膜厚300 nm)に対して、分光感度測定を行い、550~800 nmの波長範囲のEQE(外部量子効率)を積分した値を規格化したものである。

#### 【0112】

10

20

30

40

50

なお、pin型光電変換装置は、第1光電変換層5の形成方法に準じた方法で形成した。但し、i型非晶質層を形成する際の $H_2$ ガス/ $SiH_4$ ガス流量比は、表2の値にした。また、パルス放電プラズマのプラズマ発生用としてカソード電極に印加される電圧波形は、デューティ比20%、オン/オフパルス幅が0.5ms/2.0msとし、カソード電極単位面積当たりの電力密度の平均値が連続放電プラズマの場合と同じとなるように設定した。

【0113】

【表2】

H <sub>2</sub> ガス/SiH <sub>4</sub> ガス流量比	連続放電プラズマ		パルス放電プラズマ	
	水素濃度 (原子%)	長波長感度 相対値	水素濃度 (原子%)	長波長感度 相対値
5	7.3	0.96	4.0	1
10	9.4057	0.92	6.5	0.98
20	12.814	0.87	10.2	0.9
30	14.774	0.83	—	—
50	15.8	0.8	—	—

10

【0114】

表2は、 $H_2$ ガス/ $SiH_4$ ガスの流量比を大きくすると、i型非晶質層中に含有される水素原子濃度が高くなり、長波長感度相対値が小さくなることを示している。長波長感度相対値の低下は、i型非晶質層の禁制帯幅が大きくなったことを示している。また、表2は、 $H_2$ ガス/ $SiH_4$ ガスの流量比を制御することによって、i型非晶質層の禁制帯幅を制御することができることを示している。

20

【0115】

表2は、同一の $H_2$ ガス/ $SiH_4$ ガスの流量比で比較すると、連続放電プラズマによりi型非晶質層を形成した方が、パルス放電プラズマにより形成した場合よりi型非晶質層中に取り込まれる水素濃度が多くなることを示している。この結果は、連続放電プラズマとパルス放電プラズマのどちらを用いるかによってi型非晶質層の禁制帯幅を制御することができることを示している。また、パルス放電プラズマの場合、パルスのデューティ比を制御することによってi型非晶質層の禁制帯幅を制御することができることを示唆している。例えば、高デューティ比のパルス放電プラズマ放電で形成したi型非晶質層を第1光電変換層5のi型非晶質層5cとし、低デューティ比のパルス放電プラズマ放電で形成したi型非晶質層を第2光電変換層7のi型非晶質層7cとすれば、i型非晶質層5cの禁制帯幅をi型非晶質層7cの禁制帯幅よりも大きくすることができる。

30

【0116】

また、 $H_2$ ガス/ $SiH_4$ ガスの流量比の調整と、連続放電プラズマ/パルス放電プラズマの切換を併用した方が、より広い範囲でi型非晶質層の禁制帯幅を制御できることが分かる。

40

【0117】

図3は、表2の水素原子濃度と長波長感度相対値をプロットしたグラフである。図3中の数値は、 $H_2$ ガス/ $SiH_4$ ガスの流量比を示す。連続放電プラズマに関する数値には下線を付した。

図3は、パルス放電プラズマで形成したi型非晶質層を有する光電変換装置の方が、連続放電プラズマで形成したi型非晶質層を有する光電変換装置よりも、長波長感度相対値が高いことを示している。このことは、連続放電プラズマで形成したi型非晶質層が、第1光電変換層5のi型非晶質層5cとして適しており、パルス放電プラズマで形成したi型非晶質層が、第2光電変換層7のi型非晶質層7cとして適していることを意味している。

50

## 【実施例 2】

## 【0118】

実施例 2 は、実施例 1 において、第 1 光電変換層 5 の i 型非晶質層 5 c 及び第 2 光電変換層 7 の i 型非晶質層 7 c の形成時の基板温度を共に 200 としたものである。

本実施例では、上記関連実験の結果を考慮して、光入射側に位置する第 1 光電変換層 5 の i 型非晶質層 5 c を連続放電プラズマにより形成し、第 2 光電変換層 7 の i 型非晶質層 7 c をパルス放電プラズマにより形成した。

## 【0119】

具体的には、第 1 光電変換層 5 の i 型非晶質層 5 c の形成時には、カソード電極に 13 . 56 MHz の交流電力を印加し、第 2 光電変換層 7 の i 型非晶質層 7 c の形成時には、13 . 56 MHz の交流電力をパルス変調した交流電力を印加した。パルス放電プラズマのプラズマ発生用としてカソード電極に印加される電圧波形は、デューティー 50 %、オン/オフパルス幅が 1 ms / 1 ms とし、カソード電極単位面積当たりの電力密度の平均値が実施例 1 と同じとなるように設定した。

10

## 【0120】

また、第 1 光電変換層 5 の i 型非晶質層 5 c を形成する際の H<sub>2</sub>ガス / SiH<sub>4</sub>ガスの流量比を 50 とし、第 2 光電変換層 7 の i 型非晶質層 7 c 形成時の H<sub>2</sub>ガス / SiH<sub>4</sub>ガスの流量比を 5 とした。

## 【0121】

その他の形成条件は、実施例 1 と同じである。本実施例により得られた受光面積 1 cm<sup>2</sup> の積層型光電変換装置について、AM1 . 5 ( 100 mW / cm<sup>2</sup> ) 照射条件下における電流 - 電圧特性光電変換効率を測定したところ、光劣化後の安定化光電変換効率が 12 . 7 % であり、実施例 1 の場合と同等の光電変換特性を得ることができた。

20

## 【実施例 3】

## 【0122】

実施例 3 では、実施例 1 と同様の構造の積層型光電変換装置 1 を、図 2 に示すような成膜室 101 を 1 つ有するシングルチャンバ方式のプラズマ CVD 装置を用いて製造した。第 1 光電変換層 5、第 2 光電変換層 7 及び第 3 光電変換層 9 は、同一の成膜室内の同一電極を用いて大気解放することなく連続して形成した。また、基板温度は 200 とし、第 1 から第 3 光電変換層 5、7、9 の全てを同じ基板温度で形成した。第 1 から第 3 光電変換層 5、7、9 の各層のその他の形成条件は、実施例 1 と同じ条件とした。

30

## 【0123】

また、ガス置換工程を、第 1 光電変換層 5、第 1 光電変換層 5 の i 型非晶質層 5 c、第 2 光電変換層 7、第 2 光電変換層 7 の i 型非晶質層 7 c、第 3 光電変換層 9 及び第 3 光電変換層 9 の i 型微結晶層 9 b の形成前に行った。

## 【0124】

各ガス置換工程は、以下の手順によって行った。まず、成膜室 101 内の圧力が 0 . 5 Pa となるまで真空ポンプを用いて成膜室 101 内を排気する。次に、成膜室 101 内に置換ガスとして水素ガスを導入し ( 置換ガス導入工程 )、成膜室 101 内の圧力が 100 Pa に達したときに水素ガスの導入を停止し、その後、成膜室 101 内の圧力が 10 Pa になるまで真空ポンプにより排気する ( 排気工程 )。この置換ガス導入工程及び排気工程からなるサイクルを 4 回繰り返すことによりガス置換を行った。

40

## 【0125】

本実施例により得られた受光面積 1 cm<sup>2</sup> の積層型光電変換装置について、AM1 . 5 ( 100 mW / cm<sup>2</sup> ) 照射条件下における電流 - 電圧特性光電変換効率を測定したところ、光劣化後の安定化光電変換効率が 12 . 6 % であり、実施例 1 及び実施例 2 の場合と同等の光電変換特性を得ることができた。

## 【図面の簡単な説明】

## 【0126】

【図 1】本発明の一実施形態の積層型光電変換装置の概略断面図である。

50

【図2】本発明の一実施形態の積層型光電変換装置の製造に用いるプラズマCVD装置の概略断面図である。

【図3】本発明の実験例1の関連実験に係る、光電変換装置の長波長感度相対値とi型非晶質層中の水素原子濃度の関係を示すグラフである。

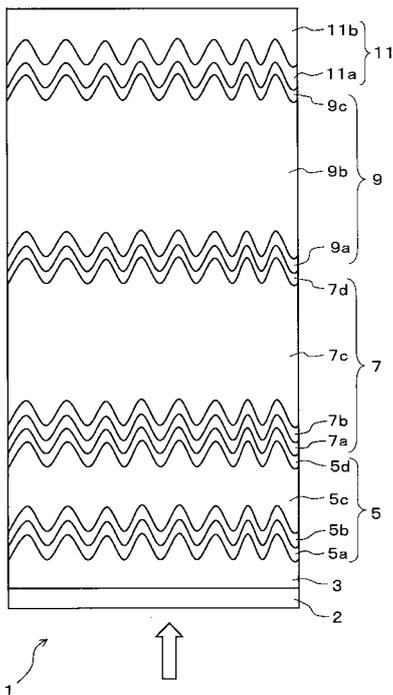
【符号の説明】

【0127】

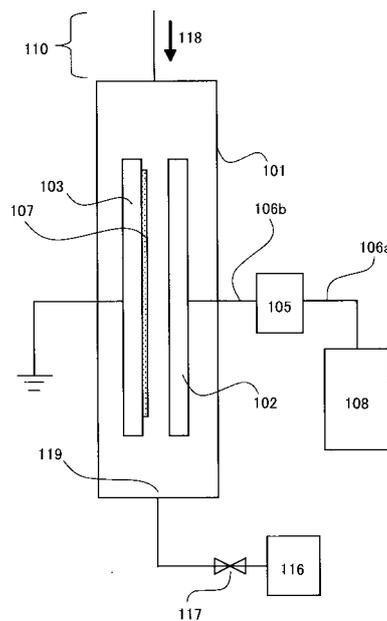
- 1：積層型光電変換装置 2：基板 3：第1電極 5：第1光電変換層 7：第2光電変換層 9：第3光電変換層 11：第2電極
- 5a：p型非晶質層 5b：バッファ層 5c：i型非晶質層 5d：n型半導体層
- 7a：p型非晶質層 7b：バッファ層 7c：i型非晶質層 7d：n型半導体層
- 9a：p型微結晶層 9b：i型微結晶層 9d：n型微結晶層
- 11a：透明導電膜 11b：金属膜
- 101：成膜室 102：カソード電極 103：アノード電極 105：インピーダンス整合回路 106a：電力導入線 106b：電力導入線 107：基板 108：電力供給部
- 110：ガス導入部 116：ガス排気部 117：圧力調整用バルブ 118：ガス 119：ガス排気口

10

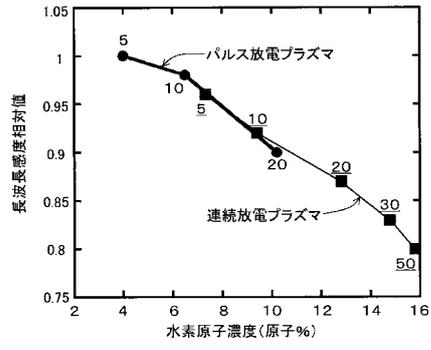
【図1】



【図2】



【図3】



---

フロントページの続き

審査官 吉野 三寛

(56)参考文献 特開平11-284213(JP,A)  
特開平02-122575(JP,A)  
特開2004-146735(JP,A)

(58)調査した分野(Int.Cl., DB名)  
H01L 31/04 - 31/06