

[19] 中华人民共和国国家知识产权局

[51] Int. Cl<sup>7</sup>

H01J 1/30

H01J 9/02 H01J 29/04

H01J 31/12

# [12] 发明专利申请公开说明书

[21] 申请号 99801925.9

[43] 公开日 2001 年 3 月 14 日

[11] 公开号 CN 1287678A

[22] 申请日 1999.8.26 [21] 申请号 99801925.9

[30] 优先权

[32]1998.8.26 [33]JP [31]239606/1998

[32]1998.9.25 [33]JP [31]272334/1998

[32]1998.12.22 [33]JP [31]363965/1998

[32]1998.12.22 [33]JP [31]363970/1998

[32]1999.5.26 [33]JP [31]146739/1999

[86] 国际申请 PCT/JP99/04613 1999.8.26

[87] 国际公布 WO00/13197 日 2000.3.9

[85] 进入国家阶段日期 2000.6.26

[71] 申请人 松下电工株式会社

地址 日本大阪府

[72] 发明人 幡井崇 菰田卓哉 本多由明

相泽浩一 渡部祥文 栢原勉

近藤行广 冈直正 越田信义

[74] 专利代理机构 上海专利商标事务所

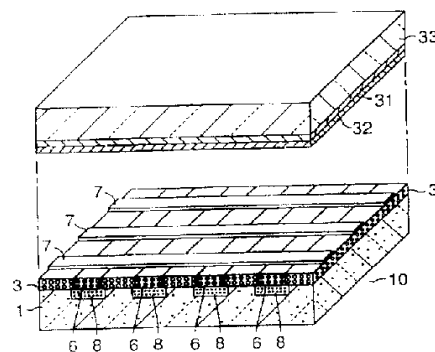
代理人 沈昭坤

权利要求书 4 页 说明书 31 页 附图页数 31 页

[54] 发明名称 场发射型电子源阵列及其制造方法与用途

[57] 摘要

本发明提供能够使表面电极的所希望的区域发射出电子的场发射型电子源及其制造方法,场发射型电子源 10 具备作为导电性基板的 p 型硅基板 1、形成于 p 型硅基板 1 内的主表面侧的带状的作为扩散层的 n 型区域 8、形成于 n 型区域 8 上,从 n 型区域注入的电子发生漂移的、氧化的多孔多晶硅构成的强电场漂移层 6、形成于强电场漂移层 6 之间的多晶硅层 3,以及在与 n 型区域 8 交叉的方向上形成带状,跨越强电场漂移层 6 上面及多晶硅层 3 上面形成的导电性薄膜构成的表面电极 7。适当选择施加电压的 n 型区域 8 和表面电极 7,能够使施加电压的表面电极 7 中只有与施加电压的 n 型区域 8 交叉的区域发射出电子,所以能够使表面电极 7 的所希望的区域发射出电子。



ISSN 1008-4274



# 权 利 要 求 书

---

1. 一种场发射型电子源阵列，具备至少在一主表面具有导电体层构成的下部电极的导电性基板、在该导电性基板的导电体层上形成的强电场漂移层，以及形成于强电场漂移层上的导电性薄膜构成的表面电极，将该导电性薄膜作为正极相对于上述导电性基板的导电体层施加电压，以此使从上述导电性基板注入上述强电场漂移层的电子漂移、通过上述导电性薄膜发射，其特征在于，

所述导电性基板上的导电体层以规定的间隔形成并排延伸的多条带，另一方面，所述导电性薄膜隔着所述强电场漂移层与所述带状的导电体层相对并交叉地以规定的间隔并排延伸，形成多条带，

所述强电场漂移层是氧化或氮化的多孔多晶半导体，至少在所述带状的导电体层与导电性薄膜带的相对并交叉的各位置上所述导电体层与所述导电性薄膜夹着所述强电场漂移层，构成在所述导电性基板上以规定的间隔排列的多个电子源。

2. 根据权利要求 1 所述的场发射型电子源阵列，其特征在于，所述导电性基板由半导体基板或具有半导体层的绝缘性基板构成，以规定的间隔并列配置的导电体层由杂质扩散层构成。

3. 根据权利要求 1 所述的场发射型电子源阵列，其特征在于，所述导电性基板是绝缘板，所述导电体层由金属层构成。

4. 根据权利要求 2 所述的场发射型电子源阵列，其特征在于，在所述导电体层之间设有与导电体层不同导电型的高浓度杂质。

5. 根据权利要求 4 所述的场发射型电子源阵列，其特征在于，所述导电性基板是 p 型半导体基板，所述杂质扩散层是掺杂 n 型杂质的扩散层，所述高浓度杂质层是 p 型杂质层。

6. 根据权利要求 2 所述的场发射型电子源阵列，其特征在于，在所述导电性基板上以规定的间隔形成的导电体层之间，形成用于切断漏电流的绝缘层，所述漏电流是从导电性基板通过多晶半导体层到导电性薄膜或从导电体层流向相邻的强电场漂移层的漏电流。

7. 根据权利要求 2 所述的场发射型电子源阵列，其特征在于，所述杂质扩散层具备用于减小电阻值，其宽度方向的两侧有相同导电性的浓度更高的杂质扩散层。

8. 根据权利要求 7 所述的场发射型电子源阵列，其特征在于，所述高浓度的杂质层是其内部浓度更高的双层结构的杂质层。

9. 根据权利要求 1 所述的场发射型电子源阵列，其特征在于，所述强电场漂移层



是将所述导电性基板上的多晶半导体层的一部分多孔化并氧化或氮化形成的半导体层，其周围由掺杂与构成所述导电体层的扩散层不同导电型的杂质的多晶半导体层或未掺杂的多晶半导体层包围，该多晶半导体层的上方以绝缘层覆盖。

10. 根据权利要求 1 所述的场发射型电子源阵列，其特征在于，所述强电场漂移层是将所述导电性基板的导电体层上的多晶半导体层的一部分多孔化后再氧化或氮化形成的半导体层，去除导电性基板的导电体层之间及/或未形成导电性薄膜的半导体层的一部分或全部，在形成的槽的内表面形成或充填绝缘层构成。

11. 根据权利要求 2 所述的场发射型电子源阵列，其特征在于，所述导电性基板由半导体基板构成，在与设置所述杂质扩散层的主表面相反侧的主表面形成电极构成。

12. 根据权利要求 1 所述的场发射型电子源阵列，其特征在于，所述半导体基板是硅基板，在其上形成的多晶半导体层是多晶硅。

13. 根据权利要求 1 所述的场发射型电子源阵列，其特征在于，所述强电场漂移层沿着所述导电体层的上面形成带状。

14. 根据权利要求 1 所述的场发射型电子源阵列，其特征在于，所述强电场漂移层沿着所述导电体层以规定的间隔形成。

15 根据权利要求 13 或 14 所述的场发射型电子源阵列，其特征在于，所述强电场漂移层是所述多晶半导体层的一部分被氧化或氮化的多孔多晶半导体层。

16. 根据权利要求 1 所述的场发射型电子源阵列，其特征在于，所述强电场漂移层与此外的其他部位大致齐平地形成于所述导电性基板上，所述导电性薄膜跨越延伸到强电场漂移层与此外的其他部位。

17. 根据权利要求 1 所述的场发射型电子源阵列，其特征在于，在所述强电场漂移层上与其交叉地配置的带状导电性薄膜构成的表面电极在所述强电场漂移层上以外的区域宽度狭小。

18. 根据权利要求 1 所述的场发射型电子源阵列，其特征在于，在所述强电场漂移层上与其交叉地配置的带状导电性薄膜构成的表面电极在强电场漂移层以外的区域的导电性薄膜的下部或上部具备绝缘层。

19. 根据权利要求 6 或 18 所述的场发射型电子源阵列，其特征在于，所述绝缘层以 LOCOS 法形成，其宽度方向上越往两端越薄。

20. 根据权利要求 1 所述的场发射型电子源阵列，其特征在于，在所述强电场漂移层上与其交叉地配置的带状导电性薄膜构成的表面电极，夹着所述强电场漂移层的区域以外的部分膜厚比夹着所述强电场漂移层的区域的部分大。



21. 根据权利要求 1 所述的场发射型电子源阵列，其特征在于，所述导电性薄膜具有用于电连接和热连接的配线用电极。

22. 根据权利要求 1 所述的场发射型电子源阵列，其特征在于，对着与场发射型电子源阵列相对配置的电极发射电子，使设置于该电极的上部或下部的荧光体发光、形成图像的。

23. 一种场发射型电子源阵列的制造方法，其特征在于，具备

(A) 准备基板，在该基板的一主表面形成以规定的间隔并排排列的多条带状的导电体层作为下部电极的工序、

(B) 在形成所述导电体层的基板主表面形成覆盖导电体层的多晶半导体层的工序、

(C) 以所述导电体层作为一电极有选择地使所述多晶半导体层的一部分阳极氧化后多孔化的工序、

(D) 使所述多孔化的多晶半导体层氧化或氮化的工序，以及

(E) 在一部分多孔化并氧化或氮化的多晶半导体层上与所述导电体层相对并交叉地以规定的间隔形成并排排列的多条带状导电性薄膜的工序。

24. 根据权利要求 23 所述的场发射型电子源阵列的制造方法，其特征在于，(B) 有选择地使多晶半导体层的一部分阳极氧化后多孔化的工序包含在导电性基板上及/或多晶半导体层上形成阳极氧化用的规定的区域开口的掩模材料层或绝缘层的工序。

25. 根据权利要求 23 所述的场发射型电子源阵列的制造方法，其特征在于，(A) 形成多条带状的导电体层的工序还包含

(a-1) 对除了主表面具备 p 型半导体层的基板或 p 型半导体基板的掺杂用的规定区域外的区域进行蚀刻的工序，以及

(a-2) 在所述规定区域掺杂 n 型杂质，形成 n 型杂质扩散层的工序。

26. 根据权利要求 23 所述的场发射型电子源阵列的制造方法，其特征在于，(A) 形成多条带状的导电体层的工序还包含 (a-3) 在形成所述 n 型杂质扩散层的 p 型导电型基板上形成绝缘层，将所述 n 型杂质扩散层的规定区域的绝缘层开口的工序。

27. 根据权利要求 23 所述的场发射型电子源阵列的制造方法，其特征在于，(B) 有选择地将多晶半导体层的一部分阳极氧化，多孔化的工序是把半导体基板的背面上设置的电极作为一电极进行阳极氧化的工序。

28. 根据权利要求 23 所述的场发射型电子源阵列的制造方法，其特征在于，还包含 (F) 在相邻的多孔多晶半导体层之间引入与形成所述导电体层的扩散层导电型相反



的杂质，形成与导电体层导电型相反的多晶半导体层的工序、(G)在与所述导电体层导电型相反的多晶半导体层上面形成绝缘膜的工序。

29. 根据权利要求 23 所述的场发射型电子源阵列的制造方法，其特征在于，在所述阳极氧化工序之后，(h-1) 利用蚀刻手段去除相邻的导电体层之间的半导体层的、以及未形成导电性薄膜的半导体层的一部分或全部。

30. 根据权利要求 23 所述的场发射型电子源阵列的制造方法，其特征在于，在所述阳极氧化工序之前 (h-2) 利用蚀刻手段去除相邻的导电体层之间的半导体层的、以及未形成导电性薄膜的半导体层一部分或全部。

31. 根据权利要求 29 或 30 所述的场发射型电子源阵列的制造方法，其特征在于，在所述蚀刻过的半导体部分形成或充填绝缘层。

32. 根据权利要求 23 所述的场发射型电子源阵列的制造方法，其特征在于，在所述阳极氧化工序之前，包含在多晶半导体层上与所述导电体层相对并交叉地形成以规定的间隔并排排列的多条带状的绝缘层的工序，利用所述阳极氧化工序沿着所述导电体层上面以规定的间隔实施多孔化。

33. 根据权利要求 23 所述的场发射型电子源阵列的制造方法，其特征在于，半导体基板或半导体层是硅，所述绝缘层是二氧化硅。

34. 根据权利要求 33 所述的场发射型电子源阵列的制造方法，其特征在于，绝缘层利用 LOCOS 法形成。



# 说明书

## 场发射型电子源阵列及其制造方法与用途

### 技术领域

本发明涉及使用半导体材料利用强电场发射发射电子射线的场发射型电子源及其制造方法与用途，与美国专利申请号第 09/140, 647 号（场发射型电子源及其制造方法与用途）的改良有关，其内容构成本发明的内容的一部分。

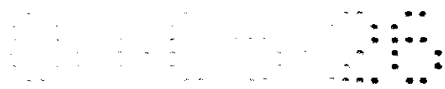
### 背景技术

发明人提出了在导电性基板上形成热氧化的多孔多晶硅层，在该热氧化的多孔多晶硅层上形成金属薄膜构成的表面电极的平面型的场发射型电子源（日本专利特愿平 10-65592 号）。该场发射型电子源是相对于导电性基板以表面电极为正极，在表面电极与导电性基板之间施加直流电压，同时以表面电极作为阴极在与表面电极相对配置的集电极之间施加直流电压，以此使电子从表面电极的表面发射出的装置。

这种利用场发射型电子源的显示装置如图 22 所示具备与场发射型电子源 10' 的表面电极 7 相对配置的玻璃基板 33，玻璃基板 33 的与场发射型电子源 10' 相对的面上形成带状的集电极 31，利用从表面电极发射出的电子射线的作用发出可见光的荧光体层 32 覆盖中集电极 31 形成。在这里，场发射型电子源 10' 是在作为导电性基板的 n 型硅基板 1' 上形成热氧化的多孔多晶硅层 6，在该多孔多晶硅层 6 上形成带状的表面电极 7。还在 n 型硅基板 1' 的背面形成欧姆（ohmic）电极 2。

在上述显示装置中，为了使面状的场发射型电子源 10' 的预定区域发射出电子，有必要在想要使其发射电子的区域有选择地施加电压。

为此，在这种显示装置中，如上所述在形成带状的表面电极 7 的同时，形成与表面电极 7 垂直的带状的集电极 31，适当选择集电极 31 和表面电极 7 施加电压（强电场），以此只使施加了电压的表面电极 7 发射出电子。然后，发射出的电子中只有与被施加电压的集电极 31 相对的该发射电子的表面电极 7 的区域发射出的电子受到加速，使覆盖该集电极 31 的荧光体发光。简要地说，具有图 22 所示结构的显示装置中，利用在特定的表面电极 7 与特定的集电极 31 之间施加电压的方法可以使荧光体层 32 中与施加所述电压的两个电极 7、31 的交叉区域对应的部分发光。而利用适当切换施加电压的表面电极 7 及集电极 31 的方法，可以将图像和文字等加以显示。但是在上述显示装置中，为了利用场发射型电子源 10' 发射出的电子使荧光体层 32



的荧光体发光，必须对集电极 31 施加高电压使电子得到加速，使用场发射型电子源的显示装置通常在集电极 31 上施加数百乃至数千伏特的高电压。

## 发明内容

但是，在利用图 22 所示的场发射型电子源 10' 的显示装置中，必须对施加于集电极 31 的数百乃至数千伏特的高电压进行开关，对高电压进行开关时会有浪涌电压发生，因此需要高耐压的开关元件，成本也就高了。又，例如流入集电极 31 的集电极电流为 1 毫安，施加的集电极电压为 1kV 时，对于 1 个集电极 31 需要 1W 的开关元件，所需要的开关元件的数目等于集电极 31 的个数，仅仅开关元件就会形成巨大的装置，显然这是很不合适的。

本发明鉴于上述问题而作，其第 1 目的是提供不对施加高电压的集电极进行开关，而能够有选择地使表面电极的所希望的区域发射出电子的场发射型电子源及其制造方法。

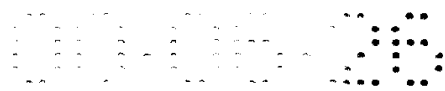
为了达到上述第 1 目的，本发明提供给的场发射型电子源阵列具备至少在一主表面具有导电体层构成的下部电极的导电性基板，在该导电性基板的导电体层上形成的强电场漂移 (drift) 层，以及形成于强电场漂移层上的导电性薄膜构成的表面电极，将该导电性薄膜作为正极相对于上述导电性基板的导电体层施加电压，以此使从上述导电性基板注入上述强电场漂移层的电子漂移、通过上述导电性薄膜发射，这种场发射型电子源阵列的特征在于，

所述导电性基板上的导电体层以规定的间隔形成并排延伸的多条带，另一方面，所述导电性薄膜隔着所述强电场漂移层与所述带状的导电体层相对并交叉地以规定的间隔并排延伸，形成多条带，

所述强电场漂移层是氧化或氮化的多孔多晶半导体，至少在所述带状的导电体层与导电性薄膜带的相对并交叉的各位置上所述导电体层与所述导电性薄膜夹着所述强电场漂移层，构成在所述导电性基板上以规定的间隔排列的多个电子源。

利用适当选择施加电压的下部电极与表面电极的方法，只使施加电压的表面电极中与施加电压的下部电极交叉的区域发射出电子，因此能够使表面电极的所希望的区域发射出电子，而且在把集电极与表面电极相对配置构成显示装置的情况下不需要对施加于集电极的数百乃至数千伏特的高电压进行开关用的电路。因此具有使能够从表面电极的所希望的区域有选择地使电子发射出的场发射型电子源阵列低成本化和小型化的优点。

在这里，所谓导电性基板是在其主表面具有作为场发射型电子源的负极起作用的



导电体层的基板，是指在真空中具有支持在其上层积的多晶半导体层的强度的基板，通常，在 p 型半导体的情况下意味着形成一方的主表面的 p 型半导体层的规定区域上形成掺杂 n 型杂质的导电体层的基板，在绝缘性基板的情况下意味着在其上形成金属层的基板，形成导电体层的金属层或掺杂 n 型杂质的导电体层在基板上以规定的间隔成带状并列形成。当然也可以把具有杂质扩散层构成的导电体层的半导体层设置于绝缘性基板上。

在半导体层上形成导电体层的情况下，最好是在导电体层之间形成与导电体层不同极性的杂质层以防止漏电流流过，通常在以 p 型半导体作为基板的情况下，导电体层使用 n 型杂质层，将其分离开的一层采用 p 型杂质层。为了做成大型基板，采用玻璃等绝缘性基板，导电体层可以利用蒸镀等方法形成金属膜。还有，所述带状的导电体层，宽度为数十微米到数千微米，以数百微米的间隔并列排列。在金属的情况下，其厚度为数百  $\text{\AA}$  到数微米，扩散层为数微米。

另一方面，所述多晶半导体层可以举出如 IV 族元素 Si、Ge、C 等的多晶体、IV-IV 族化合物 SiC、III-V 族化合物 GaAs、GaN、InP 等、II-VI 族化合物 ZnSe 等各种多晶半导体，而多晶硅可以利用阳极氧化方法多孔化，其后容易利用氧化处理或氮化处理的方法在结晶体表面形成绝缘膜，形成强电场漂移层，是很理想的材料。强电场漂移层的详细情况在上述美国专利申请 09/140,647 号以及日本专利特愿平 10-272342 号、特愿平 11-115707 号上有记载。

强电场漂移层之间，为了防止漂移层间的漏电流，在使用具有 p 型半导体层的基板的情况下掺杂 p 型杂质，最好是在其上部设置绝缘层以阻断电流的泄漏。又可以利用蚀刻从强电场漂移层去除部分半导体，在其槽的内表面形成绝缘层，或在该蚀刻空间充填绝缘层。

还有，强电场漂移层是在导电型基板上形成多晶半导体层，再利用阳极氧化处理方法将多晶半导体层中导电体层上的部位的上部或全部多孔化，利用对该多孔化的部位进行氧化或氮化的方法形成的。将形成强电场漂移层的部分掩蔽着而将其他部分蚀刻去除，随后进行阳极氧化，就容易实现多孔化。多晶半导体为多晶硅时在导电型基板上的形成条件、阳极氧化以及氧化或氮化的条件在美国专利申请第 09/140,647 号中有详细叙述。

如上所述，形成强电场漂移层的多晶半导体层中，蚀刻去除相邻的强电场漂移层之间的部位，使半导体基板的主表面露出，至少在露出的半导体基板的主表面上形成绝缘膜，则能够提高相邻的强电场漂移层之间的绝缘性能。在使用硅基板作为半导体基板的情况下，最好是导电体层采用 n 型扩散层，绝缘层使用二氧化硅层。在理想的





实施形态中，p 型硅基板的主表面上形成氮化硅膜并且做成带状，p 型硅基板的主表面上没有被氮化硅膜覆盖的部分利用有选择地氧化的方法形成二氧化硅层，在去除氮化硅膜后，在 p 型硅基板内的主表面侧在相邻的二氧化硅层之间形成 n 型区域，在 n 型区域上形成多晶半导体层，利用进行阳极氧化处理的方法使多晶半导体层多孔化，利用使该多孔化的多晶半导体层氧化的方法形成强电场漂移层，在强电场漂移层上形成与 n 型区域交叉的金属薄膜构成的表面电极。

但是，在所述场发射型电子源阵列中，如果导电型基板上的导电体层（例如 n 型区域）及强电场漂移层分别形成带状，则导电体层之间或强电场漂移层之间有可能存在漏电流，在这样的有漏电流流过的情况下，可能从未施加电压的导电体层上方的表面电极发射出电子，因此，在显示装置中成了道间串扰（cross talk）的原因，有可能阻碍所述表面电极的所希望的区域有选择地发射电子。

因此，本发明的第 2 目的在于提供能够谋求所述低成本化以及小型化的场发射型电子源阵列，而且能够提供可以防止漏电流，能够从表面电极的所希望的区域有选择地发射电子的场发射型电子源。

为了达到本发明的第 2 目的，首先，在所述场发射型电子源阵列中，导电性基板由半导体基板构成的情况下，在形成于其主表面侧的导电体层（杂质扩散层）之间设置高杂质浓度的扩散层。在扩散层之间设置高杂质浓度扩散层，防止漏电流在扩散层之间流动。

第 2，在强电场漂移层之间的多晶半导体层掺杂 p 型杂质形成 p 型区域，防止强电场漂移层之间流过漏电流。在这种情况下，可以在表面电极与掺杂 p 型杂质的多晶半导体层的界面上插入设置绝缘层，防止从导电型基板经过多晶半导体层流到表面电极的漏电流发生。

第 3，又可以取代将在强电场漂移层之间形成的多晶半导体层形成于 p 型区域的方法，在表面电极的部位的一部分和/或导电体层之间的部位的一部分，利用蚀刻方法去除强电场漂移层或强电场漂移层之间的多晶半导体层，以此设置在厚度方向上贯通的分离槽。在分离槽的内壁或内部形成绝缘层或充填绝缘层以提高绝缘性能，以此可以抑制在强电场漂移层之间流动的漏电流。有能够防止从导电型基板到表面电极，或在表面电极之间的漏电流。

第 4，如果在半导体基板的背面设置与该半导体基板连接的背面电极，则利用该背面电极控制半导体基板的电位，能够防止导电体层之间的漏电流。

第 5，在导电型基板与多晶半导体层之间设置绝缘层，则能够防止从半导体基板及半导体层通过多晶半导体层流向表面电极或邻近的强电场漂移层的漏电流发生。



还有，在导体基板内的主表面侧形成作为杂质扩散层的导体层的情况下，在杂质扩散区域的宽度方向两侧设置高浓度杂质层即可。杂质扩散层最好是作为 n 型区域设置于 p 型半导体基板上，因此与其相邻设置比 n 型区域杂质浓度高的 n<sup>+</sup>层。借助于此，即使是使 n 型区域形成低杂质浓度，也可以利用 n 型区域和 n<sup>+</sup>型区域相邻的情况减小 n 型部分的电阻值。还有，如果在所述 n<sup>+</sup>层内设置杂质浓度更高的 n<sup>++</sup>层，则能够防止强电场的集中，能够谋求提高绝缘、耐压性能。

又，如果将表面电极横跨强电场漂移层配置，则会发生从强电场漂移层通过表面电极放出的电子的直进性受到损害的情况。

因此，本发明的第 3 个目的是提供一种场发射电子源，这种电子源能够提高保持电子的直进性，从所希望的表面电极区域有选择地发射电子的性能。

在本发明中，为了防止邻近的强电场漂移层之间的道间串扰，或去除强电场漂移层之间的多晶半导体层，或高浓度地掺杂 p 型杂质以提高强电场漂移层之间的绝缘程度。这些方法也有改善电子的直进性的效果，但是，为了进一步确保电子的直进性，第 1，跨越强电场漂移层间的上述表面电极，多晶半导体层上的部位的宽度做得比强电场漂移层上的部位的宽度小，与表面电极的宽度在整个长度方向上为一定值的情况相比，使发出的电子的直进性有了提高。第 2，所述表面电极在厚度方向上形成的与强电场漂移层不重叠的部位的厚度比与强电场漂移层重叠的部位的厚度大也能够防止电子的穿透，提高电子的直进性。第 3，如果在上述表面电极与多晶半导体层之间设置绝缘膜，则能够确保发出的电子的直进性，减少道间串扰，如果上述表面电极再在与电子漂移层不重叠的部位上设置绝缘膜，则能够进一步确保电子的直进性。

还有，上述绝缘层与位于强电场漂移层间的多晶半导体层的部分形成一阶梯。由于表面电极必须使漂移经过强电场漂移层的电子通过，表面电极用金属薄膜形成。因此，在有阶梯的地方形成的金属薄膜容易断裂。因此，在绝缘层的宽度方向上的两端，越是接近端部厚度越是使厚度慢慢变薄，减小多晶半导体层表面与强电场漂移层表面的梯级差，这样是有利于防止由于设置绝缘层而引起的表面电极的断裂的。上述半导体基板如果使用硅板，则上述绝缘层可以利用 LOCOS 法形成，上述绝缘层可以利用 MOS 器件等的制造工艺中使用的 LOCOS 法较简单地形成，而且能够稳定地形成绝缘层的形状。又，导电型薄膜构成的表面电极把形成于强电场漂移层以外的区域的表面电极的厚度加厚，以此可以进一步防止表面电极的断裂或进一步抑制电阻的增大。而且由于表面电极膜厚度小，电阻大，流过的电流引起焦耳热，成为发热的原因，而且流经强电场漂移层内部的电流引起的焦耳热也导致发热。因此，最好是与表面电极分开另外设置用于电学连接与热学连接结合的配线用电极。该配线用电极做得比表面电极厚，



以此减小表面电极的电阻，可以使工作特性稳定。该配线用电极可以与表面电极使用互不相同的材料，而且选择功能上最佳的材料。还有，在配线用的电极的下部设置绝缘层，防止电子飞入直接配线层形成的无效电流。

制造上述结构的场发射型电子源的最佳实施形态如下所述。下面依据使用半导体基板的画面进行说明，而在使用绝缘性基板的情况下，除了基板使用绝缘性基板，导电体层做成金属膜以外，可以利用同样的方法形成电子源。

本发明的电子源阵列的制造方法，具备

(A)准备导电型基板，在该基板的一主表面形成以规定的间隔并排排列的多条带状的导电体层作为下部电极的工序、

(B)在形成所述导电体层的基板主表面形成覆盖导电体层的多晶半导体层的工序、

(C)以所述导电体层作为一电极有选择地使所述多晶半导体层的一部分阳极氧化后多孔化的工序、

(D)使所述多孔化的多晶半导体层氧化或氮化的工序，以及

(E)在一部分多孔化并氧化或氮化的多晶半导体层上与所述导电体层相对并交叉地以规定的间隔形成并排排列的多条带状导电性薄膜的工序。

有时将上述(B)的多晶半导体层的一部分有选择地阳极氧化形成多孔质的工序包含在多晶半导体层上形成阳极氧化用的规定区域开口的掩模材料层的形成工序。

又，上述(A)的形成多条带状的导电体层的工序，在基板是半导体的情况下最好是(a-1)对除了主表面具备p型半导体层的基板或p型半导体基板的掺杂用的规定区域外的区域进行蚀刻的工序，以及(a-2)在所述规定区域掺杂n型杂质，形成n型杂质扩散层的工序组成。

上述(A)的形成多条带状的导电体层的工序，有时还包含(a-3)在形成所述n型杂质扩散层的p型导电型基板上形成绝缘层，将所述n型杂质扩散层的规定区域的绝缘层开口的工序。

所述(B)的有选择地将多晶半导体层的一部分阳极氧化，形成多孔质的工序最好是把半导体基板的背面上设置的电极作为一电极进行阳极氧化的工序。

本发明的方法有时包含(F)在相邻的多孔多晶半导体层之间引入与形成所述导电体层的扩散层导电型相反的杂质，形成与导电体层导电型相反的多晶半导体层的工序，以及(G)在与所述导电体层导电型相反的多晶半导体层上面形成绝缘膜的工序。

利用蚀刻去除相邻的导电体层间及未形成导电性薄膜的半导体层的一部分或全部的工序有在阳极氧化工序之后进行的情况以及在上述阳极氧化工序之前进行的情



况。

又，在所述阳极氧化工序之前，包含在多晶半导体层上与所述导电体层相对并交叉地形成以规定的间隔并排排列的多条带状的绝缘层的工序，利用所述阳极氧化工序沿着所述导电体层上面以规定的间隔实施多孔化。还有，上述工序中的条件也可以依据美国专利申请号第 09/140, 647 号的内容进行。

具体的实施形态提出如下。

第 1 种制造方法如图 1A~图 1G 所示。

准备 p 型导电性半导体基板 1 (图 1A)，形成规定的掩模 9，在该开口部 8 掺杂 n 型杂质，以规定的间隔把作为下部电极起作用的导电体层 8 做成条状 (图 1B)。

接着，把多晶半导体层 3 迭层 (图 1C)。在这里，多孔质化的部分以外用第 1 掩模 16-1 覆盖 (图 1D)，在基板 1 的背面形成电极层 2 之后，以该电极层 2 作为阳极，浸入电解液中以恒定电流进行电解，对规定的区域进行阳极氧化，就如 6 所示形成多孔质 (图 1E)。还把该多孔质化的区域的结晶氧化或氮化作为强电场漂移层 6。还有，附图中整个强电场漂移层 6 表示为氧化或氮化的多孔质多晶半导体，但是有时也采用因电解条件上方部分氧化或氮化的多孔质多晶半导体。

在包含该强电场漂移层 6 的多晶半导体层 3 上面形成作为表面电极起作用的金属薄膜 7 (图 1F) 在该金属薄膜 7 的强电场漂移层 6 以外的部分还形成第 2 掩模的绝缘膜 16-2，确保放出的电子的直进性 (图 1G)。

第 2 种制造方法是从第 1 种方法的图 1B 分支出来连接于图 2A 到图 4D、图 4E 的工序所示的方法。

掺杂 n 型杂质在半导体基板 1 上形成导电体层 8 之后，暂时去除掩模 9 (图 2A)，接着将多晶半导体层 3 迭层 (图 2B)。在这里，多孔质化以外的部分以第 1 掩模 16-1 覆盖 (图 2C)，在基板 1 的背面形成电极层 2 之后，以该电极层 2 为阳极，浸入电解液中以恒定电流进行电解，对规定的区域进行阳极氧化，就如 6 所示形成多孔质 (图 2D)。还把该多孔质化的区域的结晶氧化或氮化作为强电场漂移层 6。以第 3 掩模 16-3 覆盖该多晶半导体层 3 的强电场漂移层 6 (图 2E)，利用蚀刻去除强电场漂移层以外的多晶半导体层，蚀刻去除的强电场漂移层 6 间堆积绝缘层 9 (图 2F)，去除强电场漂移层 6 上的第 3 掩模的绝缘膜 16-3 (图 4D)，在其表面形成作为表面电极起作用的金属薄膜 7 (图 4E)，形成电子源。

第 3 种制造方法是从第 1 种方法的图 1C 分支出来，连接到图 3A 到图 3F 的工序所示的方法。

掺杂 n 型杂质，在半导体基板 1 上形成导电体层 8 之后 (图 1B)，将多晶半导



体层 3 迭层 (图 1C), 在这里, 多孔质化的部分以外以第 3 掩模 16-3 覆盖 (图 3A), 强电场漂移层以外的多晶半导体层以蚀刻方法去除 (图 3B), 接着, 去除强电场漂移层 6 上面的第 3 掩模的绝缘膜 16-3 (图 3C), 在基板的背面形成电极层 2 之后, 以该电极层 2 为阳极, 浸入电解液中以恒定电流进行电解, 对规定的区域进行阳极氧化, 就如 6 所示形成多孔质 (图 3D)。还把该多孔质化的区域的结晶氧化或氮化作为强电场漂移层 6。在该多晶半导体层 3 的强电场漂移层 6 上形成作为表面电极起作用的金属薄膜 7 (图 3E), 在该金属薄膜 7 的强电场漂移层 6 以外的部分再形成第 2 掩模的绝缘膜 16-2, 以确保电子的直进性 (图 3F), 形成电子源。

第 3 种方法的另一种是从第 2 种方法分支出来, 连接于图 2G→图 2C→图 2D→图 2H→图 2I 的工序所示的方法。

掺杂 n 型杂质, 在半导体基板 1 上形成导电层 8 后暂时去除掩模 9 (图 2A), 将多晶半导体层 3 迭层 (图 2B), 在这里, 多孔质化的部分以外的部分用第 3 掩模 16-3 覆盖 (图 2G), 在这里, 在多孔质化的部分以外的部分掺杂 p 型杂质, 除去掩模 16-3, 以第 1 掩模 16-1 覆盖多孔质化的部分以外的部分 (图 2C), 在基板 1 的背面形成电极层 2 之后, 以该电极层 2 为阳极, 浸入电解液中以恒定电流进行电解, 对规定的区域进行阳极氧化, 就如 6 所示形成多孔质 (图 2D)。还把该多孔质化的区域的结晶氧化或氮化作为强电场漂移层 6。

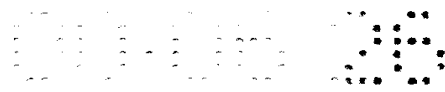
在包含该强电场漂移层 6 的多晶半导体层 3 上形成作为表面电极起作用的金属薄膜 7 (图 2H), 在该金属薄膜 7 的强电场漂移层 6 以外的部分再形成第 2 掩模的绝缘膜 16-2, 以确保发出的电子的直进性 (图 2I)。

第 4 种制造方法是从第 1 种方法的图 1E 分支出来, 连接于图 4A 到图 4E 的工序所示的方法。

去除在图 1E 进行阳极氧化, 再氧化或氮化形成强电场漂移层 6 的多晶半导体层 3 上面的第 1 掩模 16-1 (图 4A), 再以第 3 掩模 16-3 覆盖在该多晶半导体层 3 的强电场漂移层 6 上 (图 4B), 用蚀刻方法去除强电场漂移层以外的多晶半导体层 (图 4C), 去除强电场漂移层 6 上面的第 3 掩模的绝缘膜 16-3 (图 4D), 在其上形成作为表面电极起作用的金属薄膜 7 (图 4E), 形成电子源。

第 5 制造方法是图 5A 至图 5I 的工序所示的方法。

在 p 型硅基板 1 的主表面一侧形成呈带状的预备掩模 14 (图 5B), 接着, 利用 LOCOS 法形成二氧化硅膜构成的绝缘层 15 (图 5C), 以该绝缘层 15 作为掩模在 p 型硅基板 1 的主表面一侧导入 n 型杂质, 以此形成带状的 n 型区域 8 (图 5D), 其后在 n 型区域上及绝缘层上形成多晶半导体层 3 (图 5E), 以第 1 掩模 16-1 覆盖阳极氧化



以外的部分（图 5F），把 n 型区域 8 作为电极使用，把多晶半导体层 3 中 n 型区域上的部位用阳极氧化处理使其多孔质化（图 5G），再使多孔质化的多晶半导体层氧化以形成强电场漂移层 6，其后，跨越强电场漂移层和多晶半导体层上方形成由带状的导电性薄膜构成的表面电极（图 5H）。最后，再在该金属薄膜 7 的强电场漂移层 6 以外的部分形成第 2 掩模的绝缘膜 16-2，以确保发出的电子的直进性（图 5I）。

上述方法把利用 LOCOS 法形成的硅氧化膜构成的绝缘层作为掩模，在 p 型硅基板的主表面一侧导入 n 型杂质，以此可以形成呈带状的 n 型区域（导电体层），因此，不需要另外的形成用于形成 n 型区域的掩模用的工序，而且能够提高 n 型区域与绝缘层的相对位置的位置精度。又，把 n 型区域作为电极使用，利用阳极氧化处理使多晶半导体层中 n 型区域上的部位多孔质化，再利用使多孔质化的多晶半导体层氧化或氮化的方法，能够形成强电场漂移层，因此，能够提高 n 型区域与强电场漂移层的位置精度，结果是，能够只从表面电极的所希望的区域发射出电子，并且能够提供相邻的强电场漂移层间绝缘的场发射型电子源。

第 6 种方法是从第 1 种方法的图 1B 分支出来，从图 6A 至图 6F，连接于图 4D、图 4E 的工序所示的方法。

掺杂 n 型杂质，在半导体基板 1 上形成导电体层 8 后暂时去除第 1 掩模 16-1（图 6A），在相邻的导电体层 8 间形成掺杂高浓度 p 型杂质的高浓度层 17 后进行分离，同时在导电体层的两端形成越往内部杂质的 n 型杂质浓度越高的双重迭层 18、19，使导电体层的电阻下降。其他与图 2 的情况相同，接着将多晶半导体层 3 迭层（图 6B），在这里，多孔质化的部分以外的部分用第 1 掩模 16-1 覆盖（图 6C），在基板 1 的背面形成电极层 2 之后，以该电极层 2 为阳极，浸入电解液中以恒定电流进行电解，对规定的区域进行阳极氧化，就如 6 所示形成多孔质（图 6D）。还把该多孔质化的区域的结晶氧化或氮化作为强电场漂移层 6。再以第 3 掩模 16-3 覆盖在该多晶半导体层 3 的强电场漂移层 6 上（图 6E），用蚀刻方法去除强电场漂移层以外的多晶半导体层（图 6F），去除强电场漂移层 6 上面的第 3 掩模的绝缘膜 16-3（图 4D），在其上形成作为表面电极起作用的金属薄膜 7（图 4E），形成电子源。

### 附图概述

图 1A~图 1G 是本发明第 1 种方法的工序的说明图。

图 2A~图 2I 是本发明第 2 种方法及第 3 种方法的另一方法的工序的说明图。

图 3A~图 3F 是本发明第 3 种方法的工序的说明图。

图 4A~图 4E 是本发明第 4 种方法的工序的说明图。



图 5A~图 5I 是本发明第 5 种方法的工序的说明图。

图 6A~图 6F 是本发明第 6 种方法的工序的说明图。

图 7 是实施形态 1 的概略结构图。

图 8 是图 7 的要部的立体图。

图 9 是图 7 的剖面的侧面图。

图 10A~图 10F 是实施形态 1 的主要工序说明图。

图 11 是实施形态 2 的概略结构图。

图 12 是图 11 的要部的立体图。

图 13 是图 11 的剖面的侧面图。

图 14A~图 14D 是实施形态 2 的主要工序说明图。

图 15 是实施形态 3 的概略结构图。

图 16 是图 15 的剖面的侧面图。

图 17A~图 17F 是实施形态 3 的主要工序说明图。

图 18 是实施形态 4 的概略结构图。

图 19 是图 18 的剖面的侧面图。

图 20A~图 20E 是实施形态 4 的主要工序说明图。

图 21A~图 21D 是继续图 20 的实施形态 4 的主要工序说明图。

图 22 是以往提出的显示装置的概略结构图。

图 23 是实施形态 5 的概略结构图。

图 24 是实施形态 6 的概略结构图。

图 25A~图 25C 是表示实施形态 7 的场发射型电子源的一部分的平面图、剖面的侧面图、C-C 线剖面图。

图 26A~图 26C 是表示实施形态 8 的场发射型电子源的一部分的平面图、剖面的侧面图、C-C 线剖面图。

图 27A、图 27B 是表示实施形态 9 的场发射型电子源的一部分的平面图、剖面的侧面图、C-C 线剖面图。

图 28A、图 28B 是表示实施形态 9 的场发射型电子源的要部放大的平面图、B-B 线剖面图。

图 29A、图 29B 是表示实施形态 9 的场发射型电子源的变形例的要部放大的平面图、B-B 线剖面图。

图 30A~图 30C 是表示实施形态 10 的场发射型电子源的一部分的平面图、剖面的侧面图、C-C 线剖面图。



图 31A~图 31C 是表示实施形态 11 的场发射型电子源的一部分的平面图、剖面的侧面图、C-C 线剖面图。

图 32A~图 32F 是实施形态 12 的主要工序说明图。

图 33 是实施形态 13 的概略结构图。

图 34 是实施形态 14 的概略结构图。

图 35A~图 35D 是实施形态 15 的主要工序说明图。

图 36A~图 36D 是实施形态 16 的主要工序说明图。

图 37 是实施形态 17 的概略结构图。

## 本发明的最佳实施方式

### 实施形态 1

图 7 是利用本实施形态的场发射型电子源 10 的显示装置的概略结构的立体图，与场发射型电子源 10 相对配设玻璃基板 33。玻璃基板 33 的与场发射型电子源 10 相对的一侧表面形成集电极 31，集电极 31 上涂布着能够在场发射型电子源 10 发射的电子的作用下发出可见光的荧光体层 32。而且，玻璃基板 33 使用未图示的玻璃制隔片等与场发射型电子源 10 形成一体，使玻璃基板 33、隔片和场发射型电子源 10 围成的内部空间达到规定的真空度。

场发射型电子源 10 如图 1~图 3 所示，具备 p 型硅基板 1、形成于 p 型硅基板 1 的作为多晶半导体层的多晶硅层 3、在 p 型硅基板 1 内的主表面侧形成的呈带状的 n 型区域 8、多晶硅层 3 中形成于 n 型区域 8 上的部位的氧化的多孔质多晶硅构成的强电场漂移层 6、以及与在多晶硅层 3 上形成带状，与 n 型区域 8 正交（交叉）的金属薄膜构成的表面电极 7。还有，在本实施形态中，表面电极 7 使用金，但是表面电极 7 的材料不限于金，只要是功函数小的金属即可，除了金以外，还可以使用铝、铬、钨、镍、铂等，或这些金属的合金等。又，在本实施形态中，表面电极 7 的膜厚采用 10nm，但是对于膜厚没有特别限定。又，n 型区域 8 的载流子浓度采用  $1 \times 10^{18} \text{cm}^{-3} \sim 5 \times 10^{19} \text{cm}^{-3}$ 。

于是，在本实施形态的场发射型电子源 10 中，呈带状的 n 型区域 8 与垂直于 n 型区域 8 的呈带状的表面电极 7 构成矩阵（matrix），因此适当选择施加电压的 n 型区域 8 与表面电极 7，能够使施加电压的表面电极 7 中只是与施加电压的 n 型区域 8 交叉的区域发射出电子，所以能够只使表面电极 7 的所希望的区域发射电子。而且，与 n 型区域 8 的连接如图 2 所示是把强电场漂移层 6 的一部分蚀刻掉，使其露出 n 型区域 8 的部分表面形成，利用导线 W 连接的。





而且，在构成如图 7 所示的显示装置的情况下，没有必要像图 22 所示的显示装置那样把集电极 31 做成带状，不需要用于开关施加在集电极 31 上的数百到数千伏特的高压的电路，可以谋求低成本化及小型化。

还有，在本实施形态的场发射型电子源 10 中，n 型区域 8 与表面电极 7 间施加的电压为 10 伏特到 30 伏特左右。

下面参照图 10A~图 10F 对本实施形态的场发射型电子源 10 的制造方法加以说明。

首先，在 p 型硅基板 1 的主表面上设置热扩散用或离子注入用的掩模，在 p 型硅基板 1 内的主表面侧利用热扩散技术或离子注入技术导入磷等掺杂物 (dopant)，以形成带状的 n 型区域 8，去除所述掩模从而得到图 4A 所示的结构。

接着，在形成 n 型区域 8 的 p 型硅基板 1 的主表面上利用 LPCVD 法形成膜厚 1.5 微米的不掺杂的多晶硅层 3，以此得到图 10B 所示的结构。在这里，LPCVD 法的成膜条件采用基板温度 610℃，SiH<sub>4</sub> 气体流量为 600sccm，真空度为 20Pa。而多晶硅层 3 的成膜方法不限于 LPCVD 法，也可以采取利用例如溅射法或等离子体 CVD 法形成非晶态硅层后，对该非晶态硅层进行退火处理使其结晶，形成多晶硅层 3 的方法。

接着，在多晶硅层 3 上涂布光刻胶 (photo-resist)，利用光刻法 (photolithography) 技术在 n 型区域 8 的上方部位开孔，形成带状图案的光刻胶层 9，得到如图 10 所示的结构。

接着，使用由 55 重量%的氟化氢水溶液与乙醇以 1:1 混合的冷却到 0℃的电解液，以白金电极 (未图示) 为负极，p 型硅基板 1 (p 型硅基板的背面形成未图示的欧姆电极) 为正极，所述光刻胶层 9 用作阳极氧化处理的掩模，利用一边对多晶硅层 3 的露出部分进行光照射一边以恒定电流进行阳极氧化处理的方法，部分地 (呈带状地) 形成多孔质多晶硅层 5，然后去除所述光刻胶层 9，以得到图 10D 所示的结构。在这里，本实施形态中阳极氧化处理的条件是，电流密度为 20mA/cm<sup>2</sup> 的恒定电流、阳极氧化时间为 15 秒钟，同时在阳极氧化处理中以 500W 的钨灯进行光照射。而且在本实施形态中阳极氧化处理时的电流密度为恒定值，多孔质多晶硅层 5 的空隙度大致均匀，但是也可以利用改变阳极氧化处理时的电流密度的方法形成空隙度高的多晶硅层与空隙度低的多晶硅层交叉迭层的结构，还可以做成空隙度在厚度方向上连续变化的结构。还有，在本实施形态中在厚度方向上使多晶硅层 3 多孔质化深达 p 型硅基板 1，但是也可以使多晶硅层 3 多孔质化到该多晶硅层 3 的厚度方向的中途。

接着，使用电灯退火装置，在干燥的氧气中使多孔质多晶硅层 5 迅速热氧化 (RTO)，以形成热氧化的多孔质多晶硅构成的强电场漂移层 6，得到图 10E 所示的结



构。在这里，迅速热氧化的条件是，氧化温度取 900℃，氧化时间取 1 小时。

然后，在形成强电场漂移层 6 的多晶硅层 3 上利用具有带状开口图案的金属掩模以蒸镀法形成金属薄膜（金的薄膜），以此形成金属薄膜构成的带状的表面电极 7，得到图 10 所示结构的场发射型电子源 10。而表面电极 7 的图案形成方法可以采用光刻技术及蚀刻技术，也可以采用光刻技术及搬走（lift-off）技术。

于是，本实施形态的场发射型电子源的制造方法可以提供能够只从表面电极 7 的所希望的区域发射电子的场发射型电子源 10。

还有，在阳极氧化处理时利用光刻胶层 9 作为掩模，但是也可以利用做成带状的氧化钙膜和氮化硅膜，在利用氧化钙膜和氮化硅膜时，不需要在阳极氧化处理之后去除掩模的工序。

## 实施形态 2

图 11 是表示利用本实施形态的场发射型电子源 10 的显示装置的立体图，与场发射型电子源 10 相对配设玻璃基板 33。玻璃基板 33 的与场发射型电子源 10 相对的一侧表面形成集电极 31，集电极 31 上涂布着能够在场发射型电子源 10 发射的电子的作用下发出可见光的荧光体层 32。而且，与实施形态 1 相同的结构要素采用相同的符号标示。

但是，在图 1～图 3 所示的实施形态 1 的结构的场发射型电子源 10 中，虽然极少但是还是可能发生电子通过介于强电场漂移层 6 间的多晶硅层 3 漂移的情况，在这种情况下，没有被施加电压的 n 型区域 8 的上方的表面电极 7 发射出电子，因此有可能导致显示装置中发生道间串扰（cross talk）。

本实施形态的场发射型电子源 10 具备防止这种不良情况发生的结构。本实施形态的场发射型电子源 10 如图 11～图 13 所示，具备 p 型硅基板 1、形成于 p 型硅基板 1 内的主表面侧的呈带状的 n 型区域 8、形成于 n 型区域 8 上的氧化的多孔质多晶硅构成的强电场漂移层 6、在强电场漂移层 6 的侧壁形成的多晶硅层 3、以及形成于多晶硅层 3 间的 p 型多晶硅层 3'。又，强电场漂移层 6、多晶硅层 3、以及 p 型多晶硅层 3' 构成多晶半导体层，该多晶半导体层上形成呈带状的，与 n 型区域 8 正交（交叉）的金属薄膜构成的表面电极 7。还有，强电场漂移层 6 的侧壁形成多晶硅层 3，但不是一定需要该多晶硅层 3，上述多晶半导体层也可以只由强电场漂移层 6 及 p 型多晶硅层 3' 构成。

也就是说，本实施形态在强电场漂移层 6 间形成 p 型多晶硅层 3'，因此，如果在 p 型多晶硅层 3' 与 n 型区域 8 之间施加反向偏压，则能够防止电子从 n 型区域 8 向 p 型多晶硅层 3' 注入，能够使相邻的强电场漂移层 6 之间电气绝缘。因此，能够



防止在施加电压的 n 型区域 8 的相邻的 n 型区域 8 上的强电场漂移层 6 发生漏电流，所以在 n 型区域 8 与表面电极 7 之间施加电压时能够可靠地只使电流流向 n 型区域 8 与表面电极 7 交叉的区域。

又，在本实施形态的场发射型电子源 10 中，呈带状的 n 型区域 8 与垂直于 n 型区域 8 的呈带状的表面电极 7 构成矩阵 (matrix)，因此适当选择施加电压的 n 型区域 8 与表面电极 7，能够使施加电压的表面电极 7 中只是与施加电压的 n 型区域 8 交叉的区域发射出电子，所以能够只使表面电极 7 的所希望的区域发射电子。而且，与 n 型区域 8 的连接如图 12 所示是把强电场漂移层 6 的一部分蚀刻掉，使其露出 n 型区域 8 的部分表面形成，利用导线 W 连接的。

而且，在构成如图 11 所示的显示装置的情况下，没有必要像图 22 所示的显示装置那样把集电极 31 做成带状，不需要用于开关施加在集电极 31 上的数百到数千伏特的高压的电路，可以谋求低成本化及小型化。

下面参照图 14A~图 14D 对本实施形态的场发射型电子源 10 的制造方法加以说明。

首先，与实施形态 1 相同，在 p 型硅基板 1 内的主表面侧利用热扩散技术或离子注入技术导入磷等掺杂物，以形成带状的 n 型区域 8，接着，在形成 n 型区域 8 的 p 型硅基板 1 的主表面上利用 LPCVD 法形成膜厚 1.5 微米的不掺杂的多晶硅层 3，然后，利用阳极氧化处理使 n 型区域 8 上的部分多孔质化，利用急剧热氧化的方法形成热氧化的多孔质多晶硅构成的强电场漂移层 6，得到图 14A 所示的结构。

接着，涂布光刻胶，在强电场漂移层 6 上留下形成带状图案的光刻胶层 12，得到如图 14B 所示的结构。亦即光刻胶层 12 形成带状。

接着，以光刻胶层 12 为掩模，利用离子注入技术将硼等的离子注入强电场漂移层 6 间的多晶硅层 3，以形成 p 型多晶硅层 3'，然后去除光刻胶层 12，得到图 14C 所示的结构。在这里，由于在强电场漂移层 6 的侧壁残留有多晶硅层 3 构成的侧壁层，所以由强电场漂移层 6、多晶硅层 3 及 p 型多晶硅层 3' 构成多晶半导体层。还有，在将光刻胶层 12 当作掩模进行离子注入时如果形成光刻胶层 12 使多晶硅层 3 构成的侧壁层不残留下来，则可以由强电场漂移层 6 与 p 型多晶硅层 3' 构成多晶半导体层。接着，在多晶半导体层的上部利用 LPCVD 法形成氧化硅构成的膜厚为 0.5 微米的绝缘层 16 之后，利用蚀刻方法把强电场漂移层 6 上的绝缘层 16 的一部分蚀刻掉。

接着在多晶半导体层上利用具有带状的开口图案的金属掩模以蒸镀法形成金属薄膜，以此形成金属薄膜构成的带状的表面电极 7，得到图 14D 所示结构的场发射型电子源 10。而表面电极 7 的图案形成方法可以采用光刻技术及蚀刻技术，也可以采用



光刻技术及搬走 (lift-off) 技术。

### 实施形态 3

图 15 是表示利用本实施形态的场发射型电子源 10 的显示装置的概略结构的立体图，与场发射型电子源 10 相对配设玻璃基板 33。玻璃基板 33 的与场发射型电子源 10 相对的一侧表面形成集电极 31，集电极 31 上涂布着能够在场发射型电子源 10 发射的电子的作用下发出可见光的荧光体层 32。而且，与实施形态 1 相同的结构要素采用相同的符号标示。

但是，在图 7~图 9 所示的实施形态 1 的结构的场发射型电子源 10 中，虽然极少但是还是可能发生电子通过介于强电场漂移层 6 间的多晶硅层 3 漂移的情况，在这种情况下，没有被施加电压的 n 型区域 8 的上方的表面电极 7 发射出电子，因此有可能导致显示装置中发生道间串扰。

本实施形态的场发射型电子源 10 具备防止这种不良情况发生的结构。本实施形态的场发射型电子源 10 如图 15 与图 16 所示，具备 p 型硅基板 1、形成于 p 型硅基板 1 内的主表面侧的呈带状的 n 型区域 8、形成于 n 型区域 8 上的氧化的多孔质多晶硅构成的强电场漂移层 6、在相邻的强电场漂移层 6 间硅基板 1 上形成的氧化硅膜构成的绝缘膜 13、以及在强电场漂移层 6 上形成带状，与 n 型区域 8 交叉的金属薄膜构成的表面电极 7。还有，表面电极 7 也形成于绝缘膜 13 上。

也就是说，本实施形态在强电场漂移层 6 间形成绝缘膜 13，因此，相邻的强电场漂移层 6 间由介于两者间的绝缘膜 13 在电学上使其分离，所以能够防止在相邻的强电场漂移层 6 发生漏电流。

要而言之，在本实施形态的场发射型电子源 10 中，呈带状的 n 型区域 8 与垂直于 n 型区域 8 的呈带状的表面电极 7 构成矩阵，因此适当选择施加电压的 n 型区域 8 与表面电极 7，能够使施加电压的表面电极 7 中只是与施加电压的 n 型区域 8 交叉的区域发射出电子，所以能够只使表面电极 7 的所希望的区域发射电子。

而且，在构成如图 15 所示的显示装置的情况下，没有必要像图 22 所示的显示装置那样把集电极 31 做成带状，不需要用于开关施加在集电极 31 上的数百到数千伏特的高压的电路，可以谋求低成本化及小型化。

下面参照图 17A~图 17F 对本实施形态的场发射型电子源 10 的制造方法加以说明。

首先，与实施形态 1 相同，在 p 型硅基板 1 内的主表面侧利用热扩散技术或离子注入技术导入磷等掺杂物，以形成带状的 n 型区域 8，接着，在形成 n 型区域 8 的 p 型硅基板 1 的主表面上利用 LPCVD 法形成膜厚 1.5 微米的不掺杂的多晶硅层 3，然后，



利用阳极氧化处理使 n 型区域 8 上的部分多孔质化，利用急剧热氧化的方法形成热氧化的多孔质多晶硅构成的强电场漂移层 6，得到图 17A 所示的结构。

接着，涂布光刻胶，在强电场漂移层 6 上留下形成图案的光刻胶层 12，得到如图 17B 所示的结构。亦即光刻胶层 12 形成带状。

接着，以光刻胶层 12 为掩模，利用反应性离子蚀刻技术将强电场漂移层 6 间的多晶硅层 3 蚀刻掉。而且，在本实施形态中光刻胶层 12 的宽度比强电场漂移层 6 的宽度大，因此在强电场漂移层 6 的侧壁残留有多晶硅层 3 的一部分。在这里，利用反应性离子蚀刻技术进行蚀刻的条件是，氧气流量 4sccm，CHF<sub>3</sub> 气体的流量为 16sccm，真空度 8.3Pa，放电功率 100W（放电功率密度为 0.3W/cm<sub>2</sub>）。然后，利用去除光刻胶层 12 的方法得到图 17C 所示的结构。还有，多晶硅层 3 的蚀刻方法不限于反应性离子蚀刻技术，也可以采用例如使用氬气等的离子蚀刻技术。

接着，利用等离子体 CVD 等方法形成氧化硅膜构成的绝缘膜 13 覆盖 p 型硅基板 1 的主表面侧的整个表面，以此得到图 17D 所示的结构。在这里，氧化硅膜的成膜条件是，基板温度 225℃、SiH<sub>4</sub> 气体的流量为 50sccm、N<sub>2</sub>O 气体的流量为 875sccm、真空度为 133Pa、放电功率为 150W（放电功率密度 0.05W/cm<sub>2</sub>）。

接着利用蚀刻去除强电场漂移层 6 上的绝缘膜 13 的方法得到图 17E 所示的结构。

接着在 p 型硅基板 1 的主表面侧形成金属薄膜（金的薄膜）构成的带状表面电极 7，以此得到图 17F 所示的结构的场发射型电子源 10。

#### 实施形态 4

图 18 是表示使用本实施形态的场发射型电子源 10 的显示装置的概略结构的立体图，与场发射型电子源 10 相对配设玻璃基板 33。玻璃基板 33 的与场发射型电子源 10 相对的一侧表面形成集电极 31，集电极 31 上涂布着能够在场发射型电子源 10 发射的电子的作用下发出可见光的荧光体层 32。而且，与实施形态 1 相同的结构要素采用相同的符号标示。

但是，在图 1~图 3 所示的实施形态 1 的结构的场发射型电子源 10 中，虽然极少但是还是可能发生电子通过介于强电场漂移层 6 间的多晶硅层 3 漂移的情况，在这种情况下，没有被施加电压的 n 型区域 8 的上方的表面电极 7 发射出电子，因此有可能导致显示装置中发生道间串扰。

本实施形态的场发射型电子源 10 具备防止这种不良情况发生的结构。本实施形态的场发射型电子源 10 如图 18 与图 19 所示，具备 p 型硅基板 1、形成于 p 型硅基板 1 内的主表面侧的呈带状的 n 型区域 8、形成于 n 型区域 8 上的氧化的多孔质多晶硅



构成的强电场漂移层 6、在相邻的 n 型区域 8 间形成的氧化硅层 15、以及在强电场漂移层 6 上形成带状，与 n 型区域 8 垂直的金属薄膜构成的表面电极 7。

也就是说，本实施形态在强电场漂移层 6 间形成氧化硅层 15，因此，能够防止在相邻的强电场漂移层 6 发生漏电流。

要而言之，在本实施形态的场发射型电子源 10 中，呈带状的 n 型区域 8 与垂直于 n 型区域 8 的呈带状的表面电极 7 构成矩阵，因此适当选择施加电压的 n 型区域 8 与表面电极 7，能够使施加电压的表面电极 7 中只是与施加电压的 n 型区域 8 交叉的区域发射出电子，所以能够只使表面电极 7 的所希望的区域发射电子。

而且，在构成如图 18 所示的显示装置的情况下，没有必要像图 22 所示的显示装置那样把集电极 31 做成带状，不需要用于开关施加在集电极 31 上的数百到数千伏特的高压的电路，可以谋求低成本化及小型化。

下面参照图 20 及图 21 对本实施形态的场发射型电子源 10 的制造方法加以说明。

首先，在 p 型硅基板 1 的主表面上利用等离子体 CVD 法形成氮化硅膜 14，然后，利用光刻法（photolithography）技术及蚀刻技术将氮化硅膜 14 做成带状图案，得到如图 20A 所示的结构。在这里，氮化硅膜 14 的成膜条件是，基板温度 300℃、SiH<sub>4</sub> 气体的流量为 30sccm、N<sub>2</sub> 气体流量为 450sccm、NH<sub>3</sub> 气体流量为 30sccm、真空度为 67Pa、放电功率为 500W（放电功率密度 0.17W/cm<sup>2</sup>）。

接着利用在水蒸气中将形成带状氮化硅膜 14 的 p 型硅基板 1 湿式氧化的方法有选择地只使 p 型硅基板 1 的主表面的没有被氮化硅膜 14 覆盖的部分氧化，以此形成氧化硅层 15，得到图 20B 所示的结构。

接着，利用蚀刻方法去除氮化硅膜 14，得到图 20C 所示的结构。

然后以氧化硅层 15 作为掩模，用离子注入方法注入磷等，以在 p 型硅基板 1 内的主表面侧形成带状的 n 型区域，得到图 20D 所示的结构。

接着，在 n 型区域 8 上及氧化硅层 15 上利用 LPCVD 法形成多晶硅层 3，以此得到图 20E 所示的结构。但是，多晶硅层 3 中形成于 n 型区域 8 上的膜为多晶硅膜，而形成于氧化硅层 15 上的膜为非晶态硅膜。

接着，利用蚀刻方法只将氧化硅层 15 上的非晶态硅去除，以此得到图 21A 所示的结构。

然后，使用由 55 重量%的氟化氢水溶液与乙醇以 1:1 混合的冷却到 0℃的电解液，以白金电极（未图示）为负极，p 型硅基板 1（p 型硅基板的背面形成未图示的欧姆电极）为正极，利用一边进行光照射一边以恒定电流进行阳极氧化处理的方法，将



多晶硅层 3 多孔质化，形成多孔质多晶硅层 5，得到图 21B 所示的结构。还有，在阳极氧化处理时，氧化硅层 15 也被上述电解液蚀刻，上述电解液对氧化硅层 15 的蚀刻速率是每一分钟 0.14 微米左右，而阳极氧化时间是 10 秒~30 秒，因此只要把氧化硅层 15 的膜厚设定为 0.5 微米左右，就能够可靠地起掩模的作用。

接着，使用电灯退火装置，在干燥的氧气中使多孔质多晶硅层 5 迅速热氧化 (RTO)，以形成热氧化的多孔质多晶硅构成的强电场漂移层 6，得到图 21C 所示的结构。迅速热氧化的条件是，氧化温度取 900℃，氧化时间取 1 小时。

然后，在 p 型硅基板 1 的主表面侧以蒸镀法形成金属薄膜，将此金属薄膜做成与 n 型区域 8 垂直的带状，作为表面电极 7，得到图 21D 所示结构的场发射型电子源 10。

### 实施形态 5

本实施形态的场发射型电子源 10 的基本结构与上述实施形态所示的所述结构大致相同，如图 23 所示，具备作为导电性基板的 p 型硅基板 1、形成于 p 型硅基板 1 内的主表面侧的呈带状的 n 型区域 8 (扩散层)、形成于 n 型区域 8 上，从 n 型区域 8 注入的电子漂移的氧化的多孔质多晶硅构成的强电场漂移层 6、形成于强电场漂移层 6 间的多晶硅层 3、以及在与 n 型区域 8 交叉的方向上形成带状，而且跨越强电场漂移层 6 及多晶硅层 3 上形成的导电性薄膜构成的表面电极 7。而且，强电场漂移层 6 和上述结构一样，可以采用下述方法形成，亦即在 p 型硅基板 1 的主表面侧的整个面上形成多晶硅层 3 之后，对该多晶硅层 3 的一部分进行阳极氧化处理使其多孔质化，再利用快速热氧化的方法使其氧化。

还有，在本实施形态中，表面电极 7 使用 Cr/Au，但是表面电极材料不限于 Cr/Au，只要是功函数小的金属和导电性膜 (例如 ITO 膜) 即可，金属也可以使用铝、铬、钨、镍、铂等以及这些金属的合金等。又，本实施形态中表面电极 7 的膜厚采用 10nm，但是该膜厚没有特别限定。

因此，在本实施形态的场发射型电子源 10 中，呈带状的 n 型区域 8 与垂直于 n 型区域 8 的呈带状的表面电极 7 构成矩阵，因此适当选择施加电压的 n 型区域 8 与表面电极 7，能够使施加电压的表面电极 7 中只是与施加电压的 n 型区域 8 交叉的区域发射出电子，所以能够只使表面电极 7 的所希望的区域发射电子。

而且，在利用本实施形态的场发射型电子源 10 构成显示装置的情况下，只要与场发射型电子源 10 相对配设图 23 中未图示的，与上述结构相同的玻璃基板 33 即可。在这里，在玻璃基板 33 的与场发射型电子源 10 相对的一侧表面形成集电极 31，集电极 31 上涂布着能够在场发射型电子源 10 发射的电子的作用下发出可见光的荧光体层 32 即可。玻璃基板 33 又可以采用未图示的玻璃制造的隔片等与场发射型电子源 10



形成一体。使玻璃基板 33、隔片及场发射型电子源 10 包围的内部空间达到规定的真空度。

在构成这样的显示装置的情况下，没有必要像图 25 所示的显示装置那样把集电极 31 做成带状，不需要用于开关施加在集电极 31 上的数百到数千伏特的高压的电路，可以谋求低成本化及小型化。

还有，在本实施形态的场发射型电子源 10 中，n 型区域 8 与表面电极 7 间施加的电压为 10 伏特到 30 伏特左右。

下面对构成本实施形态的场发射型电子源 10 的特征的部分加以说明。

本实施形态的场发射型电子源 10 在 p 型硅基板 1 内的主表面侧在 n 型区域 8 之间的大致中间处设置作为高杂质浓度 p 型区域的 p++ 型区域 17。因此，利用设置 p++ 型区域 17 的方法，能够防止漏电流流入 n 型区域 8 之间。

又，在 p 型硅基板 1 内的主表面侧，n 型区域 8 的宽度方向的两侧设置有与 n 型区域 8 相邻，而且具有比 n 型区域 8 更高的杂质浓度的作为 n+ 层的 n+ 扩散层 18，n+ 扩散层 18 内设置具有比 n+ 扩散层 18 更高的杂质浓度的作为 n++ 层的 n++ 扩散层 19。因此，即使把 n 型区域的杂质浓度做得小，也能够由于 n 型区域 8 与 n+ 扩散层 18 相邻而使 n 型部分的电阻值减小。而且由于在 n+ 扩散层 18 内设置比 n+ 扩散层 18 杂质浓度更高的 n++ 扩散层 19，能够防止 p 型硅基板 1 的主表面侧发生强电场集中的情况，可以谋求提高绝缘电压。

又，由于在 p 型硅基板 1 的背面设置作为背面电极的欧姆电极 2，所以能够利用欧姆电极 2 控制 p 型硅基板 1 的电位，以此可靠地防止发生漏电流流向 n 型区域 8 间的情况。

在多晶硅层 3 的表面电极 7 间的部位的一部分，设置在厚度方向贯通的分离槽 3a。而且，分离槽 3a 的开口形状是长方形，做成与表面电极 7 长度方向一致，宽度方向与强电场漂移层 6 的长度方向一致。以此，能够抑制漏电流流往强电场漂移层 6 间及表面电极 7 间的情况的发生。

还有在本实施形态的场发射型电子源 10 中，在 p 型硅基板 1 和多晶硅层 3 之间设置利用 LOCOS 法形成的绝缘层 15。亦即绝缘层 15 的形状是，在厚度方向上以一部分埋入 p 型基板 1 的形式形成，宽度方向上的两端部分越是接近端部其厚度越是慢慢变薄。于是，即使在 p 型硅基板 1 和多晶硅层 3 之间设置绝缘层 15，也能够减少多晶硅层 3 的表面和强电场漂移层 6 的表面的梯级差，能够防止由于设置绝缘层 15 而造成的表面电极 7 的断裂。而且 LOCOS 法众所周知是在 MOS 器件等的制造工艺中使用的元件分离技术，利用 LOCOS 法形成绝缘层 15，能够比较简单地减小晶片内、晶片间的





绝缘层 15 的形状偏差。

又，在 p 型硅基板 1 的主表面侧的整个面形成多晶硅层 3，利用阳极氧化处理使该多晶硅层 3 多孔质化以形成强电场漂移层 6 的情况下，相对于白金电极的负极，可以利用 n 型区域 8 作为电极（正极），进行阳极氧化处理时多晶硅层 3 上不必设置保护膜，制造容易。

表面电极 7 在多晶硅层 3 上设置宽度比位于强电场漂移层 6 上的部位小的窄宽度部分 7a。亦即将在多晶硅层 3 上的部位（窄宽度部 7a）的宽度做得比在强电场漂移层 6 上的部位的宽度小，因此，在使用于显示器装置等时，与表面电极 7 的宽度在整个长度方向上为一定值时相比，能够使未施加电压的 n 型区域 8 上方的表面电极 7 发射出电子的情况减少，提高电子的直进性，因此能够减少道间串扰（cross talk）。

而且在表面电极 7 与多晶硅层 3 之间设置绝缘膜，以此也能够提高电子的直进性，因此能够减少道间串扰。

下面对本实施形态的场发射型电子源 10 的制造方法简单说明作为特征的工序。

在 p 型硅基板 1 的主表面上利用等离子体 CVD 法等形成氮化硅膜后，利用光刻法技术及蚀刻技术将氮化硅膜做成带状图案，再利用在水蒸气中将形成带状氮化硅膜的 p 型硅基板 1 的主表面侧湿式氧化的方法有选择地只使 p 型硅基板 1 的主表面的没有被氮化硅膜 14 覆盖的部分氧化，以此形成氧化硅膜构成的绝缘层 15。也就是说，利用 LOCOS 方法形成绝缘层。然后利用蚀刻方法去除氮化硅膜，然后以绝缘层 15 作为掩模，利用离子注入方法注入磷等，以此在 p 型硅基板 1 内的主表面侧形成带状的 n 型区域 8。接着，在 n 型区域 8 上及绝缘层 15 上利用 LPCVD 法等形成多晶硅层 3，然后，使用由 55 重量%的氟化氢水溶液与乙醇以 1: 1 混合的冷却到 0℃的电解液，以白金电极（未图示）为负极，n 型区域 8 为正极，利用一边进行光照射一边以恒定电流进行阳极氧化处理的方法，将 n 型区域 8 上的多晶硅层 3 多孔质化，形成多孔质多晶硅层，使用电灯退火装置，在干燥的氧气中使多孔质多晶硅层迅速热氧化（RTO），以形成热氧化的多孔质多晶硅构成的强电场漂移层 6。然后，在 p 型硅基板 1 的主表面侧以蒸镀法形成金属薄膜，将此金属薄膜做成与 n 型区域 8 垂直的带状，作为表面电极 7。

还有，在本实施形态中，导电性基板采用 p 型硅基板 1，扩散层采用 n 型区域 8，但是导电性基板不限于 p 型硅基板，扩散层也不限于 n 型区域 8，形成带状的扩散层只要是电气上相互分离，同时与导电性基板在电气上分离即可。

#### 实施形态 6

本实施形态的场发射型电子源 10 的基板结构与图 23 所示的结构大致相同，如图



24 所示，其特征在于，表面电极 7 的宽度在整个长度方向上做成一定值，在厚度方向上在与电子漂移层 6 不重叠的部位上设置绝缘膜 21。而且，与实施形态 1 相同的结构要素采用相同的符号标示。

于是，本实施形态的场发射型电子源 10，在表面电极 7 的厚度方向上在与电子漂移层 6 不重叠的部位上设置绝缘膜 21，借助于此，使得在使用于显示装置等时没有被施加电压的 n 型区域 8 的上方的表面电极 7 发射出电子的情况减少，能够提高电子的直进性，减少道间串扰。

还有，代替设置绝缘膜 21 的方法，采用将表面电极 7 在与电子漂移层 6 不重叠的部位的厚度做得比与电子漂移层 6 重叠的部位的厚度大，以使在用于显示装置等时没有被施加电压的 n 型区域 8 的上方的表面电极 7 发射出电子的情况减少，能够提高电子的直进性，减少道间串扰。

#### 实施形态 7

本实施形态的电子源如图 25A~25C 所示，包含由 n 型硅基板 1 的一个面上形成的多孔质多晶硅构成的强电场漂移层 6、设置得覆盖住强电场漂移层 6 的一部分的低功函数的，抗氧化性能优异的厚度为 10nm 的金表面电极 7、形成于硅基板 1 的背面的厚度为 0.5 微米的铝的背面电极 2、以及连接表面电极 7 与端子电极 71 的配线用的电极 72。配线用的电极 72 与端子电极 71 均以厚度 1.5 微米的铝形成，配线用的电极 72 设置得与表面电极 7 电气连接，配线用的电极 72 与强电场漂移层 6 之间形成厚度为 0.5 微米的氧化硅构成的绝缘层 16。

而且在本实施形态中，由于在表面电极 7 之外另外设置厚度大因而电阻低的配线用的电极 72，所以能够使电子发射效率提高或是工作电压降低，发热减少，动作速度提高，减少在平面内电子发射效率和发射的电流密度的变化，而且能够减少由于表面电极 3 的断裂造成的动作不良，进而在使用于显示装置等时提高性能、质量及制造成品率。

又在配线用的电极 72 与强电场漂移层 6 之间形成厚度为 0.5 微米的氧化硅构成的绝缘层 16，因此，能够消除电子从强电场漂移层 6 直接飞入配线层而产生的无效电流，因此，设置配线用的电极 72 能够谋求电子发射效率的进一步提高。

而且由于配线用的电极 72 与端子电极 71 的厚度、材料都相同，所以在形成端子电极 71 时可以同时形成配线用的电极 72，因此即使是另外设置配线用的电极 72，也不增加制作工序。

又在厚度 10 微米左右的表面电极 7 之外另外设置厚度大的配线用的电极 72，因此能够利用配线用的电极 72 有效地散发在强电场漂移层 6 发生的焦耳热，能够提高



电子源在时间变化过程中的稳定性。

利用以厚度大的配线用的电极 72 包围在表面电极 7 的周边，散热性能提高了，能够进一步提高电子源在时间变化过程中的稳定性。

#### 实施形态 8

本实施形态的电子源如图 26A~26C 所示，包含由 p 型硅基板 1 的一个面上形成的多孔质多晶硅构成的强电场漂移层 6、设置得覆盖住强电场漂移层 6 的一部分的低功函数的，抗氧化性能优异的厚度为 10nm 的金表面电极 7、形成于硅基板 1 的背面的厚度为 0.5 微米的铝的背面电极 2、以及连接表面电极 7 与端子电极 71 的配线用的电极 72。配线用的电极 72 与端子电极 71 均以厚度 1.5 微米的铝形成，配线用的电极 72 设置得与表面电极 7 电气连接，而作为强电场漂移层 6 的材料的多孔质多晶硅除了一部分外都从配线用的电极 72 的下部被去除，配线用的电极 72 的大部分夹在形成于平滑的硅基板 1 上的厚度 0.5 微米的氧化硅构成的绝缘层 16 之间。

在本实施形态中，除了实施形态 7 的优点外，还由于把作为强电场漂移层 6 的材料的多孔质多晶硅除了一部分外都从配线用的电极 72 的下部去除，所以不是在表面凹凸大的多晶硅上，而是在平滑的硅基板 1 表面上形成配线用电极 72，因此能够防止断线和电阻的增大，与实施形态 7 相比，能够进一步使电子发射效率提高或是使工作电压降低，发热减少，动作速度提高，减少在平面内电子发射效率和发射的电流密度的变化，而且能够减少由于表面电极 3 的断裂造成的动作不良，进而能够在使用于显示装置等时提高性能、质量及制造成品率。

#### 实施形态 9

本实施形态如图 27A、B 所示，在基板、例如硅基板 1 上形成矩阵状的由多孔质多晶硅构成的强电场漂移层 6，同时在各强电场漂移层 6 的表面形成与实施形态 7、8 相同厚度的金构成的表面电极 7，再与同一横列的各表面电极 7 对应地、与各横列并行地形成形成配线用的电极 72。配线用的电极 72 由与实施形态 7、8 相同厚度的铝构成，与对应的表面电极 7 如图 28A、B 所示通过与表面电极 7 大致相同厚度的结合电极 73 电气连接，同时在各强电场漂移层 6 发生的热量能够通过结合电极 73 及硅基板 1 传递放热。配线用的电极 72 的下部形成有绝缘层 16。

上述情况下表面电极 7 通过结合电极 73 与配线用的电极 72 结合，但是也可以如图 29A、B 所示，形成配线用的电极 72 将表面电极 7 包围起来，将表面电极 7 与配线用的电极 72 电气连接，在这种情况下该配线用的电极 72 能够得到更好的散热效果。

#### 实施形态 10

下面参照图 30A~C 对本实施形态的强电场发射型电子源加以说明。



该场发射电子源由 p 型硅基板 1、形成于 p 型硅基板 1 主表面的呈带状的 n 型区域（扩散层）8、形成于 p 型硅基板 1 的背面的膜厚为 0.5 微米的铝质的背面电极（欧姆电极）2、在 p 型硅基板 1 的表面用例如 LPCVD 法形成的多晶硅层（半导体结晶层）3、利用一边对多晶硅层 3 的一部分进行光照射一边进行阳极氧化处理的方法，使其多孔质化后再急剧热氧化形成的多孔质多晶硅层（电场漂移层）6、设置得覆盖住多晶硅层 3 及各多孔质多晶硅层 6 一部分的而形成的表面电极 7、以及为了把表面电极 7 电气连接于外部电路而利用例如蒸镀法在多晶硅层 3 的表面形成的厚度约为 1.5 微米的铝质的端子电极 71 构成。在这里，表面电极 7 由利用例如蒸镀法在多晶硅层 3 及多孔质多晶硅层 6 的表面形成的膜厚约为 10nm 的金构成的金属薄膜 7a 与利用例如蒸镀法在多晶硅层 3 的区域形成的金属薄膜 7a 的表面形成的膜厚约为 1.5 微米的铝质的金属薄膜 7b 构成。而多孔质多晶半导体层由多孔质多晶硅层 6 构成。又在多孔质多晶硅层 6 以外的部分的多晶硅层 3 与表面电极 7 之间形成绝缘层 16。

在本实施形态中，在 p 型硅基板 1 上形成 n+ 扩散层构成的导电体层，以此作为导电性基板，而导电性基板构成场发射型电子源的负极，同时在真空中支持多孔质多晶硅层 6，而且向多孔质多晶硅层 6 注入电子。因此，导电性基板只要能够构成场发射型电子源的负极，支持多孔质多晶硅层 6 即可，所以不限于 p 型硅基板 1，在玻璃等绝缘性基板的表面形成导电性薄膜的导电性基板也可以。

在这里，作为强电场漂移层的多孔质多晶硅层 6 是将多晶硅层 3 的一部分多孔质化，再利用急剧热氧化的方法形成的，因此多晶硅层 3 与多孔质多晶硅层 6 的表面大致形成于相同的平面。

在这里，表面电极 7a 跨越形成构成强电场漂移层的多孔质多晶硅层 6 的 n 型硅基板 1 的表面的多孔质多晶硅层 6 以外的部位与多孔质多晶硅层 6 形成，由于多孔质多晶硅层 6 以外的部位与多孔质多晶硅层 6 形成于同一平面，所以能够把金属薄膜 7a 形成于没有梯级差的区域，因此，与把金属薄膜形成于具有梯级差的部位的情况相比，不容易发生导线断裂的情况，能够抑制电阻的增加。

又，在多孔质多晶硅层 6 的表面形成的金属薄膜 7a 为了防止到达多孔质多晶硅层 6 表面的电子在金属薄膜 7a 中散射，膜厚做得非常薄，但是，形成于多孔质多晶硅层 6 以外的区域的金属薄膜 7b 的膜厚没有必要做得薄，因此金属薄膜 7b 的膜厚做得比金属薄膜 7a 的膜厚大，能够更好地防止金属薄膜 7b 的断裂，可以更好地抑制电阻的增加。又由于在多孔质多晶硅层 6 以外的多晶硅层 3 与表面电极 7 之间设置绝缘层 16，能够提高电子的直进性，因此也具有减小道间串扰的效果。

如上所述，由于能够抑制构成表面电极 7 的金属薄膜 7a、7b 电阻的增大，可以



减少由于电流流过表面电极 7 而在表面电极 7 产生的热量，能够减少由于放热而造成的损失，防止电子发射效率的下降。又，如果表面电极 7 的电阻增大，则电流流过表面电极 7 而产生的电压降增大，实际施加于多孔质多晶硅层 6 的电压比施加于端子电极 71 与背面电极 2 之间的工作电压低，因此必须将工作电压提高这一点，而利用抑制电阻增大的方法能够防止工作电压增高。而且，在表面电极 7 发生的电压降因场所而不同，表面电极 7 的电阻大的情况下，电子发射效率和发射的电流密度有可能因场所而有偏差，但是由于对表面电极 7 电阻的增大加以抑制，能够防止发生电子发射效率和发射的电流密度因场所而发生偏差，再者，一旦表面电极 7 的电阻增大，电气时间常数也增大，因此工作速度变慢，利用抑制电阻增大的方法能够防止工作速度变慢。

表面电极 7 构成场发射型电子源的正极，以表面电极 7 作为正极、n 型区域 8 为负极施加电压，能够使从 n 型区域 8 注入的电子通过多孔质多晶硅层 6 漂移，到达多孔质多晶硅层 6 表面的电子由于隧道效应而从金属薄膜 7a 的表面发射出。因此，由施加于 n 型区域 8 与金属薄膜 7a 之间的直流电压得到的电子的能量减去金属薄膜 7a 的功函数得到的能量就是发射出的电子的理想能量，因此金属薄膜 7a 的功函数越小越好。又，一旦金属薄膜 7a 被氧化，在金属薄膜 7a 的表面形成氧化膜，通过金属薄膜 7a 发射出的电子的电子发射功率变小，因此金属薄膜 7a 的材料最好是耐氧化性能良好的金属。在本实施形态中，金属薄膜 7a 使用金，但并不是说金属薄膜限定于金，只要是功函数小而且耐氧化性好的金属都可以，除了金以外，也可以使用铂、铱、铑、钌等和这些金属的合金等。又，在金属薄膜 7a 表面的多孔质多晶硅层 6 以外的区域形成的金属薄膜 7b 最好是低电阻率材料，在本实施形态中金属薄膜 7b 使用铝，但是金属薄膜 7b 也不限于铝，只要是电阻率低的金属即可。还有，金属薄膜 7a、7b 和电极 71、72 的膜厚并不限于上述数值。

又如上所述，多晶硅层 3 的表面上形成的表面电极 7b 与端子电极 71 的材料相同，两个电极 7b、71 的厚度大致相同，因此两个电极 7b、71 可以在一个工序形成。

#### 实施形态 11

下面根据图 31A~图 31C 对本实施形态加以说明。上述实施形态 10 的强电场发射型电子源中，表面电极 7 由形成于多晶硅层 3 及多孔质多晶硅层 6 的表面的例如金构成的金属薄膜 7a 和形成于金属薄膜 7a 的多晶硅层 3 的区域的例如铝构成的金属薄膜 7b 构成，但是在本实施形态的强电场发射型电子源中，表面电极 7 由利用例如蒸镀法在多孔质多晶硅层 6 表面形成的膜厚约 10nm 的金构成的金属薄膜 7a 和利用例如蒸镀法在多晶硅层 3 表面形成的膜厚约 1.5 微米的铝构成的金属薄膜 7b 构成。还有，



表面电极 7 以外的结构和实施形态 10 相同，因此，相同的结构要素采用相同的符号标示，省略其说明。

与实施形态 10 一样，多晶硅层 2 与多孔质多晶硅层 3 的表面大致形成于相同的平面，所以能够把金属薄膜 7a、7b 形成于没有梯级差的区域，与把金属薄膜 7a、7b 形成于具有梯级差的部位的情况相比，不容易发生导线断裂的情况，能够抑制电阻的增加。

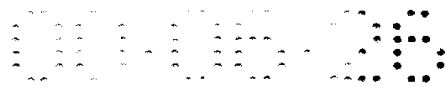
如实施形态 10 所述，表面电极 7 构成场发射型电子源的正极，以表面电极 7 为正极，以 n 型区域 8 为负极施加电压，以使从 n 型区域 8 注入的电子通过多孔质多晶硅层 6 漂移，到达多孔质多晶硅层 6 表面的电子借助于隧道效应从金属薄膜 7a 的表面发射出。因此，由施加于 n 型区域 8 与金属薄膜 7a 之间的直流电压得到的电子的能量减去金属薄膜 7a 的功函数得到的能量就是发射出的电子的理想能量，因此金属薄膜 7a 的功函数越小越好。又，一旦金属薄膜 7a 被氧化，在金属薄膜 7a 的表面形成氧化膜，则通过金属薄膜 7a 发射出的电子的电子发射效率变小，因此金属薄膜 7a 的材料最好是耐氧化性能良好的金属。在本实施形态中，金属薄膜使用金，但并不是说金属薄膜限定于金，只要是功函数小而且耐氧化性好的金属都可以，除了金以外，也可以使用铂、铱、铑、钌等和这些金属的合金等。又，在多孔质多晶硅层 3 以外的区域形成的金属薄膜 4b 最好是低电阻率材料，在本实施形态中金属薄膜 4b 使用铝，但是金属薄膜 4b 也不限于铝，只要是电阻率低的金属即可。还有，金属薄膜 7a、7b 和电极 71、72 的膜厚并不限于上述数值。

### 实施形态 12

下面参照图 32A~图 32F 对本实施形态的场发射型电子源的制造方法加以说明。在本实施形态中导电性基板使用 p 型硅基板 1(电阻率为 0.1 欧姆厘米的(100)基板)。

首先，在 n 型硅基板 1 的主表面形成带状的 n 型区域 (n+ 导电层) 8，在其背面形成欧姆电极 2 之后，利用 LPCVD 法形成覆盖 n 型区域 8 的膜厚 1.5 微米的无掺杂的多晶硅层 3，以此得到图 32A 所示的结构。在这里，LPCVD 法的成膜条件是，基板温度 610℃，SiH<sub>4</sub> 气体流量为 600sccm，真空度为 20Pa。而多晶硅层 3 的成膜方法不限于 LPCVD 法，也可以采取利用例如溅射法或等离子体 CVD 法形成非晶态硅层后，对该非晶态硅层进行退火处理使其结晶，形成多晶硅层的方法。其他半导体也可以使用同样的方法。

接着，在多晶硅层 3 利用等离子体 CVD 法形成膜厚 1 微米的氧化硅层 4，以此得到如图 36B 所示的结构。氧化硅层 4 的成膜条件是，基板温度 225℃，SiH<sub>4</sub> 气体流量为 50sccm，N<sub>2</sub>O 气体流量为 875sccm、真空度为 133Pa、放电功率为 150W (放电功率



密度为  $0.05\text{W}/\text{cm}_2$ )。而氧化硅层 4 的成膜方法不限于等离子体 CVD 法,也可以采取利用热氧化法等方法。

接着,采用光刻技术及蚀刻技术使多晶硅层 3 形成图案,以此得到图 32C 所示的结构。

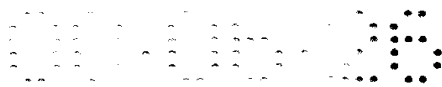
接着,使用由 55 重量%的氟化氢水溶液与乙醇以 1:1 混合的冷却到  $0^\circ\text{C}$  的电解液,以白金电极(未图示)为负极, n 型硅基板 1 (欧姆电极 2) 为正极,利用一边对多晶硅层 3 的露出部分进行光照射一边以恒定电流进行阳极氧化处理的方法,部分地形成多孔质多晶硅层 5,得到图 32D 所示的结构。在本实施形态中,阳极氧化处理的条件是,电流密度为  $20\text{mA}/\text{cm}^2$  的恒定值、阳极氧化时间为 15 秒钟,同时在阳极氧化处理中以 500W 的钨灯进行光照射,以形成膜厚 1 微米的多孔质多晶硅层 5。在本实施形态中,使多孔质化到达多晶硅的厚度方向上的途中,但也可以使多孔质化到达 n 型硅基板 1 的深度。而且在本实施形态中阳极氧化处理时的电流密度为恒定值,多孔质多晶硅层 5 的空隙度大致均匀,但是也可以利用改变阳极氧化处理时的电流密度的方法形成空隙度高的多晶硅层与空隙度低的多晶硅层交叉迭层的结构,还可以做成空隙度在厚度方向上连续变化的结构。

还有,在阳极氧化处理时,氧化硅层 4 也被上述电解液蚀刻,氧化硅层 4 的膜厚是 1 微米,而上述电解液对氧化硅的蚀刻速率是每一分钟 0.14 微米左右,阳极氧化时间是 15 秒,因此,氧化硅层 4 能够可靠地起掩模的作用。

接着,利用迅速热氧化(RTO)法,使多孔质多晶硅层 5 氧化到规定的深度(也就是使多孔质多晶硅层 5 的一部分氧化)以此得到图 32E 所示的结构。迅速热氧化的条件是,氧化温度取  $900^\circ\text{C}$ ,氧化时间取 1 小时。还有,在本实施形态中,使多孔质多晶硅层 5 的一部分氧化,但是也可以使其全部氧化。

然后,在多孔质多晶硅层 6 及多晶硅层 3 上利用金属掩模以蒸镀法形成金的薄膜,此金的薄膜形成与 n 型区域 8 交叉的带状,从而形成金的薄膜构成金属薄膜 7 (表面电极),得到图 32F 所示结构的场发射型电子源 10。在本实施形态中,金属薄膜 7 使用金,但并不是金属薄膜 7 限定于金,只要是功函数小的金属都可以,除了金以外,也可以使用铝、铬、钨、镍、铂等,或这些金属的合金等。又,在本实施形态中,金的薄膜的膜厚采用 10nm,但是对于膜厚没有特别限定。

将上述场发射型电子源 10 引入真空室(未图示)内在与金属薄膜 7 相对的位置上配置集电极(未图示),使真空室的真空度为  $5 \times 10^{-5}\text{Pa}$ ,以金属薄膜 7 作为正极,以 n 型区域 8 作为负极,在两级间施加 20V 的直流电压,同时以集电极作为正极,以金属薄膜 7 作为负极,在两级间施加 100V 的直流电压,借助于此,能够观察到从金



属薄膜 7 的表面向集电极发射电子的情况。还有，背面电极 2 最好是取比 n 型区域还要低的负电位。

于是，在本实施形态的场发射型电子源的制造方法中，将利用光刻技术及蚀刻技术形成图案的氧化硅层 4 作为掩模进行阳极氧化处理以形成多孔质多晶硅层 5，因此能够提高多孔质多晶硅层 5 的形成的图案的精度，又，氧化的多孔质多晶硅层 6 与金属薄膜 7 的接触面积由氧化硅层 4 的精度决定，因此能够以低成本提高电子发射面积的形成图案的精度。

还有，在本实施形态中，导电性基板使用 p 型硅基板 1（电阻率为 10 欧姆厘米的(100)基板），但是导电性基板不限于使用 p 型硅基板 1，也可以使用例如在玻璃基板等上形成导电性薄膜（例如铬薄膜和 ITO 薄膜）的基板等，与使用 p 型硅基板 1 等半导体基板的情况相比，能够实现大面积化及低成本化。

### 实施形态 13

图 33 是使用实施形态 12 的场发射型电子源 10 的平面发光装置的大概结构图。与实施形态 12 相同的结构要素采用相同的符号标示并省略其说明。

本实施形态的平面发光装置具备场发射型电子源 10 和与场发射型电子源 10 的金属薄膜 7 相对配置的透明电极 31，透明电极 31 上涂布有能够在场发射型电子源 10 发射的电子射线的作用下发出可见光的荧光体 32。而且，透明电极 31 由透明导电膜构成，玻璃基板构成的透明板 33。这里，形成透明电极 31 及荧光体 32 的透明板 33 通过隔片 34 与场发射型电子源 10 形成一体，使透明板 33、隔片 34 和场发射型电子源 10 围成的内部空间达到规定的真空度。

因此，可以利用场发射型电子源 10 发射电子使荧光体 32 发光，可以使荧光体 32 发出的光通过透明电极 31 及透明板 33 在外部显示。

在本实施形态的平面发光装置中，相对于金属薄膜 7 将透明电极 31 作为正极，在透明电极 31 与金属薄膜 7 之间施加 1kV 的直流电压  $V_c$ ，同时以场发射型电子源 10 的金属薄膜 7 为正极，有选择地在与金属薄膜 7 之间施加 20V 的直流电压  $V_{ps}$ ，以此得到与所选择的交点对应的发光图案。亦即在本实施形态中由于使用将多孔质多晶半导体层氧化的强电场漂移层 6 构成的电子源，所以电子在金属薄膜 7 的面内大致均匀地向着大致垂直的方向发射，因此没有必要设置在已有的平面发光装置中使用的会聚电极，结构简单了，同时也能够降低成本。又，在本实施形态中场发射型电子源 10 的电子发射面积(area)的图案精度高，因此能够实现发光不均匀少的平面发光装置。特别是在本实施形态中，使欧姆电极 2 相对于 n+导体层 8 带负电位，所以能够防止导体层之间发射漏电流，因而更加理想。





#### 实施形态 14

图 34 表示将实施形态 12 的场发射型电子源 10 使用于显示装置情况下的大概结构。在本实施形态中，如图 34 所示，在带状的 n+ 导电体层 8 上分别形成热氧化的多孔质多晶硅层 6 及与 n+ 导电体层 8 的带状图案交叉、分别形成带状的金属薄膜 7。又具备与场发射型电子源 10 的金属薄膜 7 相对配置的透明电极 31，在透明电极 31 上涂布着能够在场发射型电子源 10 发射出的电子射线的作用下发出可见光的荧光体 32。又，透明电极 31 由透明导电膜构成，形成于玻璃基板构成的透明板 33 上。在这里，本实施形态中利用将 n+ 区域 8 与金属薄膜 7 相互垂直配置的方法形成矩阵。亦即 n+ 区域 8 与金属薄膜 7 交叉的区域分别与一像素 (pixel) 对应。因此，利用施加电压的金属电极 7 与施加电压的 n+ 区域的组合，能够只使特定的像素发光。

因此，在本实施形态的显示装置中，场发射型电子源的电子发射面积的图案精度高，能够实现高清晰度的显示装置。

#### 实施形态 15

下面参照图 35A~D 对本实施形态的场发射型电子源的制造方法加以说明。

首先，在绝缘性基板 11 的主表面上形成带状的下部电极 12 之后，在绝缘性基板 11 的主表面侧的整个面上利用 LPCVD 法形成覆盖下部电极 12 的膜厚 1.5 微米的无掺杂的多晶硅层 3，以此得到图 35A 所示的结构。而且，多晶硅层 3 的表面大致平坦。在这里，LPCVD 法的成膜条件是，基板温度 610℃，SiH<sub>4</sub> 气体流量为 600sccm，真空度为 20Pa。而多晶硅层 3 的成膜方法不限于 LPCVD 法，也可以采取利用例如溅射法或等离子体 CVD 法形成非晶态硅层后，对该非晶态硅层进行退火处理使其结晶，形成多晶硅层的方法。

接着，在多晶硅层 3 上利用等离子体 CVD 法形成膜厚 1 微米的氧化硅层 4。氧化硅层 4 的成膜条件是，基板温度 225℃，SiH<sub>4</sub> 气体流量为 50sccm，N<sub>2</sub>O 气体流量为 875sccm、真空度为 133Pa、放电功率为 150W（放电功率密度为 0.05W/cm<sup>2</sup>）。而氧化硅层 4 的成膜方法不限于等离子体 CVD 法，也可以采取利用热氧化法等方法。形成上述氧化硅层 4 之后，采用光刻技术及蚀刻技术使氧化硅层 4 形成与下部电极 12 垂直的带状图案，以此得到图 35B 所示的结构。

接着，使用由 55 重量%的氟化氢水溶液与乙醇以 1:1 混合的冷却到 0℃的电解液，以白金电极（未图示）为负极，下部电极 12 为正极，利用一边对多晶硅层 3 的露出部分进行光照射一边以恒定电流进行阳极氧化处理的方法，形成带状多孔质多晶硅层 5。在本实施形态中，阳极氧化处理的条件是，电流密度为 20mA/cm<sup>2</sup>的恒定电流、阳极氧化时间为 15 秒钟，同时在阳极氧化处理中以 500W 的钨灯进行光照射，以形成



膜厚 1 微米的多孔质多晶硅层 5。而且在阳极氧化处理时，氧化硅层 4 也被上述电解液蚀刻，氧化硅层 4 的膜厚是 1 微米，而上述电解液对氧化硅层 4 的蚀刻速率是每一分钟 0.14 微米左右，阳极氧化时间是 15 秒，因此，氧化硅层 4 能够可靠地起掩模的作用。接着，利用迅速热氧化（RTO）法，使多孔质多晶硅层 5 氧化到规定的深度（也就是使多孔质多晶硅层 5 的一部分氧化），以此形成热氧化的多孔质多晶硅层 6，得到图 35C 所示的结构。迅速热氧化的条件是，氧化温度取 900℃，氧化时间取 1 小时。还有，在本实施形态中，使多孔质多晶硅层 5 的一部分氧化，但是也可以使其全部氧化。

然后，在绝缘性基板 11 的主表面侧利用金属掩模以蒸镀法形成金的薄膜，此金的薄膜形成与下部电极 12 的带状图案垂直的带状薄膜，从而形成金的薄膜构成金属薄膜 7，得到图 35D 所示结构的场发射型电子源 10。在本实施形态中，金属薄膜 7 使用金，但并不是金属薄膜 7 限于金，只要是功函数小的金属都可以，除了金以外，也可以使用铝、铬、钨、镍、铂等，或这些金属的合金等。又，在本实施形态中，金属薄膜 7 的膜厚采用 10nm，但是该膜厚没有特别限定。还有，在本实施形态中金属薄膜 7 构成上部电极。

在本实施形态中，将利用光刻技术及蚀刻技术形成图案的氧化硅层 4 作为掩模进行阳极氧化处理，以形成多孔质多晶硅层 5，因此能够提高多孔质多晶硅层 5 的图案精度，又，氧化的多孔质多晶硅层 6 与金属薄膜 7 的接触面积由氧化硅层 4 的图案精度决定，因此能够以低成本提高电子发射面积的图案精度。

还有，在本实施形态的场发射型电子源 10 中，下部电极 12 与上部电极 7 分别有选择地施加电压，借助于此，可以只使特定像素发射电子。

#### 实施形态 16

下面参照图 36A~D 对本实施形态的场发射型电子源的制造方法加以说明。本实施形态的制造方法与实施形态 15 大致相同，其特征在于氧化硅层 4 的图案形状，因此对与实施形态 15 相同之处只作简单说明。

首先，在绝缘性基板 11 的主表面上形成带状的下部电极 12 之后，在绝缘性基板 11 的主表面侧的整个面上利用 LPCVD 法形成覆盖下部电极 12 的膜厚 1.5 微米的无掺杂的多晶硅层 3，以此得到图 36A 所示的结构。

接着，在多晶硅层 3 上利用等离子体 CVD 法形成膜厚 1 微米的氧化硅层 4 之后，采用光刻技术及蚀刻技术使氧化硅层 4 形成在下部电极 12 的上方沿着下部电极 12 的长度方向在每一规定的间隔开口的格子状图案，以此得到图 36B 所示的结构。

接着，使用由 55 重量%的氟化氢水溶液与乙醇以 1: 1 混合的冷却到 0℃的电解



液，以白金电极（未图示）为负极，下部电极 12 为正极，利用一边对多晶硅层 3 的露出部分进行光照射一边以恒定电流进行阳极氧化处理的方法，形成多孔质多晶硅层 5。接着，利用迅速热氧化（RTO）法，使多孔质多晶硅层 5 氧化到规定的深度，以此形成热氧化的多孔质多晶硅层 6，得到图 36C 所示的结构。

然后，在绝缘性基板 11 的主表面侧利用金属掩模以蒸镀法形成金的薄膜，此金的薄膜形成与下部电极 12 的带状图案垂直的带状薄膜，从而形成金的薄膜构成的金属薄膜 7，得到图 36D 所示结构的场发射型电子源 10。在本实施形态中，金属薄膜 7 使用金，但并不是金属薄膜 7 限定于金，只要是功函数小的金属都可以，除了金以外，也可以使用铝、铬、钨、镍、铂等，或这些金属的合金等。又，在本实施形态中，金属薄膜 7 的膜厚采用 10nm，但是该膜厚没有特别限定。还有，在本实施形态中金属薄膜 7 构成上部电极。

在本实施形态中，将利用光刻技术及蚀刻技术形成图案的氧化硅层 4 作为掩模进行阳极氧化处理，以形成多孔质多晶硅层 5，因此能够提高多孔质多晶硅层 5 的图案精度，又，氧化的多孔质多晶硅层 6 与金属薄膜 7 的接触面积由氧化硅层 4 的图案精度决定，因此能够以低成本提高电子发射面积的图案精度。

又，在本实施形态的场发射型电子源 10 中，下部电极 12 与上部表面电极 7 分别有选择地施加电压，借助于此，可以只使特定像素发射电子。又在多孔质多晶硅层 6 以外的金属薄膜 7 的下部设置绝缘层 9，因此道间串扰和电子的直进性也得到改善，是理想的实施形态。

#### 实施形态 17

图 37 表示将实施形态 5 的场发射型电子源 10 使用于显示装置的情况下的概略图。在本实施形态中，如图 37 所示，具备与场发射型电子源 10 的金属薄膜 7 相对配置的透明电极 31，透明电极 31 上涂布有能够在场发射型电子源 10 发射的电子射线的作用下发出可见光的荧光体 32。而且，透明电极 31 由透明导电膜构成，形成玻璃基板构成的透明板 33。在本实施形态中，透明电极 31 在同一面内形成阵列状，各透明电极 31 形成矩阵，与金电极 7 中热氧化的多孔质多晶硅层 6 上形成的部位相对。透明电极 31 及荧光体 32 形成的透明板 33 通过隔片（未图示）与场发射型电子源 10 形成一体，使透明板 33 和隔片及场发射型电子源 10 围成的内部空间达到规定的真空度。因此，利用施加电压的金属电极 7（下称上部电极 7）与下部电极 12 的组合可以只使特定像素发射电子射线，只使与该像素相对配置的荧光体 32 发光，可以使荧光体 32 发出的光通过透明电极 31 及透明板 33 在外部显示。

而且在本实施形态，使透明电极 31 与上部电极 7 相对作为正极，在透明电极 31



与上部电极 7 之间施加 1kV 的直流电压，同时以上部电极 7 为正极，上部电极 7 与下部电极 12 之间施加 20V 的直流电压，借助于此，能够只使与特定的电子源的像素对应的荧光体 32 发光。

在本实施形态中场发射型电子源 10 的电子发射面积 (area) 的图案精度由氧化硅层 4 的图案精度决定，因此电子发射面积的图案精度高，能够实现高清晰度显示。

### 工业应用性

由上述说明可知，采用本发明能够从表面电极的所希望的区域发射出电子，而且在使集电极与表面电极相对配置的构成显示装置的情况下，不需要施加在集电极上的数百伏特乃至数千伏特的高压在开关时用的电路。因此，能够使表面电极的所希望的区域有选择地发射电子的高精度的场发射型电子源阵列能够实现低成本化及小型化。

# 说明书附图

图 1A



图 1B

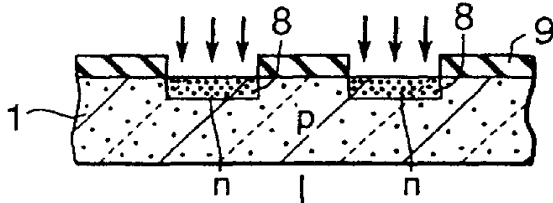


图 1C

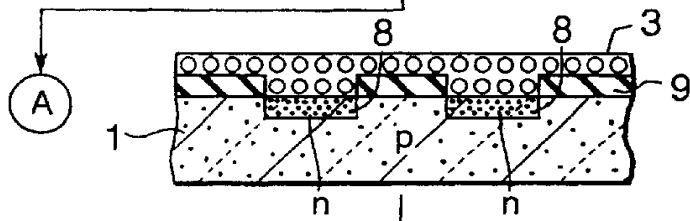


图 1D

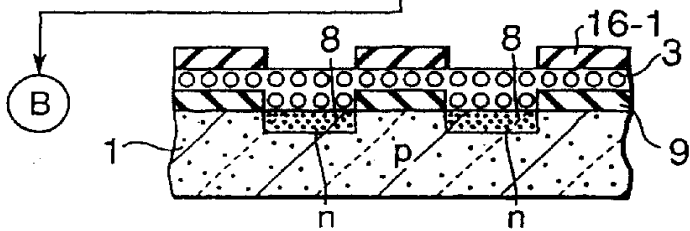


图 1E

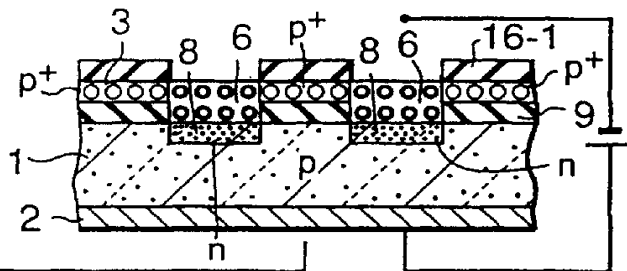


图 1F

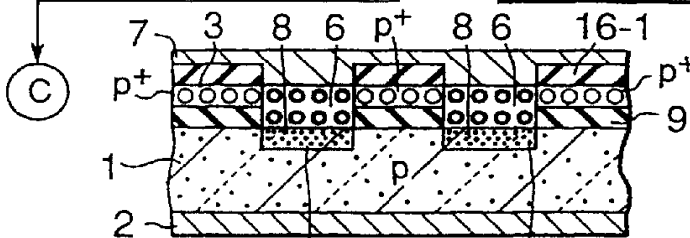
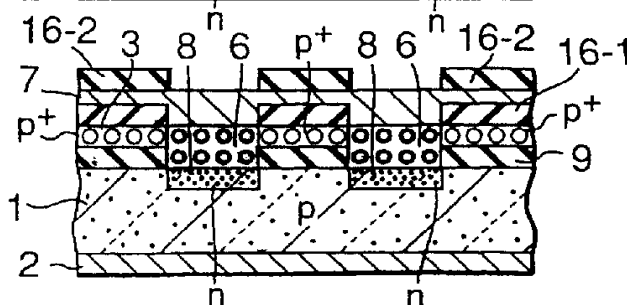
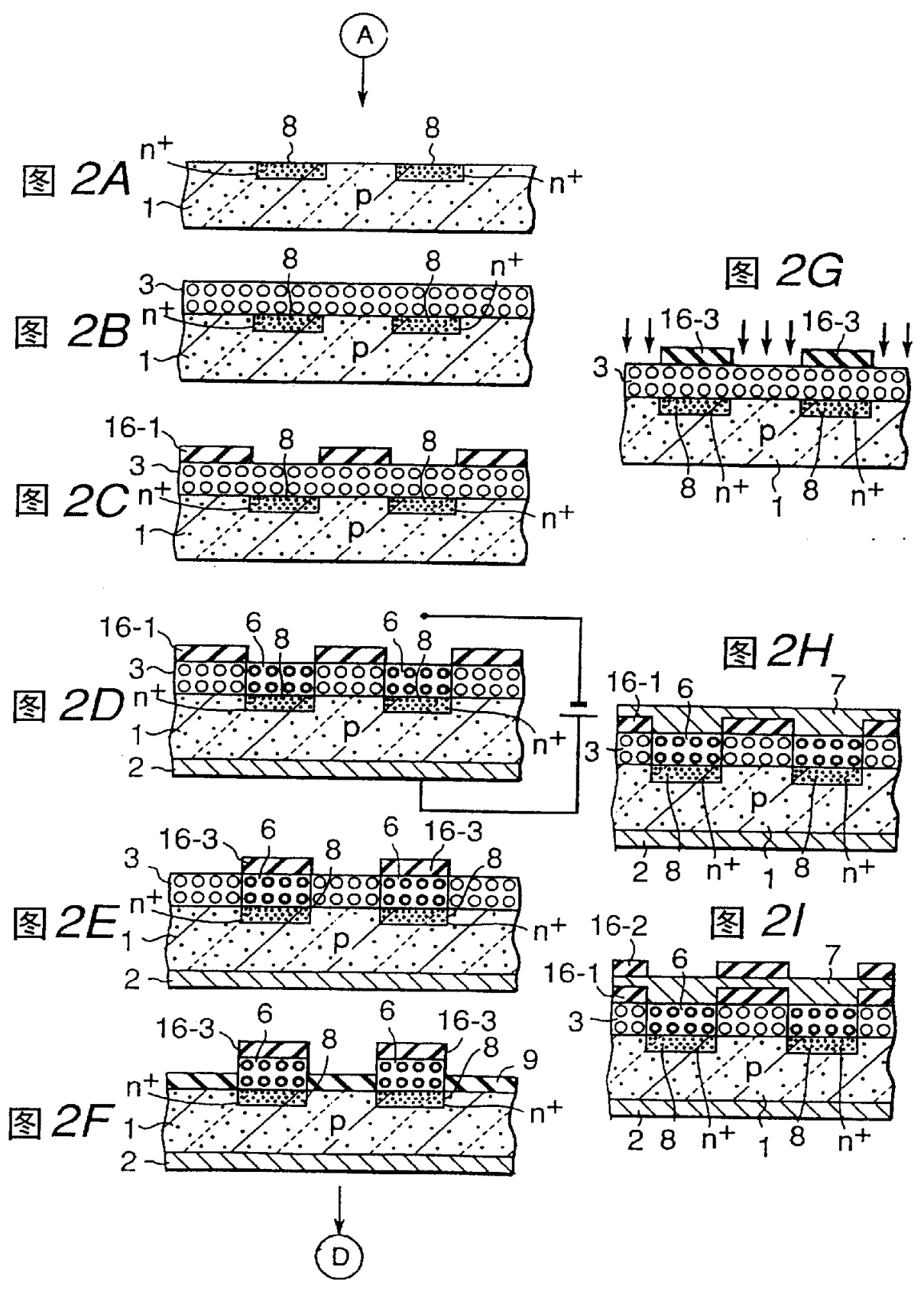


图 1G





(B)

图 3A

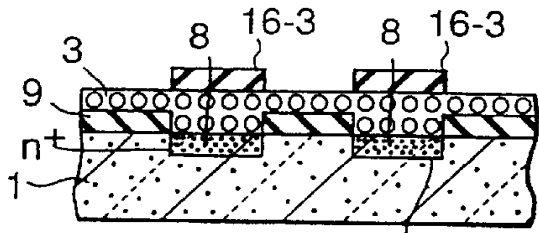


图 3B

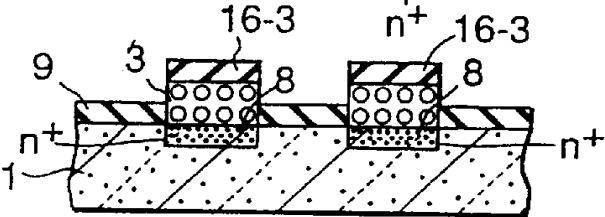


图 3C

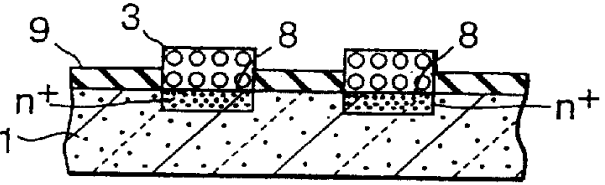


图 3D

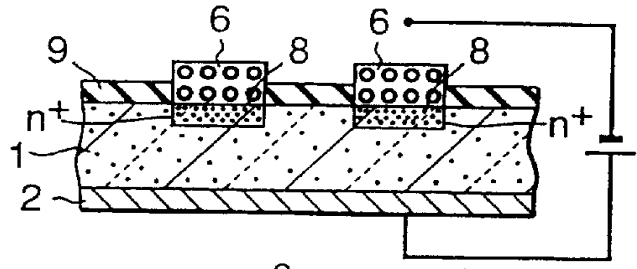


图 3E

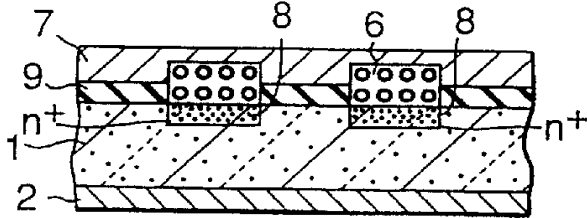
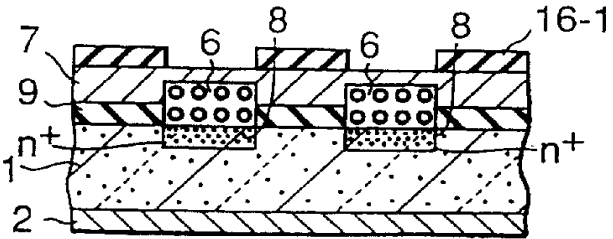
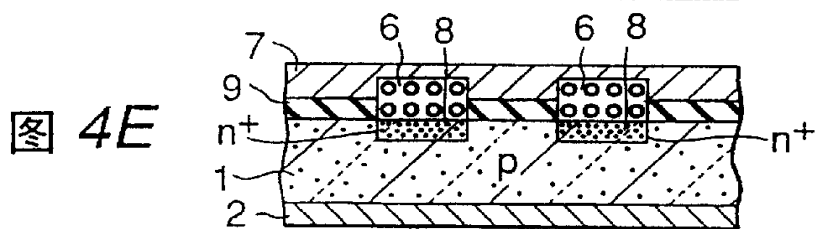
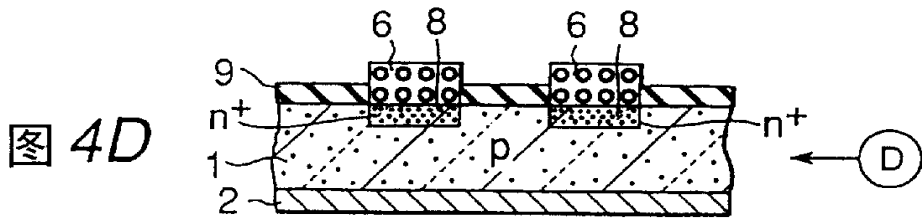
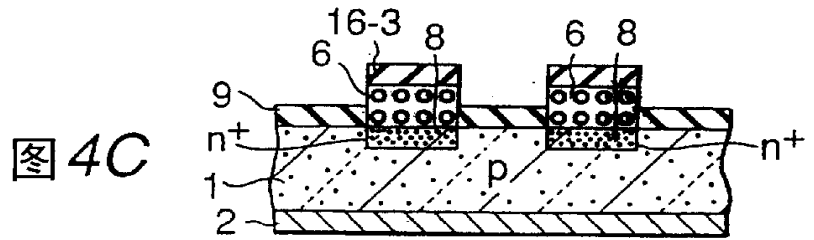
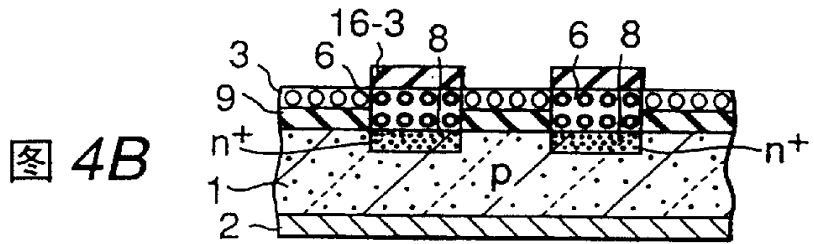
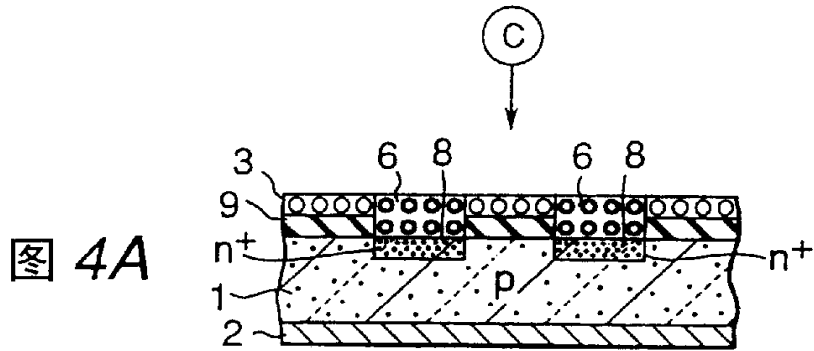
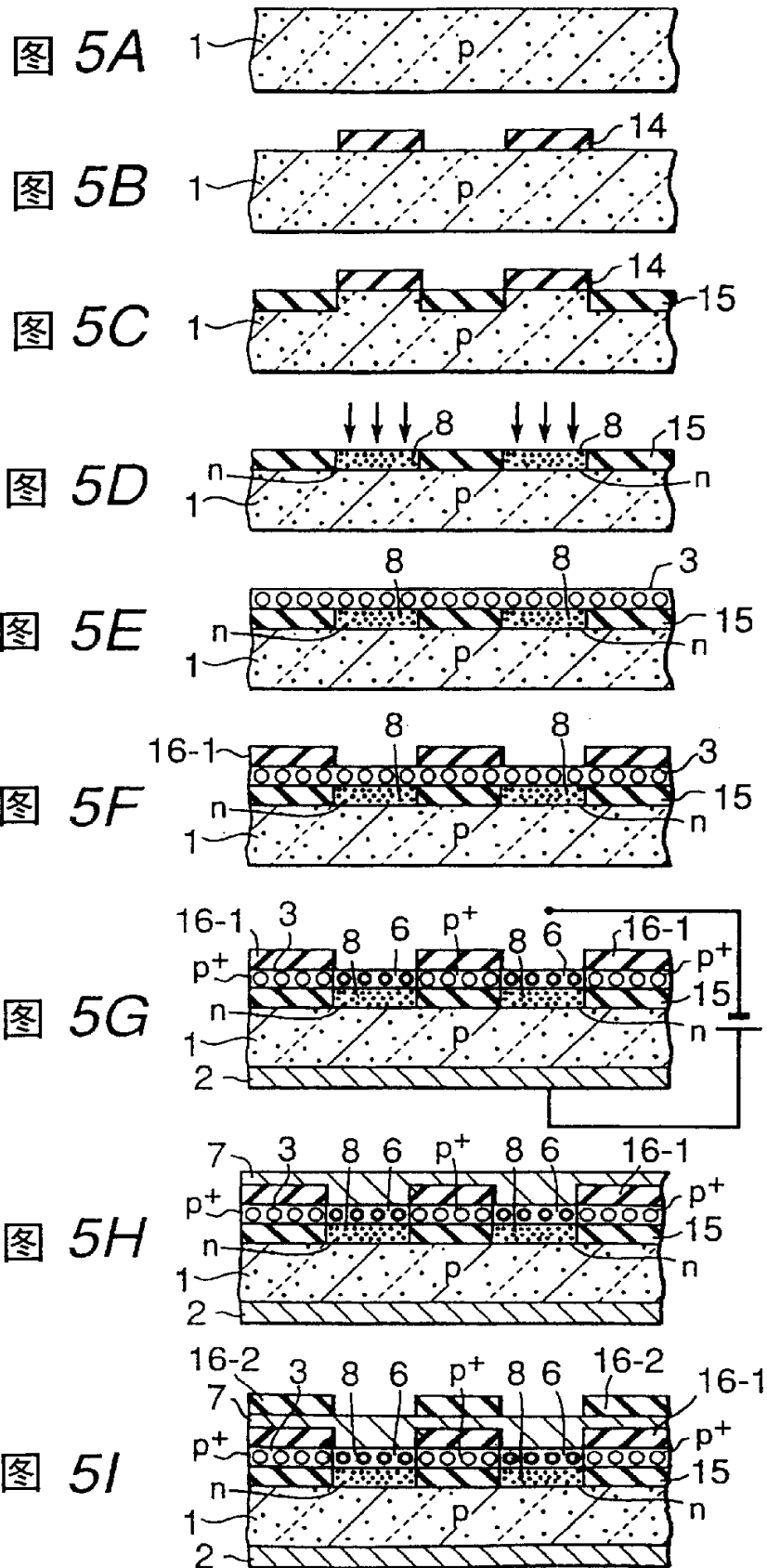


图 3F









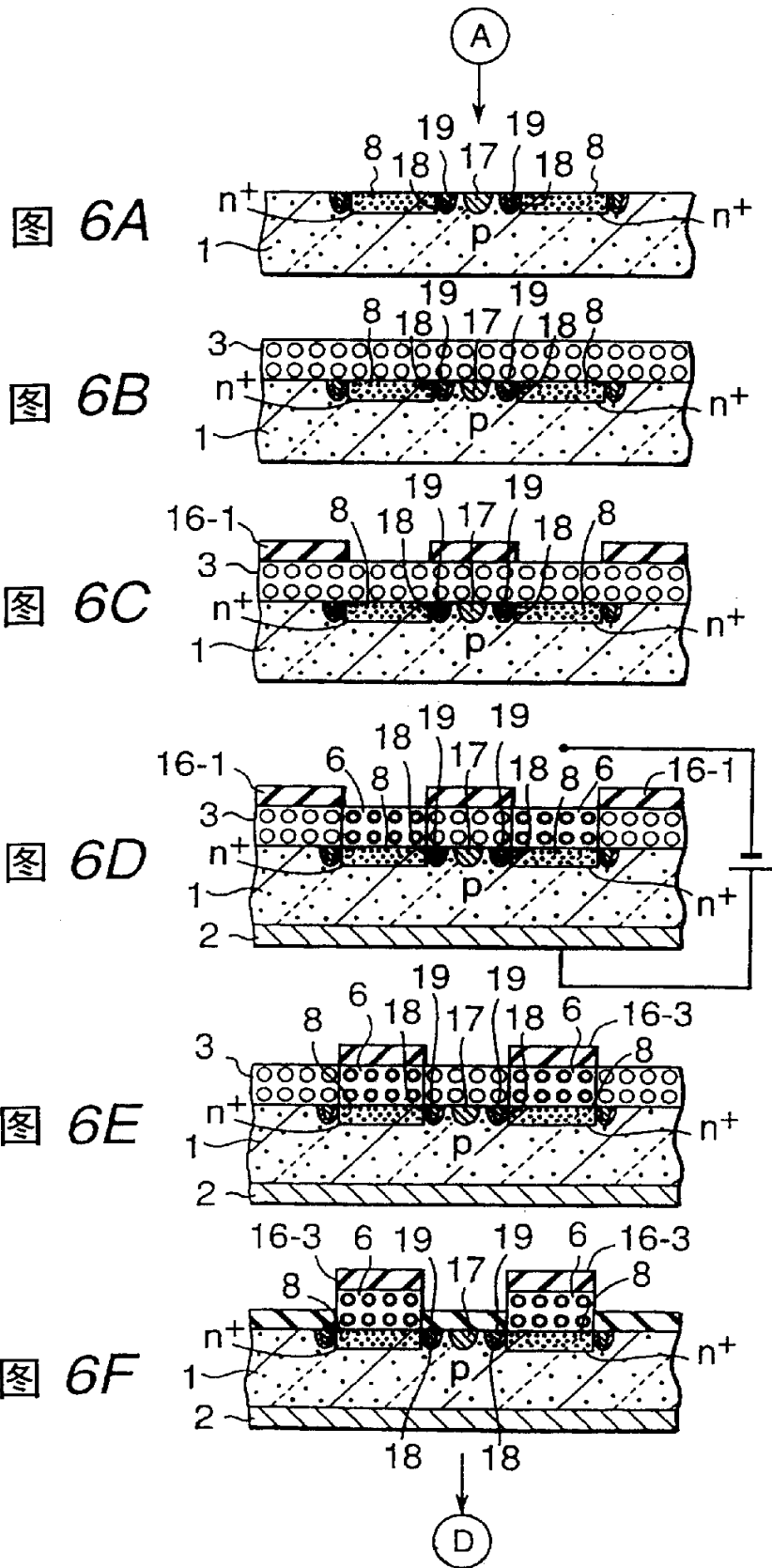


图 7

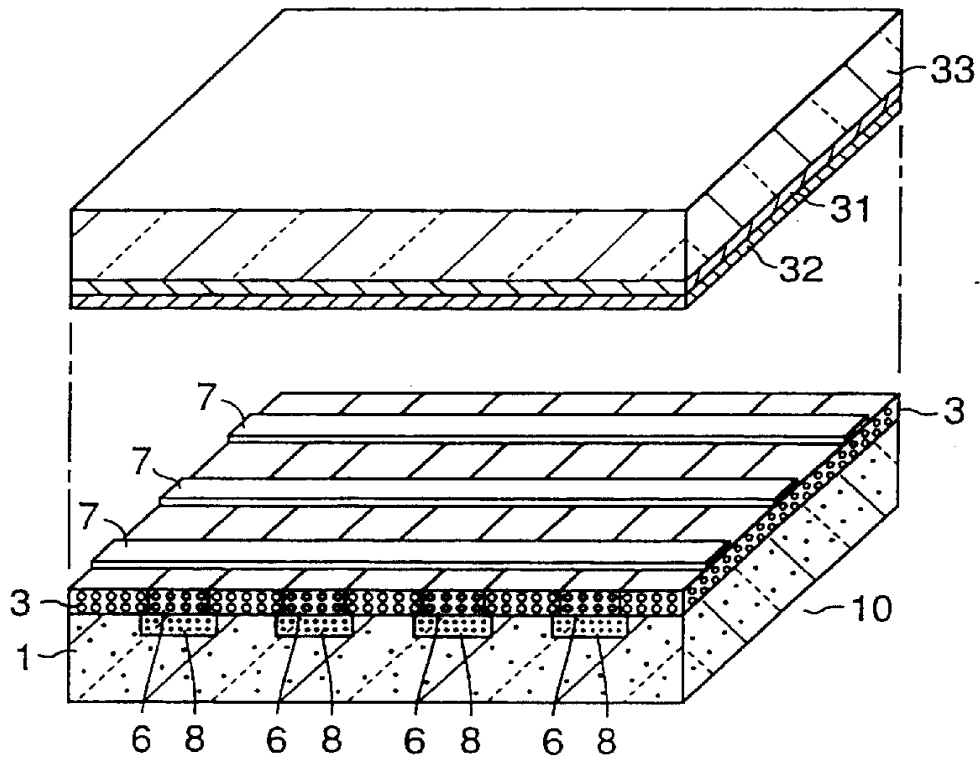


图 8

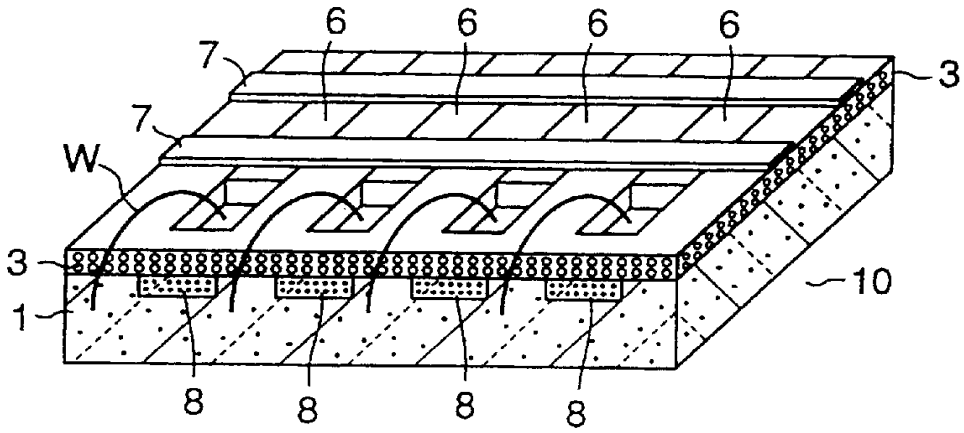
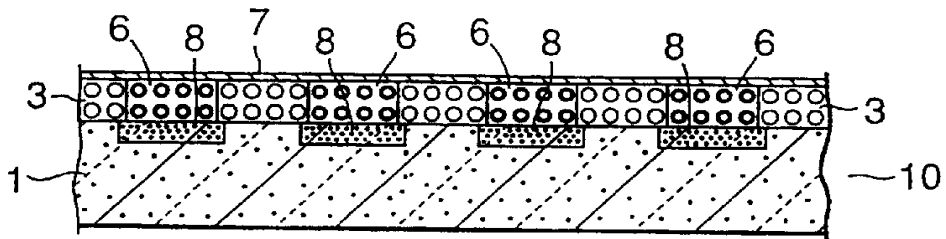


图 9



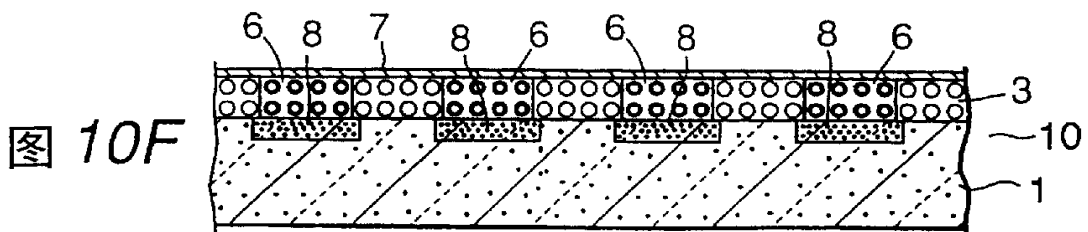
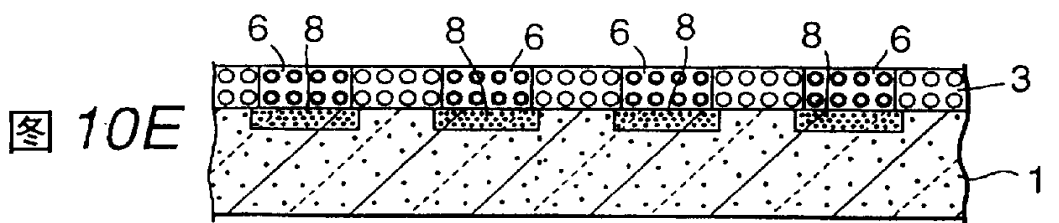
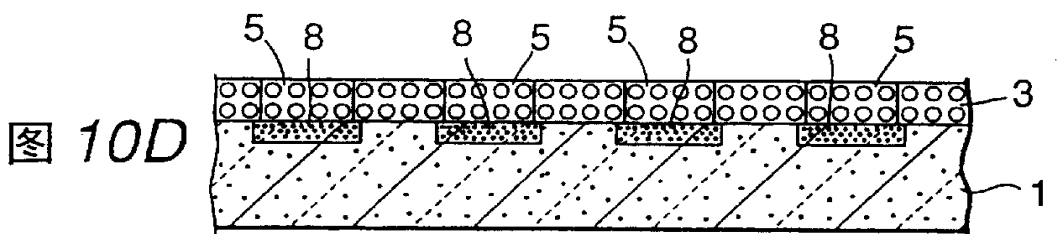
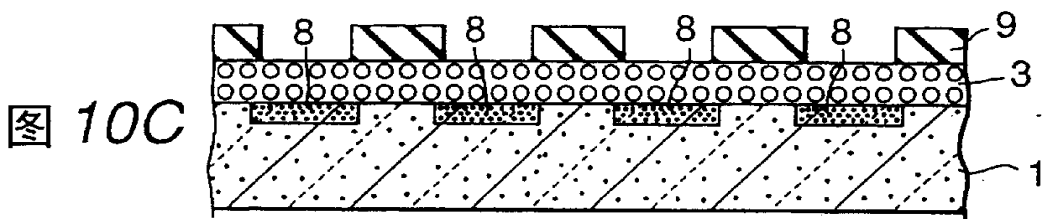
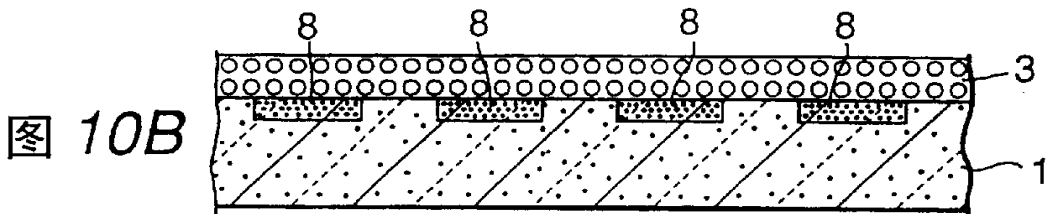
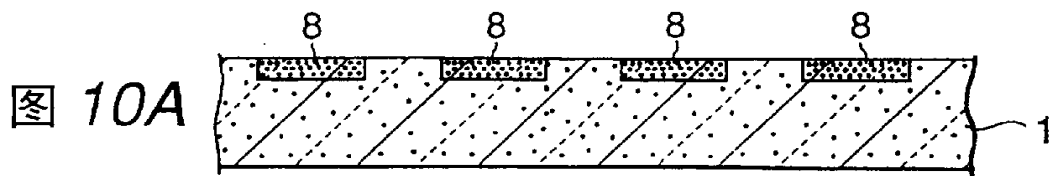


图 11

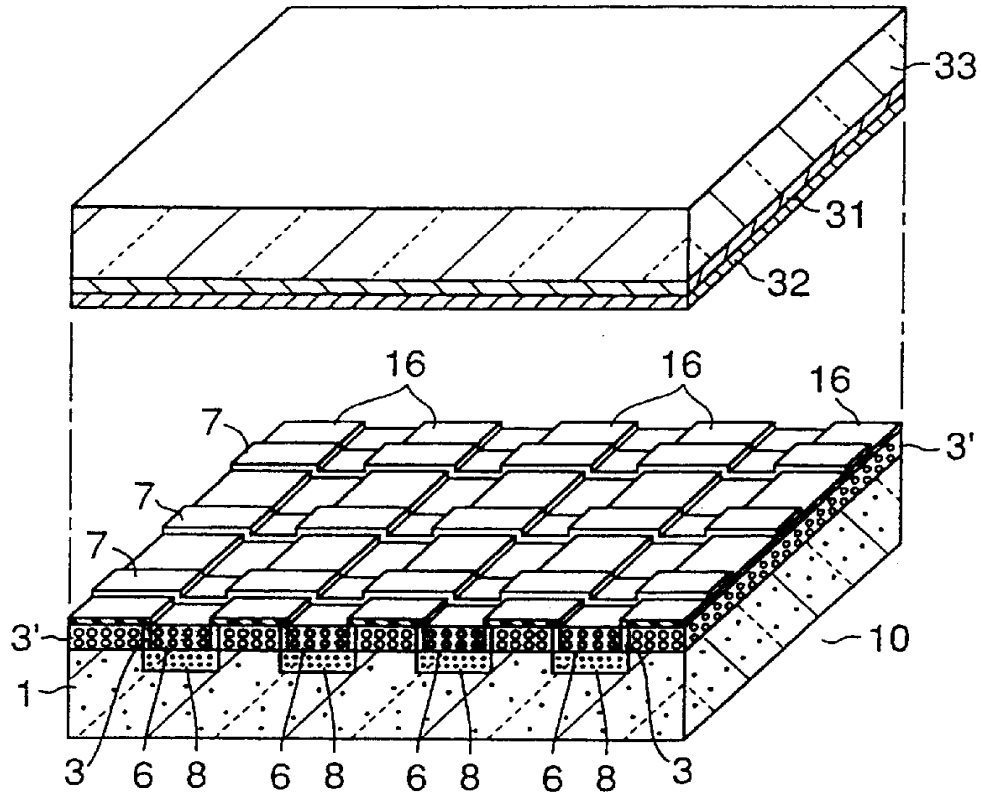


图 12

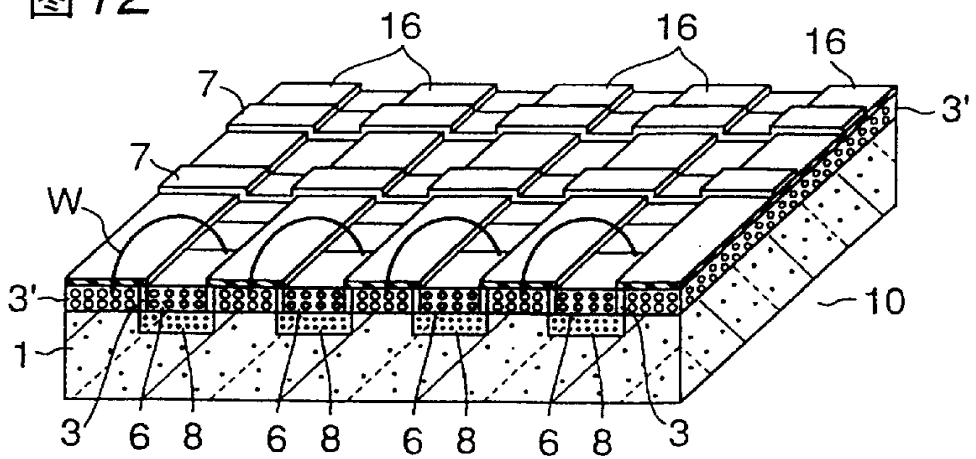


图 13

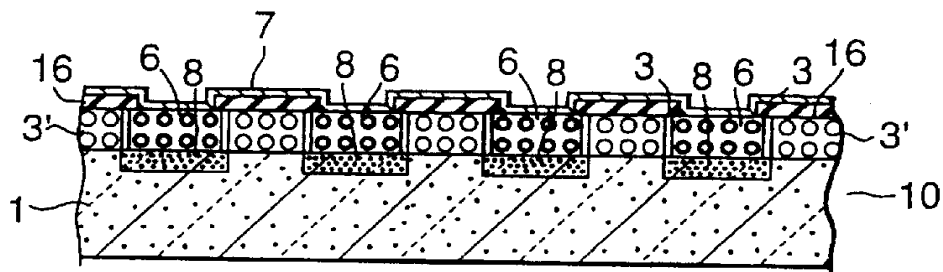


图 14A

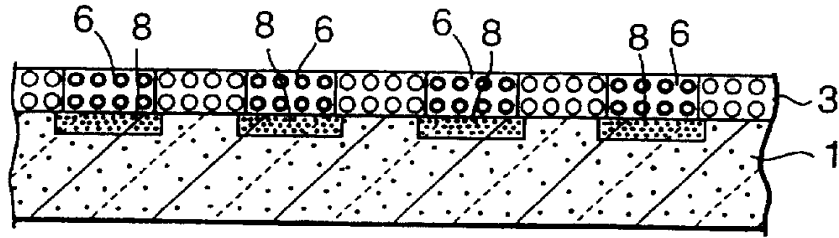


图 14B

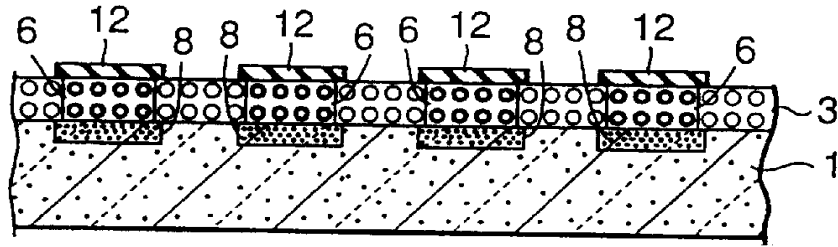


图 14C

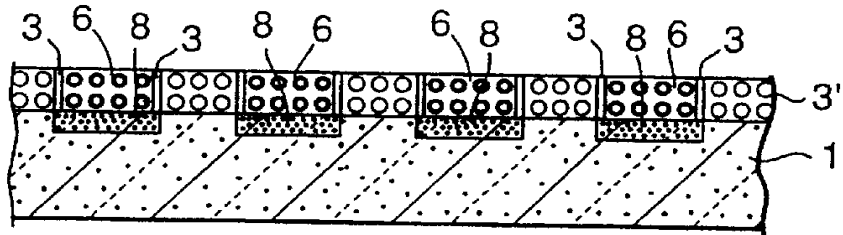


图 14D

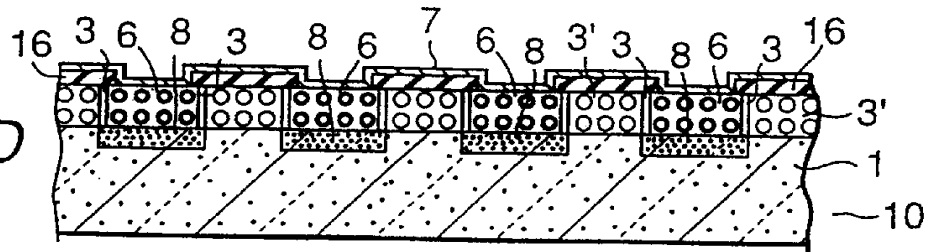




图 15

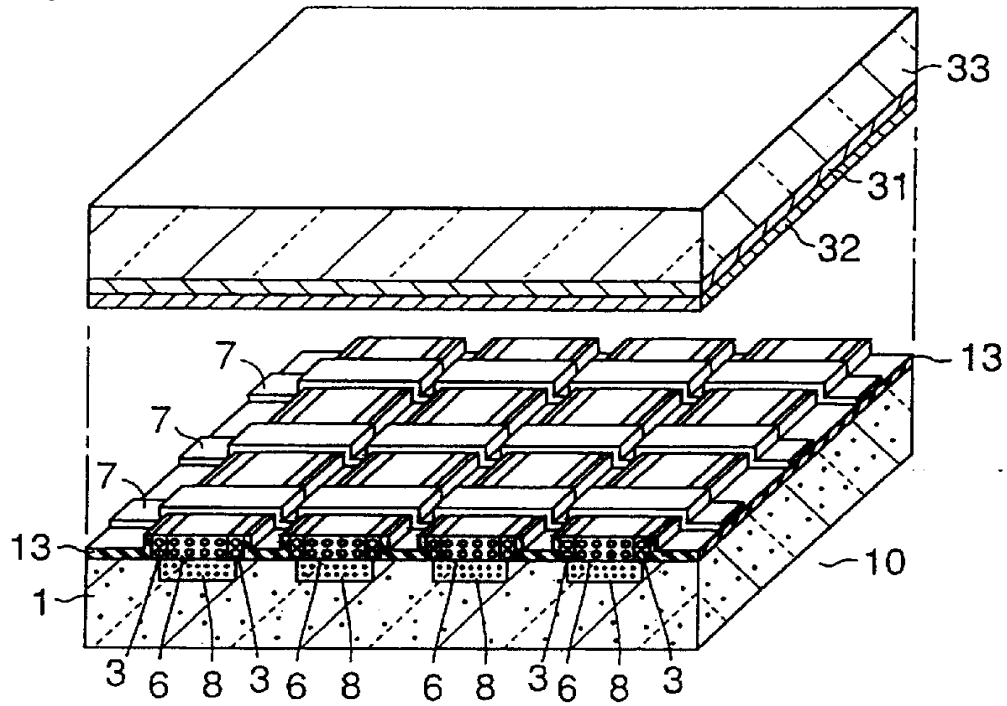
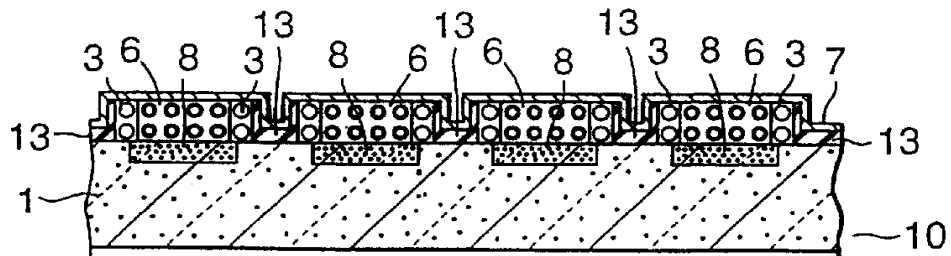


图 16



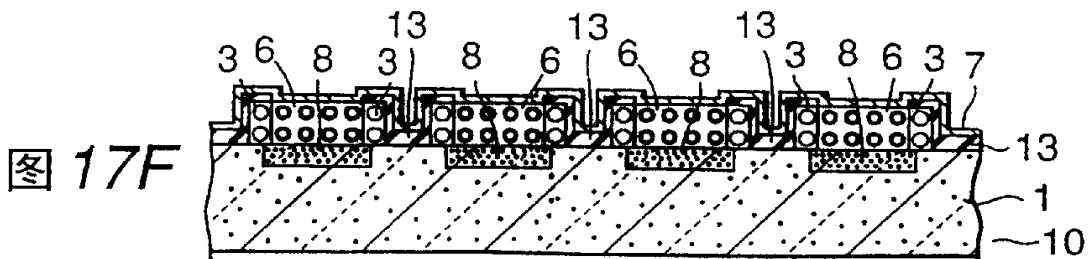
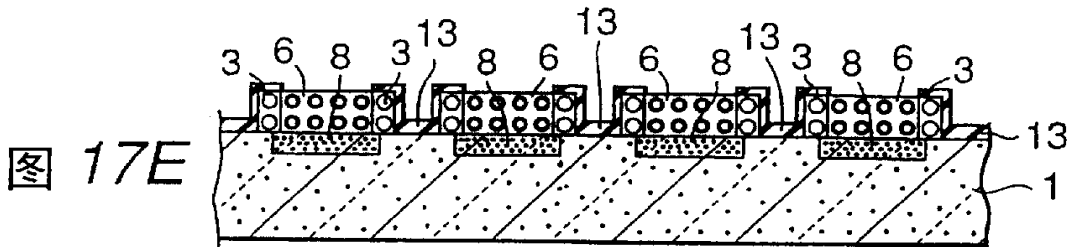
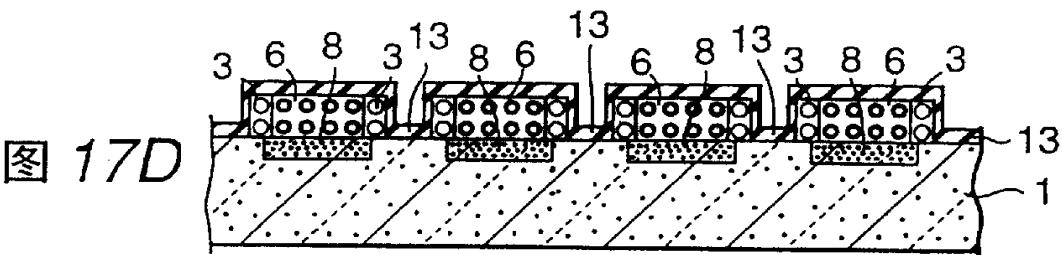
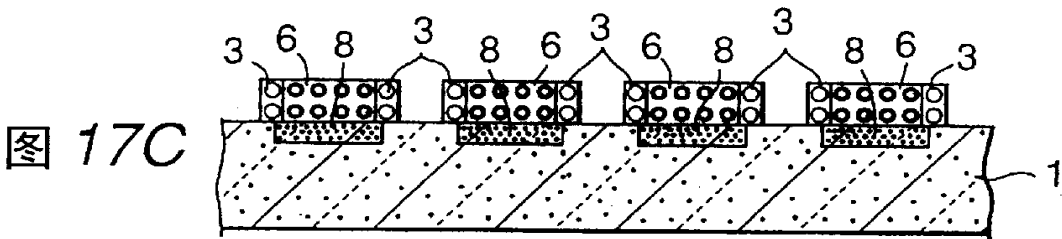
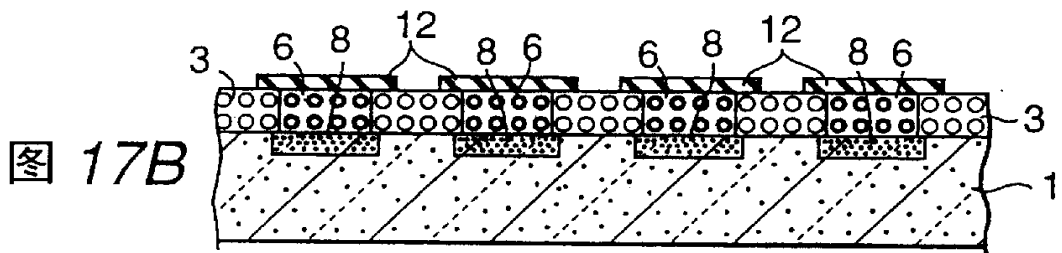
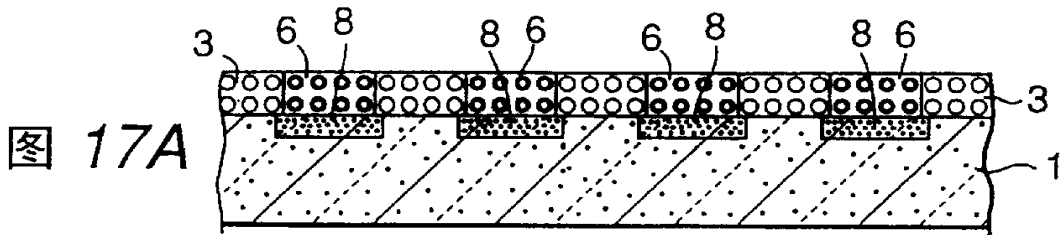


图 18

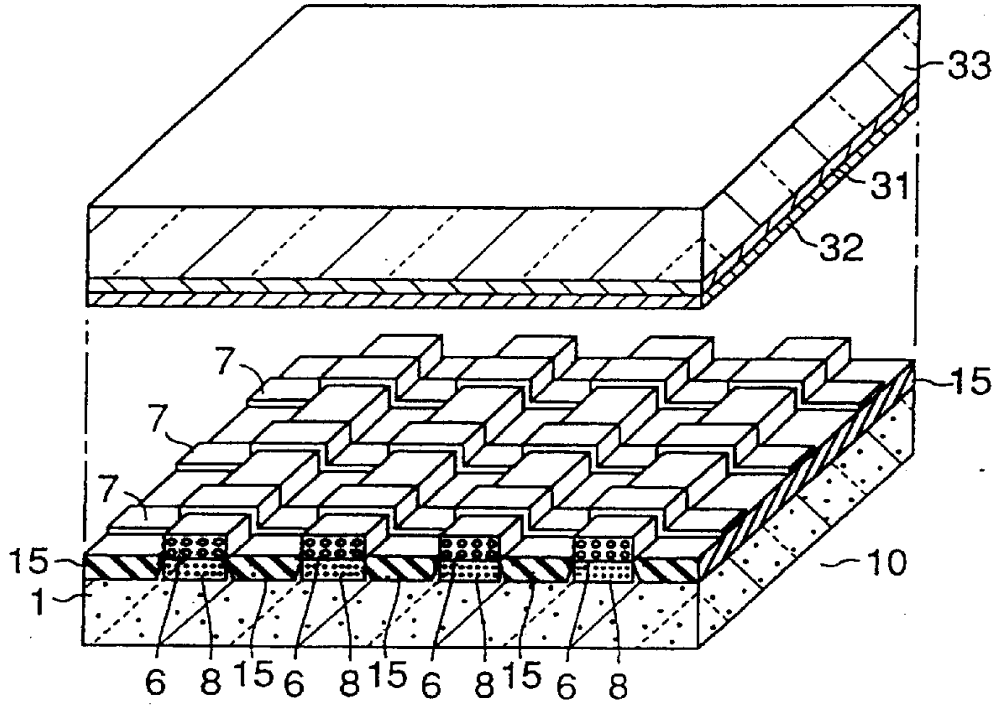
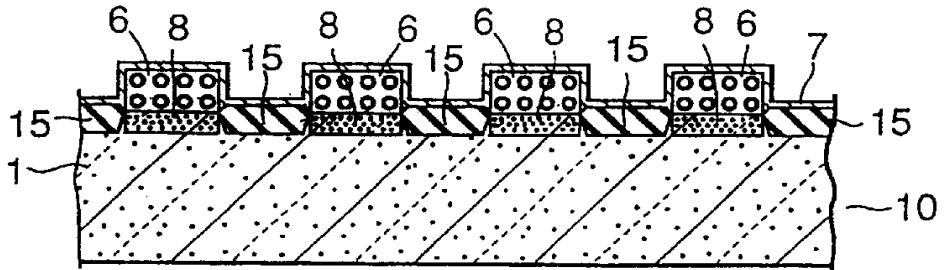


图 19



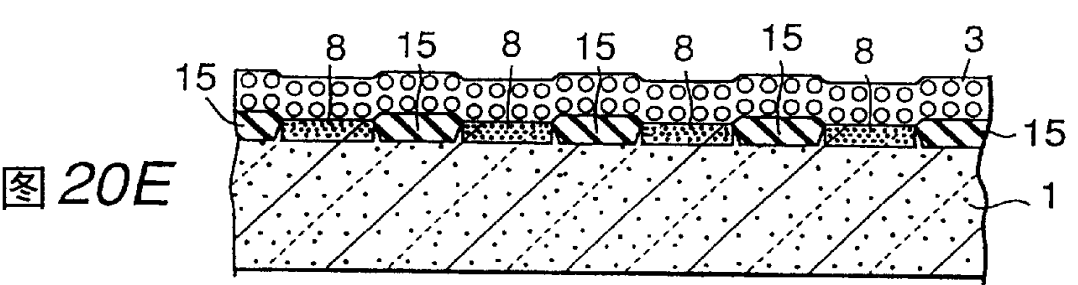
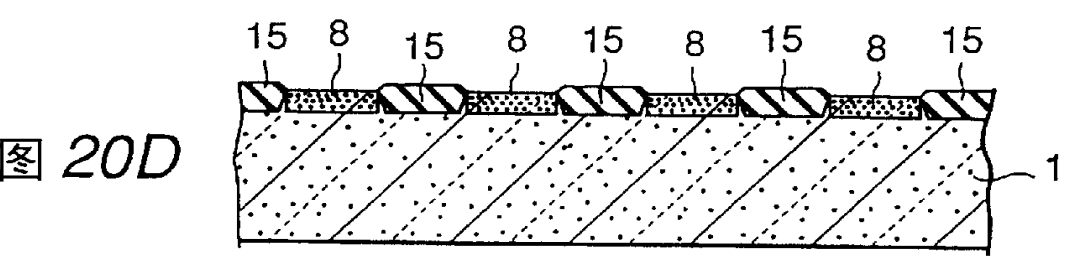
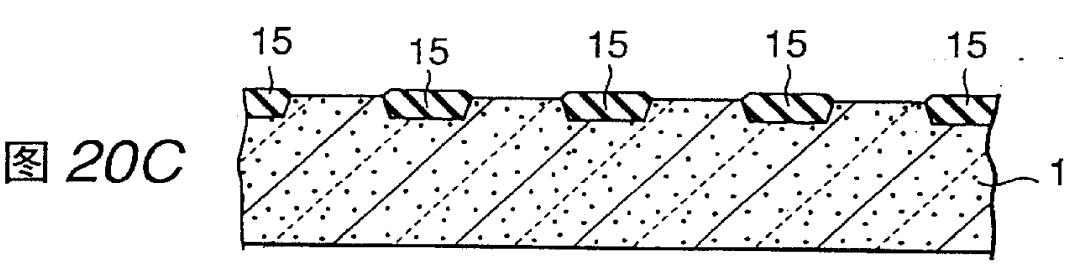
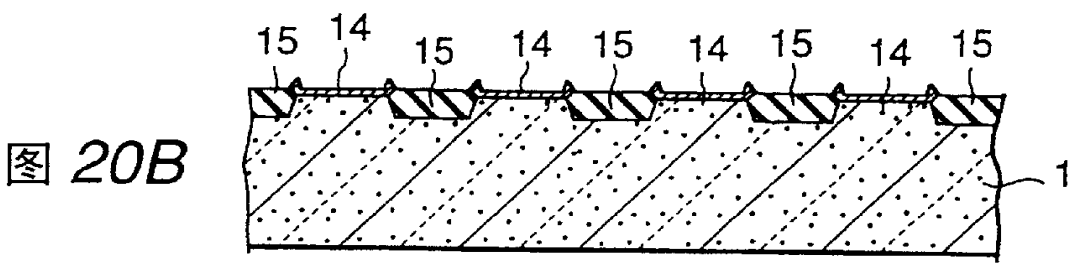
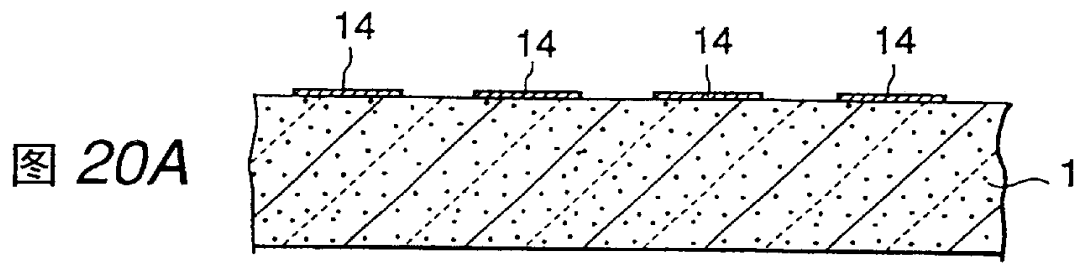


图 21A

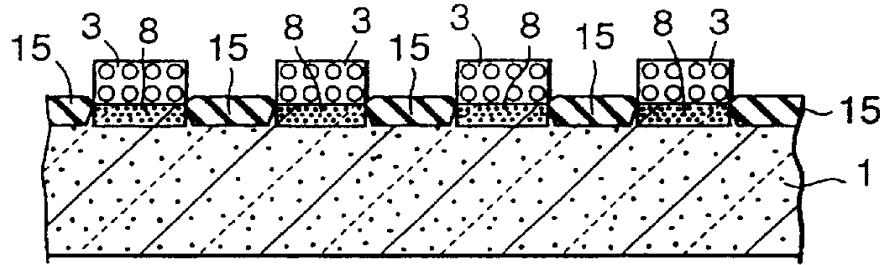


图 21B

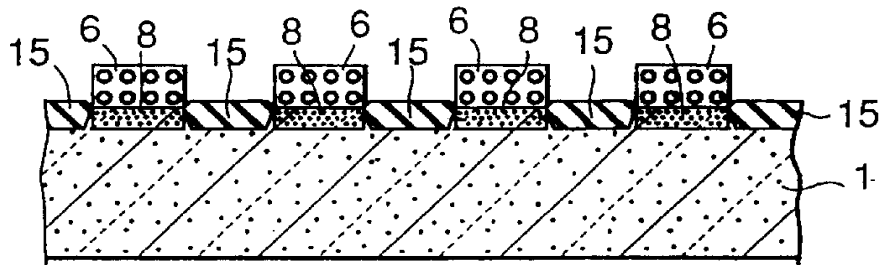


图 21C

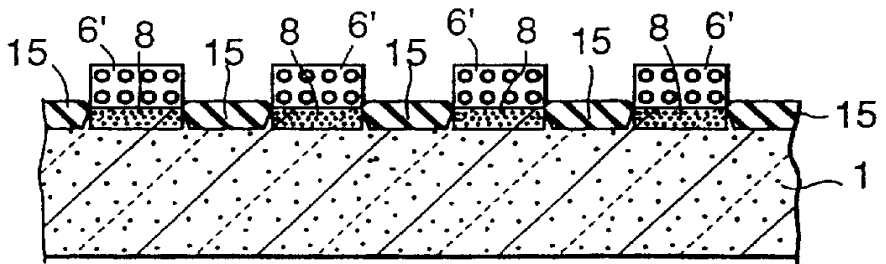


图 21D

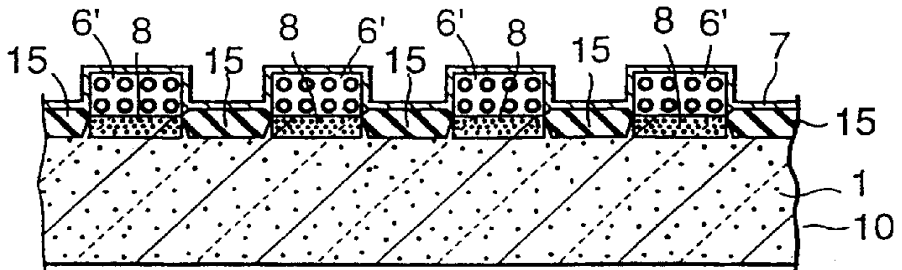


图 22

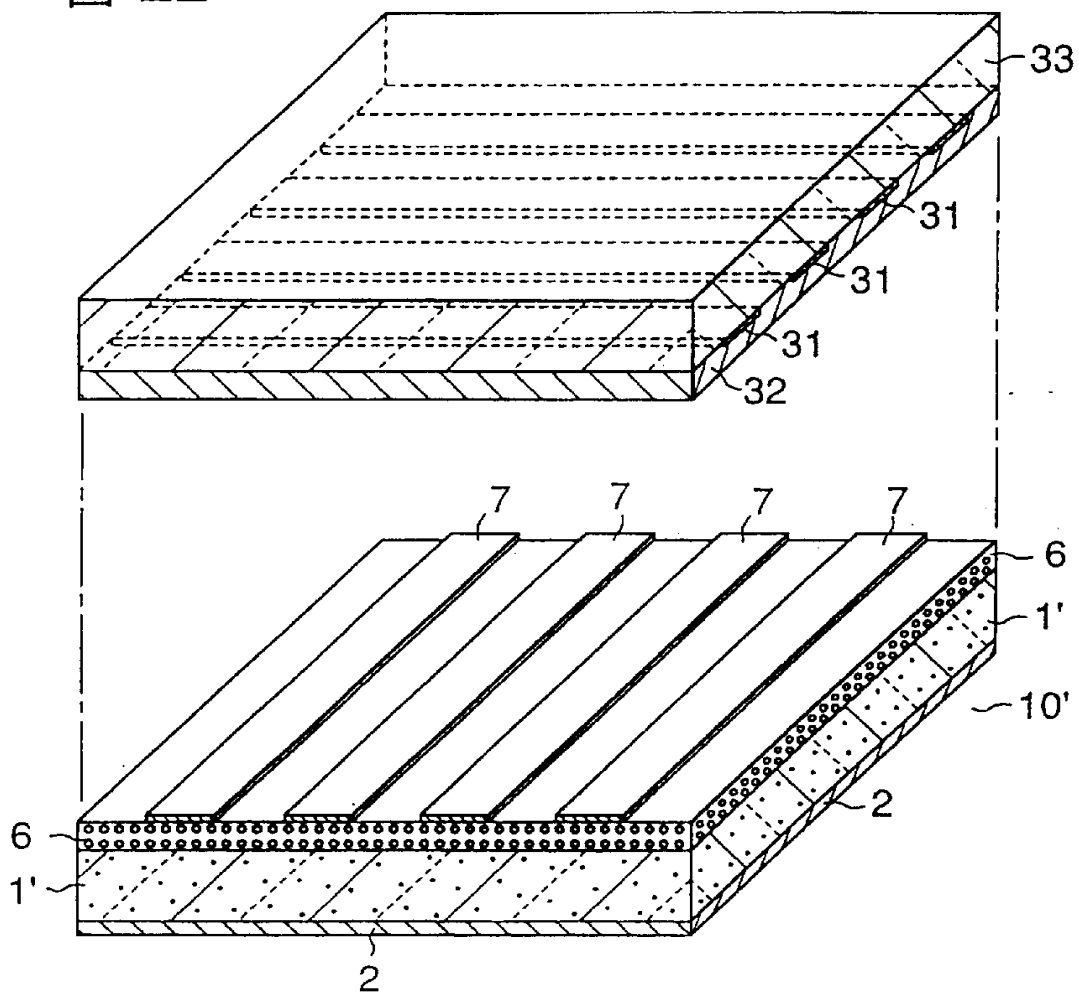


图 23

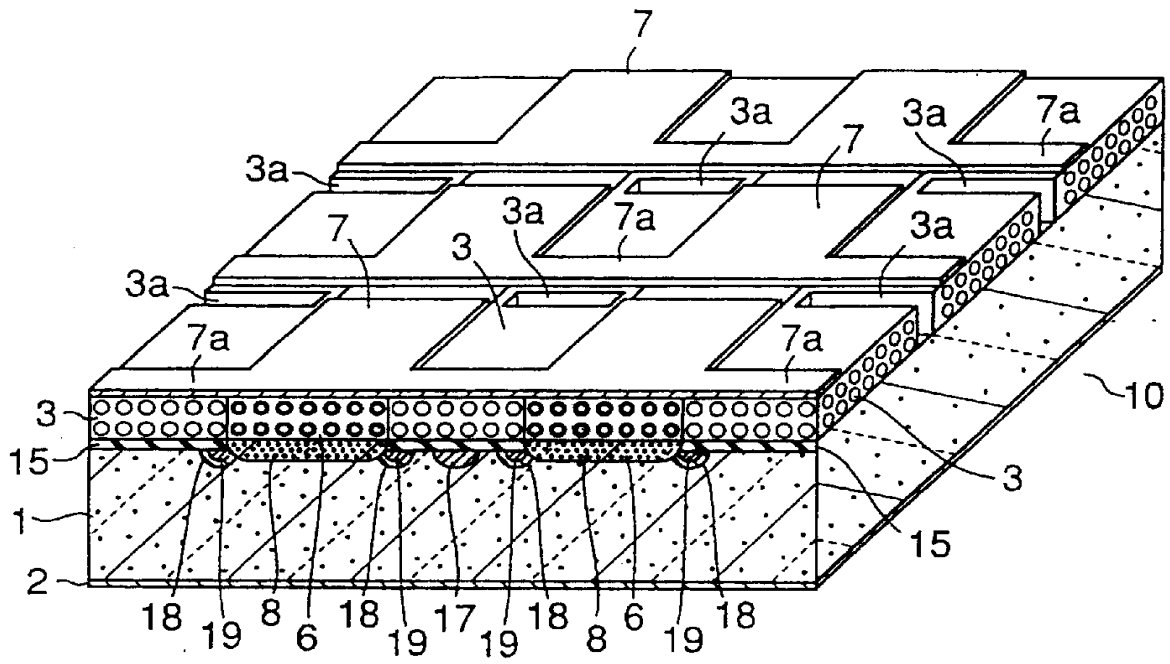


图 24

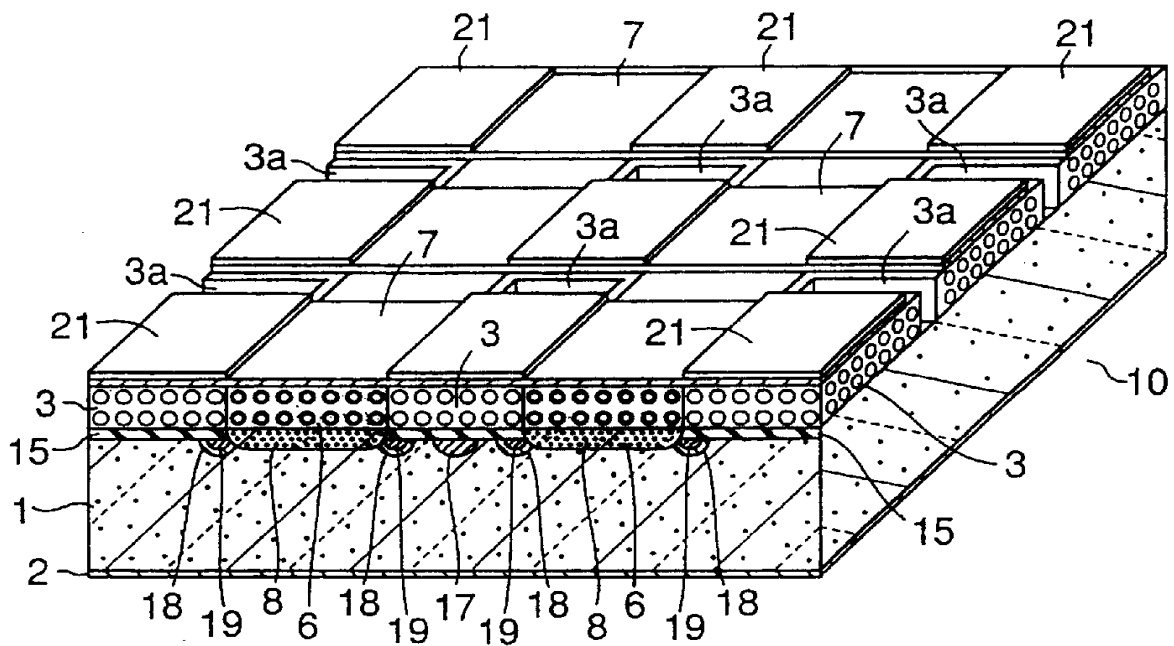




图 25A

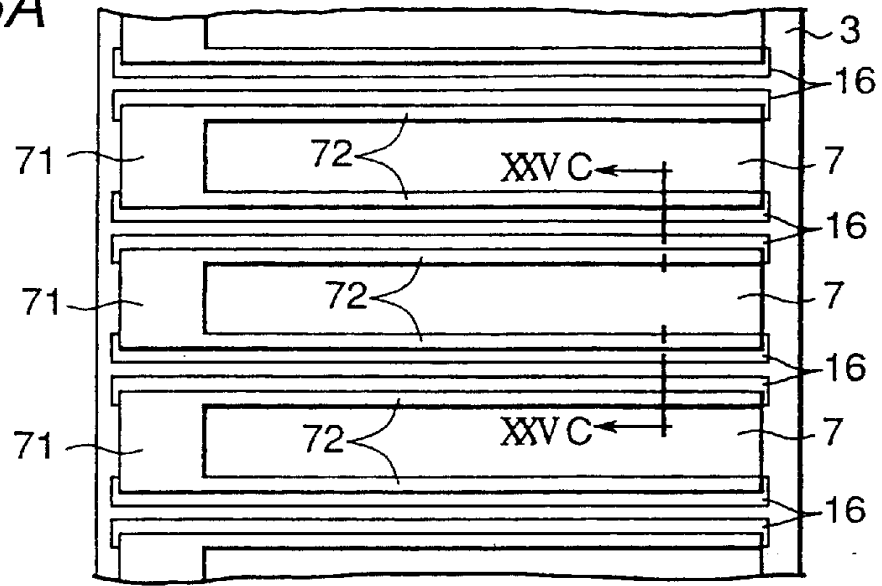


图 25B

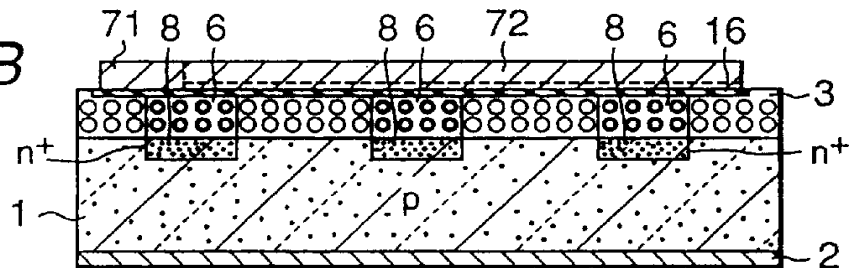


图 25C

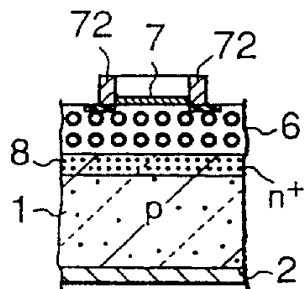


图 26A

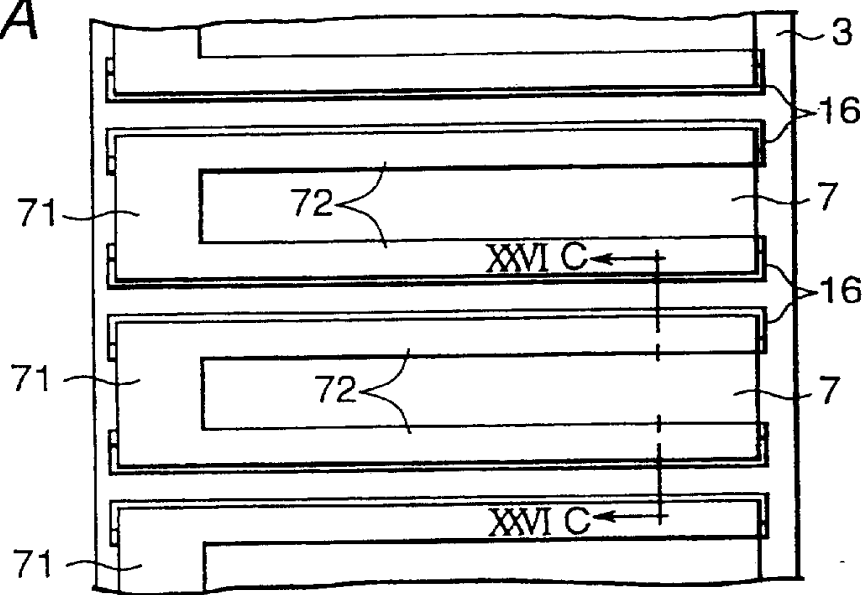


图 26B

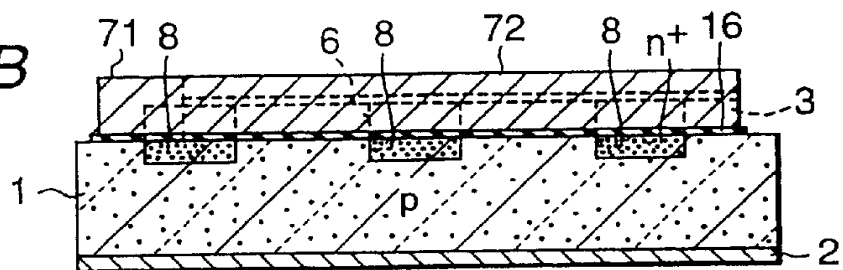


图 26C

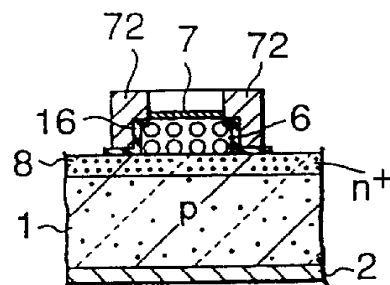


图 27A

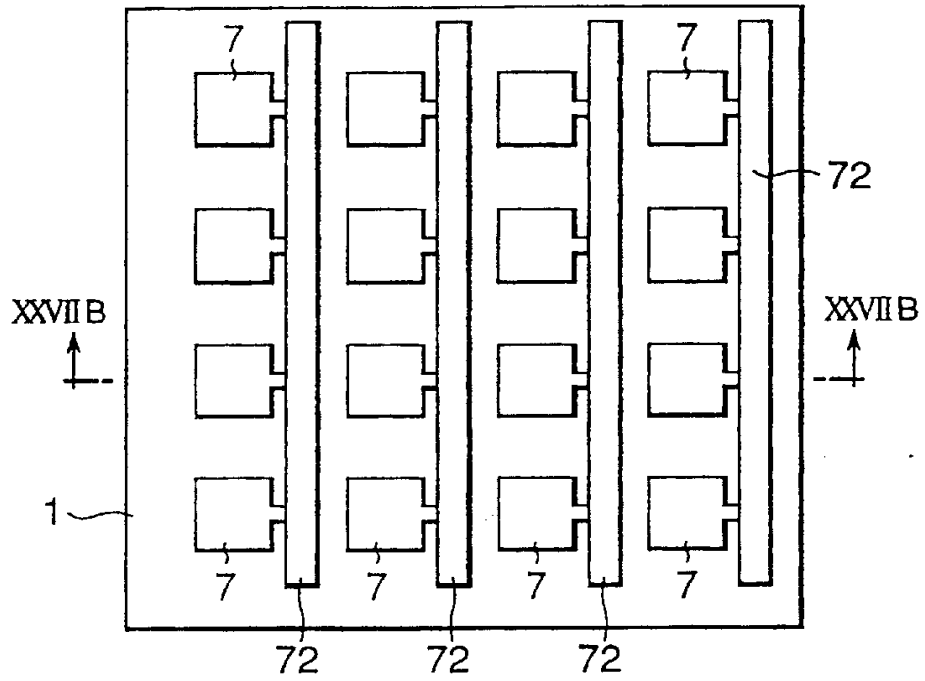


图 27B

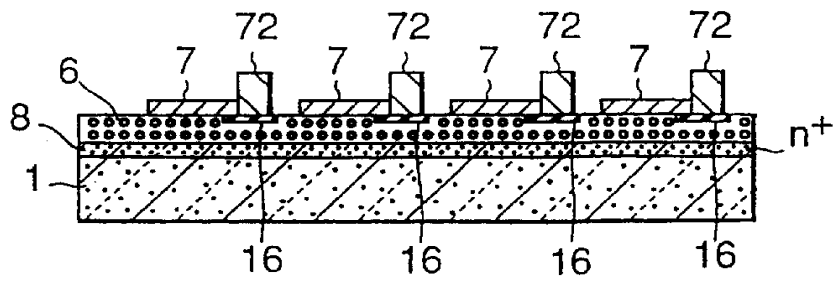


图 28A

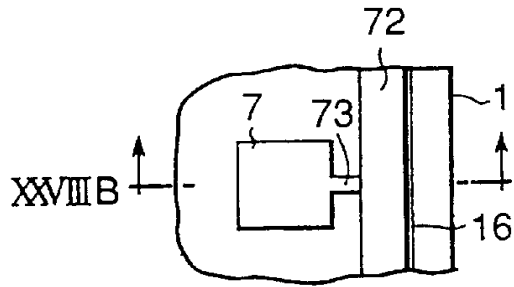


图 28B

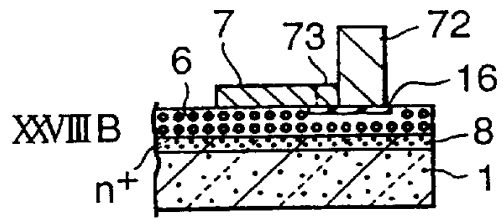


图 29A

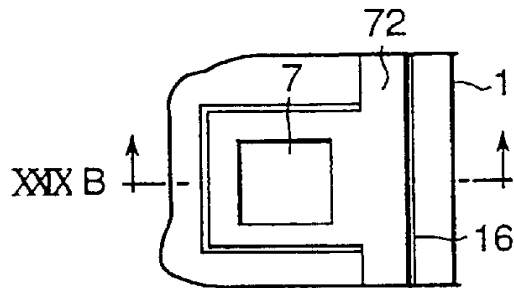


图 29B

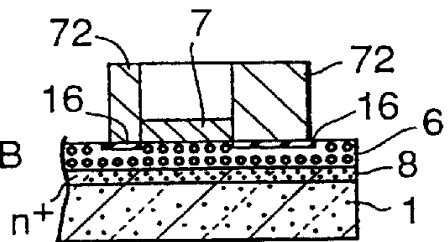


图 30A

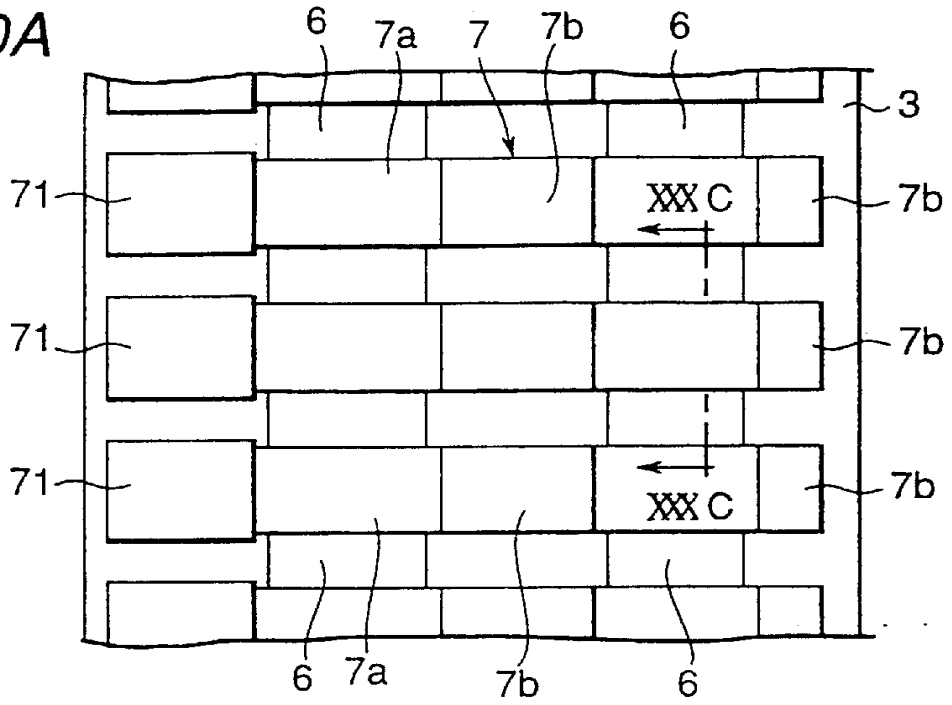


图 30B

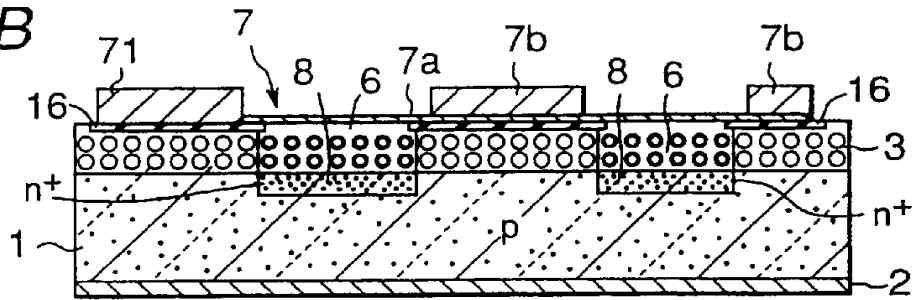


图 30C

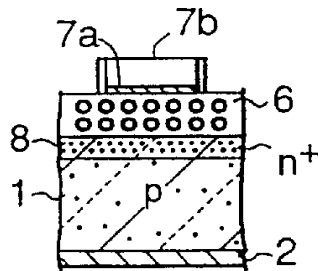


图 31A

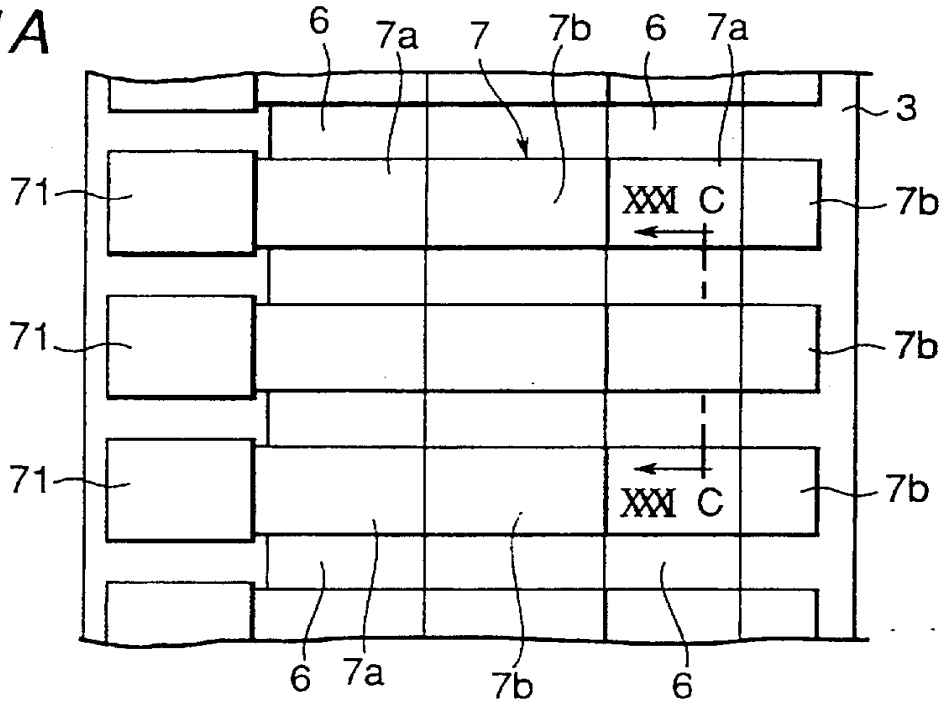


图 31B

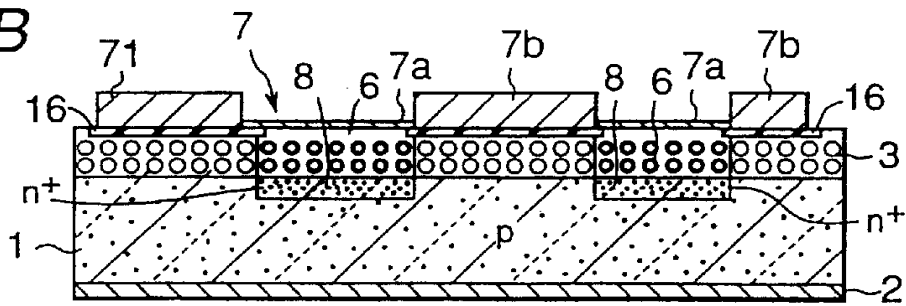


图 31C

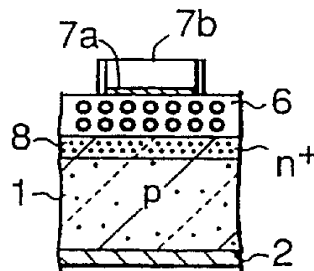


图 32A

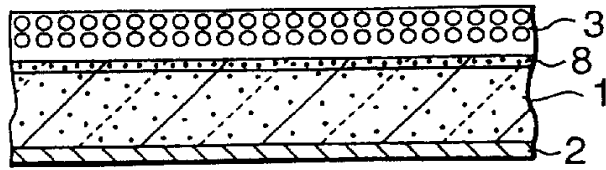


图 32B

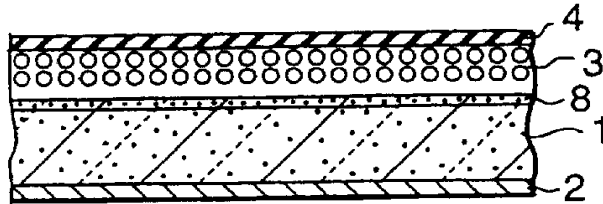


图 32C

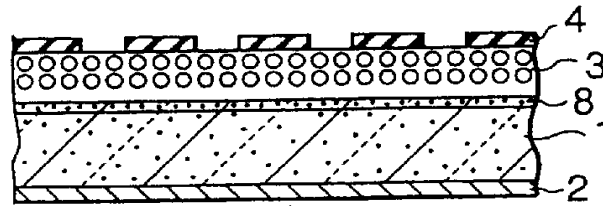


图 32D

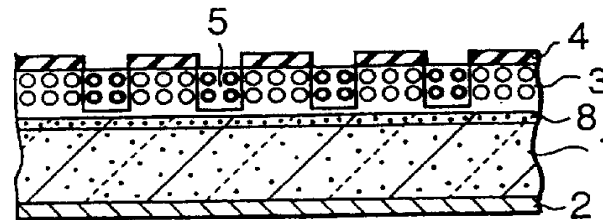


图 32E

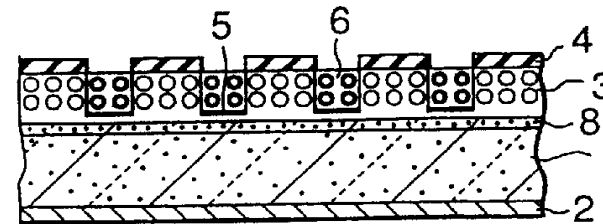


图 32F

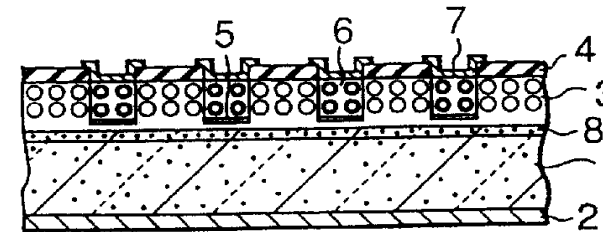


图 33

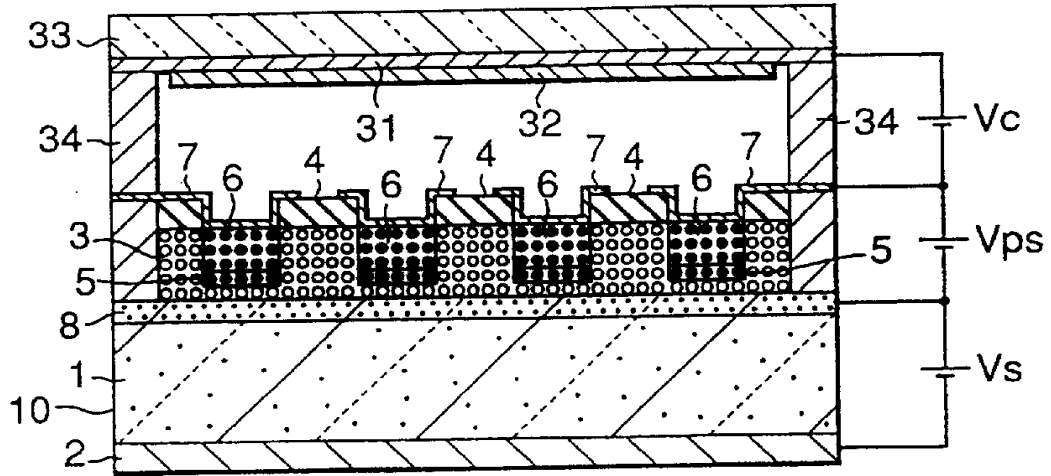


图 34

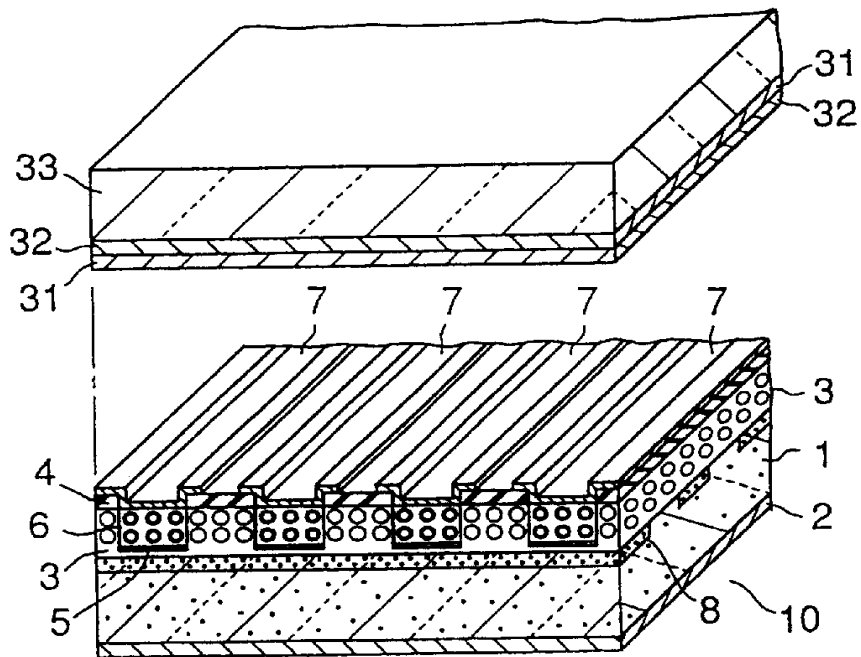






图 35A

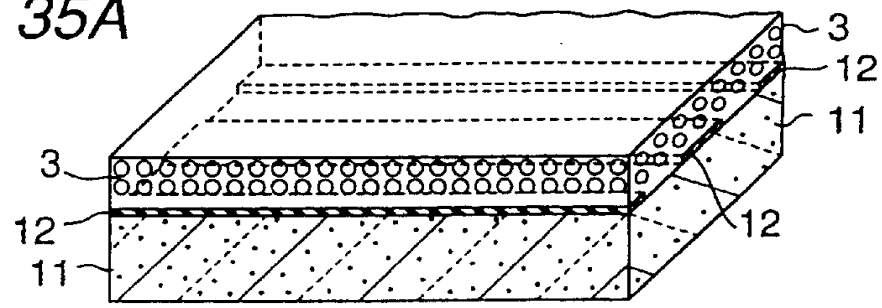


图 35B

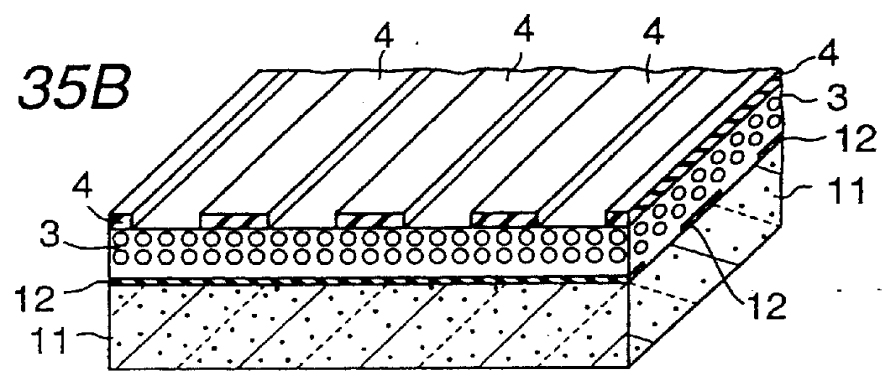


图 35C

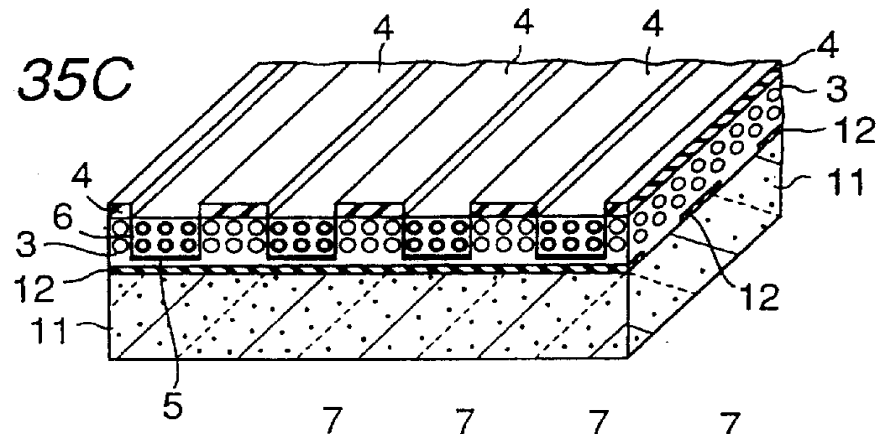


图 35D

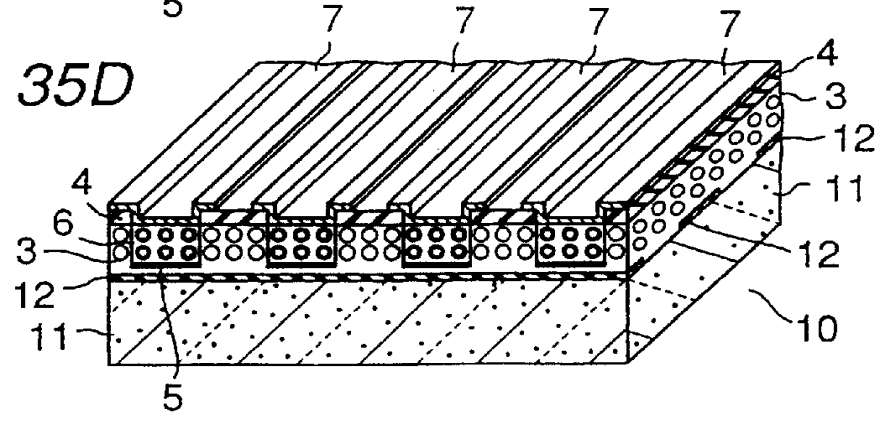




图 36A

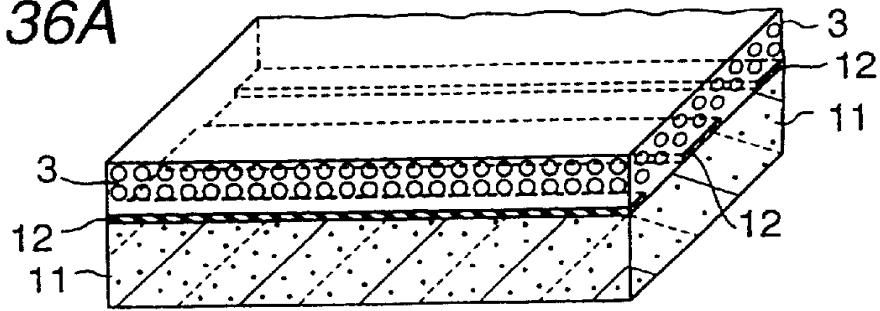


图 36B

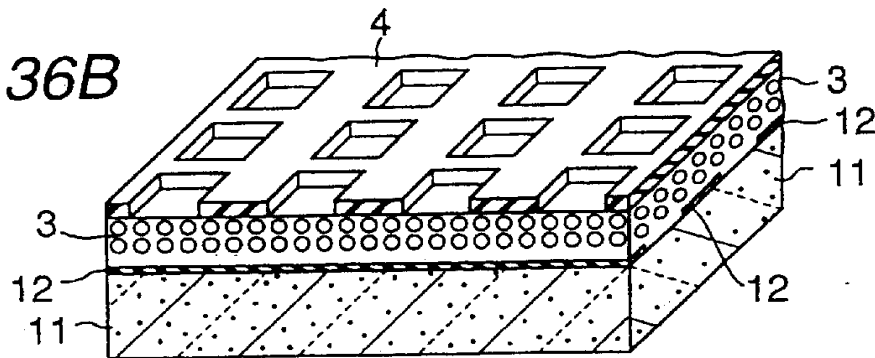


图 36C

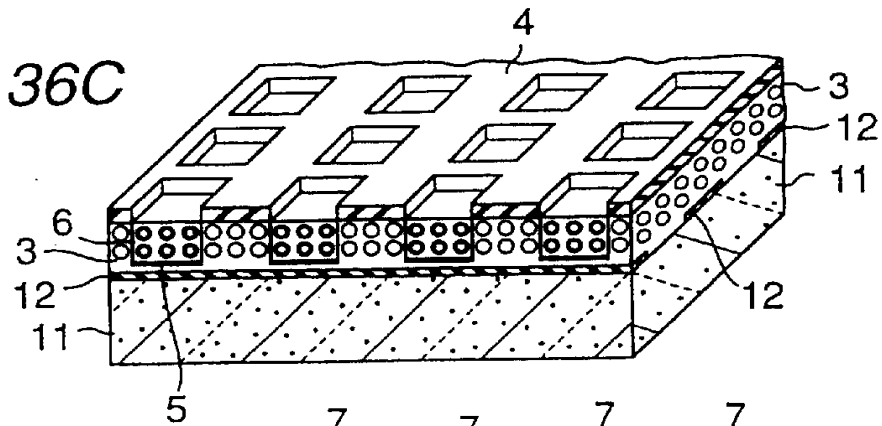


图 36D

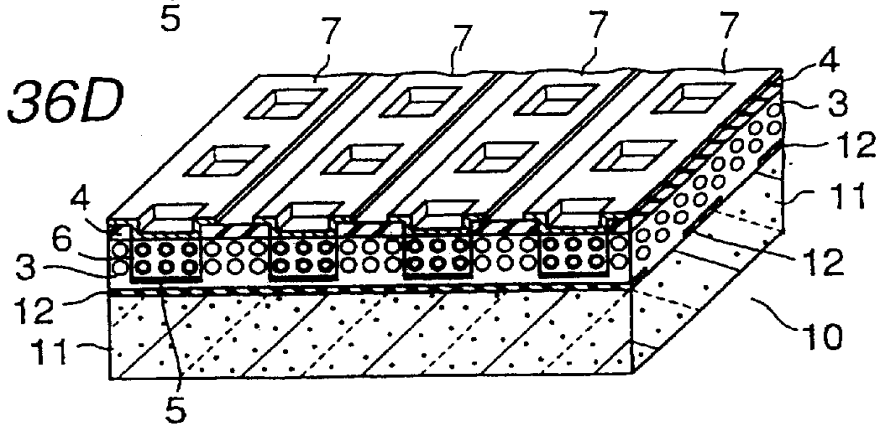




图 37

