(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2023년05월26일
(11) 등록번호 10-2537298
(24) 등록일자 2023년05월23일

(51) 국제특허분류(Int. Cl.)
H03G 1/00 (2006.01) *H02M 3/07* (2006.01)
H03G 3/30 (2006.01) *H04B 1/44* (2006.01)
(52) CPC특허분류
H03G 1/0035 (2013.01)
H02M 3/07 (2013.01)
(21) 출원번호 10-2020-0091441
(22) 출원일자 2020년07월23일
심사청구일자 2020년07월23일
(65) 공개번호 10-2022-0012547
(43) 공개일자 2022년02월04일
(56) 선행기술조사문헌
US20160291619 A1*
*는 심사관에 의하여 인용된 문헌

(73) 특허권자
삼성전자주식회사
경기도 수원시 영통구 삼성로 129 (매탄동)
충북대학교 산학협력단
충청북도 청주시 서원구 충대로 1 (개신동)
(72) 발명자
양병도
대전광역시 서구 둔산남로 127, 302동 801호
김태형
경상북도 구미시 형곡서로 65, 901호
(74) 대리인
박영우

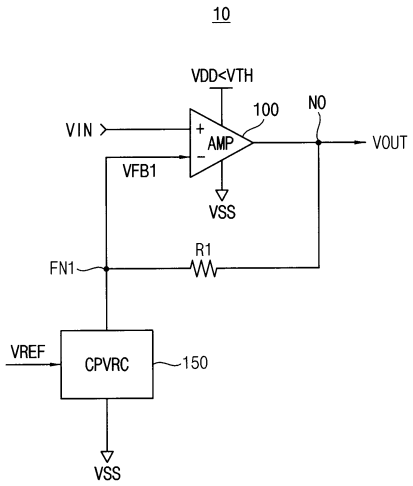
전체 청구항 수 : 총 10 항 심사관 : 이준건

(54) 발명의 명칭 **저전압 가변 이득 증폭기 및 이를 포함하는 무선 통신 장치**

(57) 요 약

저전압 가변 이득 증폭기는 증폭 회로, 제1 피드백 저항 및 차지 펌프 기반 가변 저항 회로를 포함한다. 상기 증폭 회로는 문턱 전압보다 작은 전원 전압으로 동작하고 입력 전압과 제1 피드백 전압의 차이를 증폭하여 출력 노드에 출력 전압을 제공한다. 상기 제1 피드백 저항은 상기 출력 노드와 제1 피드백 노드 사이에 연결된다. 상기 차지 펌프 기반 가변 저항 회로는 상기 제1 피드백 노드와 접지 전압 사이에 연결되고, 차지 펌프 회로를 포함하여 상기 전원 전압보다 높은 게이트 전압을 생성하고, 상기 게이트 전압을 기준 전압에 기초하여 조절하여 상기 제1 피드백 노드와 상기 접지 전압 사이의 가변 저항값을 조절한다. 따라서 저전압 가변 이득 증폭기는 저전압에서 동작하면서 다양한 이득을 제공할 수 있다.

대 표 도 - 도1



(52) CPC특허분류
H02M 3/077 (2021.05)
H03G 3/3068 (2013.01)
H04B 1/44 (2013.01)
H04B 2001/0408 (2013.01)

명 세 서

청구범위

청구항 1

구동 트랜지스터의 문턱 전압보다 작은 전원 전압으로 동작하고 입력 전압과 제1 피드백 전압의 차이를 증폭하여 출력 노드에 출력 전압을 제공하는 증폭 회로;

상기 출력 노드와 제1 피드백 노드 사이에 연결되는 제1 피드백 저항; 및

상기 제1 피드백 노드와 접지 전압 사이에 연결되고, 상기 구동 트랜지스터와 차지 펌프 회로를 포함하여 상기 전원 전압보다 높은, 상기 구동 트랜지스터의 게이트에 인가되는 게이트 전압을 생성하고, 상기 게이트 전압을 기준 전압에 기초하여 조절하여 상기 제1 피드백 노드와 상기 접지 전압 사이의 가변 저항값을 조절하는 차지 펌프 기반 가변 저항 회로를 포함하는 저전압 가변 이득 증폭기.

청구항 2

제1항에 있어서, 상기 차지 펌프 기반 가변 저항 회로는

상기 기준 전압과 제2 피드백 전압의 비교에 기초하여 비교 신호를 생성하는 비교기;

상기 비교기의 출력 단자와 상기 구동 트랜지스터의 상기 게이트에 연결되는 게이트 노드 사이에 연결되고, 상기 비교 신호에 기초하여 상기 게이트 노드의 상기 게이트 전압을 증가 또는 감소시키는 상기 차지 펌프 회로;

상기 제1 피드백 노드와 상기 접지 전압 사이에 연결되고, 상기 게이트 노드에 연결되어 상기 게이트 전압을 수신하는 상기 게이트를 구비하는 상기 구동 트랜지스터; 및

상기 게이트 노드와 상기 접지 전압 사이에 직렬로 연결되는 제2 피드백 저항 및 제3 피드백 저항을 포함하고 상기 게이트 전압을 분할하여 상기 제2 피드백 전압을 제공하는 피드백 회로를 포함하고,

상기 제2 피드백 저항 및 제3 피드백 저항은 제2 피드백 노드에서 서로 연결되는 저전압 가변 이득 증폭기.

청구항 3

제2항에 있어서, 상기 차지 펌프 회로는

상기 비교 신호에 기초하여 제1 업 신호, 제2 업 신호, 제1 다운 신호 및 제2 다운 신호를 생성하는 업/다운 신호 생성기;

상기 전원 전압을 수신하고, 상기 제1 업 신호 및 상기 제2 업 신호에 기초하여 상기 게이트 전압을 증가시키는 제1 차지 펌프;

상기 제1 다운 신호 및 상기 제2 다운 신호에 기초하여 상기 게이트 전압을 감소시키는 제2 차지 펌프를 포함하는 저전압 가변 이득 증폭기.

청구항 4

제3항에 있어서, 상기 업/다운 신호 생성기는,

상기 비교 신호가 상기 출력 전압의 레벨이 상기 기준 전압의 레벨보다 높음을 나타내는 제1 구간에서, 상기 제1 업 신호와 상기 제2 업 신호를 하이 레벨로 천이시키고, 상기 제1 다운 신호를 로우 레벨로 천이시키고, 상기 제2 다운 신호를 하이 레벨로 천이시키고,

상기 비교 신호가 상기 출력 전압의 레벨이 상기 기준 전압의 레벨보다 낮음을 나타내는 제2 구간에서, 상기 제1 업 신호와 상기 제2 업 신호를 로우 레벨로 천이시키고, 상기 제1 다운 신호를 하이 레벨로 천이시키고, 상기 제2 다운 신호를 로우 레벨로 천이시키는 저전압 가변 이득 증폭기.

청구항 5

제3항에 있어서, 상기 제1 차지 펌프는

상기 제1 업 신호를 반전시키는 인버터;

상기 인버터의 출력과 제1 노드 사이에 연결되는 제1 커패시터;

상기 전원 전압과 상기 제1 노드 사이에 연결되고 제3 노드에 연결되는 게이트를 구비하는 제1 피모스 트랜지스터;

상기 제1 노드와 제3 노드 사이에 연결되고, 상기 제2 업 신호가 인가되는 제2 노드에 연결되는 게이트를 구비하는 제2 피모스 트랜지스터;

상기 제3 노드와 접지 전압 사이에 연결되고, 상기 제2 노드에 연결되는 게이트를 구비하는 제1 엔모스 트랜지스터;

상기 제3 노드와 제4 노드 사이에 연결되는 부스트 커패시터;

상기 입력 전압과 상기 제4 노드 사이에 연결되고 제6 노드에 연결되는 게이트를 구비하는 제3 피모스 트랜지스터;

상기 제4 노드와 상기 제6 노드 사이에 연결되고, 상기 제2 업 신호가 인가되는 제5 노드에 연결되는 게이트를 구비하는 제4 피모스 트랜지스터;

상기 제6 노드와 상기 접지 전압 사이에 연결되고, 상기 제5 노드에 연결되는 게이트를 구비하는 제2 엔모스 트랜지스터; 및

상기 제3 노드와 상기 게이트 노드 사이에 연결되고, 상기 제6 노드에 연결되는 제3 엔모스 트랜지스터를 포함하고,

상기 비교 신호가 상기 출력 전압의 레벨이 상기 기준 전압의 레벨보다 높음을 나타내는 제1 구간에서,

상기 제1 커패시터와 상기 부스트 커패시터는 상기 제1 업 신호와 상기 제2 업 신호에 의하여 상기 전원 전압으로 충전되고,

상기 비교 신호가 상기 출력 전압의 레벨이 상기 기준 전압의 레벨보다 낮음을 나타내는 제2 구간에서,

상기 제1 업 신호는 상기 제1 노드의 전압 레벨을 증가시키고,

상기 제2 업 신호는 상기 제2 피모스 트랜지스터를 턴-온시키고 상기 제1 엔모스 트랜지스터를 턴-오프시켜 상기 제4 노드의 전압 레벨이 증가시키고, 상기 제2 엔모스 트랜지스터를 턴-오프시키고, 상기 제4 피모스 트랜지스터를 턴-온시켜 상기 제6 노드의 전압 레벨을 증가시키고,

상기 제6 노드의 전압 레벨의 증가에 응답하여 상기 제3 엔모스 트랜지스터가 턴-온되어 상기 게이트 전압을 증가시키는 저전압 가변 이득 증폭기.

청구항 6

제3항에 있어서, 상기 제2 차지 펌프는

접지 전압과 제1 노드 사이에 연결되는 제1 커패시터;

상기 제1 노드와 상기 게이트 노드 사이에 연결되고, 상기 제1 다운 신호를 수신하는 게이트를 구비하는 제1 엔모스 트랜지스터; 및

상기 제1 노드와 상기 접지 전압 사이에 연결되고, 상기 제2 다운 신호를 수신하는 게이트를 구비하는 제2 엔모스 트랜지스터를 포함하고,

상기 비교 신호가 상기 출력 전압의 레벨이 상기 기준 전압의 레벨보다 높음을 나타내는 제1 구간에서,

상기 제1 커패시터는 상기 접지 전압으로 방전되고,

상기 제1 엔모스 트랜지스터는 상기 제1 다운 신호에 의하여 턴-오프되고,

상기 제2 엔모스 트랜지스터는 상기 제2 다운 신호에 의하여 턴-온되고,

상기 비교 신호가 상기 출력 전압의 레벨이 상기 기준 전압의 레벨보다 낮음을 나타내는 제2 구간에서,

상기 제2 엔모스 트랜지스터는 상기 제2 다운 신호에 의하여 턴-오프되고,

상기 제1 엔모스 트랜지스터는 상기 제1 다운 신호에 의하여 턴-온되어, 상기 게이트 노드를 상기 제1 노드에 연결시키고, 상기 게이트 전압을 상기 제1 커패시터와 공유하여 상기 게이트 전압을 감소시키는 저전압 가변 이득 증폭기.

청구항 7

제2항에 있어서,

상기 구동 트랜지스터는 상기 제1 피드백 노드에 연결되는 드레인, 상기 접지 전압에 연결되는 소스 및 상기 게이트 노드에 연결되는 상기 게이트를 구비하는 엔모스 트랜지스터를 포함하고,

상기 차지 펌프 회로는 상기 기준 전압에 기초하여 상기 게이트 전압을 조절하고,

상기 게이트 전압에 기초하여 상기 엔모스 트랜지스터의 온-저항이 조절되어 상기 제1 피드백 노드와 상기 접지 전압 사이의 상기 가변 저항 값이 조절되고,

상기 비교기는 상기 기준 전압을 수신하는 음의 입력 단자, 상기 제2 피드백 전압을 수신하는 양의 입력 단자 및 상기 비교 신호를 제공하는 출력 단자를 구비하고,

상기 제2 피드백 저항의 저항값과 상기 제3 피드백 저항의 저항값은 서로 동일한 저전압 가변 이득 증폭기.

청구항 8

기저대역의 송신 신호 및 수신 신호를 처리하는 신호 프로세서;

시분할로 송신 동작 및 수신 동작을 수행하는 송수신기; 및

상기 송신 신호 또는 상기 수신 신호를 샘플링하기 위한 주파수를 제공하는 출력 클럭 신호를 생성하는 위상 고정 루프 회로를 포함하고,

상기 신호 프로세서는 상기 송수신기 및 상기 위상 고정 루프 회로를 제어하고,

상기 송수신기는

송신 입력 신호를 처리하여 RF(radio frequency) 출력 신호를 생성하는 송신기; 및

RF 입력 신호를 처리하여 수신 입력 신호를 생성하는 수신기를 포함하고,

상기 송신기 및 상기 수신기는 저전압 가변 이득 증폭기를 포함하고,

상기 저전압 가변 이득 증폭기는

구동 트랜지스터의 문턱 전압보다 작은 전원 전압으로 동작하고 입력 전압과 제1 피드백 전압의 차이를 증폭하여 출력 노드에 출력 전압을 제공하는 증폭 회로;

상기 출력 노드와 피드백 노드 사이에 연결되는 제1 피드백 저항; 및

상기 피드백 노드와 접지 전압 사이에 연결되고, 상기 구동 트랜지스터와 차지 펌프 회로를 포함하여 상기 전원 전압보다 높은, 상기 구동 트랜지스터의 게이트에 인가되는 게이트 전압을 생성하고, 상기 게이트 전압을 기준 전압에 기초하여 조절하여 상기 피드백 노드와 상기 접지 전압 사이의 가변 저항값을 조절하는 차지 펌프 기반 가변 저항 회로를 포함하는 무선 통신 장치.

청구항 9

제8항에 있어서, 상기 차지 펌프 기반 가변 저항 회로는

상기 기준 전압과 제2 피드백 전압의 비교에 기초하여 비교 신호를 생성하는 비교기;

상기 비교기의 출력 단자와 상기 구동 트랜지스터의 상기 게이트에 연결되는 게이트 노드 사이에 연결되고, 상기 비교 신호에 기초하여 상기 게이트 노드의 상기 게이트 전압을 증가 또는 감소시키는 상기 차지 펌프 회로;

상기 제1 피드백 노드와 상기 접지 전압 사이에 연결되고, 상기 게이트 노드에 연결되어 상기 게이트 전압을 수신하는 상기 게이트를 구비하는 상기 구동 트랜지스터; 및

상기 게이트 노드와 상기 접지 전압 사이에 직렬로 연결되는 제2 피드백 저항 및 제3 피드백 저항을 포함하고 상기 게이트 전압을 분할하여 상기 제2 피드백 전압을 제공하는 피드백 회로를 포함하고,

상기 제2 피드백 저항 및 제3 피드백 저항은 제2 피드백 노드에서 서로 연결되는 무선 통신 장치.

청구항 10

제9항에 있어서, 상기 차지 펌프 회로는

상기 비교 신호에 기초하여 제1 업 신호, 제2 업 신호, 제1 다운 신호 및 제2 다운 신호를 생성하는 업/다운 신호 생성기;

상기 전원 전압을 수신하고, 상기 제1 업 신호 및 상기 제2 업 신호에 기초하여 상기 게이트 전압을 증가시키는 제1 차지 펌프;

상기 제1 다운 신호 및 상기 제2 다운 신호에 기초하여 상기 게이트 전압을 감소시키는 제2 차지 펌프를 포함하는 무선 통신 장치.

발명의 설명

기 술 분 야

[0001] 본 발명은 집적 회로에 이용되는 가변 이득 증폭기에 관한 것으로, 보다 상세하게는 차지 펌프 기반의 저전압 가변 이득 증폭기 및 이를 포함하는 무선 통신 장치에 관한 것이다.

배 경 기 술

[0002] 스마트 폰, 태블릿, 스마트워치 및 무선 이어폰과 같은 휴대용 장치들은 사용이 폭발적으로 증가하고 있다. 이러한 휴대용 장치들은 배터리에서 전원 전압을 공급받아 동작하므로 전력 효율이 매우 중요하다.

[0003] 최근에 전력 소모를 감소시키기 위하여 문턱 전압보다 낮은 전원 전압을 공급받아 동작하는 집적 회로에 대한 연구가 수행되고 있다. 문턱 전압보다 낮은 전원 전압을 공급받는 증폭기는 작은 트랜스컨덕턴스와 낮은 직류 임피던스로 인하여 낮은 이득을 갖는다.

발명의 내용

해결하려는 과제

[0004] 본 발명의 일 목적은 문턱 전압보다 낮은 전원 전압을 공급받아 동작하며 다양한 이득을 제공할 수 있는 저전압 가변 이득 증폭기를 제공하는데 있다.

[0005] 본 발명의 일 목적은 문턱 전압보다 낮은 전원 전압을 공급받아 동작하며 다양한 이득을 제공할 수 있는 저전압 가변 이득 증폭기를 포함하는 무선 통신 장치를 제공하는데 있다.

과제의 해결 수단

[0006] 본 발명의 실시예들에 따른 저전압 가변 이득 증폭기는 증폭 회로, 제1 피드백 저항 및 차지 펌프 기반 가변 저항 회로를 포함한다. 상기 증폭 회로는 문턱 전압보다 작은 전원 전압으로 동작하고 입력 전압과 제1 피드백 전압의 차이를 증폭하여 출력 노드에 출력 전압을 제공한다. 상기 제1 피드백 저항은 상기 출력 노드와 제1 피드백 노드 사이에 연결된다. 상기 차지 펌프 기반 가변 저항 회로는 상기 제1 피드백 노드와 접지 전압 사이에 연결되고, 차지 펌프 회로를 포함하여 상기 전원 전압보다 높은 게이트 전압을 생성하고, 상기 게이트 전압을 기준 전압에 기초하여 조절하여 상기 제1 피드백 노드와 상기 접지 전압 사이의 가변 저항값을 조절한다.

[0007] 본 발명의 실시예들에 따른 무선 통신 장치는 신호 프로세서, 송수신기 및 위상 고정 루프 회로를 포함한다. 상기 신호 프로세서는 기저대역의 송신 신호 및 수신 신호를 처리한다. 상기 송수신기는 시분할로 송신 동작 및 수신 동작을 수행한다. 상기 위상 고정 루프 회로는 상기 송신 신호 또는 상기 수신 신호를 샘플링하기 위한 주파수를 제공하는 출력 클럭 신호를 생성한다. 상기 신호 프로세서는 상기 송수신기 및 상기 서브-샘플링 위상

고정 루프 회로를 제어한다. 상기 송수신기는 송신 입력 신호를 처리하여 RF(radio frequency) 출력 신호를 생성하는 송신기 및 RF 입력 신호를 처리하여 수신 입력 신호를 생성하는 수신기를 포함한다. 상기 송신기 및 상기 수신기는 저전압 가변 이득 증폭기를 포함한다. 상기 저전압 가변 이득 증폭기는 증폭 회로, 제1 피드백 저항 및 차지 펌프 기반 가변 저항 회로를 포함한다. 상기 증폭 회로는 문턱 전압보다 작은 전원 전압으로 동작하고 입력 전압과 제1 피드백 전압의 차이를 증폭하여 출력 노드에 출력 전압을 제공한다. 상기 제1 피드백 저항은 상기 출력 노드와 제1 피드백 노드 사이에 연결된다. 상기 차지 펌프 기반 가변 저항 회로는 상기 제1 피드백 노드와 접지 전압 사이에 연결되고, 차지 펌프 회로를 포함하여 상기 전원 전압보다 높은 게이트 전압을 생성하고, 상기 게이트 전압을 기준 전압에 기초하여 조절하여 상기 제1 피드백 노드와 상기 접지 전압 사이의 가변 저항값을 조절한다.

발명의 효과

[0008] 본 발명의 실시예들에 따르면, 가변 이득 증폭기가 문턱 전압보다 작은 전원 전압으로 동작하고 입력 전압과 제1 피드백 전압의 차이를 증폭하여 출력 노드에 출력 전압을 제공하는 증폭 회로 및 차지 펌프 회로를 포함하여 상기 전원 전압보다 높은 게이트 전압을 생성하고, 상기 게이트 전압을 기준 전압에 기초하여 조절하여 제1 피드백 노드와 상기 접지 전압 사이의 가변 저항값을 조절하는 차지 펌프 기반 가변 저항 회로를 포함할 수 있다. 따라서, 가변 이득 증폭기는 낮은 전원 전압으로 동작하면서 다양한 이득을 제공할 수 있다.

도면의 간단한 설명

[0009] 도 1은 본 발명의 실시예들에 따른 저전압 가변 이득 증폭기를 나타내는 블록도이다.

도 2는 본 발명의 실시예들에 따른 도 1의 저전압 가변 이득 증폭기에서 증폭 회로의 구성을 나타내는 회로도이다.

도 3a는 본 발명의 실시예들에 따른 도 1의 저전압 가변 증폭기에서, 차지 펌프 기반 가변 저항 회로를 나타낸다.

도 3b는 도 3a의 차지 펌프 기반 가변 저항 회로에서 게이트 전압에 따른 구동 트랜지스터의 온-저항을 나타낸다.

도 3c는 도 3a의 차지 펌프 기반 가변 저항 회로를 포함하는 도 1의 저전압 가변 이득 증폭기에서 구동 트랜지스터의 온-저항에 따른 이득을 나타내는 그래프이다.

도 4는 본 발명의 실시예들에 따른 도 3a의 차지 펌프 기반 가변 저항 회로에서 차지 펌프 회로를 나타내는 블록도이다.

도 5는 도 4의 차지 펌프 회로에서 제1 비교 신호와 업/다운 신호들을 나타낸다.

도 6은 본 발명의 실시예들에 따른 도 4의 차지 펌프 회로에서 제1 차지 펌프를 나타내는 회로도이다.

도 7은 본 발명의 실시예들에 따른 도 4의 차지 펌프 회로에서 제2 차지 펌프를 나타내는 회로도이다.

도 8은 도 6의 제1 차지 펌프 및 도 7의 제2 차지 펌프가 구동 트랜지스터의 게이트 노드에서 연결된 것을 나타낸다.

도 9a 및 도 9b는 각각 제1 구간과 제2 구간에서 도 6의 제1 차지 펌프의 동작을 각각 나타낸다.

도 10a 및 도 10b는 각각 제1 구간과 제2 구간에서 도 7의 제2 차지 펌프의 동작을 각각 나타낸다.

도 11은 본 발명의 실시예들에 따른 통신 장치를 나타내는 블록도이다.

도 12는 본 발명의 실시예들에 따른 도 11의 통신 장치에서 안테나와 RFIC를 나타내는 블록도이다.

도 13은 본 발명의 실시예들에 따른 저전압 가변 이득 증폭기를 포함하는 무선 통신 장치를 나타내는 블록도이다.

도 14는 본 발명의 실시예들에 따른 통신 기기의 예시들을 나타낸다.

발명을 실시하기 위한 구체적인 내용

[0010] 이하, 첨부한 도면들을 참조하여, 본 발명의 바람직한 실시예를 보다 상세하게 설명하고자 한다. 도면상의 동일

한 구성요소에 대해서는 동일한 참조부호를 사용하고 동일한 구성요소에 대해서 중복된 설명은 생략한다.

[0011] 도 1은 본 발명의 실시예들에 따른 저전압 가변 이득 증폭기를 나타내는 블록도이다.

[0012] 도 1을 참조하면, 저전압 가변 이득 증폭기(10)는 증폭 회로(100), 제1 저항(R1) 및 차지 펌프 기반 가변 저항 회로(150)를 포함한다.

[0013] 증폭 회로(AMP, 100)는 문턱 전압(VTH)보다 작은 전원 전압(VDD)을 수신하여 동작하고 입력 전압(VIN)과 제1 피드백 전압(VFB1)를 수신하고, 입력 전압(VIN)과 제1 피드백 전압(VFB1)를 비교하고, 입력 전압(VIN)과 제1 피드백 전압(VFB1)의 차이를 증폭하여 출력 노드(NO)에 출력 전압(VOUT)을 제공한다, 제1 저항(R1)은 출력 노드(NO)와 제1 피드백 노드(FN1) 사이에 연결된다.

[0014] 차지 펌프 기반 가변 저항 회로(CPVRC, 150)는 제1 피드백 노드(FN1)와 접지 전압(VSS) 사이에 연결되고, 문턱 전압(VTH)보다 작은 전원 전압(VDD)으로 동작하는 차지 펌프 회로를 포함하여 전원 전압(VDD)보다 높은 게이트 전압을 생성하고, 상기 게이트 전압을 기준 전압(VREF)에 기초하여 조절하여 제1 피드백 노드(FN1)와 상기 접지 전압(VSS) 사이의 가변 저항값을 조절할 수 있다.

[0015] 차지 펌프 기반 가변 저항 회로(150)는 기준 전압(VREF)으로 상기 게이트 전압을 조절하여 제1 피드백 노드(FN1)와 상기 접지 전압(VSS) 사이의 가변 저항값을 조절하여 문턱 전압보다 큰 게이트 전압을 제공할 수 있다. 따라서 저전압 가변 이득 증폭기(10)의 증폭 회로(100)는 문턱 전압(VTH)보다 작은 전원 전압(VDD)을 수신하여 안정적으로 동작하면서도 다양한 이득을 제공할 수 있다.

[0016] 도 2는 본 발명의 실시예들에 따른 도 1의 저전압 가변 이득 증폭기에서 증폭 회로의 구성을 나타내는 회로도이다.

[0017] 도 2를 참조하면, 증폭 회로(100)는 제1 증폭기(110), 제2 증폭기(130), 전류원 증폭기(150), 피모스 트랜지스터(161) 및 전류원(162)을 포함한다.

[0018] 피모스 트랜지스터(161) 및 전류원(162)은 전원 전압(VDD) 및 접지 전압(VSS) 사이에 연결되고, 피모스 트랜지스터(161)의 게이트는 드레인에 연결되고, 드레인은 전류원(162)에 연결된다. 전류원(162)은 바이어스 전류(IBS)를 제공한다.

[0019] 제1 증폭기(110)는 전원 전압(VDD)과 접지 전압(VSS) 및 노드들(N11, N12, N13) 사이에 연결되는 엔모스 트랜지스터들(111~116) 및 피모스 트랜지스터들(117~119)를 포함한다.

[0020] 피모스 트랜지스터들(117~119) 각각의 게이트는 피모스 트랜지스터(161)의 게이트에 연결된다. 피모스 트랜지스터(117)는 전원 전압(VDD)과 엔모스 트랜지스터들(111, 112)의 드레인에 연결되고, 피모스 트랜지스터(118)는 전원 전압(VDD)과 노드(N13) 사이에 연결된다. 피모스 트랜지스터(119)는 전원 전압(VDD)와 엔모스 트랜지스터(116) 사이에 연결된다.

[0021] 엔모스 트랜지스터(111)의 벌크에는 입력 전압(VIN)이 인가되고, 엔모스 트랜지스터(112)의 벌크에는 제1 피드백 전압(VFB1)이 인가된다. 엔모스 트랜지스터들(111, 122)의 게이트는 접지 전압(VSS)에 연결된다. 따라서 제1 증폭기(110)는 벌크-구동 증폭기라 호칭될 수 있다.

[0022] 엔모스 트랜지스터(115)는 노드(N13)와 노드(N11) 사이에 연겨되고, 노드(N13)에 연겨되는 게이트를 구비한다. 엔모스 트랜지스터(116)는 피모스 트랜지스터(119)와 노드(N12) 사이에 연결되고, 노드(N13)에 연결되는 게이트를 구비한다.

[0023] 엔모스 트랜지스터(113)는 노드(N11)와 접지 전압 사이에 연결되고, 노드(N13)에 연결되는 게이트를 구비한다. 엔모스 트랜지스터(114)는 노드(N12)와 접지 전압 사이에 연결되고, 노드(N13)에 연결되는 게이트를 구비한다.

[0024] 제2 증폭기(130)는 전원 전압(VDD)과 접지 전압(VSS) 및 노드들(N14, N15, N16, N17, N18, N19) 사이에 연결되는 엔모스 트랜지스터들(131~136) 및 피모스 트랜지스터들(141~145)를 포함한다. 엔모스 트랜지스터들(131~136)의 게이트를 구동하므로 제2 증폭기(130)는 게이트-구동 증폭기로 호칭될 수 있다.

[0025] 피모스 트랜지스터(141)는 전원 전압(VDD)과 노드(N14) 사이에 연결되고, 피모스(161) 트랜지스터의 게이트에 연결되는 게이트를 구비한다.

[0026] 엔모스 트랜지스터(133)는 노드(N14)와 접지 전압 사이에 연결되고, 노드(N14)에 연결되는 게이트를 구비한다. 엔모스 트랜지스터(134)는 노드(N15)와 접지 전압 사이에 연결되고, 노드(N14)에 연결되는 게이트를 구비한다.

[0027] 엔모스 트랜지스터(131)는 노드(N16)와 노드(N15) 사이에 연결되고, 노드(N13)에 연결되는 게이트를 구비한다. 엔모스 트랜지스터(132)는 노드(N17)와 노드(N15) 사이에 연결되고, 엔모스 트랜지스터(116)의 드레인에 연결되는 게이트를 구비한다.

[0028] 피모스 트랜지스터(142)는 전원 전압(VDD)과 노드(N16) 사이에 연결되고, 노드(N18)에 연결되는 게이트를 구비한다. 피모스 트랜지스터(143)는 전원 전압(VDD)과 노드(N17) 사이에 연결되고, 노드(N18)에 연결되는 게이트를 구비한다. 피모스 트랜지스터(144)는 노드(N16)와 노드(N18) 사이에 연결되고, 노드(N18)에 연결되는 게이트를 구비한다. 피모스 트랜지스터(145)는 노드(N17)와 노드(N19) 사이에 연결되고, 노드(N18)에 연결되는 게이트를 구비한다.

[0029] 엔모스 트랜지스터(135)는 노드(N18)와 접지 전압 사이에 연결되고, 노드(N14)에 연결되는 게이트를 구비한다. 엔모스 트랜지스터(136)는 노드(N19)와 접지 전압 사이에 연결되고, 노드(N14)에 연결되는 게이트를 구비한다.

[0030] 전류원 증폭기(150)는 전원 전압(VDD)과 노드(N20) 사이에 연결되고, 게이트는 노드(N20)에 연결되는 피모스 트랜지스터(151), 노드(N20)와 접지 전압(VSS) 사이에 연결되고 엔모스 트랜지스터들(135~138)의 게이트에 연결되는 게이트를 구비하는 엔모스 트랜지스터(152), 노드(N20)와 접지 전압(VSS) 사이에 연결되는 부하 커패시터(153), 노드(N11)와 노드(N20) 사이에 연결되는 보상 커패시터(154)를 포함할 수 있다.

[0031] 노드(N20)에서 출력 전압(VOUT)이 제공될 수 있다.

[0032] 도 3a는 본 발명의 실시예들에 따른 도 1의 저전압 가변 증폭기에서, 차지 펌프 기반 가변 저항 회로를 나타낸다.

[0033] 도 3a를 참조하면, 차지 펌프 기반 가변 저항 회로(150)는 비교기(160), 차지 펌프 회로(CPC, 200), 구동 트랜지스터(170) 및 피드백 회로(180)를 포함할 수 있다.

[0034] 비교기(160)는 기준 전압(VREF)과 제2 피드백 전압(VFB2)의 비교에 기초하여 비교 신호(CS)를 생성한다. 비교기(160)는 기준 전압(VREF)을 수신하는 음(-)의 입력 단자, 제2 피드백 전압(VFB2)을 수신하는 양(+)의 입력 단자 및 비교 신호(CS)를 제공하는 출력 단자를 구비할 수 있다.

[0035] 차지 펌프 회로(200)는 비교기(160)의 출력 단자와 게이트 노드(GN) 사이에 연결되고, 비교 신호(CS)에 기초하여 상기 게이트 노드(GN)의 게이트 전압(VG)을 증가 또는 감소시킨다.

[0036] 구동 트랜지스터(170)는 제1 피드백 노드(FN1)와 접지 전압(VSS) 사이에 연결되고, 상기 게이트 노드(GN)에 연결되어 상기 게이트 전압(VG)을 수신하는 게이트를 구비할 수 있다. 구동 트랜지스터(170)는 제1 피드백 노드(FN1)에 연결되는 드레인, 접지 전압(VSS) 사이에 연결되는 소스 및 게이트 노드(GN)에 연결되는 게이트를 구비하는 엔모스 트랜지스터를 포함할 수 있다. 구동 트랜지스터(170)가 턴-온되는 경우의 온 저항(Ron)이 함께 도시된다.

[0037] 피드백 회로(180)는 게이트 노드(GN)와 접지 전압(VSS) 사이에 직렬로 연결되는 제2 피드백 저항(R2) 및 제3 피드백 저항(R3)을 포함하고 게이트 전압(VG)을 분할하여 제2 피드백 전압(VFB2)을 제공할 수 있다. 제2 피드백 저항(R2) 및 제3 피드백 저항(R3)은 제2 피드백 노드(FN2)에서 서로 연결될 수 있다. 제2 피드백 저항(R2) 및 제3 피드백 저항(R3)을 서로 동일하게 설정하면, 제2 피드백 전압(VFB2)은 게이트 전압(VG)의 절반에 해당한다. 따라서 게이트 전압(VDD)은 전원 전압(VDD)보다 더 클 수 있다.

[0038] 게이트 전압(VG)의 변화에 따라 구동 트랜지스터(170)의 온-저항(Ron)이 변화하고, 온-저항(Ron)의 변화에 따라 도 1의 제1 피드백 저항(VFB1)의 저항값이 변화하므로 증폭 회로(100)는 문턱 전압(VTH)보다 작은 전원 전압(VDD)으로 동작하면서, 다양한 이득을 제공할 수 있다.

[0039] 도 3b는 도 3a의 차지 펌프 기반 가변 저항 회로에서 게이트 전압에 따른 구동 트랜지스터의 온-저항을 나타낸다.

[0040] 도 3b를 참조하면, 구동 트랜지스터(170)는 트라이오드 영역에서 저항으로 동작한다. , 구동 트랜지스터(170)의 온-저항(Ron)의 저항값은 게이트 전압(VG)로 조절할 수 있다. 게이트 전압(VG)이 전원 전압(VDD) 이하가 되는 경우에는 온-저항(Ron)의 저항값이 너무 크기 때문에, 차지 펌프 회로(200)로 게이트 전압(VG)을 조절하여 게이트 전압(VG)이 전원 전압(VDD)과전원 전압(VDD)의 두 배 사이가 되도록 조절한다.

[0041] 도 3c는 도 3a의 차지 펌프 기반 가변 저항 회로를 포함하는 도 1의 저전압 가변 이득 증폭기에서 구동 트랜지

스터의 온-저항에 따른 이득을 나타내는 그래프이다.

[0042] 도 3c를 참조하면, 게이트 전압(VG)을 조절하여 온-저항(Ron)을 조절하고 이에 따라 원하는 게인(Gain)을 얻을 수 있다.

[0043] 도 4는 본 발명의 실시예들에 따른 도 3a의 차지 펌프 기반 가변 저항 회로에서 차지 펌프 회로를 나타내는 블록도이다.

[0044] 도 4를 참조하면, 차지 펌프 회로(200)는 업/다운 신호 생성기(210), 제1 차지 펌프(220) 및 제2 차지 펌프(250)를 포함할 수 있다.

[0045] 업/다운 신호 생성기(210)는 제1 비교 신호(CS1)에 기초하여 제1 업 신호(CUP), 제2 업 신호(FUP), 제1 다운 신호(SDN) 및 제2 다운 신호(FDN)를 생성하고, 제1 업 신호(CUP)와 제2 업 신호(FUP)를 제1 차지 펌프(220)에 제공하고, 제1 다운 신호(SDN)와 제2 다운 신호(FDN)를 제2 차지 펌프(250)에 제공한다.

[0046] 제1 차지 펌프(220)는 전원 전압(VDD)을 수신하고, 제1 업 신호(CUP) 및 제2 업 신호(FUP)에 기초하여 게이트 전압(VG)을 증가시킨다. 제2 차지 펌프(250)는 제1 다운 신호(SDN) 및 제2 다운 신호(FDN)에 기초하고 게이트 전압(VGN)을 감소시킨다.

[0047] 도 5는 도 4의 차지 펌프 회로에서 제1 비교 신호와 업/다운 신호들을 나타낸다.

[0048] 도 5를 참조하면, 업/다운 신호 생성기(210)는 제1 비교 신호(CS1)가 출력 전압(VOUT1)의 레벨이 제1 기준 전압(VREF1)의 레벨보다 높음을 나타내는 제1 구간(INT1)에서, 제1 업 신호(CUP)를 하이 레벨로 천이시키고, 제2 업 신호(FUP)를 하이 레벨로 천이시키고, 제1 다운 신호(CDN)를 로우 레벨로 천이시키고, 제2 다운 신호(FDN)의 하이 레벨로 천이시킬 수 있다. 업/다운 신호 생성기(210)는 제1 비교 신호(CS1)가 출력 전압(VOUT1)의 레벨이 제1 기준 전압(VREF1)의 레벨보다 낮음을 나타내는 제2 구간(INT2)에서 제1 업 신호(CUP)와 제2 업 신호(FUP)를 로우 레벨로 천이시키고, 제1 다운 신호(CDN1)을 하이 레벨로 천이시키고 제2 다운 신호(FDN)을 로우 레벨로 천이시킬 수 있다.

[0049] 제1 구간(INT1)은 프리차지 구간이라 호칭될 수 있고, 제2 구간(INT2)는 차지 공유 구간이라 호칭될 수 있다.

[0050] 도 6은 본 발명의 실시예들에 따른 도 4의 차지 펌프 회로에서 제1 차지 펌프를 나타내는 회로도이다.

[0051] 도 6을 참조하면, 제1 차지 펌프(220)는 제1 업 신호(CUP1)를 반전시키는 제1 인버터(221), 제1 인버터(221)의 출력과 제1 노드 사이(N21)에 연결되는 제1 커패시터(CC1, 225), 전원 전압(VDD)과 제1 노드(N21) 사이에 연결되고 제3 노드(N23)에 연결되는 게이트를 구비하는 제1 피모스 트랜지스터(231), 제1 노드(N21)와 제3 노드 사이(N23)에 연결되고, 제2 업 신호(FUP)가 인가되는 제2 노드(N22)에 연결되는 게이트를 구비하는 제2 피모스 트랜지스터(232), 제3 노드(N23)와 접지 전압(VSS) 사이에 연결되고, 제2 노드(N22)에 연결되는 게이트를 구비하는 제1 엔모스 트랜지스터(233), 제3 노드(N23)와 제4 노드(N24) 사이에 연결되는 부스트 커패시터(CBST, 234), 입력 전압(VIN)과 제4 노드(N24) 사이에 연결되고 제6 노드(N26)에 연결되는 게이트를 구비하는 제3 피모스 트랜지스터(235), 제4 노드(N24)와 제6 노드(N26) 사이에 연결되고, 제2 업 신호(FUP)가 인가되는 제5 노드(N25)에 연결되는 게이트를 구비하는 제4 피모스 트랜지스터(263), 제6 노드(N26)와 접지 전압(VSS) 사이에 연결되고, 제5 노드(N25)에 연결되는 게이트를 구비하는 제2 엔모스 트랜지스터(237) 및 제3 노드(N23)와 게이트 노드(GN) 사이에 연결되고, 제6 노드(N26)에 연결되는 제3 엔모스 트랜지스터(238)를 포함한다.

[0052] 도 7은 본 발명의 실시예들에 따른 도 4의 차지 펌프 회로에서 제2 차지 펌프를 나타내는 회로도이다.

[0053] 도 7을 참조하면, 제2 차지 펌프(250)는 접지 전압(VSS)과 제1 노드(N31) 사이에 연결되는 제1 커패시터(CC2, 251), 제1 노드(N31)와 게이트 노드(GN) 사이에 연결되고, 제1 다운 신호(CDN)를 수신하는 게이트를 구비하는 제1 엔모스 트랜지스터(252) 및 제2 노드(N32)와 접지 전압(VSS) 사이에 연결되고, 제2 다운 신호(FDN)를 수신하는 게이트를 구비하는 제2 엔모스 트랜지스터(253)를 포함한다.

[0054] 도 8은 도 6의 제1 차지 펌프 및 도 7의 제2 차지 펌프가 구동 트랜지스터의 게이트 노드에서 연결된 것을 나타낸다.

[0055] 도 8을 참조하면, 게이트 노드(GN)의 게이트 전압(VG)은 게이트 노드(GN)와 접지 전압(VSS) 사이에 연결되는 커패시터(371)에 의하여 스무딩될 수 있다.

[0056] 도 9a 및 도 9b는 각각 제1 구간과 제2 구간에서 도 6의 제1 차지 펌프의 동작을 각각 나타낸다.

[0057] 도 9a를 참조하면, 제1 구간에서 인버터(221)는 제1 업 신호(CPU)를 반전시켜 제1 커패시터(225)를 전원 전압(VDD)으로 충전시키고 부스트 커패시터(234)는 제2 업 신호(FUP)에 의하여 전원 전압(VDD)으로 충전되고, 제3 엔모스 트랜지스터(238)는 턴-오프되어 게이트 노드(GN)는 제3 노드(N23) 및 제6 노드(N26)와 분리된다. 따라서, 제1 구간에서 제1 차지 펌프(210)는 게이트 노드(GN)의 게이트 전압(VG)을 전원 전압(VDD)의 한 배에서 두 배만큼 증가시킬 수 있다.

[0058] 제2 구간에서 제1 업 신호(CUP)는 상기 제1 노드(N21)의 전압 레벨을 증가시킨다. 제2 업 신호(FUO)는 제2 피모스 트랜지스터(232)를 턴-온시키고 제1 엔모스 트랜지스터(233)를 턴-오프시켜 제4 노드(N24)의 전압 레벨이 증가시키고, 제2 엔모스 트랜지스터(237)를 턴-오프시키고, 제4 피모스 트랜지스터를 턴-온(236)시켜 제6 노드(N26)의 전압 레벨을 증가시킨다. 제6 노드(N26)의 전압 레벨의 증가에 응답하여 제3 엔모스 트랜지스터(238)가 턴-온되어 게이트 전압(VG)을 제1 레벨(ΔVUP)만큼 증가시킬 수 있다.

[0059] 도 10a 및 도 10b는 각각 제1 구간과 제2 구간에서 도 7의 제2 차지 펌프의 동작을 각각 나타낸다.

[0060] 도 10a를 참조하면, 제1 구간에서, 제1 커패시터(251)는 접지 전압(VSS)으로 방전된다. 제1 엔모스 트랜지스터(253)는 제1 다운 신호(CDN) 신호에 의하여 턴-오프되고, 제2 엔모스 트랜지스터(253)는 제2 다운 신호(FDN)에 의하여 턴온된다. 따라서 게이트 노드(GN)는 제2 노드(N32)와 분리된다.

[0061] 도 10b를 참조하면, 제2 구간에서 제2 엔모스 트랜지스터(253)는 제2 다운 신호(FDN)에 의하여 턴-오프되고, 제1 엔모스 트랜지스터(252)는 제1 다운 신호(CDN)에 의하여 턴-온되어, 게이트 노드(GN)를 제2 노드(N32)에 연결시키고, 게이트 전압(VG)을 제1 커패시터(251)와 공유하여 게이트 전압(VG)을 제2 레벨(ΔVDN)만큼 감소시킨다.

[0062] 도 11은 본 발명의 실시예들에 따른 통신 장치를 나타내는 블록도이다.

[0063] 도 11에 도시된 바와 같이, 통신 장치(600)는 안테나(610)를 포함할 수 있고, 안테나(610)를 통해서 신호를 송신하거나 수신함으로써 무선 통신 시스템에서 상대 통신 기기와 통신할 수 있으며, 무선 통신 기기로서 지칭될 수 도 있다.

[0064] 통신 장치(600)가 상대 통신 기기와 통신하는 무선 통신 시스템은, 예를 들어, 차세대 통신 시스템, 5G(5^{th} generation wireless) 시스템, LTE(Long Term Evolution) 시스템, LTE-Advanced 시스템, CDMA(Code Division Multiple Access) 시스템, GSM(Global System for Mobile Communications) 시스템 등과 같은 셀룰러 네트워크(cellular network)를 이용하는 무선 통신 시스템일 수도 있고, WLAN(Wireless Local Area Network) 시스템 또는 다른 임의의 무선 통신 시스템일 수 있다.

[0065] 도 11에 도시된 바와 같이, 통신 장치(600)는 안테나(610), 무선 주파수 집적회로(Radio Frequency Integrated Circuit, RFIC)(620) 및 신호 프로세서(670)를 포함할 수 있고, 안테나(610) 및 RFIC(620)는 급전(feed) 라인(615)을 통해서 연결될 수 있다.

[0066] 실시예들에 있어서, 안테나(610)는 안테나 모듈로서 지칭될 수도 있고, 안테나(610) 및 급전 라인(615)을 포함하는 구성은 안테나 모듈로서 총괄적으로 지칭될 수도 있다. 또한, 안테나(610), 급전 라인(615) 및 RFIC(620)는 총괄적으로 RF 시스템 또는 RF 장치로서 지칭될 수 있다.

[0067] RFIC(620)는, 송신 모드에서 신호 프로세서(670)로부터 제공되는 송신 신호(TX)를 처리함으로써 생성된 신호를 급전 라인(615)을 통해서 안테나(610)에 제공할 수 있는 한편, 수신 모드에서 급전 라인(615)을 통해서 안테나(610)로부터 수신되는 신호를 처리함으로써 수신 신호(RX)를 신호 프로세서(670)에 제공할 수 있다.

[0068] 예를 들어, RFIC(620)는 송신기를 포함할 수 있고, 송신기는 필터, 믹서, 전력 증폭기(power amplifier; PA)를 포함할 수 있다. 또한, RFIC(620)는 수신기를 포함할 수 있고, 수신기는 필터, 믹서, 저잡음 증폭기(low noise amplifier; LNA)를 포함할 수 있다. 일부 실시 예들에서, RFIC는 복수의 송신기들 및 수신기들을 포함할 수도 있고, 송신기 및 수신기가 결합된 트랜시버(또는, 송수신기)를 포함할 수도 있다.

[0069] 신호 프로세서(670)는 송신하고자 하는 정보를 포함하는 신호를 처리함으로써 송신 신호(TX)를 생성할 수 있고, 수신 신호(RX)를 처리함으로써 정보를 포함하는 신호를 생성할 수 있다. 예를 들면, 신호 프로세서(670)는 송신 신호(TX)를 생성하기 위하여, 인코더(encoder), 변조기(modulator) 및 디지털-아날로그 변환기(digital-to-analog converter; DAC)를 포함할 수 있다. 또한, 신호 프로세서(670)는 수신 신호(RX)를 처리하기 위하여, 아날로그-디지털 변환기(analog-to-digital converter; ADC), 복조기(demodulator) 및 디코더(decoder)를 포함할 수 있다. 신호 프로세서(670)는 RFIC(620)를 제어하기 위한 제어 신호를 생성할 수도 있고, 제어 신호를 통해서

송신 모드 또는 수신 모드를 설정하거나 RFIC(620)에 포함된 구성요소들의 전력 및 이득 등을 조절할 수 있다.

[0070] 실시예들에 있어서, 신호 프로세서(670)는 하나 이상의 코어 및 코어에 의해서 실행되는 명령어들을 저장하는 메모리를 포함할 수 있고, 신호 프로세서(670)의 적어도 일부는 메모리에 저장된 소프트웨어 블록을 포함할 수 있다. 실시예들에 있어서, 신호 프로세서(670)는 논리 합성을 통해서 설계된 로직 회로를 포함할 수 있고, 신호 프로세서(670)의 적어도 일부분은 로직 회로로 구현된 하드웨어 블록을 포함할 수 있다.

[0071] 무선 통신 시스템은 높은 데이터 전송량을 위하여 높은 스펙트럼 대역을 규정할 수 있다. 예를 들면, ITU(International Telecommunication Union)에 의해서 공식적으로 IMT-2020으로 지명된 5G 셀룰러 시스템(또는 5G 무선 시스템)은 24GHz 이상의 밀리미터파(mmWave)를 규정한다.

[0072] 본 발명의 실시예들에 따른 안테나(610)는 밀리미터파(mmWave) 데이터 전송시에 이용되는 고주파수 대역에서의 신호 송수신(또는, 고주파수 대역에서의 전자기파를 방사)할 수 있도록 구성될 수 있으며, 이와 더불어, 안테나(610)는 상기 고주파수 대역과 비교하여 상대적으로 낮은 저주파수 대역에서의 신호 송수신(또는, 저주파수 대역에서의 전자기파를 방사)할 수 있도록 구성될 수 있다. 안테나(610)는 적어도 두 개의 주파수 대역들의 RF 신호 송수신을 지원할 수 있는 다중 대역 안테나일 수 있다. 또한, 안테나(610)는 다중 대역을 지원하는 동시에 방사하는 전자기파의 다중 편파 방사를 할 수 있도록 구성될 수 있다.

[0073] 도 12는 본 발명의 실시예들에 따른 도 11의 통신 장치에서 안테나와 RFIC를 나타내는 블록도이다.

[0074] 구체적으로, 도 12는 2개의 이중-급전, 이중-편파, 3-스택 구조의 안테나 패치들을 포함하는 안테나(610) 및 4개의 트랜시버들(641~644)을 함하는 RFIC(620)를 도시한다.

[0075] RFIC(620)는 안테나(610)의 4개의 포트들에 대응하는 4개의 급전 라인들(616)을 통해서 연결될 수 있다. 예를 들면, 안테나(610) 및 급전 라인들(616)을 포함하는 안테나 모듈이 RFIC(620) 상에 배치될 수 있고, RFIC(620)의 상면 및 안테나 모듈의 하면에 적어도 하나의 접속(connection)이 형성될 수 있다. 안테나(610)는 제1 안테나 패치 (PC1) 및 제2 안테나 패치(PC2)에서 4개의 급전 지점들과 각각 연결되는 4개의 급전 라인들(16)을 통해서 RFIC(620)로부터 차동 신호들을 수신할 수 있다. 이를 위하여, RFIC(620)에 포함된 한 쌍의 트랜시버들이 하나의 차동 신호를 생성할 수 있고, 이에 따라 4개의 트랜시버들(641~644)은 2개의 차동 신호들을 생성할 수 있다.

[0076] 트랜시버들(641~644) 각각은 도 1의 저전압 가변 이득 증폭기를 포함할 수 있다.

[0077] 스위치/듀플렉서(630)는 송신 모드 또는 수신 모드에 따라, 4개의 트랜시버들(641~644)의 출력 단자들 또는 입력 단자들을 4개의 급전 라인들(616)과 연결시키거나 연결을 끊을 수 있다. 이와 같은 구성을 통하여, 일 실시예로, 제1 트랜시버(641) 및 제2 트랜시버(642)는 스위치/듀플렉서(630)를 통해 제1 안테나 패치(PC1)와 연결되어 제1 주파수 대역(Band1)에서의 신호 송수신 동작을 수행할 수 있으며, 제3 트랜시버(643) 및 제4 트랜시버(644)는 스위치/듀플렉서(630)를 통해 제2 안테나 패치(PC2) 및 제3 안테나 패치(PC3)와 연결되어 제2 주파수 대역(Band2)에서의 신호 송수신 동작을 수행할 수 있다.

[0078] 전력관리 집적회로(650)는 제1 내지 제4 LDO 레귤레이터들(651~654)을 포함할 수 있다. 제1 내지 제4 LDO 레귤레이터들(651~654) 각각은 입력 전압(VIN)을 레귤레이션하여 출력 전압들(Vout1~Vout4) 각각을 생성하고, 출력 전압들(Vout1~Vout4) 각각을 제1 내지 제4 트랜시버들(641~644) 각각에 제공할 수 있다.

[0079] 도 13은 본 발명의 실시예들에 따른 저전압 가변 이득 증폭기를 포함하는 무선 통신 장치를 나타내는 블록도이다.

[0080] 도 13을 참조하면, 무선 통신 장치(600)는 안테나(670)를 포함할 수 있고, 안테나(670)를 통해서 신호를 송신하거나 수신함으로써, 상대 장치와 통신할 수 있다.

[0081] 무선 통신 장치(600)가 상대 장치와 통신하는 무선 통신 시스템은, 비제한적인 예시로서 5G(5th generation wireless) 시스템, LTE(Long Term Evolution) 시스템, LTE-Advanced 시스템, CDMA(Code Division Multiple Access) 시스템, GSM(Global System for Mobile Communications) 시스템 등과 같은 셀룰러 네트워크(cellular network)를 이용하는 무선 통신 시스템일 수도 있고, WLAN(Wireless Local Area Network) 시스템 또는 다른 임의의 무선 통신 시스템일 수 있다.

[0082] 도 13에 도시된 바와 같이 무선 통신 장치(600)는 신호 프로세서(610), 송수신기(620), 송수신 듀플렉서(660) 및 안테나(670)를 포함할 수 있다. 송수신 듀플렉서(660)는 안테나(670)를 통해서 수신되는 신호를 RF 입력 신

호(RFin)로서 송수신기(620)에 제공할 수 있고, 송수신기(620)으로부터 수신되는 RF 출력 신호(RFout)를 안테나(670)에 제공할 수 있다.

[0083] 신호 프로세서(610)는 기저대역의 송수신 신호를 처리할 수 있다. 신호 프로세서(610)는 컨트롤러(615)를 포함할 수 있으며, 컨트롤러(615)는 송수신기(620)를 제어할 수 있다.

[0084] 송수신기(620)는 송신기(630), 수신기(640) 및 PLL 회로(650)를 포함할 수 있다. 송신기(630)는 신호 프로세서(610)로부터 수신되는 송신 입력 신호(TXin)를 처리함으로써, RF 출력 신호(RFout)를 생성할 수 있다. 도시된 바와 같이, 송신기(630)는 송신 입력 신호(TXin)를 처리하기 위하여 가변 이득 증폭기(631), TX 필터(632), TX 믹서(633), 및 전력 증폭기(634)를 포함할 수 있다.

[0085] 수신기(640)는 RF 입력 신호(RFin)를 처리함으로써, 수신 입력 신호(RXin)를 생성하여 신호 프로세서(610)에 제공할 수 있다. RF 입력 신호(RFin)를 처리하기 위하여 수신기(640)는 저잡음 증폭기(641), RX 믹서(642), 가변 이득 증폭기(643) 및 RX 필터(644)를 포함할 수 있다.

[0086] 가변 이득 증폭기(631) 및 가변 이득 증폭기(643)는 도 1의 저전압 가변 이득 증폭기(10)를 포함하여 문턱 전압보다 작은 전원 전압으로 동작하고 입력 전압과 제1 피드백 전압의 차이를 증폭하여 출력 노드에 출력 전압을 제공하는 증폭 회로 및 차지 펌프 회로를 포함하여 상기 전원 전압보다 높은 게이트 전압을 생성하고, 상기 게이트 전압을 기준 전압에 기초하여 조절하여 제1 피드백 노드와 상기 접지 전압 사이의 가변 저항값을 조절하는 차지 펌프 기반 가변 저항 회로를 포함할 수 있다. 따라서, 가변 이득 증폭기(631) 및 가변 이득 증폭기(643)은 낮은 전원 전압으로 동작하면서 다양한 이득을 제공할 수 있다.

[0087] PLL 회로(650)는 송신 입력 신호(TXin) 및 RF 입력 신호(RFin)를 샘플링하기 위한 주파수를 제공하는 국부 발진 신호(local oscillation signal), 즉 클럭 신호를 생성할 수 있다. SSPLL 회로(650)의 출력 클럭 신호는 송신기(630)의 TX 믹서(633) 및 수신기(640)의 RX 믹서(642)에 제공될 수 있다.

[0088] 송수신기(620)는 시분할 듀플렉싱 모드에 따라서, 송신기(630) 및 수신기(640)가 시분할적으로 송수신 신호를 처리할 수 있다. 이때 송신 신호 및 수신 신호, 즉 RF 출력 신호(RFout) 및 RF 입력 신호(RFin)의 주파수가 상이할 수 있다. PLL 회로(650)는 넓은 락-인 레이지를 가지므로 출력 클럭 신호의 주파수를 빠르게 타겟 주파수로 변경할 수 있다, 예를 들어서, PLL 회로(650)는 송신 주파수에 대응하는 출력 클럭 신호의 주파수를 빠르게 수신 주파수로 변경하거나, 또는 수신 주파수에 대응하는 출력 클럭 신호의 주파수를 빠르게 송신 주파수로 변경할 수 있다.

[0089] 도 14는 본 발명의 실시예들에 따른 통신 기기의 예시들을 나타낸다.

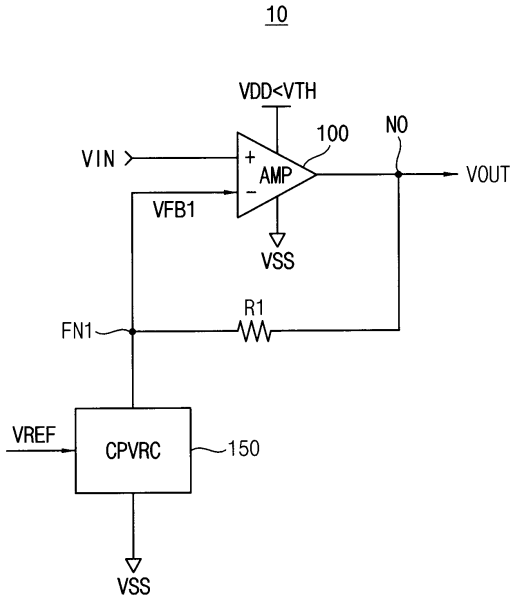
[0090] 구체적으로, 도 14는 WLAN을 이용하는 무선 통신 시스템에서 다양한 무선 통신 기기들이 상호 통신하는 예시를 나타낸다. 도 14에 도시된 다양한 무선 통신 기기들 각각은 복수의 안테나 패치들이 적층된 구조의 다중-대역, 다중-편파 안테나를 포함할 수 있고, 다중-대역, 다중-편파 안테나에 차동 신호를 제공하는 RFIC를 포함할 수 있다.

[0091] 가정용 기기(821), 가전(822), 엔터테인먼트 기기(823) 및 액세스 포인트(810)는 IoT(Internet of Things) 네트워크 시스템을 구성할 수 있다. 가정용 기기(821), 가전(822), 엔터테인먼트 기기(823) 및 액세스 포인트(710) 각각은 본 발명의 실시예들에 따른 도 17의 트랜시버를 부품으로서 포함할 수 있다. 가정용 기기(821), 가전(822) 및 엔터테인먼트 기기(823)는 액세스 포인트(810)와 무선 통신할 수 있고, 가정용 기기(821), 가전(822) 및 엔터테인먼트 기기(823)는 상호 무선 통신할 수도 있다.

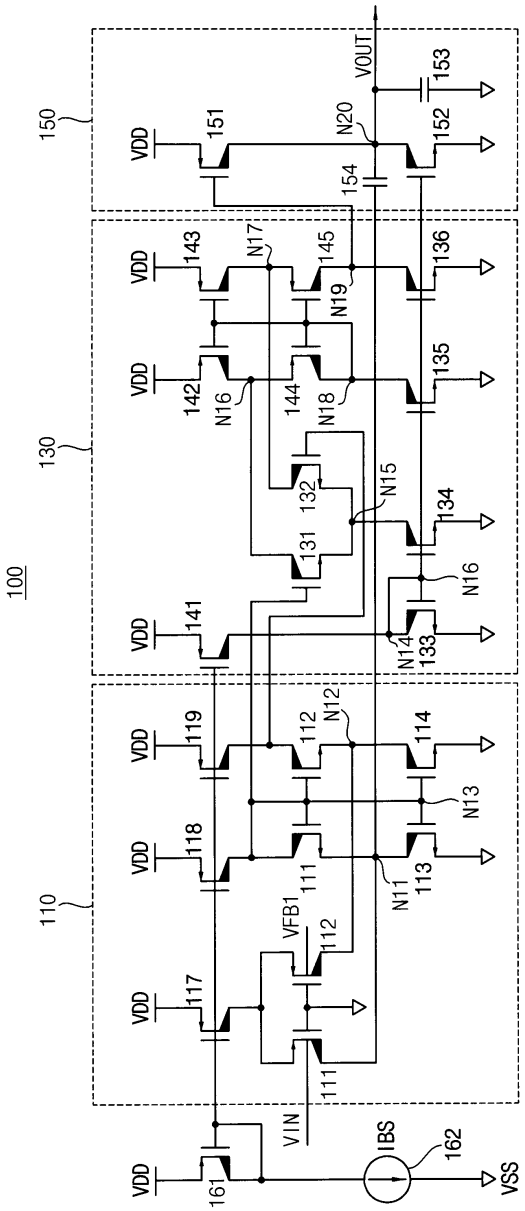
[0092] 상술한 바와 같이, 본 발명의 바람직한 실시예를 참조하여 설명하였지만 해당 기술 분야에서 통상의 지식을 가진 자라면 하기의 특허청구범위에 기재된 본 발명의 사상 및 영역으로부터 벗어나지 않는 범위 내에서 본 발명을 다양하게 수정 및 변경시킬 수 있음을 이해할 수 있을 것이다.

도면

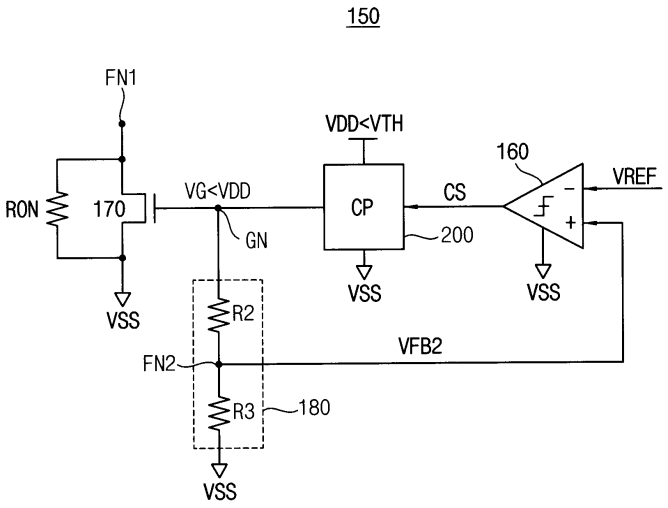
도면1


10
VDD<VTH
100
NO
VIN
AMP
VOUT
VFB1
VSS
R1
FN1
VREF
CPVRC
150
VSS

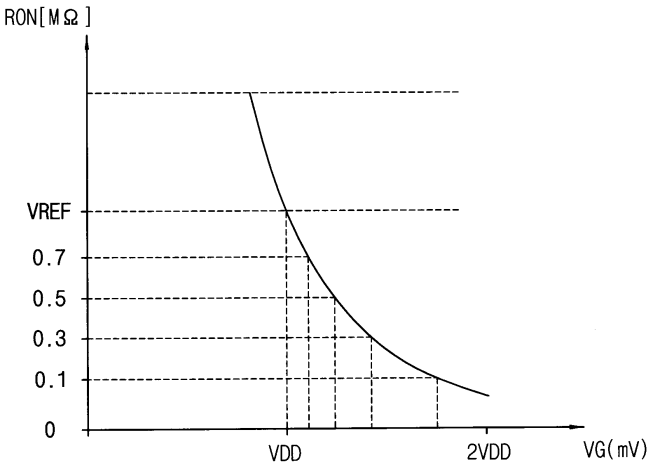
도면2


100
110
130
150
VDD
VSS
VIN
VOUT
IBS
VFB1
N11
N12
N13
N14
N15
N16
N17
N18
N19
N20
111
112
113
114
117
118
119
131
132
133
134
135
136
141
142
143
144
145
151
152
153
154
161
162

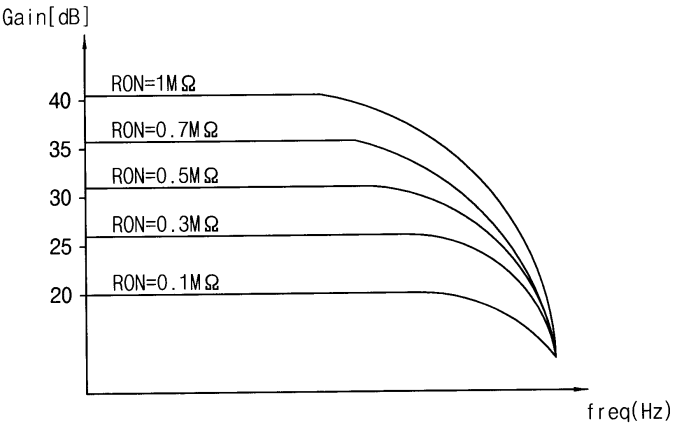
도면3a



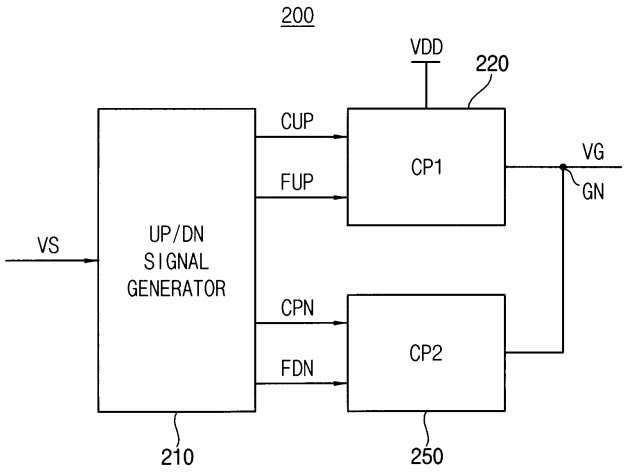
도면3b



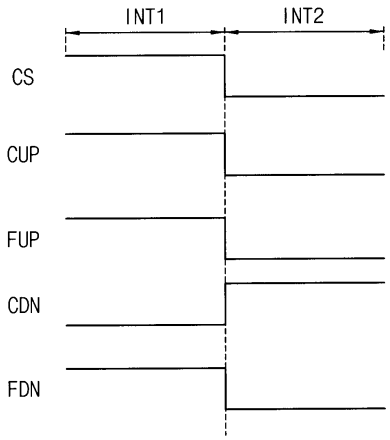
도면3c



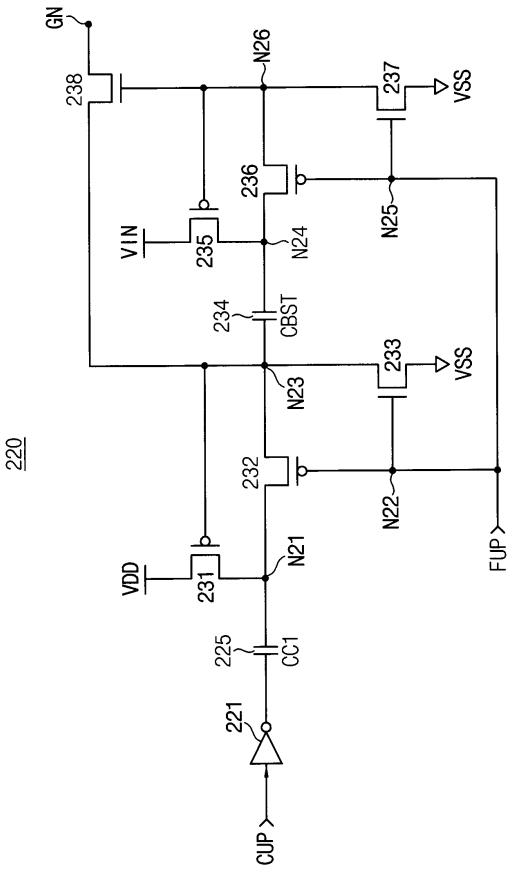
도면4


200
VDD
220
CUP
FUP
CP1
VG
GN
VS
UP/DN
SIGNAL
GENERATOR
CPN
FDN
CP2
210
250

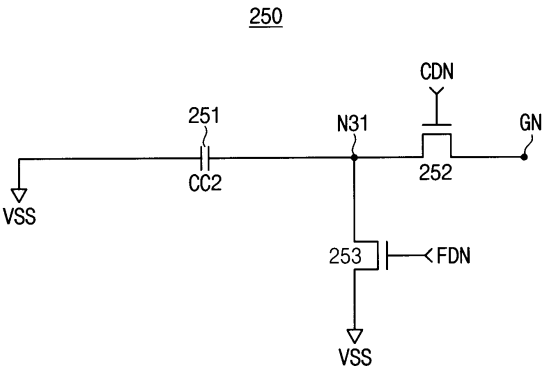
도면5


INT1
INT2
CS
CUP
FUP
CDN
FDN

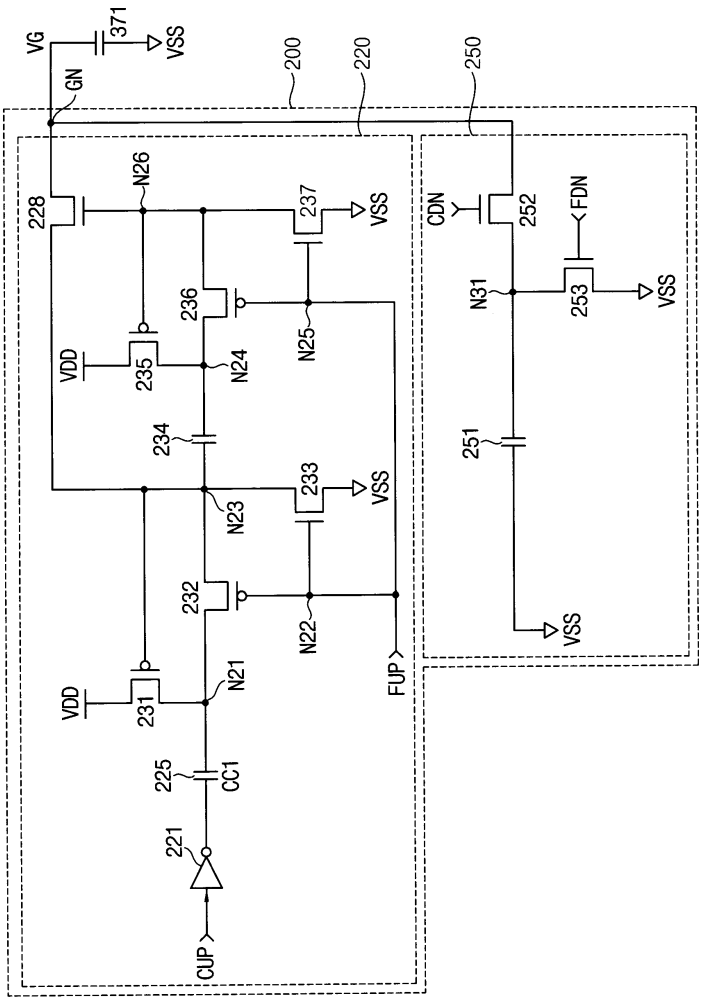
도면6


GN
N26
238
237
VSS
236
N25
VIN
235
N24
234
CBST
233
VSS
N23
220
232
N22
FUP
VDD
231
N21
225
CC1
221
CUP

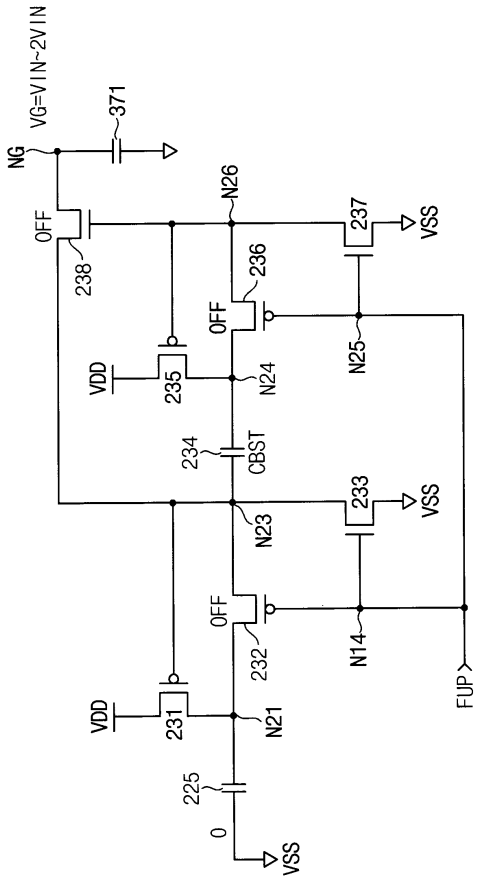
도면7


250
CDN
251
N31
GN
CC2
252
VSS
253
FDN
VSS

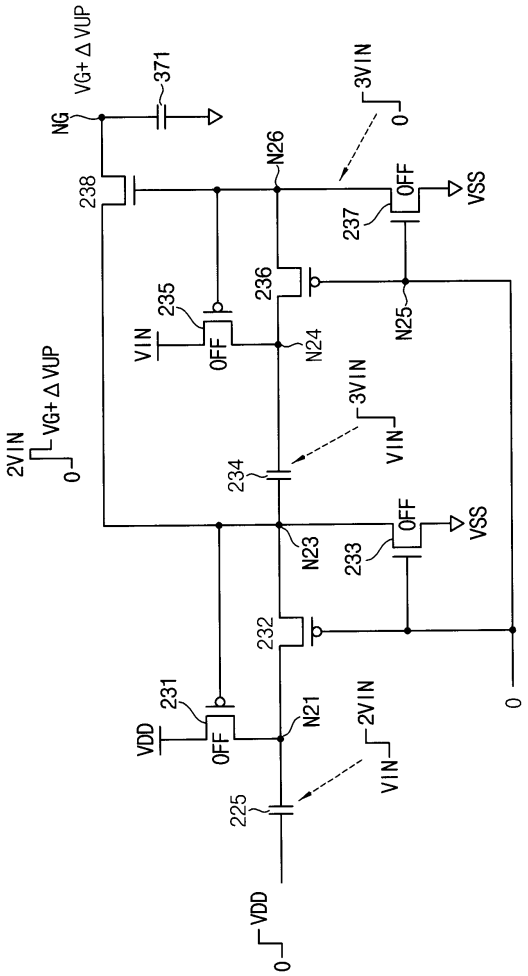
도면8


VG
371
VSS
GN
200
220
250
228
N26
237
VSS
CDN
252
FDN
236
N31
253
VSS
VDD
235
N24
N25
234
251
233
VSS
N23
232
VSS
N22
FUP
VDD
231
N21
225
CC1
221
CUP

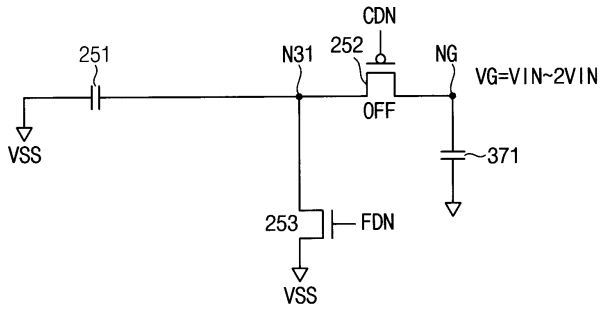
도면9a


NG
VG=VIN~2VIN
371
OFF
238
N26
237
VSS
236
OFF
VDD
235
N24
N25
234
CBST
233
VSS
N23
OFF
232
N14
FUP
VDD
231
N21
225
0
VSS

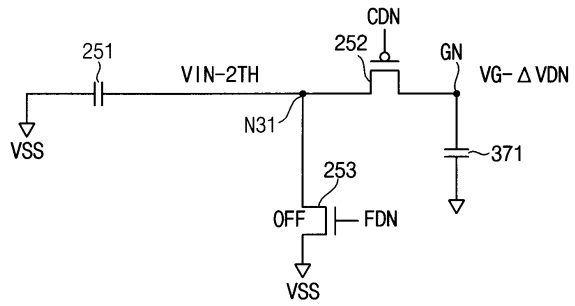
도면9b


VG+ΔVUP
371
NG
3VIN
0
N26
238
OFF
VSS
237
236
235
VIN
OFF
N24
N25
2VIN
VG+ΔVUP
0
3VIN
VIN
234
OFF
VSS
N23
233
232
231
VDD
OFF
N21
2VIN
VIN
225
VDD
0
0

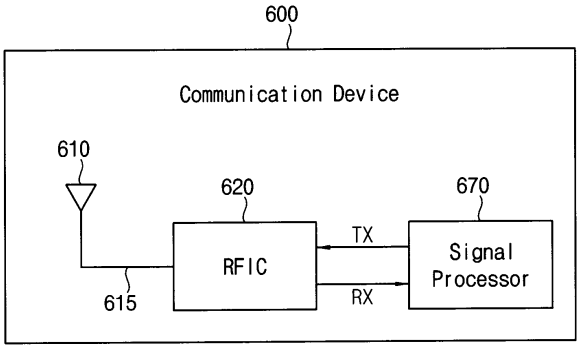
도면10a


CDN
251
N31
252
NG
VG=VIN~2VIN
OFF
VSS
371
253
FDN
VSS

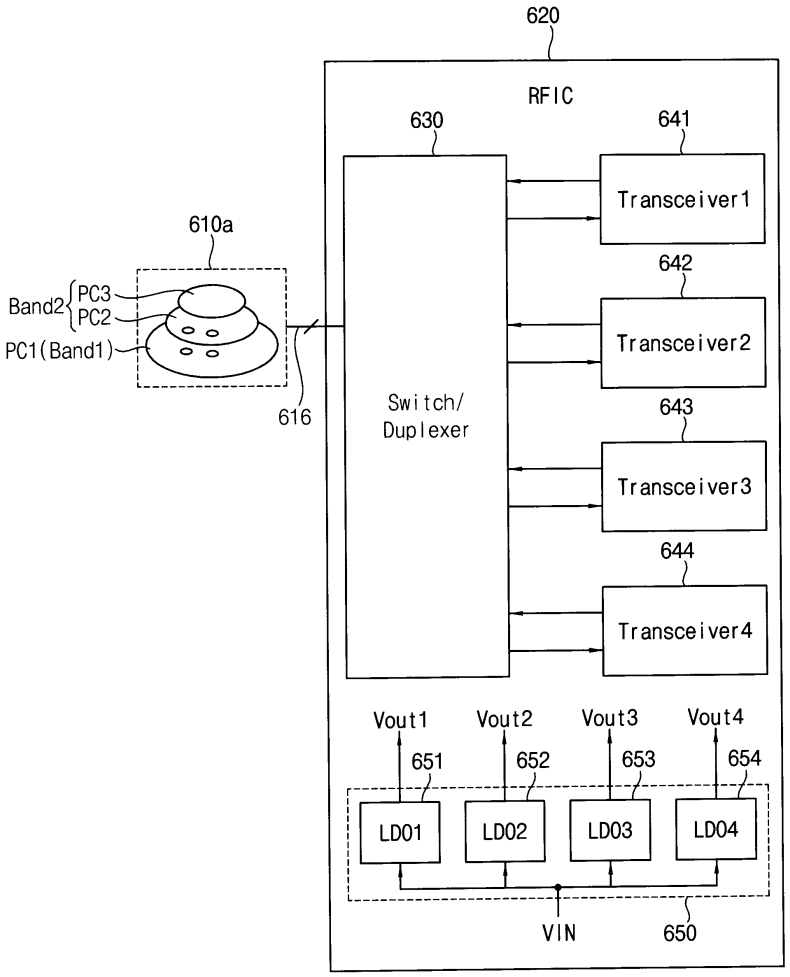
도면10b


CDN
252
251
VIN-2TH
GN
VG-ΔVDN
VSS
N31
371
253
OFF
FDN
VSS

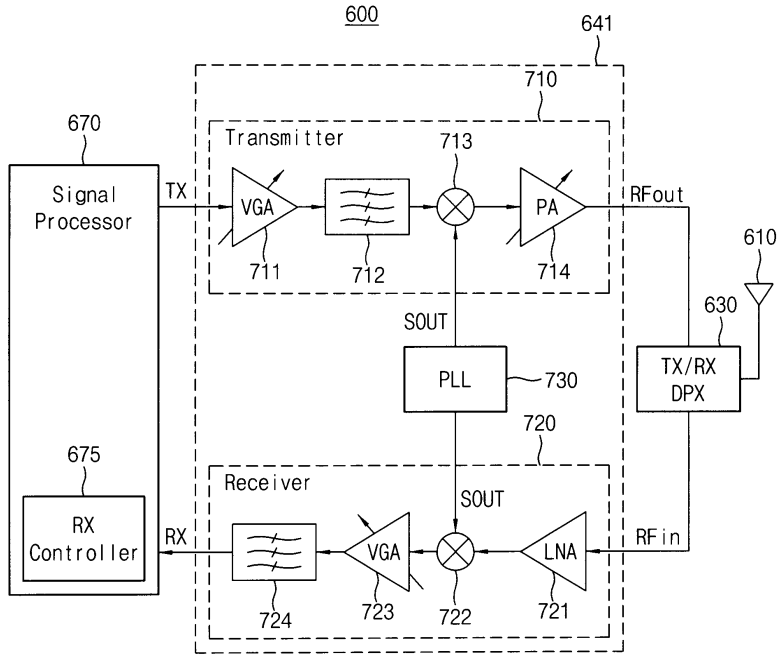
도면11


600
Communication Device
610
620
670
TX
RFIC
Signal
Processor
RX
615

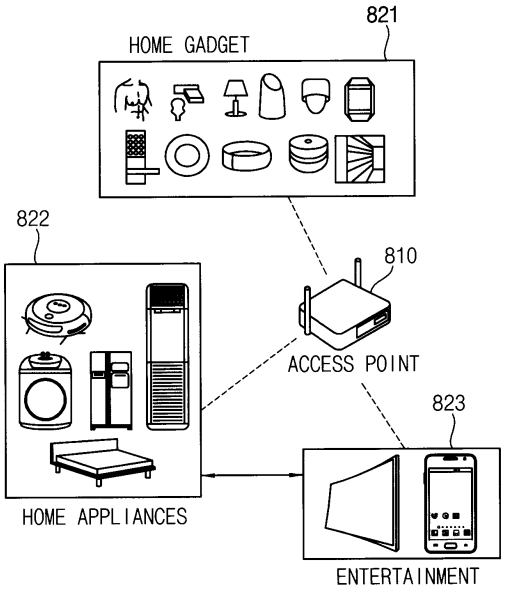
도면12


620
RFIC
630
641
Transceiver1
610a
642
Band2
PC3
PC2
PC1(Band1)
Transceiver2
Switch/
Duplexer
643
616
Transceiver3
644
Transceiver4
Vout1
Vout2
Vout3
Vout4
651
652
653
654
LD01
LD02
LD03
LD04
VIN
650

도면13


600
641
710
670
Transmitter
713
Signal
Processor
TX
VGA
PA
RFout
610
711
712
714
630
SOUT
PLL
730
TX/RX
DPX
720
675
Receiver
SOUT
RX
Controller
RX
VGA
LNA
RFin
724
723
722
721

도면14



【심사관 직권보정사항】

【직권보정 1】

【보정항목】 청구범위

【보정세부항목】 청구항 5

【변경전】

제3항에 있어서, 상기 제1 차지 펌프는

상기 제1 업 신호를 반전시키는 인버터;

상기 인버터의 출력과 제1 노드 사이에 연결되는 제1 커패시터;

상기 전원 전압과 상기 제1 노드 사이에 연결되고 제3 노드에 연결되는 게이트를 구비하는 제1 피모스 트랜지스터;

상기 제1 노드와 제3 노드 사이에 연결되고, 상기 제2 업 신호가 인가되는 제2 노드에 연결되는 게이트를 구비하는 제2 피모스 트랜지스터;

상기 제3 노드와 접지 전압 사이에 연결되고, 상기 제2 노드에 연결되는 게이트를 구비하는 제1 엔모스 트랜지스터;

상기 제3 노드와 제4 노드 사이에 연결되는 부스트 커패시터;

상기 입력 전압과 상기 제4 노드 사이에 연결되고 제6 노드에 연결되는 게이트를 구비하는 제3 피모스 트랜지스터;

상기 제4 노드와 상기 6 노드 사이에 연결되고, 상기 제2 업 신호가 인가되는 제5 노드에 연결되는 게이트를 구비하는 제4 피모스 트랜지스터;

상기 제6 노드와 상기 접지 전압 사이에 연결되고, 상기 제5 노드에 연결되는 게이트를 구비하는 제2 엔모스 트랜지스터; 및

상기 제3 노드와 상기 게이트 노드 사이에 연결되고, 상기 제6 노드에 연결되는 제3 엔모스 트랜지스터를 포함하고,

상기 비교 신호가 상기 출력 전압의 레벨이 상기 기준 전압의 레벨보다 높음을 나타내는 제1 구간에서,

상기 제1 커패시터와 상기 부스트 커패시터는 상기 제1 업 신호와 상기 제2 업 신호에 의하여 상기 전원 전압으

로 충전되고,

상기 비교 신호가 상기 출력 전압의 레벨이 상기 기준 전압의 레벨보다 낮음을 나타내는 제2 구간에서,

상기 제1 업 신호는 상기 제1 노드의 전압 레벨을 증가시키고,

상기 제2 업 신호는 상기 제2 피모스 트랜지스터를 턴-온시키고 상기 제1 엔모스 트랜지스터를 턴-오프시켜 상기 제4 노드의 전압 레벨이 증가시키고, 상기 제2 엔모스 트랜지스터를 턴-오프시키고, 상기 제4 피모스 트랜지스터를 턴-온시켜 상기 제6 노드의 전압 레벨을 증가시키고,

상기 제6 노드의 전압 레벨의 증가에 응답하여 상기 제3 엔모스 트랜지스터가 턴-온되어 상기 게이트 전압을 증가시키는 저전압 가변 이득 증폭기.

【변경후】

제3항에 있어서, 상기 제1 차지 펌프는

상기 제1 업 신호를 반전시키는 인버터;

상기 인버터의 출력과 제1 노드 사이에 연결되는 제1 커패시터;

상기 전원 전압과 상기 제1 노드 사이에 연결되고 제3 노드에 연결되는 게이트를 구비하는 제1 피모스 트랜지스터;

상기 제1 노드와 제3 노드 사이에 연결되고, 상기 제2 업 신호가 인가되는 제2 노드에 연결되는 게이트를 구비하는 제2 피모스 트랜지스터;

상기 제3 노드와 접지 전압 사이에 연결되고, 상기 제2 노드에 연결되는 게이트를 구비하는 제1 엔모스 트랜지스터;

상기 제3 노드와 제4 노드 사이에 연결되는 부스트 커패시터;

상기 입력 전압과 상기 제4 노드 사이에 연결되고 제6 노드에 연결되는 게이트를 구비하는 제3 피모스 트랜지스터;

상기 제4 노드와 상기 제6 노드 사이에 연결되고, 상기 제2 업 신호가 인가되는 제5 노드에 연결되는 게이트를 구비하는 제4 피모스 트랜지스터;

상기 제6 노드와 상기 접지 전압 사이에 연결되고, 상기 제5 노드에 연결되는 게이트를 구비하는 제2 엔모스 트랜지스터; 및

상기 제3 노드와 상기 게이트 노드 사이에 연결되고, 상기 제6 노드에 연결되는 제3 엔모스 트랜지스터를 포함하고,

상기 비교 신호가 상기 출력 전압의 레벨이 상기 기준 전압의 레벨보다 높음을 나타내는 제1 구간에서,

상기 제1 커패시터와 상기 부스트 커패시터는 상기 제1 업 신호와 상기 제2 업 신호에 의하여 상기 전원 전압으로 충전되고,

상기 비교 신호가 상기 출력 전압의 레벨이 상기 기준 전압의 레벨보다 낮음을 나타내는 제2 구간에서,

상기 제1 업 신호는 상기 제1 노드의 전압 레벨을 증가시키고,

상기 제2 업 신호는 상기 제2 피모스 트랜지스터를 턴-온시키고 상기 제1 엔모스 트랜지스터를 턴-오프시켜 상기 제4 노드의 전압 레벨이 증가시키고, 상기 제2 엔모스 트랜지스터를 턴-오프시키고, 상기 제4 피모스 트랜지스터를 턴-온시켜 상기 제6 노드의 전압 레벨을 증가시키고,

상기 제6 노드의 전압 레벨의 증가에 응답하여 상기 제3 엔모스 트랜지스터가 턴-온되어 상기 게이트 전압을 증가시키는 저전압 가변 이득 증폭기.