(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(51) 。Int. Cl. [7]
H04N 5/91

(11) 공개번호 특2001-0095264
(43) 공개일자 2001년11월03일

(21) 출원번호 10-2001-0017606
(22) 출원일자 2001년04월03일

(30) 우선권주장 2000-102130 2000년04월04일 일본(JP)

(71) 출원인 소니 가부시끼 가이샤
이데이 노부유끼
일본국 도쿄도 시나가와쿠 키타시나가와 6쵸메 7반 35고

(72) 발명자 오바따고지
일본도꾜도시나가와꾸기따시나가와6쪼메7-35소니가부시끼가이샤내
오이시노리아끼
일본도꾜도시나가와꾸기따시나가와6쪼메7-35소니가부시끼가이샤내
사또도모유끼
일본도꾜도시나가와꾸기따시나가와6쪼메7-35소니가부시끼가이샤내
닛따하지메
일본도꾜도시나가와꾸기따시나가와6쪼메7-35소니가부시끼가이샤내
오따기요시
일본도꾜도시나가와꾸기따시나가와6쪼메7-35소니가부시끼가이샤내

(74) 대리인 장수길
구영창

심사청구 : 없음

(54) 데이터 다중화 장치, 데이터 다중화 방법, 및 기록 매체

요약

도 3b는 TS 패킷이 송신율 Rt 및 리크율 Rx의 송신 스트림 버퍼(21)로 전송되는 경우의 송신 스트림 버퍼(21)의 버퍼 점유율을 도시한다. 송신 스트림 버퍼(21)의 버퍼 점유율이 증가하는 동안의 시간 T1 및 송신 스트림의 버퍼(21)의 버퍼 점유율이 감소하는 동안의 시간 T2는 (Rt - Rx) ×T1 = Rx ×T2 및 T1 = (188 ×8) / Rt로 표현된다. 시간 T는 T = T1 + T2 = (188 ×8)/Rx이다. 그러므로, 시간 T는 도 3c에 도시된 시간 T'과 동일하다. 따라서, TS 패킷이 시간 T'의 주기에 전송되는 경우에, 송신 스트림 버퍼(21)에는 오버플로우가 발생되지 않고, 송신 스트림 버퍼(21)가 적어도 1초에 한 번은 비게 되어, T-STD 모델에 대한 시뮬레이션에서 송신 스트림 버퍼(21)에 대한 시뮬레이션이 필요하지 않게 된다.

대표도

도 3c

색인어

데이터 다중화, 송신 스트림 버퍼, TS 패킷, 송신율, 리크율, 버퍼 점유율, T-STD 모델

명세서

도면의 간단한 설명

도 1은 T-STD 모델을 설명하기 위한 도면.

도 2는 TS 패킷을 설명하기 위한 도면.

도 3a, 3b, 및 3c는 송신 스트림 버퍼의 송신율, 리크율, 및 버퍼 점유율 간의 관계를 설명하기 위한 도면.

도 4는 리크법에 의해서 간략화된 T-STD 모델을 설명하기 위한 도면.

도 5는 vbv_delay법에 의해서 간략화된 T-STD 모델을 설명하기 위한 도면.

도 6은 본 발명에 따른 다중화 장치의 제1 실시예의 구성을 도시하는 블록도.

도 7은 리크법의 다중화 처리를 설명하기 위한 흐름도.

도 8은 vbv_delay법의 다중화 처리를 설명하기 위한 흐름도.

도 9는 출력 순서를 결정하기 위한 처리를 설명하기 위한 흐름도.

도 10은 본 발명에 따른 다중화 장치의 제2 실시예의 구성을 도시하는 블록도.

도 11은 본 발명에 따른 다중화 장치의 제3 실시예의 구성을 도시하는 블럭도.

< 도면의 주요 부분에 대한 부호의 설명 >

51 : 비디오 데이터 입력

52 : 오디오 데이터 입력

53 : 시스템 데이터 입력

54 : 비디오 데이터 부호화기

55 : 오디오 데이터 부호화기

56 : 시스템 데이터 부호화기

57 : 액세스 유닛 정보 검출기

58 : 비트 스트림 다중화기

59 : 다중화 스케줄러

61, 65 : 오류 정정 부호화기

62 : 변조기

63 : 기록 헤드

66 : 외부 인터페이스

68 : 전송 매체

69 : 드라이브

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 데이터 다중화 장치, 데이터 다중화 방법, 및 기록 매체에 관한 것으로, 보다 상세히는 T-STD 모델의 가상 데이터 버퍼의 데이터 점유율의 시뮬레이션에 대한 계산량을 감소시킬 수 있어서, ISO/IEC13818-1 규정에 따르는 다중화 송신 스트림을 용이하게 생성하는 데이터 다중화 장치, 데이터 다중화 방법, 및 기록 매체에 관한 것이다.

비디오 스트림 및 오디오 스트림이, 방송 및 AV 스트림 배포에 널리 사용되는 MPEG(Moving Picture Coding Experts Group/Moving Picture Experts Group) 송신 스트림법에 의해 다중화되는 경우에, 다중화 장치는, 다중화된 스트림을 분리하고 복호화하기 위한 복호화기가 MPEG 시스템 표준 (ISO/IEC13818-1)에 의해 규정된 가상 복호화기 모델인 T-STD(Transport Stream System Target Decorder) 모델을 기초로 하여 각각의 스트림을 분리하고 복호화할 수 있도록, 스트림들을 188 바이트 단위의 송신 패킷 포맷으로 다중화는 것이 요구된다.

도 1은 T-STD 모델을 도시한다. T-STD 모델에는 3개의 버퍼 즉, 송신 스트림 버퍼와 다중 버퍼와 기본 스트림 버퍼로 형성된 비디오 스트림용의 3단 버퍼, 송신 스트림 버퍼와 주 버퍼로 형성된 오디오 스트림용의 2단 버퍼, 및 시스템 제어용의 버퍼가 제공되어 있다. T-STD 모델에는, 버퍼들 간의 전송율과 각 버퍼의 사이즈 등이 정확하게 규정되어 있다. 도 1에는 단일의 비디오 스트림 버퍼, 단일의 오디오 스트림 버퍼, 및 단일의 시스템 제어 버퍼가 도시되어 있지만, 도 1에 제공된 비디오 스트림 버퍼와 오디오 스트림 버퍼의 수는 대응하는 기본 스트림의 채널 수에 따른다.

T-STD로 입력되는 다중화된 데이터 스트림은, 다중화된 데이터 스트림의 데이터가 비디오 데이터인지, 오디오 데이터인지, 또는 시스템 제어 데이터인지에 따라서 (각각의 패킷에 기술된 데이터의 속성은 도 2를 참조하여 후술될 PID (Packet Identification)에 기술되어 있음), 이 데이터 스트림에 대응하는 송신 스트림 버퍼 TB11 내지 TBsys3 중의 하나로 즉시 전송되어, 해당 버퍼에 버퍼링된다. 송신 스트림 버퍼 TB11 내지 TBsys3의 사이즈는 512 바이트로 규정되어 있다. 송신 스트림 버퍼 TB11 내지 TBsys3에는 오버플로우가 발생하지 않아야 하고, 적어도 1초에 한 번은 비어야 한다는 것이 규정되어 있다.

비디오 기본 스트림은 송신 스트림 버퍼 TB11으로부터 다중 버퍼 MB14에 공급되어, 다중 버퍼 MB14에 버퍼링된다. 그 후, 비디오 기본 스트림은 기본 스트림 버퍼 EB15에 공급되어 기본 스트림 버퍼 EB15에 버퍼링되고 나서, 복호화기 D16에 의해 복호된다. 그 결과로 얻은 비디오 데이터의 프레임들이 표시되는 순서로 정렬되어 있지 않은 경우에, 재정렬 버퍼 O17는 이 프레임들을 표시되는 순서로 바꾼 다음, 프레임들을 출력한다. 그 결과로 얻은 비디오 데이터의 프레임들이 표시되는 순서로 정렬되어 있는 경우에, 비디오 데이터는 그대로 출력된다.

오디오 기본 스트림은 송신 스트림 버퍼 TBn2로부터 주 버퍼 Bn8으로 공급되어, 주 버퍼 Bn8에 버퍼링되고 난 후, 복호화기 Dn9에 의해 복호되어 출력된다. 시스템 데이터는 송신 스트림 버퍼 TBsys3로부터 주 버퍼 Bsys10으로 공급되어, 주 버퍼 Bsys10에 버퍼링되고 난 후, 복호화기 Dsys11에 의해 복호되어 출력된다.

송신 스트림 버퍼 TB11으로부터 다중 버퍼 MB14로의 비디오 기본 스트림의 전송율 Rx1은 하기의 수학식 1과 같이 표현된다:

수학식 1

$$Rx1 = 1.2 \times Rmax[profile,level]$$

여기서, Rmax[profile, level]은 ISO/IEC13818-2에 규정된 파라메터이고, 각 비디오 기본 스트림의 프로파일 및 레벨에 따르는 전송율의 상한치를 가리킨다.

로우 레벨 및 메인 레벨에 있어서의 다중 버퍼 MB14의 사이즈 MBS1은 하기의 수학식 2와 같이 표현되는 한편, 하이-1440 레벨 및 하이 레벨에 있어서의 다중 버퍼 MB14의 사이즈 MBS1은 하기의 수학식 3과 같이 표현된다:

수학식 2

$$MBS1 = BSmux + BSoh + VBVmax[profile,level]vbv\_buffer\_size$$

수학식 3

$$MBS1 = BSmux + BSoh$$

여기서, BSoh는 PES(Packetized Elementary Stream) 패킷 오버헤드를 버퍼링하기 위한 가상 오버헤드 버퍼 Soh(도시되지 않음)의 사이즈이고, 하기의 수학식 4와 같이 규정되며; BSmux는 추가의 다중 버퍼 Smux(도시되지 않음)의 사이즈이고, 하기의 수학식 5와 같이 규정된다:

수학식 4

$$BSoh = (1/750) \times Rmax[profile,level]$$

수학식 5

$$BSmux = 0.04 \times Rmax[profile,level]$$

또한, VBVmax[profile, level]은 ISO/IEC13818-2에 규정된 파라미터로서, 가상 VBV(Video Buffer Verifier) 버퍼(도시되지 않음)의 사이즈의 최대치를 가리키며, vbv_buffer_size는 비디오 기본 스트림의 시퀀스 헤더에 포함되어 전송된다.

ISO/IEC11172-2 비트 스트림에서 제한되는 파라미터들에 있어서의 다중 버퍼 MBn의 사이즈 MBSn은 하기의 수학식 6과 같이 표현된다:

수학식 6

$$MBSn=BSmux+BSoh+vbv\_max+vbv\_buffer\_size$$

수학식 6의 BSoh 및 BSmux는 하기의 수학식 7 및 수학식 8과 같이 표현된다:

수학식 7

$$BSoh=(1/750)\times Rmax$$

수학식 8

$$BSmux=0.004\times Rmax$$

수학식 6의 vbv_max 및 수학식 7 및 수학식 8의 Rmax는 각각 ISO/IEC11172-2에 규정된 최대 vbv_buffer_size 및 최대 비트율을 가리킨다.

MBS1에 포함된 BSmux의 사이즈는 버퍼링 동작을 통해 다중화를 수행하도록 분배된다. BSmux로의 사이즈 분배 이후에 남는 버퍼 사이즈는 BSoh용으로 사용될 수 있고, 또한 초기 다중화용으로도 사용될 수 있다.

비디오 기본 스트림을 다중 버퍼 MB14로부터 기본 스트림 버퍼 EB15로 전송하기 위한 방법에는 리크법 및 vbv_delay법이 포함된다.

리크법에서의 전송율 Rbx1은 로우 레벨 및 주 레벨에서 수학식 9와 같이 표현되고, 하이-1440 레벨 및 하이 레벨에서 수학식 10과 같이 표현되는 반면, ISO/IEC11172-2에 의해 제한되는 파라미터 비트 스트림의 전송율 Rbx1은 수학식 11과 같이 표현된다:

수학식 9

$$Rbx1=Rmax[profile,level]$$

수학식 10

$$Rbx1=Min\{1.05\times Res,Rmax[profile,level]\}$$

수학식 11

$$Rbx1=1.2Rmax$$

여기서, Res는 기본 스트림의 전송 비트율이고, Rmax는 ISO/IEC11172-2에 의해 제한되는 비트 스트림의 최대 비트율이다.

리크법을 사용하여 데이터를 다중 버퍼 MB14로부터 기본 스트림 버퍼 EB15로 전송하는 경우에, PES 패킷 페이로드(payload)가 다중 버퍼 MB14에 존재하고, 기본 스트림 버퍼 EB15가 풀(full) 상태가 아니면, PES 패킷 페이로드는 Rbx1의 전송율로 다중 버퍼 MB14로부터 기본 스트림 버퍼 EB15로 전송된다. 기본 스트림 버퍼 EB15가 풀 상태이면, 이 데이터는 다중 버퍼 MB14로부터 제거되지 않는다. 데이터 바이트가 다중 버퍼 MB14로부터 기본 스트림 버퍼 EB15로 전송되는 경우에, 이 데이터 바이트 직전에 있는 다중 버퍼 MB14의 모든 PES 패킷 헤더는 즉시 제거되어 버려진다. PES 패킷 페이로드가 다중 버퍼 MB14에 존재하면, 이 데이터가 다중 버퍼 MB14로부터 제거되지 않는다.

한편, vbv_delay법에 따르면, 비디오 기본 스트림에 부호화되어 포함된 vbv_delay는 다중 버퍼 MB14로부터 기본 스트림 버퍼 EB15로 부호화된 비디오 데이터를 전송하는 타이밍을 정확하게 규정한다. vbv_delay법이 적용되는 경우, 화상 j의 화상 개시 코드의 마지막 바이트는 시간 tdn(j) - vbv_delay(j)에 다중 버퍼 MB14로부터 기본 스트림 버퍼 EB15로 전송되는데, 여기서 tdn(j)는 화상 j를 복호화하는 시간이고, vbv_delay(j)는 화상 j의 vbv_delay 필드에 표시되는 초 단위의 지연 시간이다.

연속하는 화상 개시 코드들의 마지막 바이트들 (제2 개시 코드의 마지막 바이트를 포함)간의 데이터 바이트들은 일정한 전송율 Rbx(j)로 기본 스트림 버퍼 EB15로 단편적으로 전송된다. 전송율 Rbx(j)는 각각의 화상 j에 대해 규정되어 있다. 기본 스트림 버퍼 EB15로의 데이터 바이트의 전송율 Rbx(j)는 하기의 수학식 12와 같이 주어진다:

수학식 12

$$Rbx(j)=NB(j)/(vbv\_delay(j)vbv\_delay(j+1)+tdn(j+1)tdn(j))$$

여기서, NB(J)는 화상 j 및 화상 j+1의 화상 개시 코드들의 마지막 바이트들 (제2 개시 코드의 마지막 바이트는 포함, PES 패킷 헤더 바이트는 제외)간의 데이터 바이트의 수이다.

리크법을 사용하여 데이터를 전송하는 경우, 다중 버퍼 MB14에는 오버플로우가 발생하지 않아야 하고, 적어도 1초에 한 번은 비어야 한다.

vbv_delay법을 사용하여 데이터를 전송하는 경우, 다중 버퍼 MB14에는 오버플로우나 언더플로우가 발생하지 않아야 하고, 기본 스트림 버퍼 EB15에는 오버플로우가 발생하지 않아야 한다.

다음으로, 오디오 데이터 및 시스템 데이터의 전송을 설명한다. 송신 스트림 버퍼 TBn2로부터 주 버퍼 Bn8로의 오디오 데이터 스트림의 전송율 Rxa는 하기의 수학식 13과 같이 표현되는 한편, 송신 스트림 버퍼 TBsys3로부터 주 버퍼 Bsys10으로의 시스템 데이터의 전송율 Rxsys는 하기의 수학식 14와 같이 표현된다:

수학식 13

$$Rxa=2\times 10^{6}\ (bps)$$

수학식 14

$$Rxsys=1\times 10^{6}\ (bps)$$

오디오 데이터를 버퍼링하기 위한 주 버퍼 Bn8의 버퍼 사이즈 BSn은 하기의 수학식 15와 같이 표현된다:

수학식 15

$$Bsn=BSmux+BSdec+BSoh=3584\ (바이트)$$

여기서, BSdec는 가상 액세스 유닛 복호화 버퍼(도시되지 않음)의 사이즈이고, BSoh는 가상 PES 패킷 오버헤드 버퍼(도시되지 않음)의 사이즈이다. 하기의 수학식 16이 조건으로서 부여된다:

수학식 16

$$BSdec+BSoh\leq 2848\ (바이트)$$

주 버퍼 Bsys10의 버퍼 사이즈 BSsys는 하기의 수학식 17와 같이 표현된다:

수학식 17

$$BSsys = 1536 \text{ (바이트)}$$

기본 스트림 버퍼 EB15 또는 주 버퍼 Bn8에 버퍼링되어 있는 모든 액세스 유닛들 (비디오 액세스 유닛은 화상에 대응하고, 오디오 액세스 유닛은 오디오 프레임에 대응함) 중 가장 오랫동안 존재하고 있는 액세스 유닛 An(j)와, 시간 tdn(j)에서의 액세스 유닛 An(j)의 이전에 있는 모든 스터핑 바이트 (스터핑 바이트는 도 2를 참조하여 후술됨)는 시간 tdn(j)에 즉시 제거된다. 시간 tdn(j)는 DTD(Decoding Time Stamp)나 PTS(Presentation Time Stamp) 필드에 규정되어 있다.

시스템 데이터의 경우에 있어서, 1 바이트의 데이터라도 주 버퍼 Bsys10에 버퍼링되면, 주 버퍼 Bsys10의 데이터는 항상 수학식 18과 같이 표현되는 Rbsys의 송신율로 제거된다:

수학식 18

$$Rbsys = \max\{80000, transport\_rate(i) \times 8/500\}$$

PES 패킷이 공급된 복호화기가, 입력된 다중화 데이터를 상술한 T-STD 모델을 사용하여 분할하고 복호화할 수 있도록, PES(Packetized Elementary Stream) 패킷은 188 바이트의 고정 길이 송신 패킷 (이하, TS 패킷이라 칭함)으로 분할된다. 도 2는 TS 패킷의 구조를 도시한다.

TS 패킷은 패킷 데이터의 내용을 식별하기 위한 정보를 기술하는 4바이트 헤더와, 비디오와 오디오 등의 데이터를 기술하는 페이로드를 포함한다. 헤더의 구조를 이하 상세히 설명한다.

동기 바이트는 8비트 동기 신호로서, 복호화기가 TS 패킷의 헤드를 검출할 수 있는 역할을 하는 데이터이다. 송신 오류 지시자는 패킷에 비트 오류가 존재하는 지의 여부를 가리키는 1비트 플래그이다. 페이로드 유닛 시작 지시자는 TS 패킷의 페이로드가 PES 패킷의 헤드 부분을 포함하는 지의 여부를 가리키는 1비트 플래그이다.

송신 우선 순위는 동일한 PID(Packet Identification)를 갖는 복수의 TS 패킷들 중의 우선 순위를 나타낸다. 상세히는, 동일한 PID를 갖는 패킷들 중에서, 송신 우선 순위에 " 1" 이 기술된 TS 패킷은 송신 우선 순위에 " 0" 이 기술된 TS 패킷보다 우선 순위가 높다.

PID는 페이로드에 기술된 데이터의 속성을 가리키는 13비트 스트림 식별 정보이다. 예를 들면, PID에 기술된 0x0000는 페이로드에 기술된 정보가 프로그램 결합(association) 테이블임을 가리킨다. 프로그램 결합 테이블은, 프로그램의 식별 번호, 및 비디오와 오디오 등의 개별 스트림을 기술하는 TS 패킷들의 PID 리스트 등이 기술된 프로그램 맵 테이블을 기술하는 TS 패킷의 PID를 기술한다.

송신 스크램블링 제어는 스크램블링에 대한 정보 즉, 스크램블링하지 않은 홀수 키나 짝수 키에 대한 정보를 기술한다. 적응(adaptation) 필드 제어는 TS 패킷의 적응 필드와 페이로드의 존재 유무를 가리킨다. 연속성 카운터는 동일한 PID를 갖는 TS 패킷들 중 일부가 도중에 버려졌는 지의 여부를 검출하기 위한 4비트 카운트 정보이다.

적응 필드는 개별 정보에 관한 추가의 정보를 기술하며, TS 패킷의 길이를 고정하기 위한 스터핑 바이트 (무효 데이터 바이트)가 이 적응 필드에 부가된다. 하나의 PES 패킷을 고정 길이 TS 패킷들로 분할하기 위해, 스터핑 바이트가 필요한 만큼 부가될 필요가 있으므로, 적응 테이블의 길이는 스터핑 바이트에 따라 다르게 된다.

적응 필드 길이는 적응 필드의 길이를 표시하는 8비트 정보이다. 불연속성 지시자는 동일한 PID를 갖는 패킷과 후속 패킷 사이에 연속성이 있는 지의 여부 또는 시스템 클럭이 리셋되었는 지의 여부를 나타낸다. 랜덤 액세스 지시자는 랜덤 액세스 엔트리 포인트 즉, 비디오 데이터의 시퀀스 헤더 또는 오디오 데이터의 프레임의 개시 포인트를 나타낸다. 기본 스트림 우선 순위 지시자는 TS 패킷이 동일한 PID를 갖는 TS 패킷들 중 가장 중요한 부분 (예를 들면, 비디오 데이터의 인트라-부호화 슬라이스)을 갖고 있는 지의 여부를 나타낸다.

5-플래그 데이터는 5개의 플래그: 적응 필드가 PCR(Program Clock Reference)을 포함하는 지의 여부를 가리키는 PCR 플래그 (PCR 플래그가 1이면, PCR이 존재하는 것임); 적응 필드가 OPCR(Original Program Clock Reference)을 포함하는 지의 여부를 가리키는 OPCR 플래그 (OPCR 플래그가 1이면, OPCR이 존재하는 것임); 적응 필드가 스플라이스 카운트다운 영역을 포함하는 지의 여부를 가리키는 스플라이싱 포인트 플래그 (스플라이싱 포인트 플래그가 1이면, 스플라이스 카운트다운 영역이 존재하는 것임); 적응 필드가 전용 데이터 바이트를 포함하는 지의 여부를 가리키는 송신 전용 데이터 플래그 (송신 전용 플래그가 1이면, 전용 데이터 바이트가 존재하는 것임); 및 적응 필드의 확장 필드가 존재하는 지의 여부를 가리키는 적응 필드 확장 플래그 (적응 필드 확장 플래그가 1이면, 확장 필드가 존재하는 것임)를 포함한다.

선택적 테이블은 상기 5개의 플래그로 규정되는 정보를 기술한다. PCR 및 OPCR은 각각 두 부분 즉, 기본부 및 확장부를 포함하며, 복호화기에서 시간 기준으로서의 역할을 하는 STC(System Time Clock)를 복호화기에 의해 의도된 값으로 정정하거나 설정하기 위한 정보로서의 역할을 한다. 스플라이스 카운트다운은 스플라이싱 포인트 (스플라이싱될 수 있고 편집될 수 있는 데이터의 분기를 가리키는 포인트) 에 잔존하고, 동일한 PID를 갖는 TS 패킷들의 수를 가리킨다. 이는, 압축 스트림 레벨에서 데이터를 변경 (예를 들면, 프로그램과 광고 사이의 변경)가능하게 한다. 송신 전용 데이터 길이는 후속의 송신 전용 데이터의 길이를 가리킨다. 송신 전용 데이터는 ISO/IEC 표준에서 규정되지 않은 것이다. 적응 필드 확장 길이는 이러한 영역에 후속하는 확장 필드의 길이를 가리킨다.

3-플래그 데이터는 3개의 플래그: 확장 필드가 ltw(legal time window) 오프셋 영역을 포함하는 지의 여부를 가리키는 ltw 플래그; 확장 필드가 피스와이즈 레이트(piecewise rate)를 포함하는 지의 여부를 가리키는 피스와이즈 레이트 플래그; 및 확장 필드가 스플라이스 타입 및 DTS_next_au(decoding time stamp next access unit)를 포함하는 지의 여부를 가리키는 심리스(seamless) 스플라이스 플래그를 포함한다.

확장 필드는 상기 3개의 플래그에서 규정되는 정보를 기술한다. ltw_valid 플래그는 후술될 ltw_offset의 값이 유효한 지의 여부를 가리키는 1비트 플래그이다. ltw_offset의 값은 ltw_valid 플래그가 1인 경우에 정의되고, 이 오프셋 값의 역수를 가리킨다. 피스와이즈 레이트는 피스와이즈 플래그가 1인 경우에 정의되는 값으로서, 이 TS 패킷에 후속하고 동일한 PID를 갖는 TS 패킷의 가상 비트율이다. 스플라이스 타입은 스플라이스 레이트의 최대값과 스플라이스 복호화 지연값을 가리키는 4비트 데이터이다. DTS_next_au의 값은 이 스플라이싱 포인트 이후의 제1 액세스 유닛의 복호화 시간을 가리킨다.

상술한 ISO/IEC13818-1의 규정을 따르기 위해서, 종래의 다중화 장치는 T-STD 모델에서 각각의 버퍼의 데이터 점유율에 대한 시뮬레이셔을 수행하고, 버퍼에 오버플로우 (또는 언더플로우)가 발생하지 않도록 다중화된 스트림을 생성한다. 그러나, T-STD 모델은 도 1을 참조하여 상술한 바와 같이 규정된 항목들을 많이 갖고, 버퍼가 다단계로 제공되므로, T-STD 모델에 대한 시뮬레이션을 행하는 것이 용이하지 않다.

발명이 이루고자 하는 기술적 과제

본 발명은 상기 문제점들을 고려하여 고안되었다. 본 발명에 따르면, T-STD 모델에서 버퍼들 간의 데이터 전송율로부터 다중화 주기를 유도하고 나서, 이 다중화 주기를 사용하여 데이터를 다중화함으로써, 데이터를 다중화할 때 T-STD 모델용의 시뮬레이션에 있어서, T-STD 모델은 단 하나의 버퍼만을 고려하도록 요구하는 모델, 또는 버퍼를 고려할 필요가 없는 모델이 고려될 수 있다. 따라서, 본 발명은 다중화 연산에 필요한 계산량을 감소시킬 수 있도록 의도되고, ISO/IEC13818-1 요건에 따르는 다중화 송신 스트림을 용이하게 생성한다.

본 발명에 따르면, 비트 스트림으로부터 다중화 처리에 필요한 정보를 추출하기 위한 추출 수단; 상기 추출 수단에 의해 추출된 정보를 기초로 하여, 분리기가 소정의 방법에 의해 다중화된 데이터를 분리할 수 있도록, 시분할 다중화 주기를 계산하기 위한 제1 계산 수단; 및 상기 제1 계산 수단에 계산된 결과에 기초하여, 상기 비트 스트림의 시분할 다중화를 수행하기 위한 다중화 수단을 포함하는 데이터 다중화 장치가 제공된다.

데이터 다중화 장치는 상기 분리기의 가상 데이터 버퍼의 데이터 점유율을 계산하기 위한 제2 계산 수단을 더 포함하고, 상기 다중화 수단은 상기 제2 계산 수단에 의해 계산된 상기 가상 데이터 버퍼의 데이터 점유율에 기초하여 비트 스트림들을 다중화하는 순서를 결정할 수 있다.

본 발명에 따르면, 비트 스트림으로부터 다중화 처리에 필요한 정보를 추출하기 위한 추출 단계; 상기 추출 단계에서의 처리에 의해 추출된 정보에 기초하여, 분리기가 소정의 방법에 의해 다중화된 데이터를 분리할 수 있도록, 시분할 다중화 주기를 계산하기 위한 계산 단계; 및 상기 계산 단계에서의 처리에 의해 계산된 결과에 기초하여, 상기 비트 스트림의 시분할 다중화를 수행하기 위한 다중화 단계를 포함하는 데이터 다중화 방법이 제공된다.

본 발명에 따른 데이터 다중화 장치, 데이터 다중화 방법, 및 기록 매체에 기록된 프로그램은 비트 스트림으로부터 다중화 처리에 필요한 정보를 추출한 다음, 상기 추출된 정보에 기초하여 분리기가 소정의 방법에 의해 다중화된 데이터를 분리할 수 있도록 시분할 다중화 주기를 계산하며, 상기 계산 결과에 기초하여 상기 비트 스트림의 시분할 다중화를 수행한다.

발명의 구성 및 작용

이하, 도면을 참조하여 본 발명의 바람직한 실시예를 설명한다.

도 3a에 도시된 바와 같이, 데이터가 송신 스트림 버퍼(21) (송신 스트림 버퍼(21)는 도 1에 도시된 송신 스트림 버퍼 TB11 또는 송신 스트림 버퍼 TBsys3 중 어느 하나에 대응함)에 입력되는 경우의 송신율을 Rt라 하고, 송신 스트림 버퍼(21)로부터 데이터를 전송하는 경우의 리크율을 Rx라 한다.

도 3b는 하나의 TS 패킷이 빈 송신 스트림 버퍼(21)로 전송될 때 송신 스트림 버퍼(21)의 버퍼 점유율을 도시한다. 송신 스트림 버퍼(21)의 데이터량이 증가하는 시간 T1, 송신 스트림 버퍼(21)의 데이터량이 감소하는 시간 T2, 송신율 Rt, 및 리크율 Rx 사이에는 수학식 19 및 수학식 20에 의해 표현되는 관계가 성립한다:

수학식 19

$$(Rt-Rx)\times T1=Rx\times T2$$

수학식 20

$$T1=(188\times 8)/Rt$$

수학식 19 및 수학식 20으로부터, 송신 스트림 버퍼(21)로 데이터가 입력되기 시작한 때로부터 모든 데이터의 리크가 완료될 때까지의 시간 T는 수학식 21과 같이 표현된다:

수학식 21

$$T=T1+T2=(188\times8)/Rx$$

시간 T는 송신율 Rt에 의존하지 않고, 리크율 Rx에 역비례한다는 것을 수학식 21로부터 이해할 수 있다.

이것은, 단일의 TS 패킷을 빈 송신 스트림 버퍼(21)로 전송하는 데 필요한 시간 T가 도 3c에 도시된 바와 같이 188 바이트의 데이터를 비트율 Rx로 리크하는 데 필요한 시간 T'과 동일하다고 간주될 수 있다는 것을 의미한다. 그러므로, 시간 T'의 주기에서의 TS 패킷의 전송은 오버플로우를 방지할 수 있고, 또한 송신 스트림 버퍼(21)가 적어도 1초에 한 번은 비워진다는 것을 보증한다. 따라서, T-STD 모델에 대한 시뮬레이션에 있어서, 송신 스트림 버퍼(21)에 대한 시뮬레이션이 필요하지 않게 되어, 송신 스트림 버퍼(21)가 존재하지 않는 것으로 가정될 수도 있다.

다음으로, 각각의 스트림에 대하여 고찰해 본다. 먼저, 송신 스트림 버퍼 TBn2로부터 주 버퍼 Bn8으로의 오디오 기본 스트림의 리크율 Rxa는 수학식 13에 의해 표현된 바와 같이 2×10^6으로서 규정된다. 그러므로, 오디오 기본 스트림 데이터의 다중화 주기 Ca는 $Rxa = 2\times10^6$을 수학식 21에 대입하면 수학식 22와 같이 표현된다:

수학식 22

$$Ca=188\times8/(2\times10^6)=752\ (\mu sec)$$

송신 스트림 버퍼 TBsys3로부터 주 버퍼 Bsys10으로의 시스템 데이터의 리크율 Rxsys가 수학식 14에 의해 표현된 바와 같이 2×10^6으로 규정되는 반면, 주 버퍼 Bsys10으로부터의 리크율 Rbsys는 수학식 18에 의해 표현된 바와 같이 규정되어, Rxsys < Rbsys가 규정된다. 이는, Rbsys를 기초로 하여 얻은 주기 Csys에 따라 TS 패킷을 다중화하면, 송신 스트림 버퍼 Tbsys3가 T-STD 모델에 대한 시뮬레이션에 존재하지 않는다고 가정할 수 있고, 또한 주 버퍼 Bsys10으로 입력되는 최대 비율이 Rxsys라는 것을 보증하기 때문에, 주 버퍼 Bsys도 존재하지 않는다고 가정할 수 있다는 것을 가리킨다. 시스템 데이터를 다중화하는 주기 Csys는 수학식 18을 수학식 21에 대입함으로써 하기의 수학식 23과 같이 표현된다:

수학식 23

$$Csys=188\times8/\max\{80000,transport\_rate(i)\times8/500\}$$

다중 버퍼 MB14로부터의 비디오 기본 스트림을 리크하는 2가지 방법이 있어므로, 이 두 가지 경우 각각에 대하여 고찰해 본다.

리크법의 경우, 다중 버퍼 MB14로부터 기본 스트림 버퍼 EB15로의 전송율은 수학식 9 내지 수학식 11에 의해 규정되는 Rbx1이다. 따라서, 하기의 수학식 24에 의해 표현되는 주기 Cv에 따라 TS 패킷을 다중화하면 기본 스트림 버퍼 EB15로 입력되는 최대 비율이 Rbx1임을 보증한다. 그러므로, 다중 버퍼 MB14 및 기본 스트림 버퍼 EB15를 단일의 버퍼로 처리할 수 있다.

수학식 24

$$Cv=(188\times8)/(Rbx1+Roh)$$

상기 수학식에 있어서, PES 오버헤드가 소거되는 경우, Roh는 송신율을 나타낸다. Roh가 다중 버퍼 MB14에 흡수되므로 (기본 스트림 버퍼 EB15로 전송되는 일없이 PES 오버헤드가 소거됨), 다중 버퍼 MB14가 적어도 1초에 한 번은 비게 되는 것을 보증한다.

따라서, 리크법을 사용하여 비디오 기본 스트림을 전송하는 경우의 T-STD 모델은 도 4에 도시된 바와 같이 간략화된다. 도 4에는 단일의 비디오 복호화기 버퍼 DBv31 및 단일의 오디오 복호화기 버퍼 DBa32가 도시되어 있지만, 도 4에 제공되는 비디오 복호화기 버퍼 DBv31과 오디오 복호화기 버퍼 DBa32의 수는 대응하는 기본 스트림의 채널의 수와 동일하다.

비디오 복호화기 버퍼 DBv31 및 오디오 복호화기 버퍼 DBa32의 버퍼 사이즈 DBSv 및 DBSa는 각각 하기의 수학식 25 및 수학식 26과 같이 표현된다:

수학식 25

$$DBSv=MBS1+EBS1-BSok$$

수학식 26

$$DBSa=3584$$

한편, vbv_delay법의 경우, 다중 버퍼 MB14로부터 기본 스트림 버퍼 EB15로의 송신율은 ISO/IEC13818-2에서 규정된 VBV 모델에 따르도록 요구되고, 송신율 Rbx(j)는 수학식 12에 의해 주어진다. 따라서, TS 패킷 다중화는 하기의 수학식 27과 같이 표현되는 가변 주기 Cv(j)에 수행될 수 있다:

수학식 27

$$Cv(j)=(188\times 8)/(Rbx(j)+Roh)$$

여기서, Roh는 PES 오버헤드를 송신하는 송신율이다.

주기 Cv(j)에 따른 TS 패킷 다중화는 기본 스트림 버퍼 EB15로 전송되는 데이터가 VBV 모델에 따르는 것을 의미한다. 따라서, 이는 기본 스트림 버퍼 EB15에 오버플로우나 언더플로우가 발생하지 않는다는 것을 보증하므로, T-STD 모델에 대한 시뮬레이션에서 기본 스트림 버퍼 EB15를 고려할 필요가 없다. 게다가, 리크법의 경우와 마찬가지로, Roh가 다중 버퍼 MB14에 흡수되므로, 다중 버퍼 MB14가 고려될 필요가 없다.

도 5는 vbv_delay법을 사용하여 비디오 기본 스트림을 전송하는 경우의 간략화된 T-STD 모델을 도시한다. vbv_delay법은 오디오 기본 스트림에 대한 오디오 복호화기 버퍼 DBan41에 대한 시뮬레이션만을 요구한다는 것을 도 5로부터 이해할 수 있다. 도 5에는 단일의 오디오 복호화기 버퍼 DBan41만이 도시되어 있지만, 도 5에 제공된 오디오 복호화기 버퍼 DBan41의 수는 오디오 기본 스트림의 채널의 수와 동일하다.

도 6은 본 발명이 적용되는 데이터 다중화 장치의 제1 실시예의 구성을 도시하는 블록도이다. 비디오 데이터 부호화기(54)는 단자(51)로부터 입력된 비디오 입력 신호를 압축하고 부호화함으로써, 비디오 기본 스트림을 생성하고 출력한다. 오디오 데이터 부호화기(55)는 단자(52)로부터 입력된 오디오 입력 신호를 압축하고 부호화함으로써, 오디오 기본 스트림을 생성하고 출력한다. 시스템 데이터 부호화기(56)는 단자(53)로부터 입력된 시스템 데이터를 압축하고 부호화하여, 그 결과로 얻은 데이터를 출력한다. 도 6에는 단일의 비디오 데이터 부호화기(54), 단일의 오디오 데이터 부호화기(55), 및 단일의 시스템 데이터 부호화기(56)가 도시되어 있지만, 비디오 데이터 부호화기(54)와 오디오 데이터 부호화기(55)의 수는 대응하는 데이터의 채널의 수와 동일하도록 복수의 비디오 데이터 부호화기(54) 및 오디오 데이터 부호화기(55)가 제공된다.

비디오 데이터 부호화기(54), 오디오 데이터 부호화기(55), 및 시스템 데이터 부호화기(56)로부터 출력된 데이터는 액세스 유닛 정보 검출기(57) 및 비트 스트림 다중화기(58)로 공급된다. 액세스 유닛 정보 검출기(57)는 공급된 데이터로부터 화상 부호화 타입, 액세스 유닛 길이, 및 부호화 시간과 같이 다중화 스케줄링에 필요한 액세스 유닛 정보를 추출하고 나서, 액세스 유닛 정보를 다중화 스케줄러(59)로 공급한다.

다중화 스케줄러(59)는, 액세스 유닛 정보 검출기(57)로부터 공급된 액세스 유닛 정보 정보를 사용하여, 다중화용의 스케줄 정보를 생성하고 난 다음, 스케줄 정보를 비트 스트림 다중화기(58)로 출력한다. 비트 스트림 다중화기(58)는, 입력된 스케줄 정보에 따라서, 공급된 기본 스트림을 다중화 스트림으로 변환시키고 나서, 다중화 스트림을 출력 단자(60)로 출력한다. 그러나, 비트 스트림 다중화기(58)로부터 출력된 데이터의 처리 상태에 따라, 비트 스트림 다중화기(58)는 다중화 스케줄 정보의 입력을 수신한 경우에도 다중화 스트림을 곧바로 출력하지 않을 수 있다. 이러한 경우에, 비트 스트림 다중화기(58)는 도면에 도시되지 않은 내부 버퍼에 기본 스트림을 버퍼링하고, 또한 다중화 상태를 다중화 스케줄러(59)로 공급한다.

또한, 비트 스트림 다중화기(58)는 도 7 및 도 8을 참조하여 후술될 T-STD 모델에 대한 시뮬레이션 (잔존하는 버퍼 공간의 양을 계산)의 결과를 다중화의 상태로서 다중화 스케줄러(59)로 출력한다. 다중화 스케줄러(59)는 입력된 다중화 상태에 기초하여 스케줄 정보를 생성하고 난 후, 스케줄 정보를 비트 스트림 다중화기(58)로 출력한다.

드라이브(69)는 다중화 스케줄러(59)에 접속되고, 필요한 바에 따라 내부에 삽입되어 있는 자기 디스크(71), 광 디스크(72), 광자기 디스크(73), 및 반도체 메모리(74)와 데이터를 주고 받는다.

출력 단자(60)는 오류 정정 부호화기(61) 및 오류 정정 부호화기(65)에 접속된다. 오류 정정 부호화기(61) 및 오류 정정 부호화기(65)는 출력 단자(60)로부터 출력된 다중화 스트림에 오류 정정 코드를 부가한다. 오류 정정 부호화기(61)는 부가된 오류 정정 코드를 갖는 다중화 스트림을 변조기(62)에 공급한다. 변조기(62)는 공급된 다중화 스트림을 소정의 변조 처리, 예를 들면, 8-14 변조 또는 8-16 변조를 행하고, 그 결과를 기록 헤드(63)로 출력하여, 변조된 다중화 스트림을 기록 매체(64)에 기록한다. 기록 매체(64)에 있어서, 광 디스크, 하드 디스크, 플렉서블(flexible) 디스크 등의 자기 디스크 매체, 자기 테이프 등의 테이프 매체, 및 IC 카드 등의 반도체 기록 매체 및 다양한 메모리 디바이스들을 채용할 수 있다. 또한, 광 디스크로서, 물리적으로 피트를 형성함으로써 기록되는 광 디스크와 광자기 디스크, 상 변화형 광 디스크, 유기 색소형 광 디스크, 자외선 광에 의해 기록되는 광 디스크, 및 다층 기록막을 갖는 광 디스크 등의 다양한 디스크들을 채용할 수 있다.

오류 정정 부호화기(65)는 부가된 오류 정정 신호를 갖는 다중화 스트림을 외부 인터페이스(66)로 출력한다. 외부 인터페이스(66)는 입력된 다중화 스트림을 출력 단자(67)를 통해서 로컬 네트워크나 전화선 등의 전송 매체(68)로 출력한다. 전송 매체(68)의 예는 통상의 케이블의 형태로 된 유선 전송 경로 뿐만 아니라 전파나 빛을 사용하는 무선 전송 경로를 포함한다.

다음으로, 도 7의 흐름도를 참조하여 리크법에 의한 다중화 처리를 설명한다.

단계 S1에서, 다중화 스케줄러(59)는 액세스 유닛 정보 검출기(57)로부터 공급된 액세스 유닛 정보에 기초하여, 버퍼 점유율 및 시간 정보와 같은 다중화 처리에 필요한 다중화 정보를 초기화한다.

다중화 스케줄러(59)는 단계 S2에서 상술한 수학식 23을 사용하여 시스템 데이터에 대한 다중화 주기 Csys를 계산하고, 단계 S3에서 상술한 수학식 22를 사용하여 오디오 기본 스트림에 대한 다중화 주기 Ca를 계산하며, 단계 S4에서 상술한 수학식 24를 사용하여 비디오 기본 스트림에 대한 다중화 주기 Cv를 계산한다.

단계 S5에서, 다중화 스케줄러(59)는 시스템 데이터의 출력에 대한 타이밍으로 적절한 지의 여부 즉, 시스템 데이터가 두번째 이후에 출력되는 경우, 그 이전의 시스템 데이터의 출력 이후에, 단계 S2에서 계산된 다중화 주기 Csys가 이미 경과하였는 지의 여부를 판단한다. 시스템 데이터가 최초 출력되는 경우에, 다중화 스케줄러(59)는 무조건적으로 시스템 데이터의 출력에 대한 타이밍으로 적절하다고 판단한다. 단계 S5에서 다중화 스케줄러(59)가 시스템 데이터의 출력에 대한 타이밍으로 적절하지 않다고 판단한 경우에, 처리는 단계 S7로 진행한다.

단계 S5에서 다중화 스케줄러(59)가 시스템 데이터의 출력에 대한 타이밍으로 적절하다고 판단한 경우, 단계 S6에서 다중화 스케줄러(59)는 시스템 데이터를 다중화하기 위한 스케줄 정보를 생성하고, 스케줄 정보를 비트 스트림 다중화기(58)로 출력한다. 비트 스트림 다중화기(58)는 입력된 시스템 데이터를 다중화하고, 그 결과를 출력 단자(60)로 출력한다. 처리는 단계 S7로 진행한다.

단계 S7에서, 다중화 스케줄러(59)는 오디오 스트림의 출력에 대한 타이밍으로 적절한 지의 여부 즉, 오디오 스트림이 두번째 이후로 출력되는 경우, 이전의 오디오 스트림의 출력 이후에, 단계 S3에서 계산된 다중화 주기 Ca가 이미 경과하였는 지의 여부를 판단한다. 오디오 스트림이 최초 출력되는 경우에, 다중화 스케줄러(59)는 무조건적으로 오디오 스트림의 출력에 대한 타이밍으로 적절하다고 판단한다. 단계 S7에서 다중화 스케줄러(59)가 오디오 스트림의 출력에 대한 타이밍으로 적절하지 않다고 판단한 경우에, 처리는 단계 S10으로 진행한다.

단계 S7에서 다중화 스케줄러(59)가 오디오 스트림의 출력에 대한 타이밍으로 적절하다고 판단한 경우에, 단계 S8에서 다중화 스케줄러(59)는 도 4를 참조하여 상술한 오디오 복호화기 버퍼 DBa32에 송신 스트림을 수신하기에 충분할 정도의 빈 공간이 있는 지의 여부를 판단한다. 보다 상세히는, 오디오 스트림이 최초 출력되는 경우에, 오디오 복호화기 버퍼 DBa32가 비어 있으므로, 다중화 스케줄러(59)는 오디오 복호화기 버퍼 DBa32에 송신 스트림을 수신하기에 충분할 정도의 빈 공간이 있다고 판단한다. 오디오 스트림이 두번째 이후에 출력되는 경우에, 다중화 스케줄러(59)는, 후술될 단계 S13에서의 계산 결과에 기초하여, 오디오 복호화기 버퍼 DBa32에 송신 스트림을 수신하기에 충분할 정도의 빈 공간이 있는 지의 여부를 판단한다. 단계 S8에서 다중화 스케줄러(59)가 오디오 복호화기 버퍼 DBa32에는 송신 스트림을 수신하기에 충분할 정도의 빈 공간이 없다고 판단하면, 처리는 단계 S10으로 진행한다.

단계 S8에서 다중화 스케줄러(59)가 오디오 복호화기 버퍼 DBa32에는 송신 스트림을 수신하기에 충분할 정도의 빈 공간이 있다고 판단하면, 단계 S9에서 다중화 스케줄러(59)는 오디오 기본 스트림을 다중화하기 위한 스케줄 정보를 생성하고, 스케줄 정보를 비트 스트림 다중화기(58)로 출력한다. 비트 스트림 다중화기(58)는 입력된 오디오 기본 스트림을 다중화하고, 그 결과를 출력 단자(60)로 출력한다. 처리는 단계 S10으로 진행한다.

단계 S10에서, 다중화 스케줄러(59)는 비디오 스트림의 출력에 대한 타이밍으로 적절한 지의 여부 즉, 비디오 스트림이 두번째 이후에 출력되는 경우, 비디오 스트림이 마지막으로 출력된 이후에, 단계 S4에서 계산된 다중화 주기 Cv가 이미 경과하였는 지의 여부를 판단한다. 비디오 스트림이 최초 출력되는 경우에, 다중화 스케줄러(59)는 무조건적으로 비디오 스트림의 출력에 대한 타이밍으로 적절하다고 판단한다. 단계 S10에서 다중화 스케줄러(59)가 비디오 스트림의 출력에 대한 타이밍으로 적절하지 않다고 판단한 경우에, 처리는 단계 S13으로 진행한다.

단계 S10에서 다중화 스케줄러(59)가 비디오 스트림의 출력에 대한 타이밍으로 적절하다고 판단한 경우, 단계 S11에서 다중화 스케줄러(59)는 도 4를 참조하여 상술한 비디오 복호화기 버퍼 DBv31에 송신 스트림을 수신하기에 충분할 정도의 빈 공간이 있는 지의 여부를 판단한다. 보다 상세히는, 비디오 스트림이 최초 출력되는 경우에, 비디오 복호화기 버퍼 DBv31이 비어 있으므로, 다중화 스케줄러(59)는 비디오 복호화기 버퍼 DBv31에 송신 스트림을 수신하기에 충분할 정도의 빈 공간이 있다고 판단한다. 비디오 스트림이 두번째 이후에 출력되는 경우에, 다중화 스케줄러(59)는 후술될 단계 S14에서의 계산 결과를 기초로 하여 비디오 복호화기 버퍼 DBv31에 송신 스트림을 수신하기에 충분할 정도의 빈 공간이 있는 지의 여부를 판단한다. 단계 S11에서 다중화 스케줄러(59)가 비디오 복호화기 버퍼 DBv31에는 송신 스트림을 수신하기에 충분할 정도의 빈 공간이 없다고 판단한 경우, 처리는 단계 S13으로 진행한다.

단계 S11에서 다중화 스케줄러(59)가 비디오 복호화기 버퍼 DBv31에는 송신 스트림을 수신하기에 충분할 정도의 빈 공간이 있다고 판단한 경우, 단계 S12에서 다중화 스케줄러(59)는 비디오 기본 스트림을 다중화하기 위한 스케줄 정보를 생성하고, 스케줄 정보를 비트 스트림 다중화기(58)로 출력한다. 비트 스트림 다중화기(58)는 입력된 비디오 기본 스트림을 다중화하고, 그 결과를 출력 단자(60)로 출력한다. 처리는 단계 S13으로 진행한다.

단계 S13에서, 비트 스트림 다중화기(58)는 단계 S9에서 다중화되고 출력된 오디오 스트림의 데이터 사이즈에 기초하여 오디오 복호화기 버퍼 DBa32에 남아있는 이용가능한 공간의 양을 계산하고, 그 계산 결과를 다중화 스케줄러(59)로 출력한다.

단계 S14에서, 비트 스트림 다중화기(58)는 단계 S12에서 다중화되고 출력된 비디오 스트림의 데이터 사이즈에 기초하여 비디오 복호화기 버퍼 DBv31에 남아있는 이용가능한 공간의 양을 계산하고, 그 계산 결과를 다중화 스케줄러(59)로 출력한다.

단계 S15에서, 다중화 스케줄러(59)는 액세스 유닛 정보 검출기(57)로부터 공급된 액세스 유닛 정보에 기초하여 데이터 다중화가 완료되었는 지의 여부를 판단한다. 단계 S15에서 다중화 스케줄러(59)가 데이터 다중화가 완료되지 않았다고 판단한 경우에, 처리는 단계 S5로 복귀하여 단계 S5 이하의 처리를 반복한다. 단계 S15에서 다중화 스케줄러(59)가 데이터 다중화가 완료되었다고 판단한 경우에, 처리는 종료된다.

다음으로, 도 8의 흐름도를 참조하여 vbv_delay법의 데이터 다중화 처리를 설명한다.

단계 S21 내지 단계 S23에서는, 도 7의 단계 S1 내지 단계 S3와 동일한 처리가 수행된다. 단계 S24에서, 다중화 스케줄러(59)는 상술한 수학식 27을 사용하여 비디오 기본 스트림에 대한 다중화 주기 Cv(j)를 계산한다.

단계 S25 내지 단계 S29에서는, 도 7의 단계 S5 내지 단계 S9와 동일한 처리가 수행된다.

단계 S30에서, 다중화 스케줄러(59)는 비디오 스트림의 출력에 대한 타이밍으로 적절한 지의 여부 즉, 비디오 스트림이 두번째 이후에 출력되는 경우, 비디오 스트림이 마지막으로 출력되고 난 이후에, 단계 24에서 계산된 다중화 주기 Cv(j)가 이미 경과하였는 지의 여부를 판단한다. 비디오 스트림이 최초 출력되는 경우에, 다중화 스케줄러(59)는 무조건적으로 비디오 스트림의 출력에 대한 타이밍으로 적절하다고 판단한다. 단계 30에서 다중화 스케줄러(59)가 비디오 스트림의 출력에 대한 타이밍으로 적절하지 않다고 판단한 경우, 처리는 단계 S32로 진행한다.

단계 S30에서 다중화 스케줄러(59)가 비디오 스트림의 출력에 대한 타이밍으로 적절하다고 판단한 경우에, 단계 S31에서는 도 7의 단계 S12와 동일한 처리가 수행된다. 그 다음, 단계 S32에서는 도 7의 단계 S13과 동일한 처리가 수행된다.

단계 S33에서, 다중화 스케줄러(59)는 액세스 유닛 정보 검출기(57)로부터 공급된 액세스 유닛 정보에 기초하여 데이터 다중화가 완료되었는 지의 여부를 판단한다. 단계 S33에서 다중화 스케줄러(59)가 데이터 다중화가 완료되지 않았다고 판단한 경우, 처리는 단계 S24로 복귀하여 단계 S24 이후의 처리를 반복한다. 단계 S33에서 다중화 스케줄러(59)가 데이터 다중화가 완료되었다고 판단한 경우, 처리는 종료된다.

따라서, 도 7을 참조하여 상술한 리크법의 다중화 처리와 도 8을 참조하여 상술한 vbv_delay법의 다중화 처리의 비교로부터 이해할 수 있는 바와 같이, 비디오 스트림의 다중화 주기 Cv(j)가 가변 주기이므로, vbv_delay법의 다중화 처리는, 단계 S33에서 다중화 스케줄러(59)가 데이터 다중화가 완료되지 않았다고 판단한 경우, 후속의 비디오 스트림을 다중화하기 이전에 단계 24에서 후속의 비디오 스트림에 대한 다중화 주기 Cv(j)의 재계산을 필요로 한다. 또한, vbv_delay법의 다중화 처리는, 비디오 기본 스트림이 VBV 요건에 따른다는 것을 미리 알고 있으므로, 도 7의 단계 S11 및 단계 S14에서의 처리들에 대응하는 비디오 복호화기 버퍼에 대한 처리가 필요하지 않게 된다.

도 7 및 도 8의 흐름도를 참조하여 상술한 데이터 다중화 처리 방법은 시스템 데이터, 오디오 데이터, 및 비디오 데이터를 고정된 순서로 출력하는 타이밍을 결정한다는 점을 주목하여야 한다; 그러나, 다중화의 효율성을 보다 높이기 위해, 다중화 스케줄러(59)는 T-STD 모델에서의 각 버퍼의 점유율을 판단한 이후에 점유율이 가장 낮은 버퍼에 대한 기본 스트림을 먼저 다중화할 수 있다.

다음으로, 도 9의 흐름도를 참조하여, 2채널 비디오 기본 스트림과 2채널 오디오 기본 스트림의 경우 (즉, 도 4를 참조하여 상술한 바와 같이 2개의 비디오 복호화기 버퍼 DBv31 및 2개의 오디오 복호화기 버퍼 DBa32의 경우)에 있어서 기본 스트림의 출력 순서를 결정하기 위한 리크법의 처리에 대하여 설명한다. 복호화기 버퍼들을 구별하기 위해, 1채널 비디오 복호화기 버퍼 DBv를 비디오 복호화기 버퍼 DBv1라고 칭하고, 2채널 비디오 복호화기 버퍼 DBv를 비디오 복호화기 버퍼 DBv2라고 칭하며, 1채널 오디오 복호화기 버퍼 DVa를 오디오 복호화기 버퍼 DVa1이라고 칭하고, 2채널 오디오 복호화기 버퍼 DVa를 오디오 복호화기 버퍼 DVa2라 칭하여 설명한다.

다중화 스케줄러(59)는 단계 S41에서 비디오 복호화기 버퍼 DBv1의 버퍼 점유율을 계산하고, 단계 42에서 비디오 복호화기 버퍼 DBv2의 버퍼 점유율을 계산한다.

다중화 스케줄러(59)는 단계 S43에서 오디오 복호화기 버퍼 DVa1의 버퍼 점유율을 계산하고, 단계 S44에서 오디오 복호화기 버퍼 DVa2의 버퍼 점유율을 계산한다.

단계 S45에서, 다중화 스케줄러(59)는, 단계 S41 내지 단계 S44에서 계산된 복호화기 버퍼들의 버퍼 점유율들에 기초하여, 복호화기 버퍼들에 대응하는 기본 스트림들을 점유율이 증가하는 순서로 출력하기 위한 스케줄 정보를 생성하고, 스케줄 정보를 비트 스트림 다중화기(58)로 출력한다. 비트 스트림 다중화기(58)는 입력된 스케줄 정보에 따라 버퍼 점유율이 증가하는 순서로 기본 스트림들을 출력함으로써 처리가 종료된다.

상술한 리크법에 대한 본 실시예는 2채널 비디오 기본 스트림 및 2채널 오디오 기본 스트림을 갖는다; 그러나, 비디오 기본 스트림 및 오디오 기본 스트림의 채널의 수가 상이하고, vbv_delay법이 데이터 전송용으로 채용되는 경우에도, 유사하게, 복호화기 버퍼들 각각의 점유율을 계산하고 버퍼 점유율이 증가하는 순서로 데이터 스트림을 출력함으로써, 다중화를 효율적으로 수행할 수 있다.

도 10은 본 발명에 따른 다중화 장치의 제2 실시예를 도시하는 블럭도이다. 도 6에 대응하는 도 10의 다중화 장치의 구성 요소들은 동일한 참조 번호에 의해 식별되고, 필요하지 않는 경우에는 그 설명을 생략한다 (이하의 실시예의 경우도 동일함). 도 10의 다중화 장치는, 액세스 유닛 정보 검출기(57)을 구비하지 않고, 비디오 데이터 부호화기(54), 오디오 데이터 부호화기(55), 및 시스템 데이터 부호화기(56)와 달리, 액세스 유닛 정보를 추출하는 기능을 갖는 비디오 데이터 부호화기(81), 오디오 데이터 부호화기(82), 및 시스템 데이터 부호화기(83)를 포함한다는 점을 제외하면, 도 6의 다중화 장치와 동일한 구성을 갖는다.

도 6의 액세스 유닛 정보 검출기(57)에 의해 검출되는 화상 부호화 타입, 액세스 유닛 길이, 및 복호화 시간 등의 다중화 스케줄에 필요한 액세스 유닛 정보는 비디오 데이터, 오디오 데이터, 및 시스템 데이터가 부호화될 때 얻게 된다. 따라서, 비디오 데이터 부호화기(81), 오디오 데이터 부호화기(82), 및 시스템 데이터 부호화기(83)는 액세스 유닛 정보를 추출하고, 액세스 유닛 정보를 다중화 스케줄러(59)로 출력한다.

도 11은 본 발명에 따른 다중화 장치의 제3 실시예를 도시하는 블럭도이다. 도 11의 다중화 장치는, 다중화 스케줄러(59)와 비트 스트림 다중화기(58) 대신에 비트 스트림 다중화 스케줄러/다중화기(91)를 포함하고, 드라이브(69)가 비트 스트림 다중화 스케줄러/다중화기(91)에 접속된다는 점을 제외하면, 도 10의 다중화 장치와 동일한 구성을 갖는다.

비트 스트림 다중화 스케줄러/다중화기(91)는 비디오 데이터 부호화기(81), 오디오 데이터 부호화기(82), 및 시스템 데이터 부호화기(83)로부터 공급되는 액세스 유닛 정보를 사용하여 다중화 스케줄링을 수행하고, 다중화 스케줄링에 따라 비디오 데이터 부호화기(81), 오디오 데이터 부호화기(82), 및 시스템 데이터 부호화기(83)로부터 공급되는 여러 가지 데이터를 다중화하여, 그 결과를 출력 단자(600)로 출력한다.

상술한 일련의 처리 단계들은 소프트웨어에 의해 수행될 수 있다. 이 소프트웨어는, 예를 들면, 이 소프트웨어를 구성하는 프로그램들이 설치되는 전용 하드웨어나, 다양한 프로그램들을 설치하여 다양한 기능들을 수행할 수 있는 범용 퍼스널 컴퓨터 등의 기록 매체에 설치된다.

기록 매체의 예들은, 도 6, 도 10, 및 도 11에 도시된 바와 같이, (플로피 디스크를 포함한) 자기 디스크(71), (CD-ROM(Compact Disk-Read Only Memory) 및 DVD(Digital Versatile Disk)를 포함한) 광 디스크(72), (MD(Mini-Disk)를 포함한) 광자기 디스크(73), 및 반도체 메모리(74)와 같이, 컴퓨터와는 별도로 프로그램을 제공하도록 사용자에게 배포되는 프로그램 기록 패키지 매체를 포함한다.

본 명세서에 있어서, 기록 매체 상에 기록되는 프로그램을 기술하는 단계들은 기재된 순서대로 시계열적으로 수행되는 처리들 뿐만 아니라, 반드시 시계열적이지 않고 병렬적으로 또는 개별적으로 수행되는 처리들도 포함한다는 점을 주목해야 한다.

발명의 효과

본 발명에 따른 데이터 다중화 장치, 데이터 다중화 방법, 및 기록 매체 상에 기록된 프로그램은, 비트 스트림으로부터 다중화 처리에 필요한 정보를 추출하고, 분리기가 추출된 정보를 기초로 하여 소정의 방법에 의해 다중화된 데이터를 분리할 수 있도록 시분할 다중화 주기를 계산하며, 계산 결과에 기초하여 비트 스트림의 시분할 다중화를 수행한다. 그러므로, T-STD 모델에 있어서의 가상 데이터 버퍼의 데이터 점유율의 시뮬레이션에 대한 계산량을 감소시킬 수 있고, 그에 따라서, ISO/IEC13818-1 요건에 따른 다중화 송신 스트림을 용이하게 생성할 수 있다.

(57) 청구의 범위

청구항 1.

비트 스트림의 시분할 다중화를 수행하기 위한 데이터 다중화 장치에 있어서,

상기 비트 스트림으로부터 다중화 처리에 필요한 정보를 추출하기 위한 추출 수단;

상기 추출 수단에 의해 추출된 상기 정보에 기초하여, 분리기가 소정의 방법에 의해 다중화된 데이터를 분리할 수 있도록, 시분할 다중화 주기를 계산하기 위한 제1 계산 수단; 및

상기 제1 계산 수단에 의해 계산된 결과에 기초하여, 상기 비트 스트림의 시분할 다중화를 수행하기 위한 다중화 수단

을 포함하는 데이터 다중화 장치.

청구항 2.

제1항에 있어서,

상기 분리기의 가상 데이터 버퍼의 데이터 점유율을 계산하기 위한 제2 계산 수단

을 더 포함하고,

상기 다중화 수단은 상기 제2 계산 수단에 의해 계산된 상기 가상 데이터 버퍼의 데이터 점유율에 기초하여 상기 비트 스트림이 다중화되는 순서를 결정하는 데이터 다중화 장치.

청구항 3.

비트 스트림의 시분할 다중화를 수행하는 데이터 다중화 장치용의 데이터 다중화 방법에 있어서,

상기 비트 스트림으로부터 다중화 처리에 필요한 정보를 추출하기 위한 추출 단계;

상기 추출 단계에서의 처리에 의해 추출된 상기 정보에 기초하여, 분리기가 소정의 방법에 의해 다중화된 데이터를 분리할 수 있도록, 시분할 다중화 주기를 계산하기 위한 계산 단계; 및

상기 계산 단계에서의 처리에 의해 계산된 결과에 기초하여, 상기 비트 스트림의 시분할 다중화를 수행하기 위한 다중화 단계

를 포함하는 데이터 다중화 방법.

청구항 4.

비트 스트림의 시분할 다중화를 수행하는 데이터 다중화 장치용으로써, 컴퓨터에 의해 기록가능한 기록 매체 상에 기록되는 프로그램에 있어서,

상기 비트 스트림으로부터 다중화 처리에 필요한 정보를 추출하는 추출 단계;

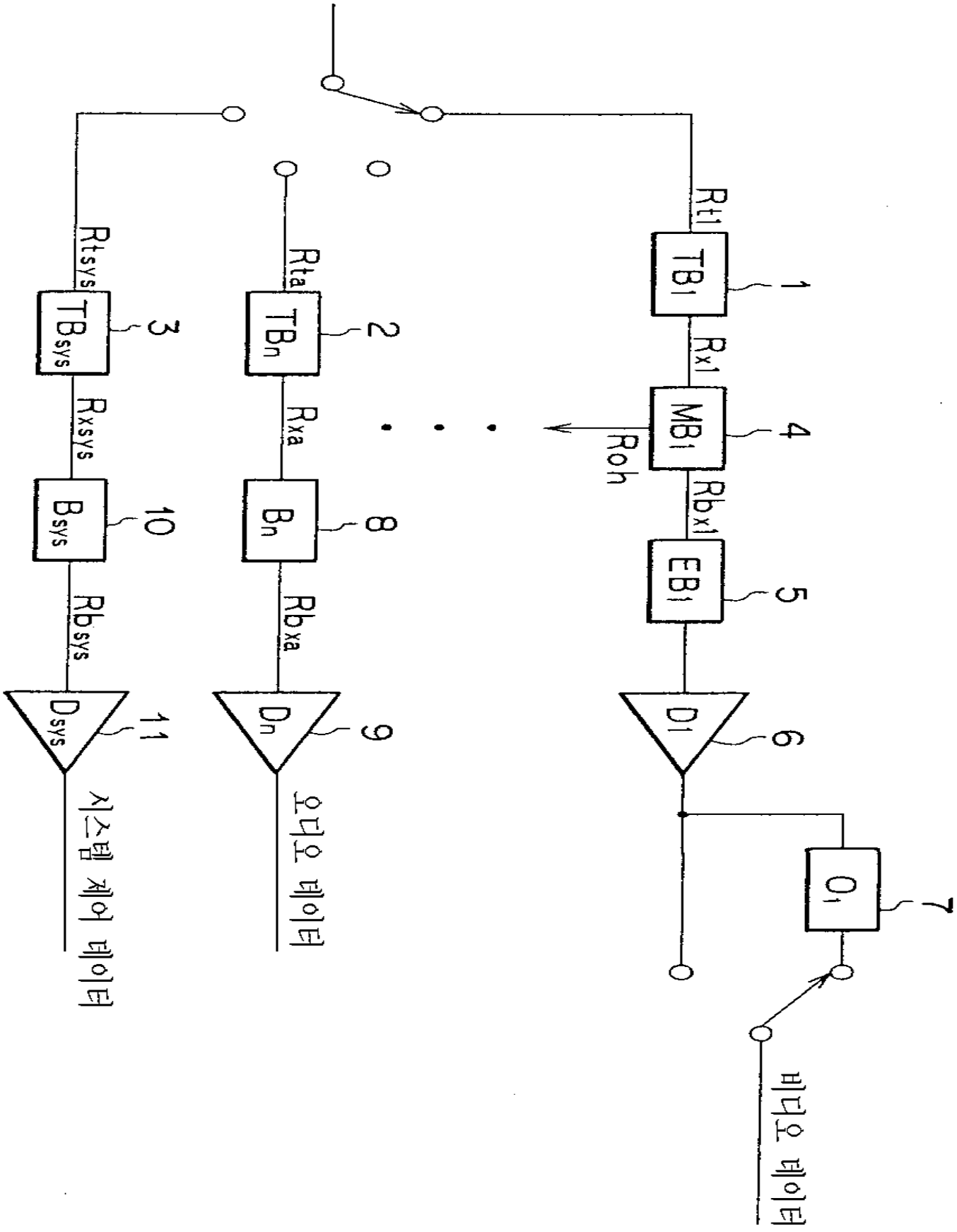
상기 추출 단계에서의 처리에 의해 추출된 상기 정보에 기초하여, 분리기가 소정의 방법에 의해 다중화된 데이터를 분리할 수 있도록, 시분할 다중화 주기를 계산하기 위한 계산 단계; 및

상기 계산 단계에서의 처리에 의해 계산된 결과에 기초하여, 상기 비트 스트림의 시분할 다중화를 수행하기 위한 다중화 단계

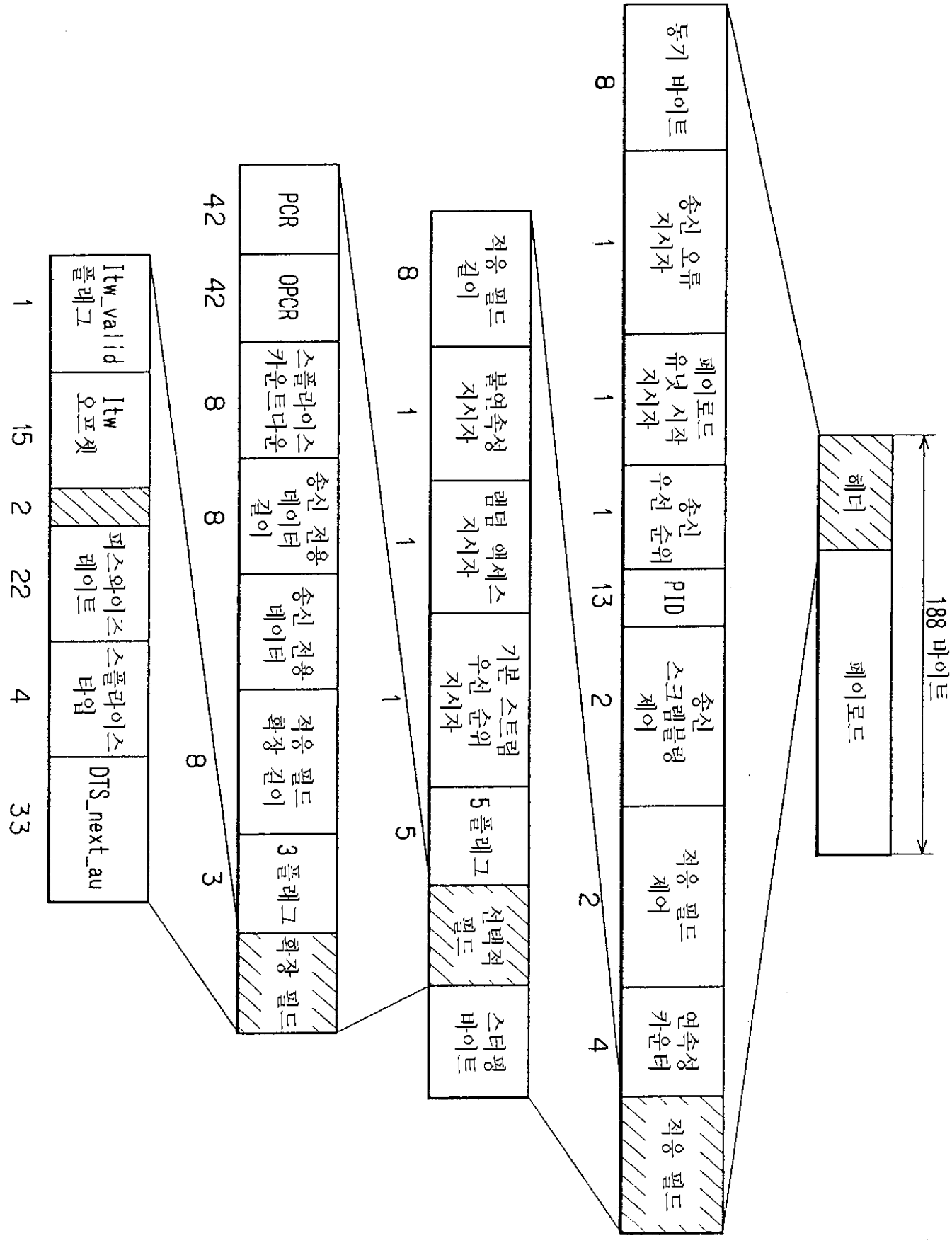
를 포함하는 프로그램.

도면

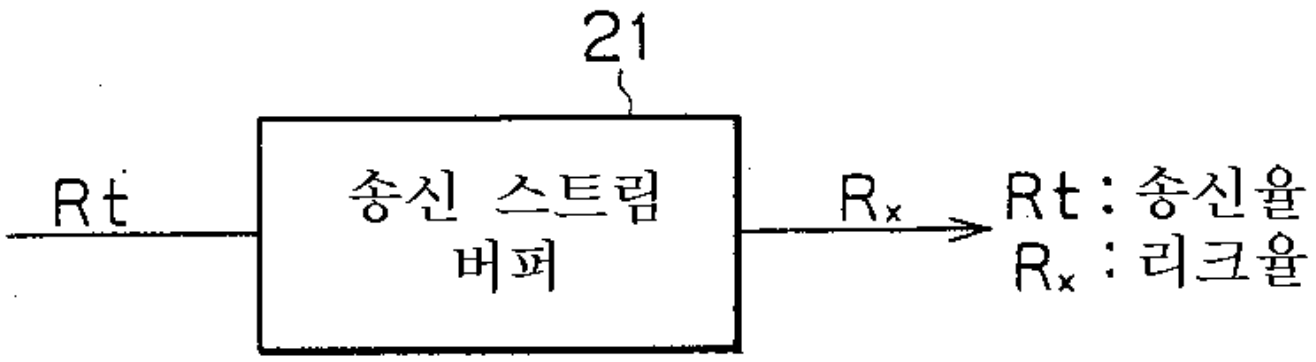
도면 1


Rt1
TB1
1
Rx1
MB1
4
Roh
Rb1
EB1
5
D1
6
O1
7
비디오 데이터
Rta
TBn
2
Rxa
Bn
8
Rbxa
Dn
9
오디오 데이터
Rtsys
TBsys
3
Rxsys
Bsys
10
Rbsys
Dsys
11
시스템 제어 데이터

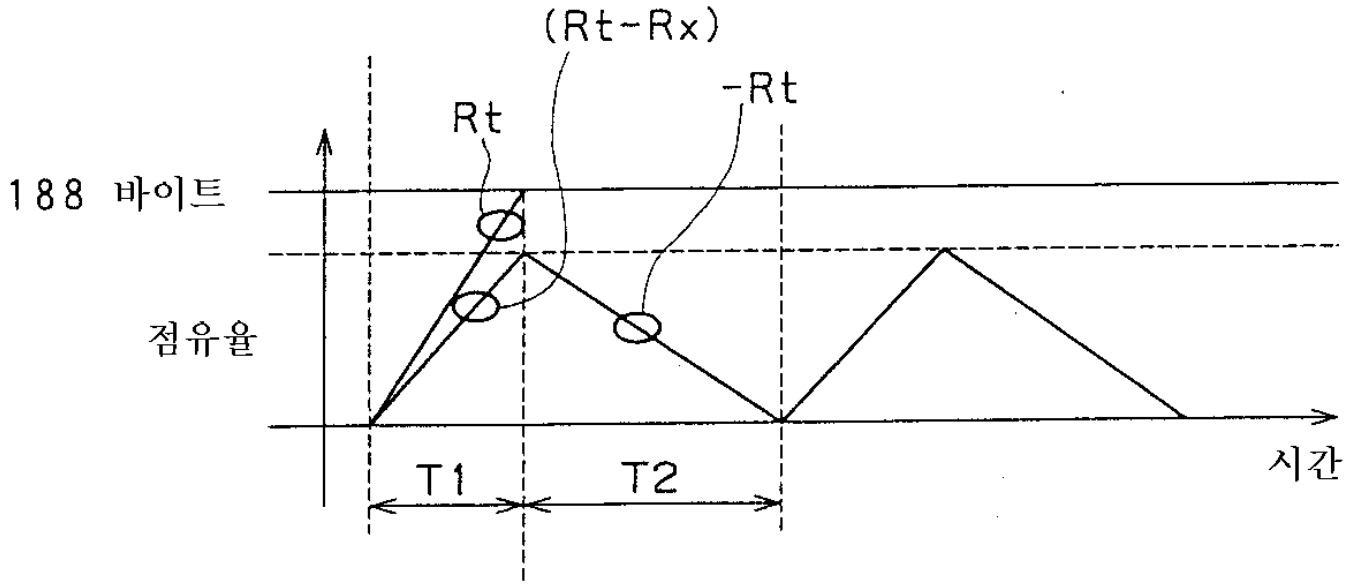
도면 2


188 바이트
헤더
페이로드
동기 바이트
송신 오류 지시자
페이로드 유닛 시작 지시자
송신 우선 순위
PID
송신 스크램블링 제어
적응 필드 제어
연속성 카운터
적응 필드
8
1
1
1
13
2
2
4
적응 필드 길이
불연속성 지시자
랜덤 액세스 지시자
기본 스트림 우선 순위 지시자
5 플래그
선택적 필드
스터핑 바이트
8
1
1
1
5
1
PCR
OPCR
스플라이스 카운트다운
송신 전용 데이터 길이
송신 전용 데이터
적응 필드 확장 길이
3 플래그
확장 필드
42
42
8
8
8
8
3
ltw_valid 플래그
ltw 오프셋
피스와이즈 레이트
스플라이스 타입
DTS_next_au
1
15
2
22
4
33

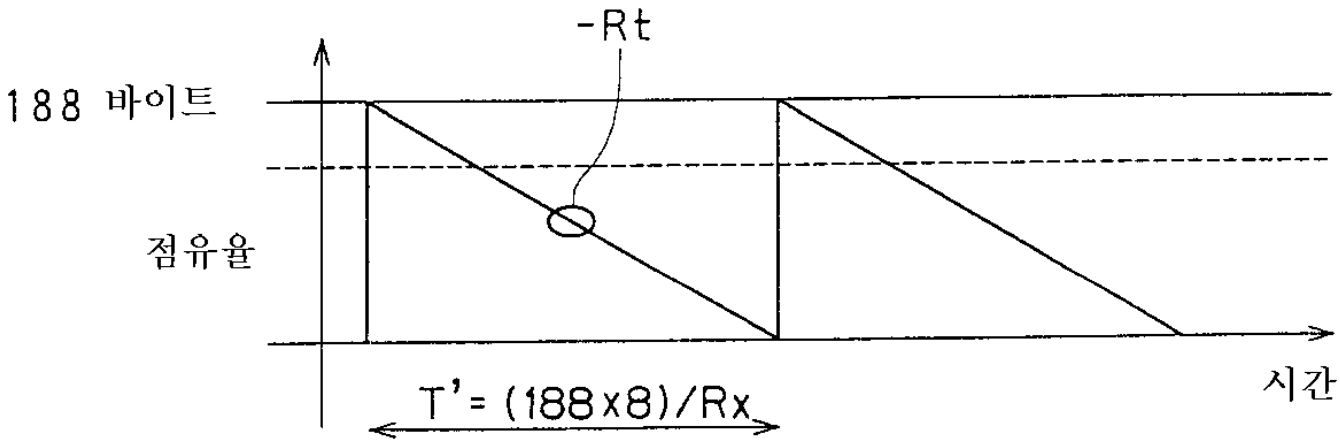
도면 3a



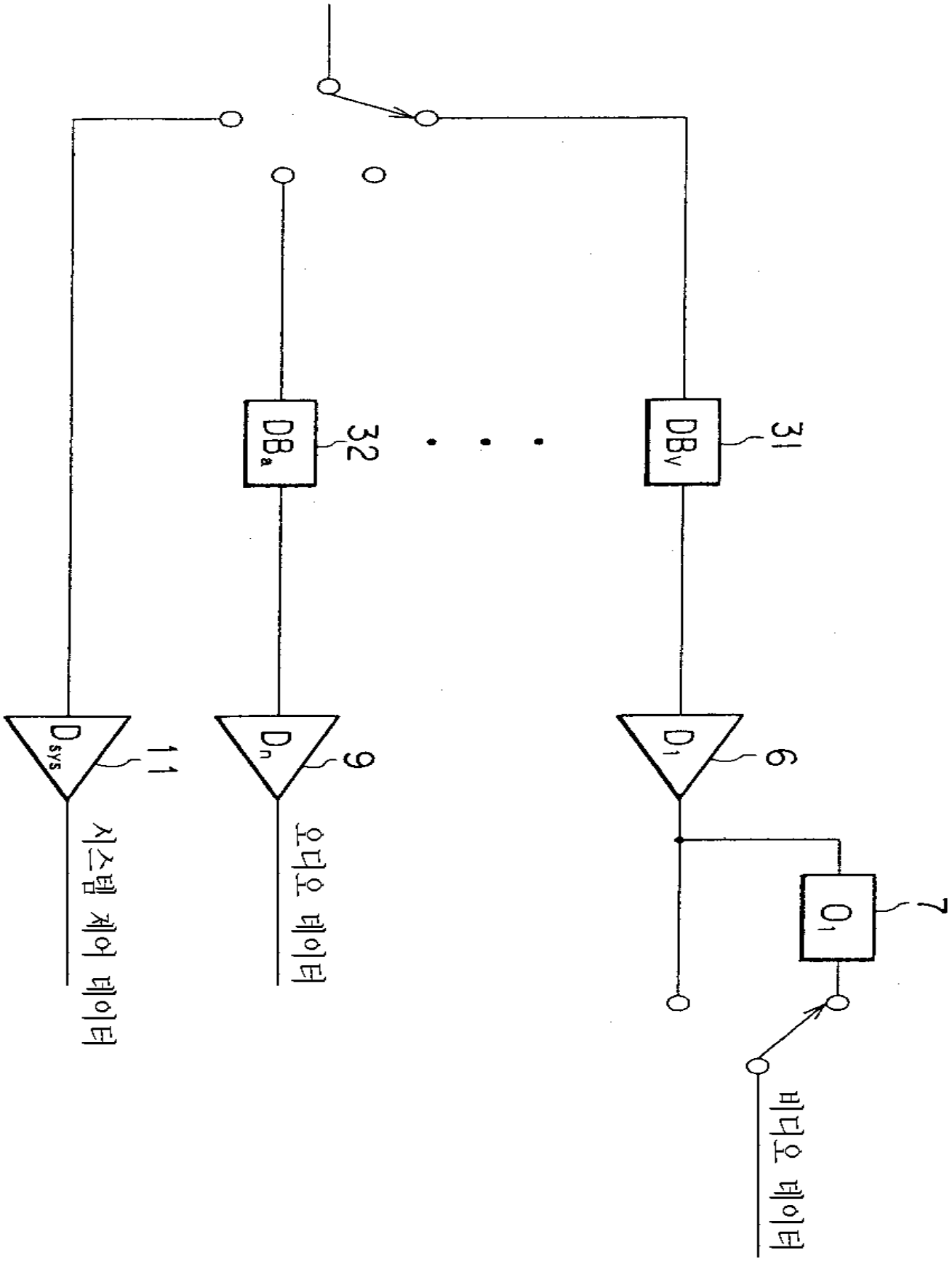
도면 3b



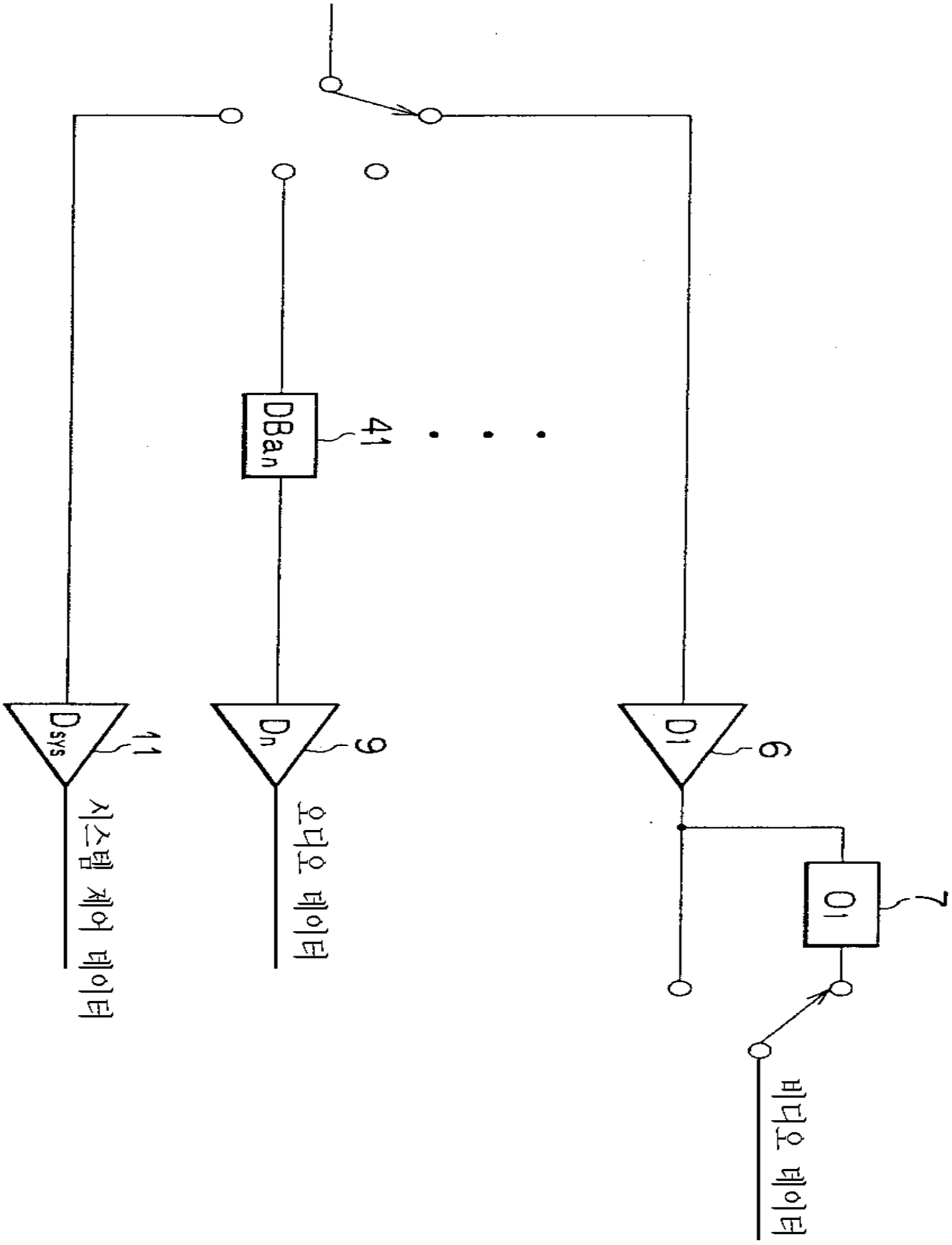
도면 3c



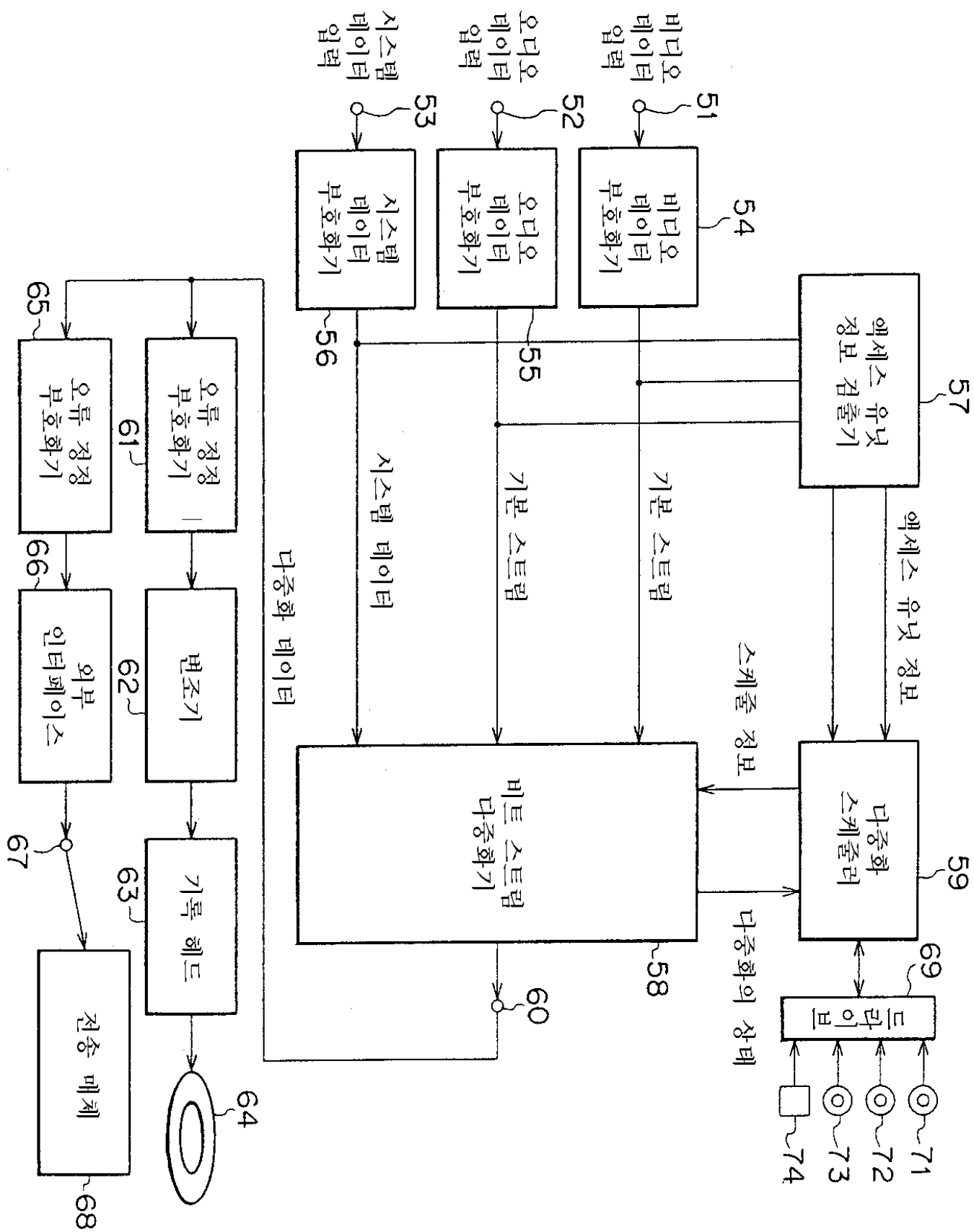
도면 4



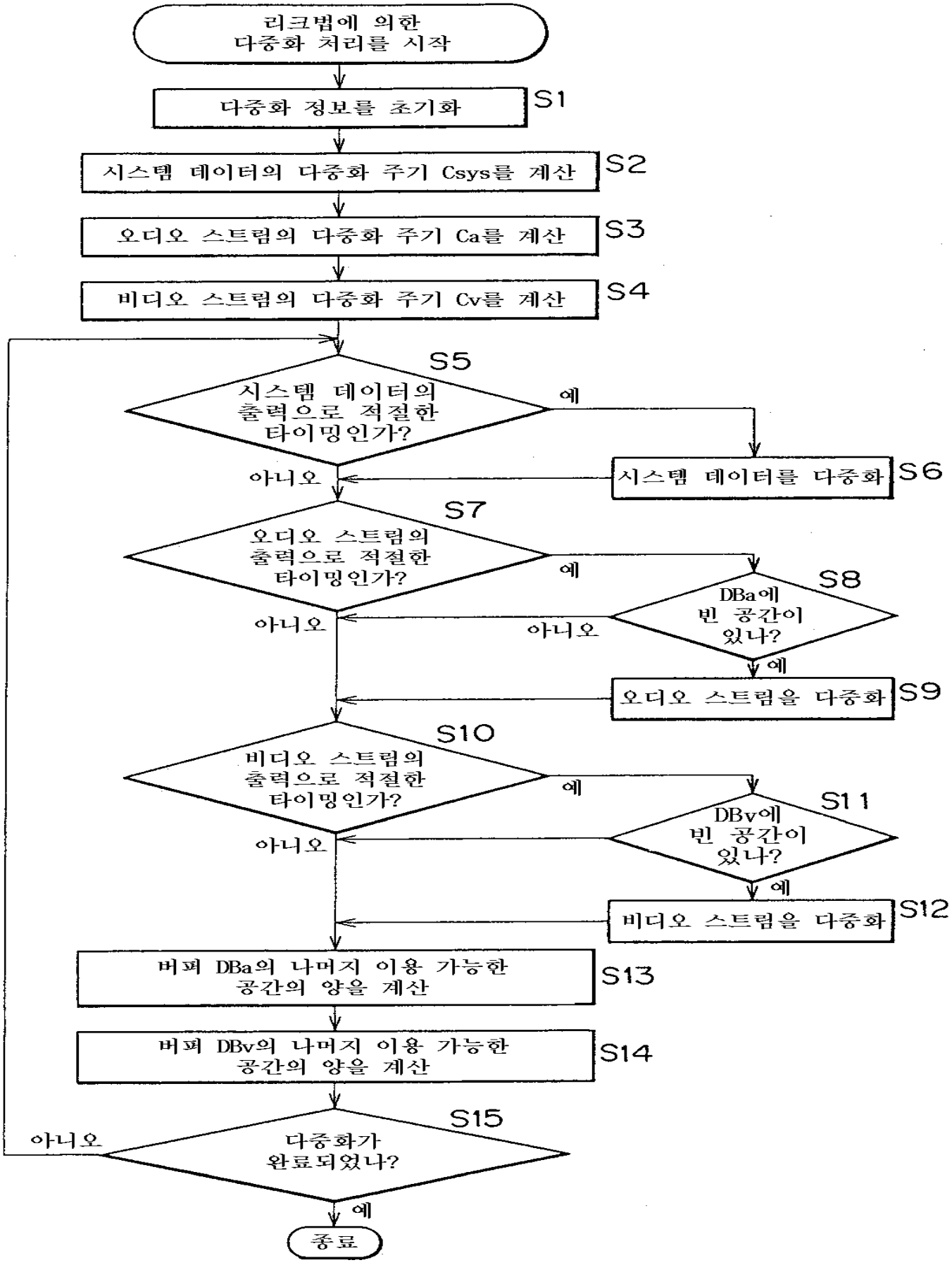
도면 5



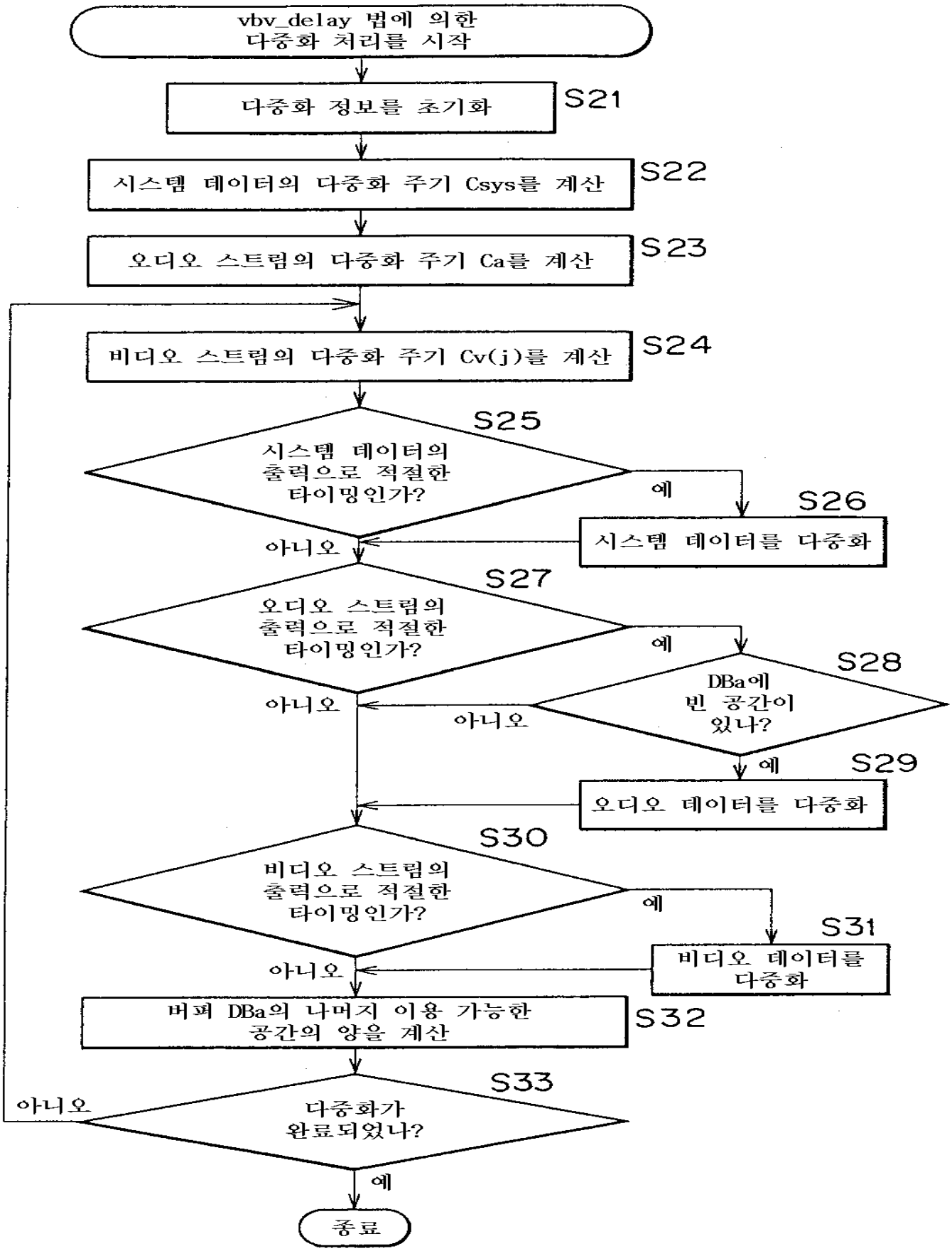
도면 6


비디오 데이터 입력
오디오 데이터 입력
시스템 데이터 입력
51
52
53
비디오 부호화기
오디오 부호화기
시스템 부호화기
54
55
56
액세스 유닛 정보 검출기
57
액세스 유닛 정보
기본 스트림
기본 스트림
시스템 데이터
다중화 데이터
스케줄 정보
비트 스트림 다중화기
58
다중화 스케줄러
59
다중화의 상태
60
69
드라이브
71
72
73
74
오류 정정 부호화기
65
오류 정정 부호화기
61
66
변조기
62
외부 인터페이스
67
기록 헤드
63
64
전송 매체
68

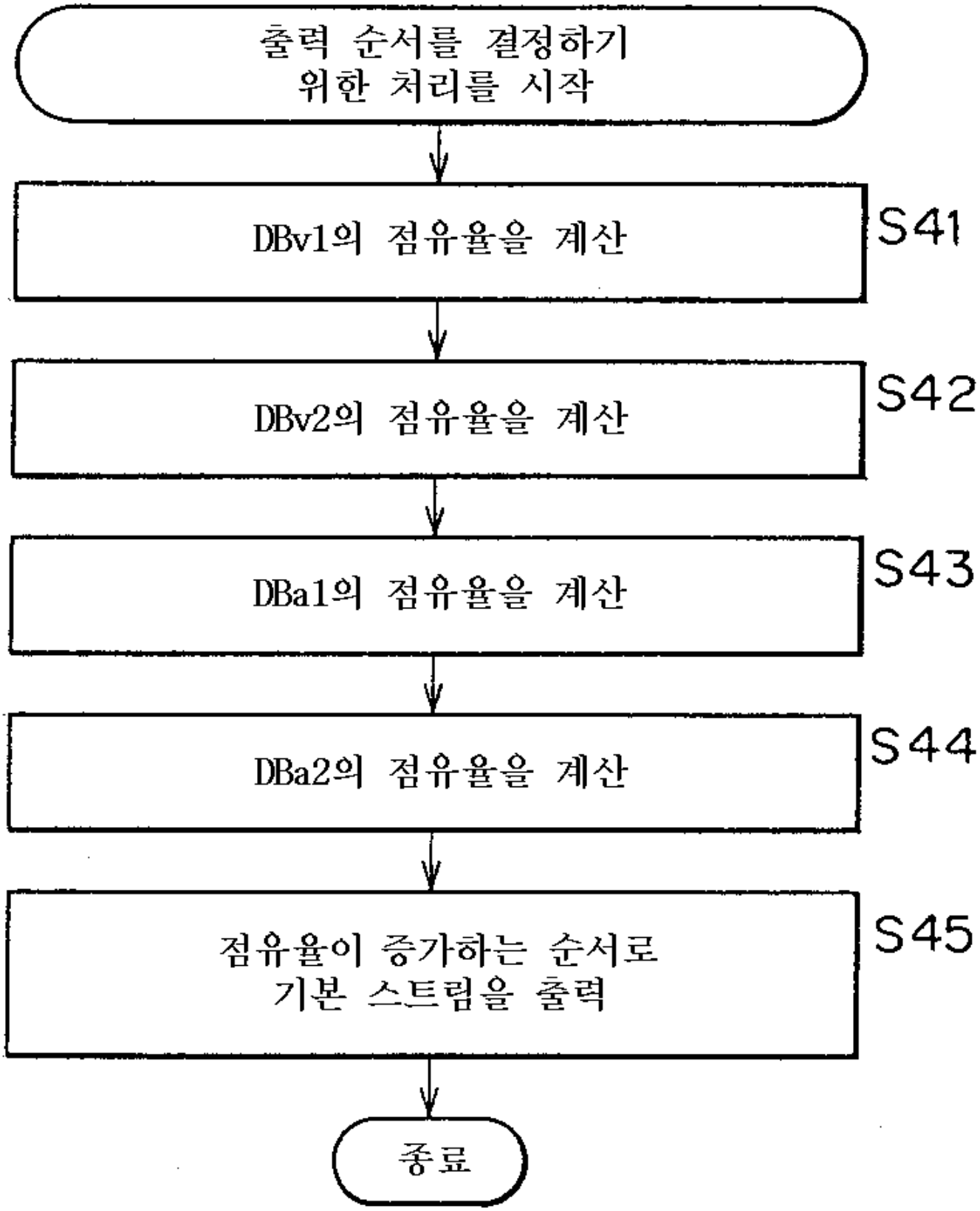
도면 7


리크법에 의한
다중화 처리를 시작
다중화 정보를 초기화
S1
시스템 데이터의 다중화 주기 Csys를 계산
S2
오디오 스트림의 다중화 주기 Ca를 계산
S3
비디오 스트림의 다중화 주기 Cv를 계산
S4
S5
시스템 데이터의
출력으로 적절한
타이밍인가?
예
아니오
시스템 데이터를 다중화
S6
S7
오디오 스트림의
출력으로 적절한
타이밍인가?
예
아니오
S8
DBa에
빈 공간이
있나?
아니오
예
오디오 스트림을 다중화
S9
S10
비디오 스트림의
출력으로 적절한
타이밍인가?
예
아니오
S11
DBv에
빈 공간이
있나?
예
비디오 스트림을 다중화
S12
버퍼 DBa의 나머지 이용 가능한
공간의 양을 계산
S13
버퍼 DBv의 나머지 이용 가능한
공간의 양을 계산
S14
S15
다중화가
완료되었나?
아니오
예
종료

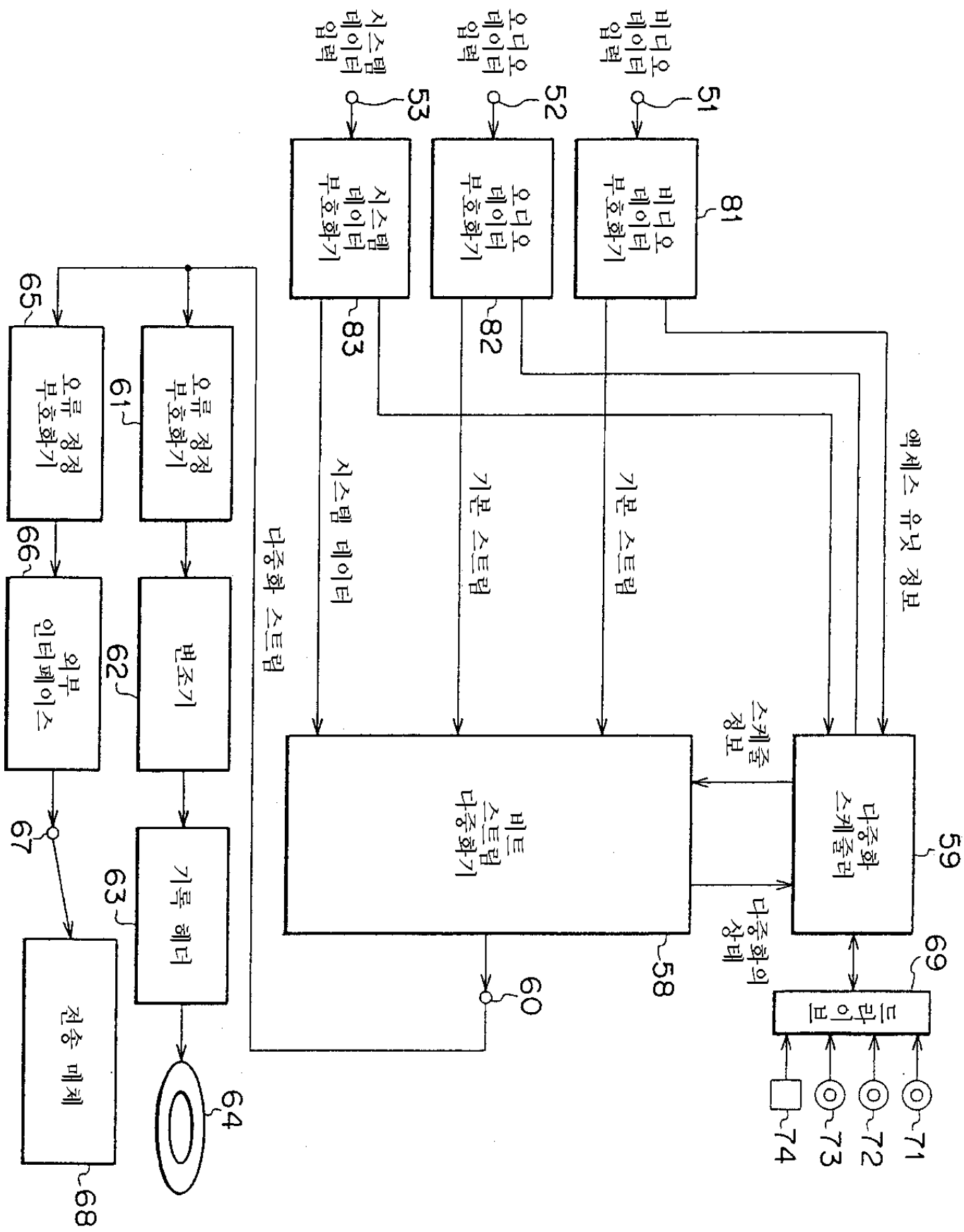
도면 8


vbv_delay 범에 의한
다중화 처리를 시작
다중화 정보를 초기화
S21
시스템 데이터의 다중화 주기 Csys를 계산
S22
오디오 스트림의 다중화 주기 Ca를 계산
S23
비디오 스트림의 다중화 주기 Cv(j)를 계산
S24
S25
시스템 데이터의
출력으로 적절한
타이밍인가?
예
S26
시스템 데이터를 다중화
아니오
S27
오디오 스트림의
출력으로 적절한
타이밍인가?
예
S28
DBa에
빈 공간이
있나?
아니오
아니오
예
S29
오디오 데이터를 다중화
S30
비디오 스트림의
출력으로 적절한
타이밍인가?
예
S31
비디오 데이터를
다중화
아니오
버퍼 DBa의 나머지 이용 가능한
공간의 양을 계산
S32
S33
다중화가
완료되었나?
아니오
예
종료

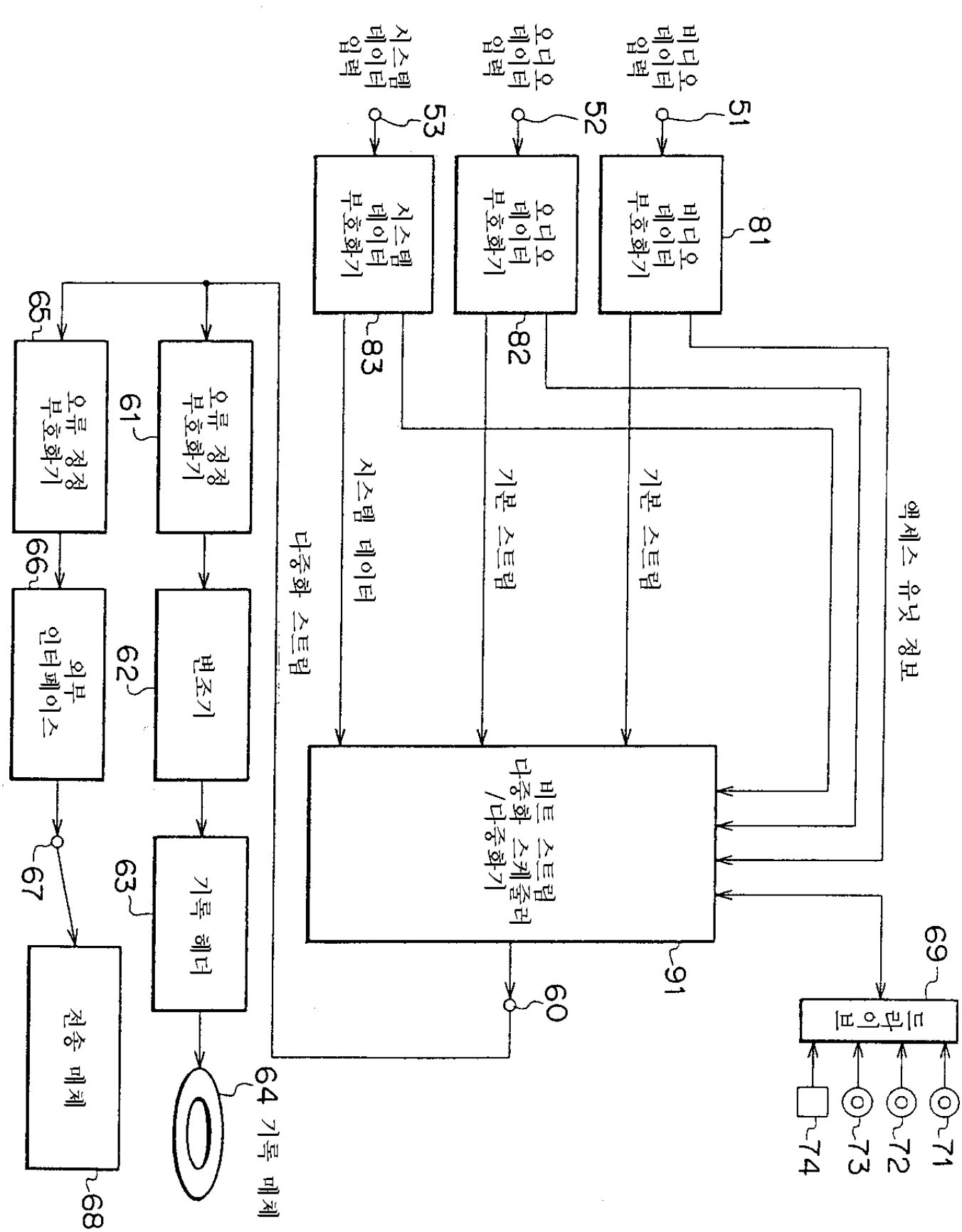
도면 9


출력 순서를 결정하기
위한 처리를 시작
DBv1의 점유율을 계산
S41
DBv2의 점유율을 계산
S42
DBa1의 점유율을 계산
S43
DBa2의 점유율을 계산
S44
점유율이 증가하는 순서로
기본 스트림을 출력
S45
종료

도면 10


비디오 데이터 입력
오디오 데이터 입력
시스템 데이터 입력
51
52
53
비디오 데이터 부호화기
오디오 데이터 부호화기
시스템 데이터 부호화기
81
82
83
액세스 유닛 정보
기본 스트림
기본 스트림
시스템 데이터
다중화 스트림
다중화 스케줄러
59
스케줄 정보
비트 스트림 다중화기
58
다중화의 상태
60
69
드라이브
71
72
73
74
오류 정정 부호화기
61
오류 정정 부호화기
65
66
변조기
62
외부 인터페이스
67
기록 헤더
63
전송 매체
68
64

도면 11


비디오 데이터 입력
오디오 데이터 입력
시스템 데이터 입력
51
52
53
비디오 데이터 부호화기
오디오 데이터 부호화기
시스템 데이터 부호화기
81
82
83
액세스 유닛 정보
기본 스트림
기본 스트림
시스템 데이터
다중화 스트림
비트 스트림 다중화 스케줄러 /다중화기
91
60
69
드라이브
71
72
73
74
오류 정정 부호화기
오류 정정 부호화기
61
65
66
변조기
외부 인터페이스
62
67
기록 헤더
63
전송 매체
68
64 기록 매체